

W-CDMA テスト

MG3700A
ベクトル信号発生器

アプリケーションノート – W-CDMA テスト –

アンリツ

MG3700A

Vector Signal Generator



2007年 2月
(4.00)

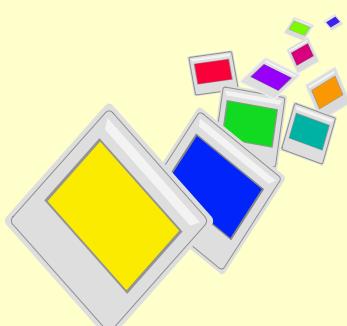
Discover What's Possible™
MG3700A-J-F-6

Slide 1

Anritsu

目次

- フィジカルチャネルの基礎 3 □
- BS テスト 16 □
- UE テスト 65 □
- リピータテスト 118 □
- 追加情報 142 □



Discover What's Possible™
MG3700A-J-F-6

Slide 2

Anritsu

UTRA/FDD 周波数バンド

事業バンド	バンドタイトル	帯域 [MHz]	アップリンク [MHz]	ダウンリンク [MHz]	
VII	2600	2 × 70	2500 – 2570	2620 – 2690	新登場
I	2100	2 × 60	1920 – 1980	2110 – 2170	UMTS コアバンド
II	1900	2 × 60	1850 – 1910	1930 – 1990	USA PCS バンド
IV	1700/2100	2 × 45	1710 – 1755	2110 – 2155	USA 3G バンド
III	1800	2 × 75	1710 – 1785	1805 – 1880	EU, アジア, ブラジル
IX	1700	2 × 35	1750 – 1785	1845 – 1880	日本
VIII	900	2 × 35	880 – 915	925 – 960	EU, アジア
V	850	2 × 25	824 – 849	869 – 894	USA, アジア
VI	800	2 × 10	830 – 840	875 – 885	日本

Discover What's Possible™
MG3700A-J-F-6

Slide 3



3GPPでの HSPA 標準化

- HSDPA (High-speed Downlink Packet Access) は 3GPP Release 5 で標準化されました。
 - » ダウンリンクピークデータレートは、3.6 Mbps、7.2 Mbps、可能性として10 Mbps超に高められます。
 - » HS-DSCH
 - ダウンリンクHARQ
 - ダウンリンク高速BTSスケジューリング
 - ダウンリンクショートTTI
 - 高次/適応変調
- HSUPA (High-speed Uplink Packet Access) は 3GPP Release 6 で標準化されました。
 - » アップリンクピークデータレートは、1 to 2 Mbps、3 to 4 Mbpsに高められます。
 - » E-DCH
 - アップリンクHARQ
 - アップリンク高速BTSスケジューリング
 - アップリンクショートTTI

Discover What's Possible™
MG3700A-J-F-6

Slide 4



HSDPA UE適応性 (カテゴリ)

- HS-DSCHカテゴリのUE適応性は3GPP TS 25.306で規定されます。

Category	Maximum Number of HS-PDSCH Codes	Minimum Inter-TTI Interval	Maximum Number of Transport Channel Bits per HS-DSCH TTI	Achievable Maximum Data Rate [Mbps]
1	5	3	7298	1.2
2	5	3	7298	1.2
3	5	2	7298	1.8
4	5	2	7298	1.8
5	5	1	7298	3.6
6	5	1	7298	3.6
7	10	1	14411	7.2
8	10	1	14411	7.2
9	15	1	20251	10.2
10	15	1	27952	14.4
11	5	2	3630	0.9
12	5	1	3630	1.8

- カテゴリ1~10は16QAMとQPSKをサポートします。カテゴリ11と12はQPSKだけをサポートします。

HSUPA UE適応性 (カテゴリ)

- E-DCHカテゴリのUE適応性は3GPP TS 25.306で規定されます。

Category	Maximum Number of E-DPDCH Codes, Minimum SF	Support for 10 and 2 ms TTI	Maximum Data Rate with 10 ms TTI [Mbps]	Maximum Data Rate with 2 ms TTI [Mbps]
1	1 × SF4	10 ms	0.7	-
2	2 × SF4	10 ms and 2 ms	1.4	1.3
3	2 × SF4	10 ms	1.4	-
4	2 × SF2	10 ms and 2 ms	2	2.8
5	2 × SF2	10 ms	2	-
6	2 × SF2 + 2 × SF4	10 ms and 2 ms	2	5.7

- 全てのカテゴリは10 ms TTIをサポートします。

トランスポートチャネルのフィジカルチャネルへのマッピング

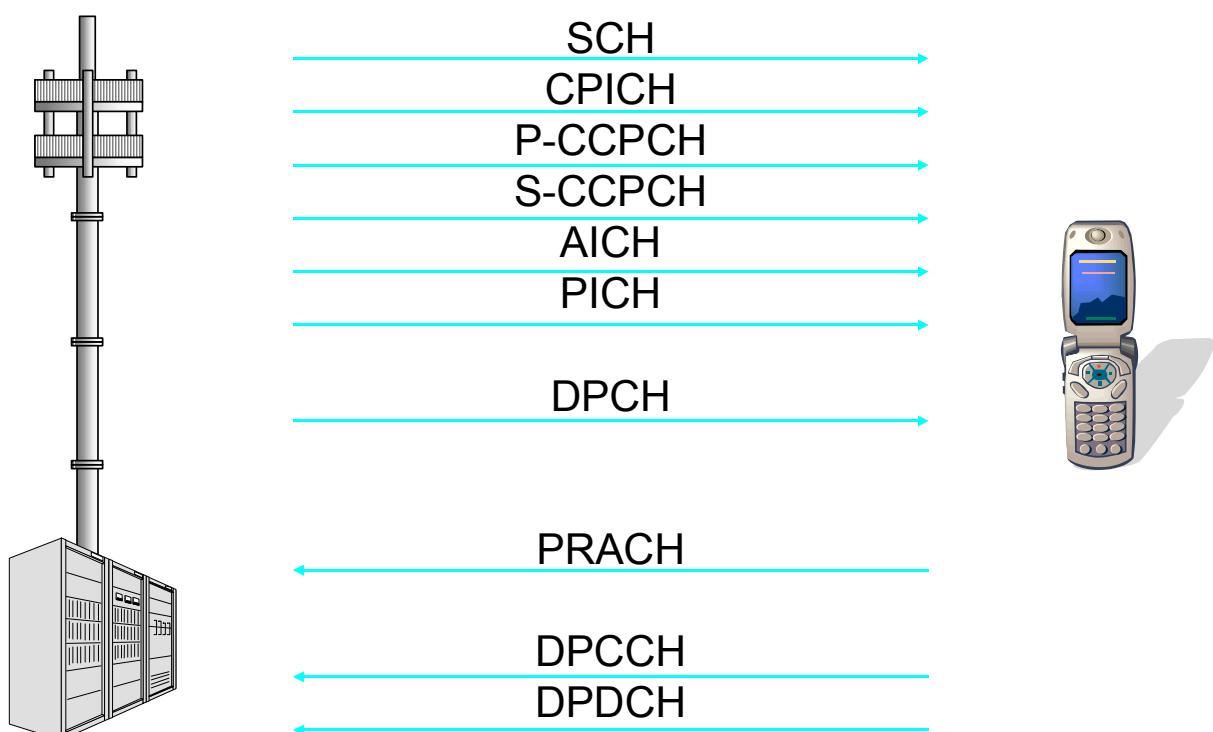
トランspoートチャネル	フィジカルチャネル
- DCH	- DPDCH Dedicated Physical Data Channel
- E-DCH	- DPCCH Dedicated Physical Control Channel
- RACH	- F-DPCH Fractional Dedicated Physical Channel
- BCH	- E-DPDCH E-DCH Dedicated Physical Data Channel
- FACH	- E-DPCCH E-DCH Dedicated Physical Control Channel
- PCH	- E-AGCH E-DCH Absolute Grant Channel
	- E-RGCH E-DCH Relative Grant Channel
	- E-HICH E-DCH Hybrid ARQ Indicator Channel
	- PRACH Physical Random Access Channel
	- CPICH Common Pilot Channel
	- P-CCPCH Primary Common Control Physical Channel
	- S-CCPCH Secondary Common Control Physical Channel
	- SCH Synchronization Channel
	- AICH Acquisition Indicator Channel
	- PICH Paging Indicator Channel
	- MICH MBMS Notification Indicator Channel
	- HS-PDSCH High Speed Physical Downlink Shared Channel
	- HS-SCCH HS-DSCH-related Shared Control Channel
	- HS-DPCCH Dedicated Physical Control Channel (uplink) for HS-DSCH

Discover What's Possible™
MG3700A-J-F-6

Slide 7

Anritsu

基本フィジカルチャネル

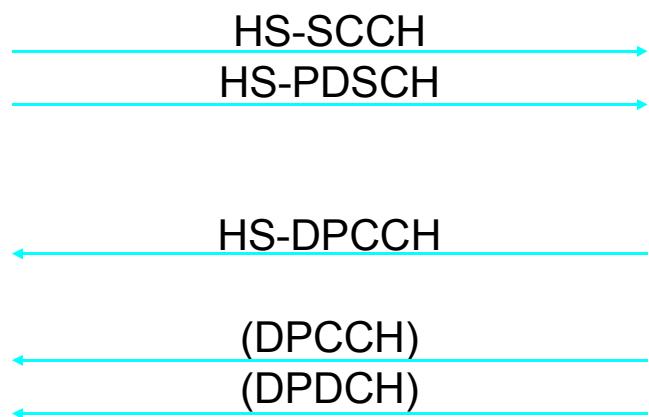
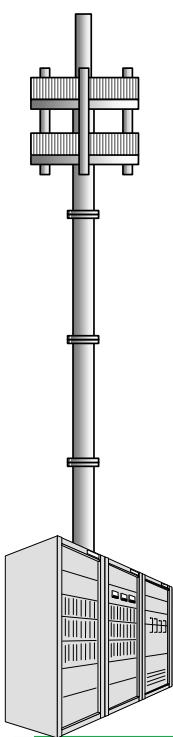


Discover What's Possible™
MG3700A-J-F-6

Slide 8

Anritsu

HSDPAフィジカルチャネル

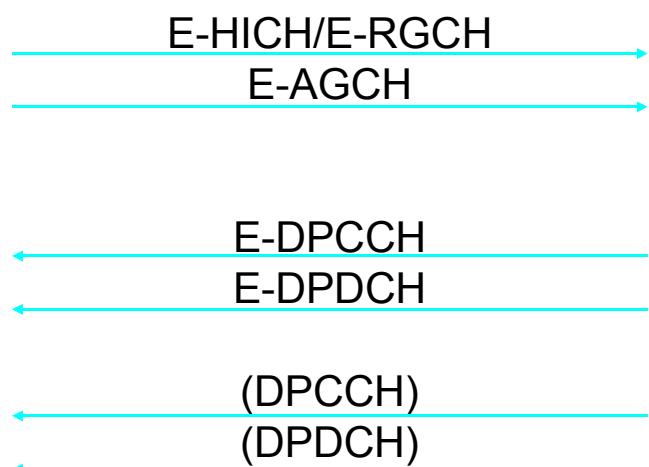
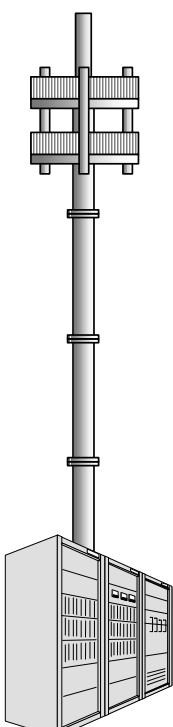


Discover What's Possible™
MG3700A-J-F-6

Slide 9

Anritsu

HSUPAフィジカルチャネル



Discover What's Possible™
MG3700A-J-F-6

Slide 10

Anritsu

ダウンリンク フィジカルチャネル

- 共通チャネル

- » **SCH**は、全セル上に放送されるコード化されていないチャネルで、UEがセルを取得可能にします。フィジカルレイヤでのみ存在します。
- » **CPICH**は、フィジカルレイヤでのみ存在するチャネルです。その機能は、専用あるいは共通フィジカルチャネルのためのチャネル推定で、UEをアシストすることです。セル特有のプライマリスクランブリングコードでスクランブルされます。
- » **P-CCPCH**と**S-CCPCH**は、専用チャネルが通信に適さない位置にいるときに、システムやセル情報と、UE用メッセージを伝送するための共通フィジカルチャネルです。
- » **PICH**は、フィジカルレイヤでのみ存在するチャネルです。ページングチャネル(PCH)上のページングメッセージをUEに通知するために使用されます。UEのバッテリーパワーを節約します。

ダウンリンク フィジカルチャネル

- 共通チャネル

- » **AICH**は、フィジカルレイヤでのみ存在するチャネルです。RACHの状態(ビジーまたはアイドル)を反映するダウンリンク上のステータスインジケータを送ります。これは、送信前にUEがRACH状態を確かめられ、衝突回避に役立ちます。
- » **HS-PDSCH**は、HSDPA特有の高速パケットデータサービスを要求する全ユーザの共有チャネルです。各セルは1以上のHS-PDSCHをサポートできます。HS-PDSCHの共有は多ユーザで時分割多重(TDM)に基づいています。
- » **HS-SCCH**は、HS-PDSCHに関連するコントロールチャネルです。ユーザID、拡散率、および変調スキームを含むHS-PDSCH割当て情報を伝えます。

ダウンリンク フィジカルチャネル

- 共通チャネル

» *E-AGCH*は、データチャネル送信(*E-DPDCH*)に使用できる相対送信パワーをUEに知らせる、BTSスケジューラ判断の絶対値を送信することに、すなわち使用できる最大送信データレートをUEに効果的に伝えることに、使用されます。

ダウンリンク フィジカルチャネル

- 専用チャネル

» *DPDCH*と*DPCCH*は、フィジカルチャネル上で専用リンクを使うネットワークとUEの間の情報を送ることを対象にした専用フィジカルチャネルです。時分割多重され*DPCH*上で送られます。

» *E-RGCH*は、UEがデータチャネル送信(*E-DPDCH*)に使用できる相対送信パワーに影響する、单一ステップ・アップ/ダウン・スケジューリングコマンドを送信することに、すなわち効果的にアップリンクデータレートのアップ/ダウン調整することに、使用されます。

» *E-HICH*は、アップリンクパケット送信用の肯定否定応答を送信するために使用されます。

» *F-DPCH*は、基本的にパワーコントロールを扱うDPCHの必要最低限バージョンです。*F-DPCH*をDPCHと比較すると、TPCフィールドだけが保持されます。*F-DPCH*は、DCHが過剰のオーバーヘッドを引き起こすケースや、VoIPのような低データレートサービスを用いる多ユーザを招いているとき、コードスペースを過剰に浪費するケースで使用されます。

アップリンク フィジカルチャネル

- 共通チャネル
 - » *PRACH*は、UEによって共有されます。システムの初期アクセスに使用されます。
- 専用チャネル
 - » *DPDCH*と*DPCCH*は、携帯電話のようなUE内で引き起こされるかもしれない潜在的なオーディオ妨害のために分離されます。
 - » *HS-DPCCH*は、ダウンリンクHS-DSCH(受信パケット)に関するフィードバック信号を送ります。HS-DSCHに関するフィードバック信号はハイブリッドARQ確認応答(HARQ-ACK)とチャネル品質指標(CQI)から成ります。
 - » *E-DPDCH*は、UEからBSへE-DCHトランスポートチャネル処理を送信するために使用されます。
 - » *E-DPCCH*は、UEからBSへ*E-DPDCH*送信に関する制御情報を送信するために使用されます。

BS テスト

3GPP TS 25.141 (Release 7)

6 Transmitter

7 Receiver

8 Performance requirement

テスト		希望信号発生器 BERテスター付	妨害信号発生器	CW発生器	AWGN発生器	他
6.4	Output power dynamics	MG3700A				コードドメインアライザ
6.4.2	Power control steps					
6.4.3	Power control dynamic range					
6.6	Transmit intermodulation		MG3700A			スペクトラムモニターキュレータ
7.2	Reference sensitivity level			*		
7.3	Dynamic range			*		
7.4	Adjacent Channel Selectivity (ACS)					
7.5	Blocking characteristics	*	MG3692B 20 GHz		MA1612A 3 GHz コンバ이나	
7.6	Intermodulation characteristics	*	or MG3642A 2.08 GHz			
7.8	Verification of the internal BER calculation			*		
8.2	Demodulation in static propagation conditions					
8.3	Demodulation of DCH in multipath fading conditions	MG3700A				MA1612A 3 GHz コンバ이나 フェージングシミュレータ
8.4	Demodulation of DCH in moving propagation conditions				MG3700A	
8.5	Demodulation of DCH in birth/death propagation conditions					
8.6	Verification of the internal BLER calculation					
8.11	Performance of signaling detection for HS-DPCCH			*		
8.11.1	ACK false alarm in static propagation conditions					
8.11.3	ACK mis-detection in static propagation conditions					
8.12	Demodulation of E-DPDCH in multipath fading conditions					
8.13	Performance of signaling detection for E-DPCCH in multipath fading conditions				MG3700A	MA1612A 3 GHz コンバ이나 フェージングシミュレータ

*: 希望信号発生器用MG3700Aは、妨害信号、CW、またはAWGNと共に2信号を発生します。

Receiver テスト 接続例

希望信号発生器
(+ 妨害信号発生器)
(+ CW発生器)
(+ AWGN発生器)
BERテスター
MG3700A

CW発生器
(**MG3692B**)

- Start trigger
 - フロントパネル [Start/Frame Trigger] Input
 - 40 ms × n clock
 - e.g. Downlink BCHのSFNリセットタイミング (4096 frame × 10 ms)
- Reference clock

1つだけ適用

 - リアパネル [Baseband Ref Clock] Input
 - 3.84 MHz, 2 × 3.84 MHz (7.68 MHz), 4 × 3.84 MHz (15.36 MHz)
 - リアパネル [10MHz/5MHz Ref] Input
- コントローラ
 - FTM (Factory Test Mode)コントロールにて、UL RMCを受信可能状態に起動
 - 受信DTCHの内部BER/BLER算定をレポート

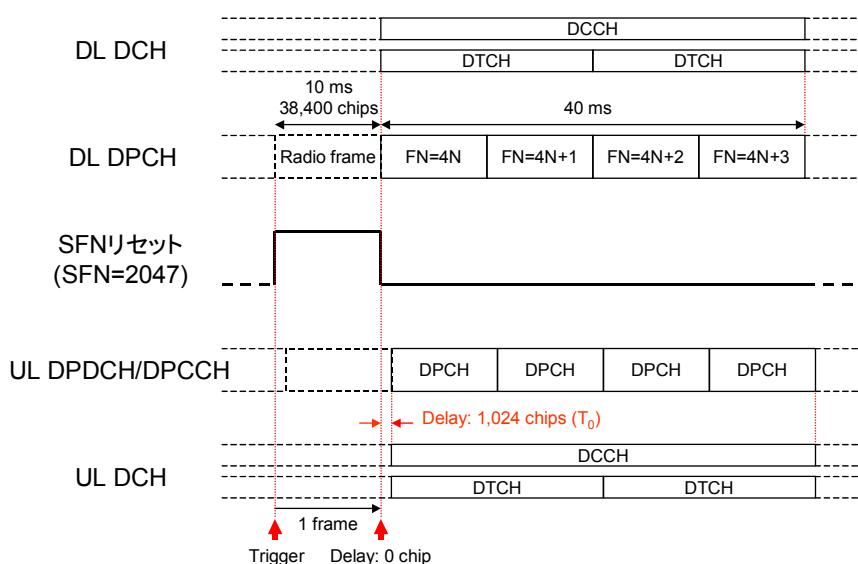
Discover What's Possible™
MG3700A-J-F-6

Slide 17

Anritsu

タイミングの同期 設定例

- Start trigger ディレイ
 - » BSがUL RMCを受信できるタイミングを設定



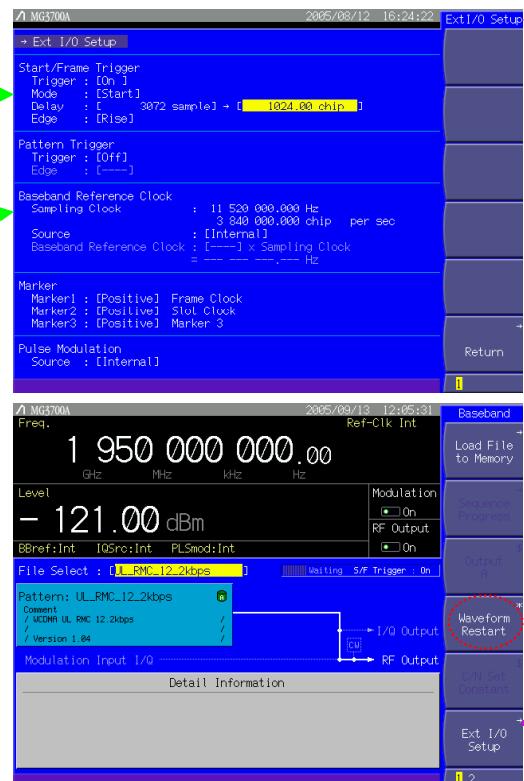
Discover What's Possible™
MG3700A-J-F-6

Slide 18

Anritsu

タイミングの同期 設定例

- 外部Start trigger 指定
 - » Triggerを一度のみ捕捉/同期
- Reference clock:
 - » [Baseband Ref Clock] Input 適用ケース
 - Source : [External]
 - Baseband Reference Clock:
 - [1],[1/2],[1/4],[1/8],[1/16] ×
 - » [10MHz/5MHz Ref] Input 適用ケース
 - Source : [Internal]
- Trigger 再捕捉/同期

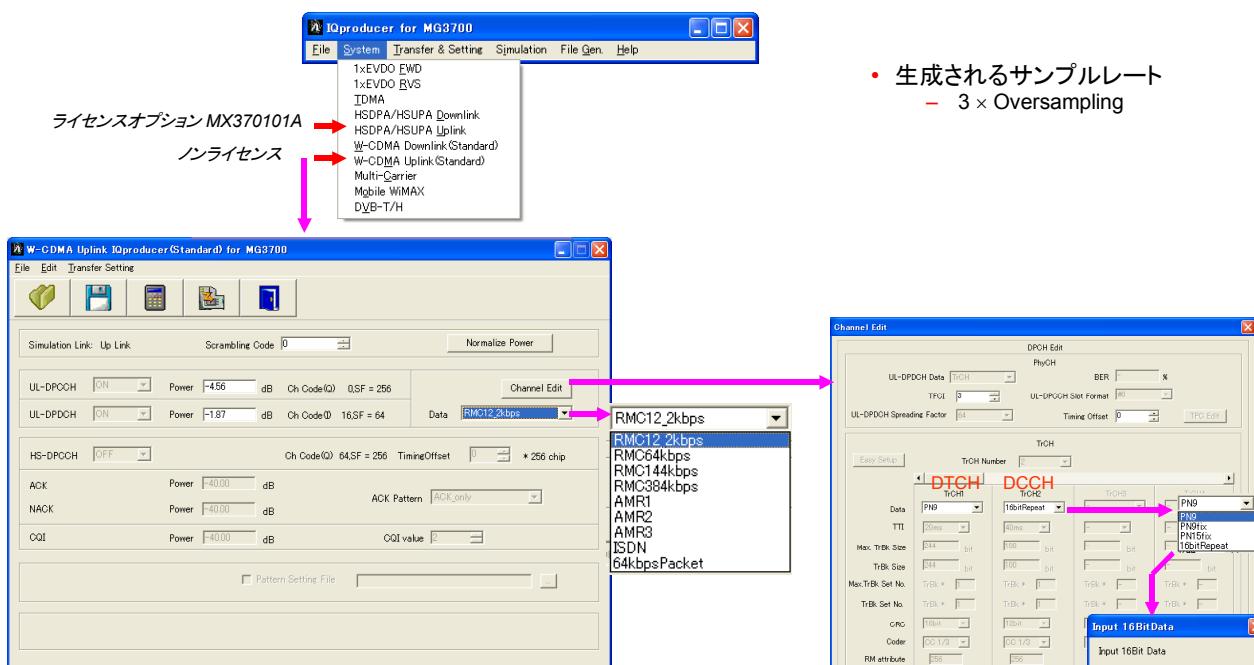


Discover What's Possible™
MG3700A-J-F-6

Slide 19

Anritsu

希望信号 設定 HSPA または リミテッドW-CDMA IQプロデューサ



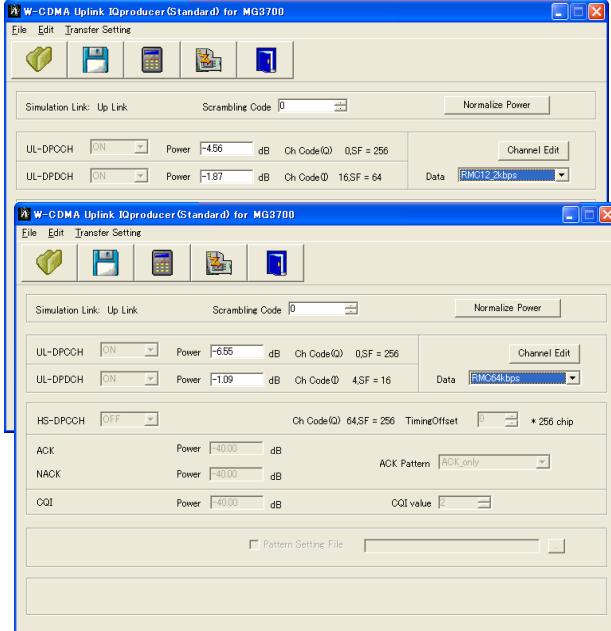
Discover What's Possible™
MG3700A-J-F-6

Slide 20

Anritsu

希望信号 設定 HSPA または リミテッドW-CDMA IQプロデューサ

- UL RMC 12.2 kbps

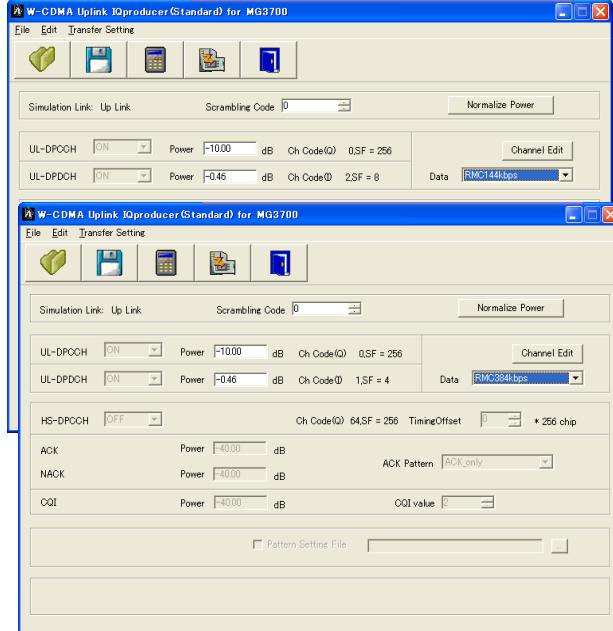


- UL RMC 64 kbps

Discover What's Possible™
MG3700A-J-F-6

Slide 21

- UL RMC 144 kbps



- UL RMC 384 kbps

Anritsu

Scramblingコードの同期 設定例

- Scramblingコード
 - BSは各UEに割り当てたscramblingコードによってUEを識別します
 - 38,400 chip (10 ms) 長
 - 25ビット長Goldシーケンスから生成
 - スクランブリング(拡散)処理にHPSK変調を適用
- BSが受信できる初期状態 $x_n(23) \sim x_n(0)$ を設定
 - 0 ~ 16,777,215



Discover What's Possible™
MG3700A-J-F-6

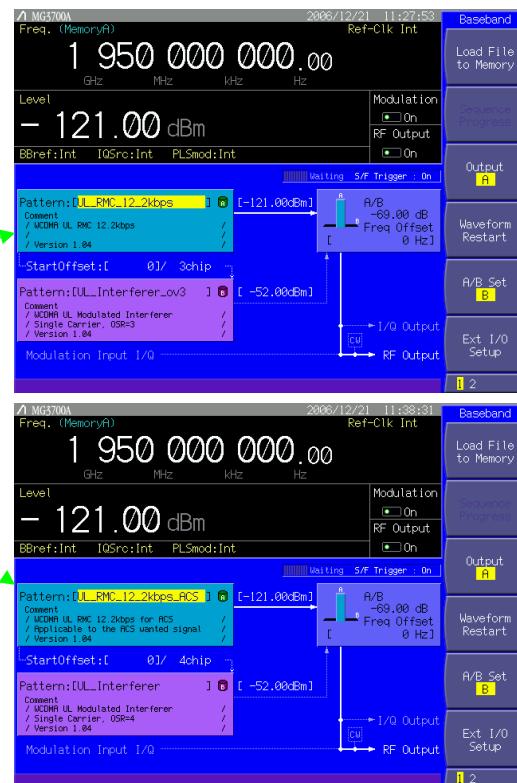
Slide 22

Anritsu

希望信号 設定例

- テスト
 - Receiver
- UL RMC 12.2 kbps
 - Scramblingコード 0_H
 - » 干渉信号ミックス用
 - 3 × Oversampling
 - Frequency offset ≤ 34.944 MHz
 - 4 × Oversampling
 - Frequency offset ≤ 47.232 MHz

両シグナルパターンは同一



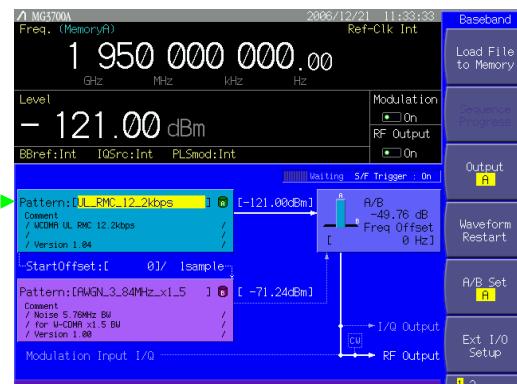
Discover What's Possible™
MG3700A-J-F-6

Slide 23



希望信号 設定例

- テスト
 - Dynamic range
 - Performance requirements
- UL RMC 12.2 kbps
- UL RMC 64 kbps
- UL RMC 144 kbps
- UL RMC 384 kbps
 - Scramblingコード 0_H
 - » AWGNミックス用
 - 3 × Oversampling



Discover What's Possible™
MG3700A-J-F-6

Slide 24

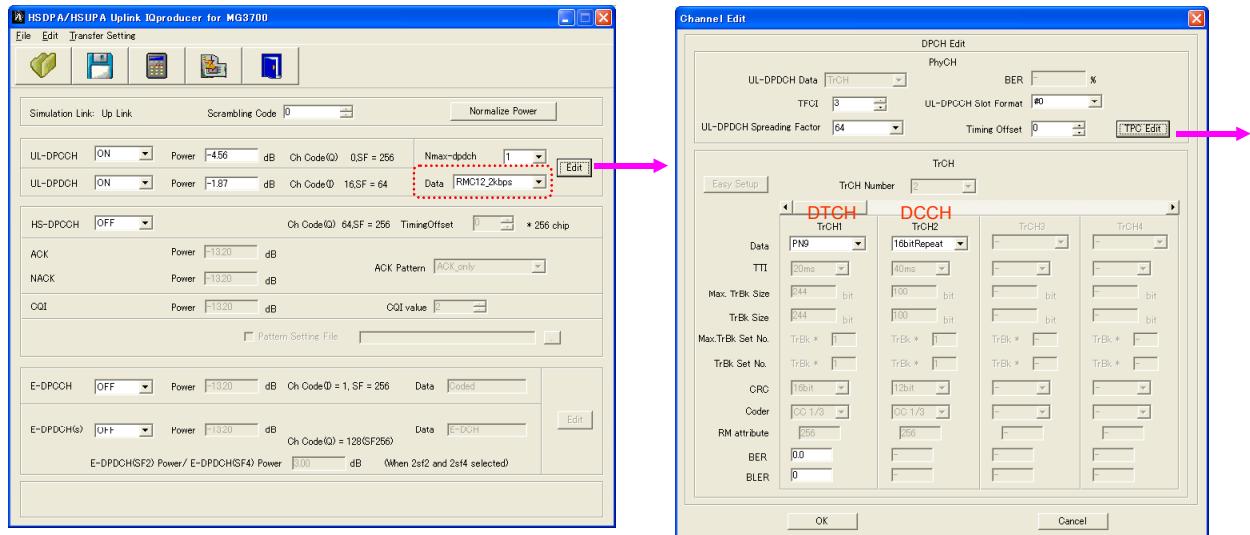


希望信号 設定 HSPA IQプロデューサ

テスト

- Power control steps
- Power control dynamic range

- UL RMC 12.2 kbps



Discover What's Possible™
MG3700A-J-F-6

Slide 25

Anritsu

希望信号 設定 HSPA IQプロデューサ

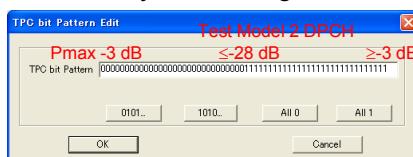
» Inner loop power control用TPC commandを設定

- Power control steps
 - Transmitter power control step tolerance

TPC Bit Pattern	Transmitter power control command
N _{TPC} = 2	
11	1 Up
00	0 Down



- Power control dynamic range



Discover What's Possible™
MG3700A-J-F-6

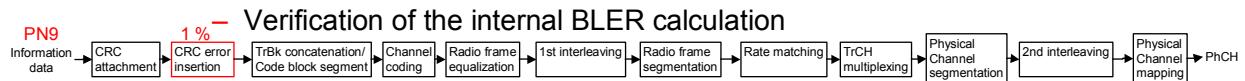
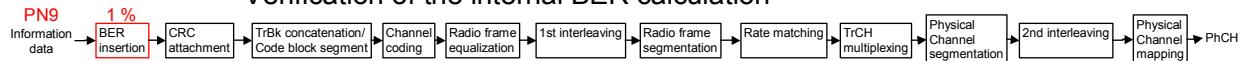
Slide 26

Anritsu

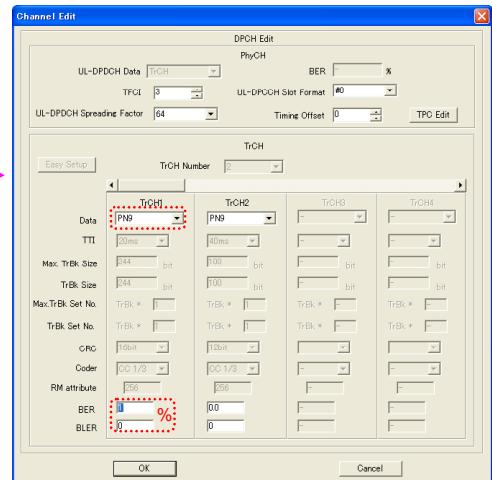
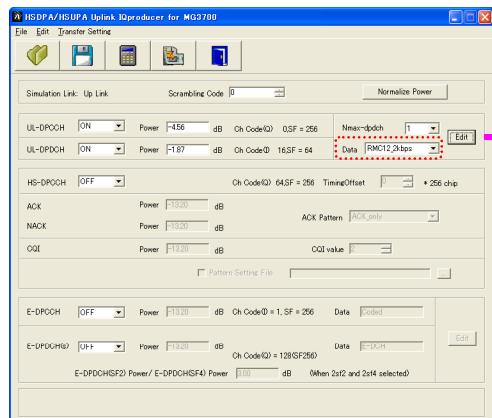
希望信号 設定 HSPA IQプロデューサ

テスト

- Verification of the internal BER calculation



- UL RMC 12.2 kbps



Discover What's Possible™
MG3700A-J-F-6

Slide 27

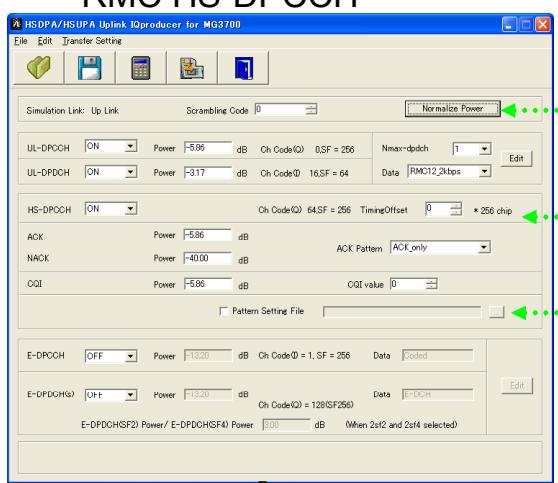
Anritsu

希望信号 設定 HSPA IQプロデューサ

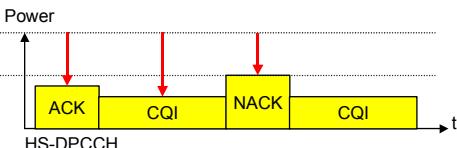
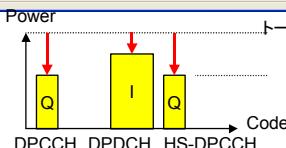
テスト

- ACK mis-detection in static propagation conditions

- RMC HS-DPCCH



- トータルパワーから自動的に正規化される各パワー比
例
- DPCCH: -4.56 dB >> -5.86 dB
- DPDCH: -1.87 dB >> -3.17 dB
- HS-DPCCH (ACK): -4.56 dB >> -5.86 dB
- HS-DPCCH (CQI): -4.56 dB >> -5.86 dB
- 分解能 1 symbol (bit)
- 2,048フレームまでのHS-DPCCH用カスタムデザインパターンファイル
- HARQ-ACK (ACK), (NACK) およびCQIのパワーを別々にエディット可能



Discover What's Possible™
MG3700A-J-F-6

Slide 28

Anritsu

希望信号 設定 HSPA IQプロデューサ

テスト

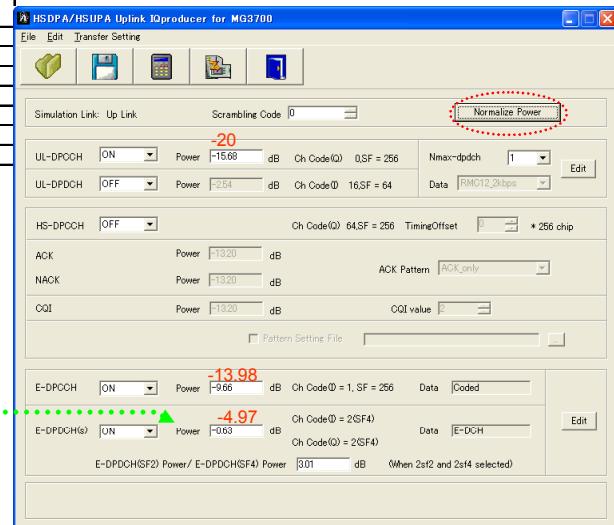
- Demodulation of E-DPDCH in multipath fading conditions
- Performance of signaling detection for E-DPCCH in multipath fading conditions

• E-DPDCH FRC

Fixed Ref Channel	TTI [ms]	N _{INF}	SF ₁	SF ₂	SF ₃	SF ₄	N _{BIN}	Coding rate	Max inf bit rate [kbps]
FRC1	2	2706	4	4	0	0	3840	0.705	1353.0
FRC2	2	5412	2	2	0	0	7680	0.705	2706.0
FRC3	2	8100	2	2	4	4	11520	0.703	4050.0
FRC4	10	5076	4	0	0	0	9600	0.529	507.6
FRC5	10	9780	4	4	0	0	19200	0.509	978.0
FRC6	10	19278	2	2	0	0	38400	0.502	1927.8
FRC7	10	690	16	0	0	0	2400	0.288	69.0

* 3GPPスタンダードは単一E-DPDCHでE-DPDCH/DPCCHパワー比を表します

E-DPDCH/DPCCHパワー比: 12.04 dB
E-DPDCHs power = -20 + 12.04 + 10 log (2 codes) = -4.95



Discover What's Possible™
MG3700A-J-F-6

Slide 29

Anritsu

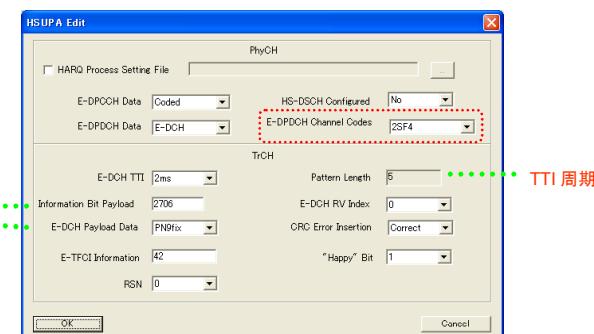
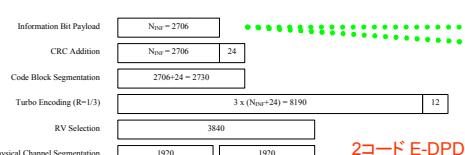
希望信号 設定 HSPA IQプロデューサ

以下の情報がE-DPCCHによって送信されます

- RSN (Retransmission sequence number 再送シーケンス番号): xrsn (2 bits)
 - RSNは、E-DPDCH上で現在送られているトランスポートブロックのHARQシーケンス番号を通知します。トランスポートブロックの初期送信は、RSN=0で送られ、初回はRSN=1、二回はRSN=2、その後のすべての送信はRSN=3で送られます。
- E-TFCI:
 - E-TFCI (E-DCH transport format combination indicator)は、E-DPDCHで同時に送信されているトランスポートフォーマットを示し、E-DPDCHでコード化されたトランスポートブロックサイズをBSIに伝えます。この情報から、BSIは、いくつのE-DPDCHが同時に送信されているか、どのSFが使用されているか、を得ることができます。
- "Happy" bit: x_h (1 bit)
 - "Happy"ビットは、UEが現在のデータレート(あるいはE-DPDCHに使用されることを許された相対パワー)に満足しているかどうか、またはより高パワー割当てを使用できるかどうかを示します。

RSN Value	$N_{sys} / N_{e,data,j} < 1/2$		$1/2 \leq N_{sys} / N_{e,data,j}$	
	E-DCH RV Index	E-DCH RV Index	E-DCH RV Index	E-DCH RV Index
0	0	0	0	0
1	2	3	3	3
2	0	2	2	2
3	[$\lfloor \frac{TTIN/N_{ARQ}}{2} \rfloor \times 2$]	[$\lfloor \frac{TTIN/N_{ARQ}}{2} \rfloor \mod 4$]	[$\lfloor \frac{TTIN/N_{ARQ}}{2} \rfloor \mod 2$]	[$\lfloor \frac{TTIN/N_{ARQ}}{2} \rfloor \mod 4$]

"Happy" bit	X _{h,1}
Happy	1
Not happy	0



Discover What's Possible™
MG3700A-J-F-6

Slide 30

Anritsu

トランスポートブロックサイズ

3GPP TS 25.321 Annex B.2 2 ms TTI

E-TFCI	TB Size (bits)	E-TFCI	TB Size (bits)	E-TFCI	TB Size (bits)
0	18	43	2724	86	7252
1	186	44	2742	87	7288
2	204	45	3042	88	7428
3	354	46	3060	89	7464
4	372	47	3078	90	7764
5	522	48	3298	91	7800
6	540	49	3316	92	7908
7	674	50	3334	93	7944
8	690	51	3378	94	8100
9	708	52	3396	95	8136
10	726	53	3414	96	8436
11	858	54	3732	97	8472
12	876	55	3750	98	8564
13	1026	56	3972	99	8600
14	1044	57	3990	100	8772
15	1062	58	4068	101	8808
16	1194	59	4086	102	9108
17	1212	60	4404	103	9144
18	1330	61	4422	104	9220
19	1348	62	4628	105	9256
20	1362	63	4646	106	9444
21	1380	64	4740	107	9480
22	1398	65	4758	108	9780
23	1530	66	5076	109	9816
24	1548	67	5094	110	9876
25	1698	68	5284	111	9912
26	1716	69	5302	112	10116
27	1734	70	5412	113	10152
28	1866	71	5430	114	10452
29	1884	72	5748	115	10488
30	1986	73	5766	116	10532
31	2004	74	5940	117	10568
32	2022	75	5958	118	10788
33	2034	76	6084	119	10824
34	2052	77	6102	120	11124
35	2070	78	6420	121	11178
36	2370	79	6438	122	11188
37	2388	80	6596	123	11242
38	2406	81	6614	124	11460
39	2642	82	6756	125	11478
40	2660	83	6774		
41	2678	84	7092		
42	2706	85	7110		

3GPP TS 25.321 Annex B.4 10 ms TTI

E-TFCI	TB Size (bits)	E-TFCI	TB Size (bits)	E-TFCI	TB Size (bits)
0	18	41	5076	82	11850
1	186	42	5094	83	12132
2	204	43	5412	84	12186
3	354	44	5430	85	12468
4	372	45	5748	86	12522
5	522	46	5766	87	12804
6	540	47	6084	88	12858
7	690	48	6102	89	13140
9	858	50	6438	91	13476
10	876	51	6756	92	13530
11	1026	52	6774	93	13812
12	1044	53	7092	94	13866
13	1194	54	7110	95	14148
14	1212	55	7428	96	14202
15	1362	56	7464	97	14484
16	1380	57	7764	98	14556
17	1530	58	7800	99	14820
18	1548	59	8100	100	14892
19	1698	60	8136	101	15156
20	1716	61	8436	102	15228
21	1866	62	8472	103	15492
22	1884	63	8772	104	15564
23	2034	64	8808	105	15828
24	2052	65	9108	106	15900
25	2370	66	9144	107	16164
26	2388	67	9444	108	16236
27	2706	68	9480	109	16500
28	2724	69	9780	110	16572
29	3042	70	9816	111	17172
30	3060	71	10116	112	17244
31	3378	72	10152	113	17844
32	3396	73	10452	114	17916
33	3732	74	10488	115	18516
34	3750	75	10788	116	18606
35	4068	76	10824	117	19188
36	4086	77	11124	118	19278
37	4404	78	11178	119	19860
38	4422	79	11460	120	19950
39	4740	80	11514		
40	4758	81	11796		

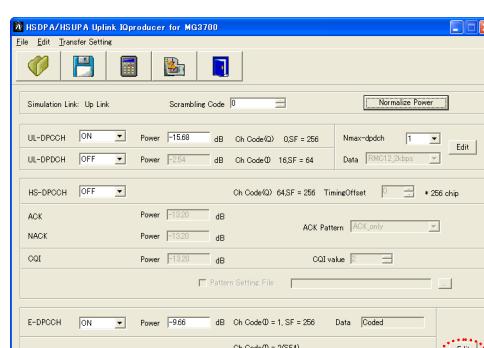
Discover What's Possible™
MG3700A-J-F-6

Slide 31



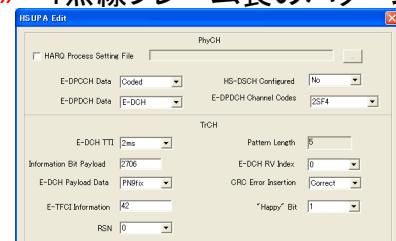
希望信号 設定 HSPA IQプロデューサ

- FRC1

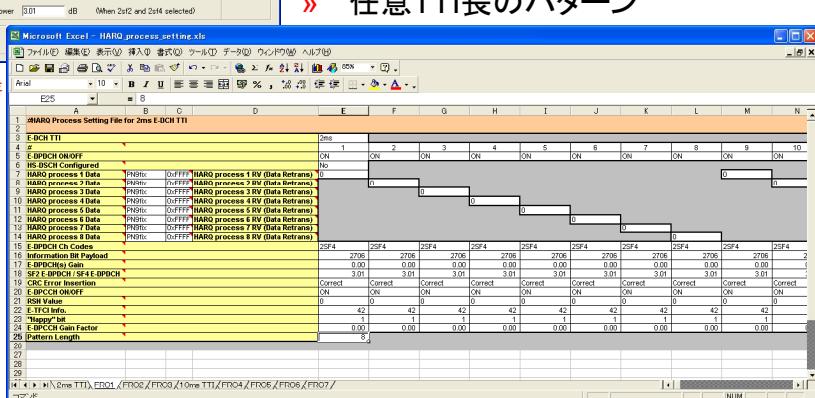


CSVで保存

» 1無線フレーム長のパターン



» 任意TTI長のパターン



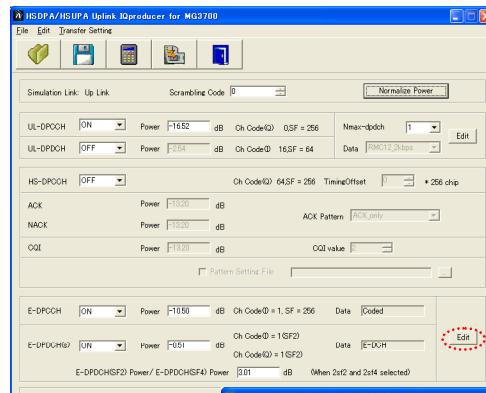
Discover What's Possible™
MG3700A-J-F-6

Slide 32



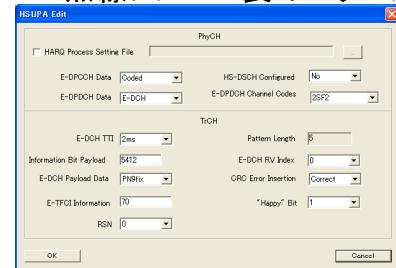
希望信号 設定 HSPA IQプロデューサ

- FRC2

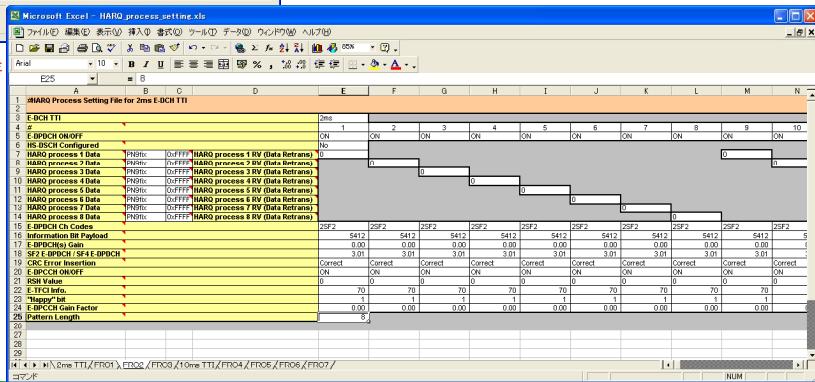


CSVで保存

» 1無線フレーム長のパターン



» 任意TTI長のパターン



Discover What's Possible™
MG3700A-J-F-6

Slide 33

Anritsu

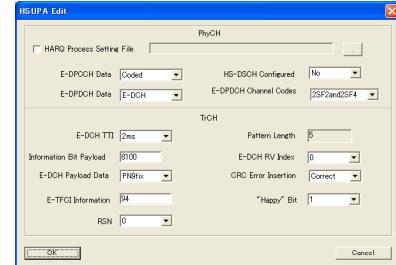
希望信号 設定 HSPA IQプロデューサ

- FRC3

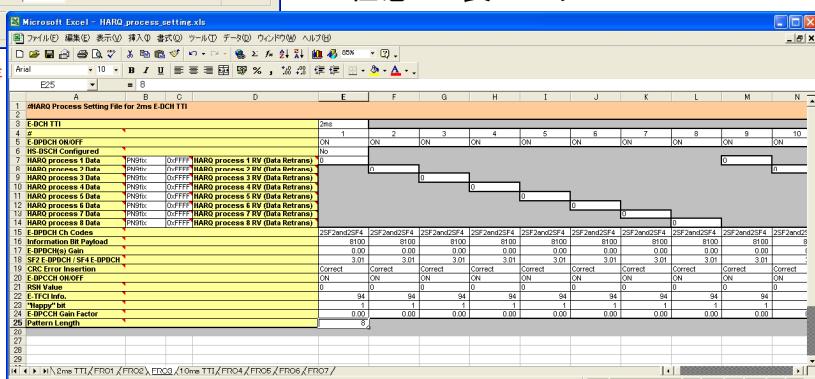


CSVで保存

» 1無線フレーム長のパターン



» 任意TTI長のパターン



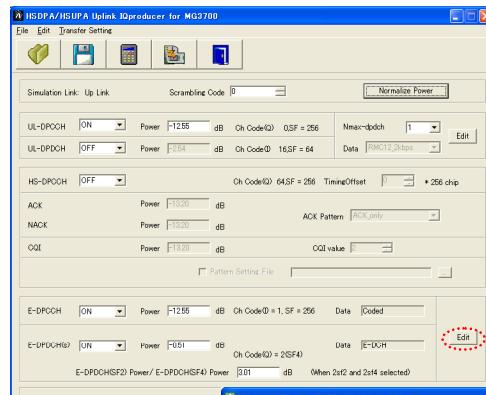
Discover What's Possible™
MG3700A-J-F-6

Slide 34

Anritsu

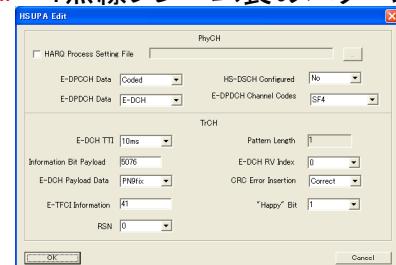
希望信号 設定 HSPA IQプロデューサ

- FRC4

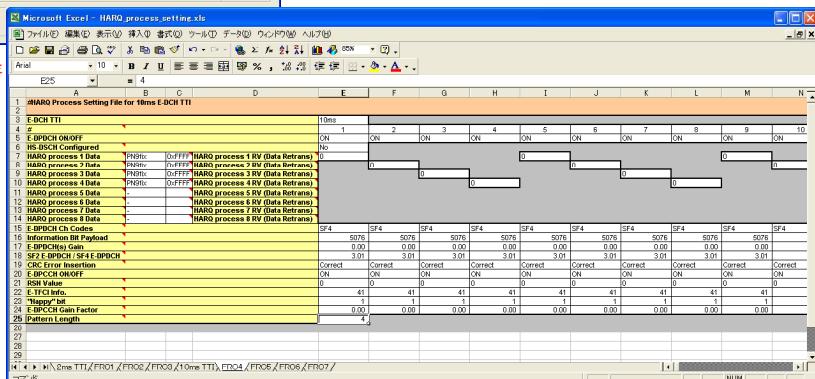


CSVで保存

» 1無線フレーム長のパターン



» 任意TTI長のパターン



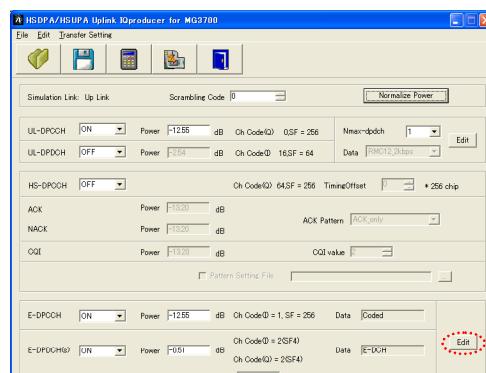
Discover What's Possible™
MG3700A-J-F-6

Slide 35

Anritsu

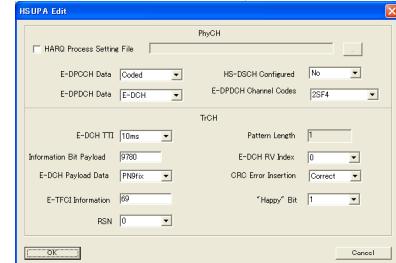
希望信号 設定 HSPA IQプロデューサ

- FRC5

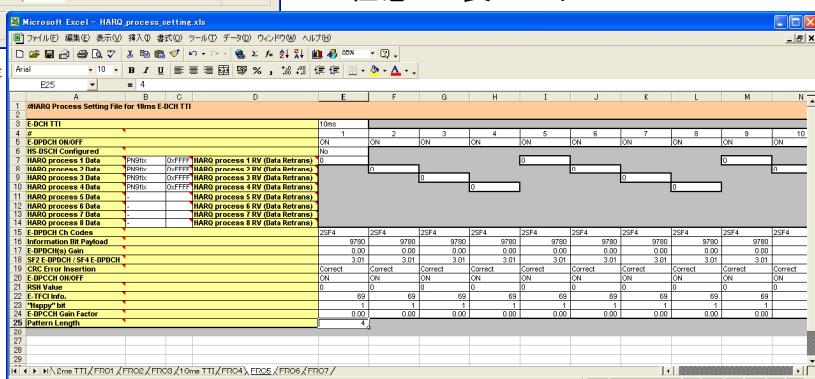


CSVで保存

» 1無線フレーム長のパターン



» 任意TTI長のパターン



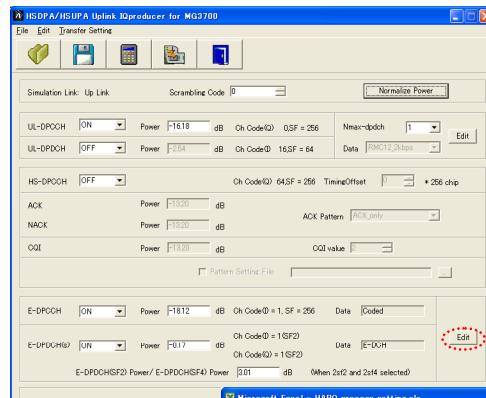
Discover What's Possible™
MG3700A-J-F-6

Slide 36

Anritsu

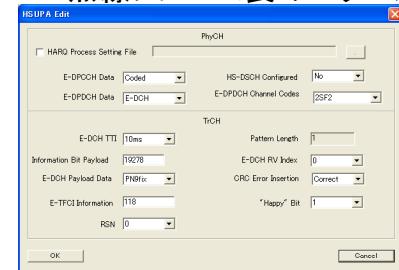
希望信号 設定 HSPA IQプロデューサ

- FRC6

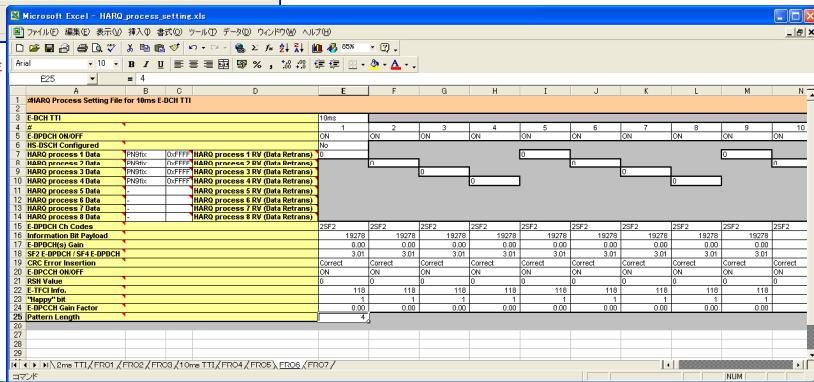


CSVで保存

» 1無線フレーム長のパターン



» 任意TTI長のパターン



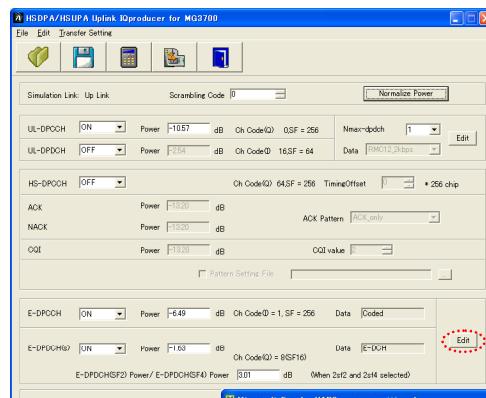
Discover What's Possible™
MG3700A-J-F-6

Slide 37

Anritsu

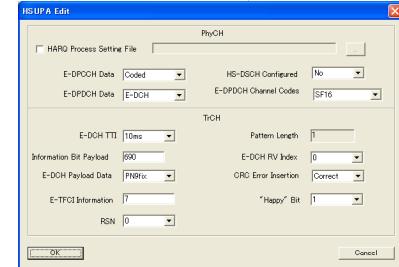
希望信号 設定 HSPA IQプロデューサ

- FRC7

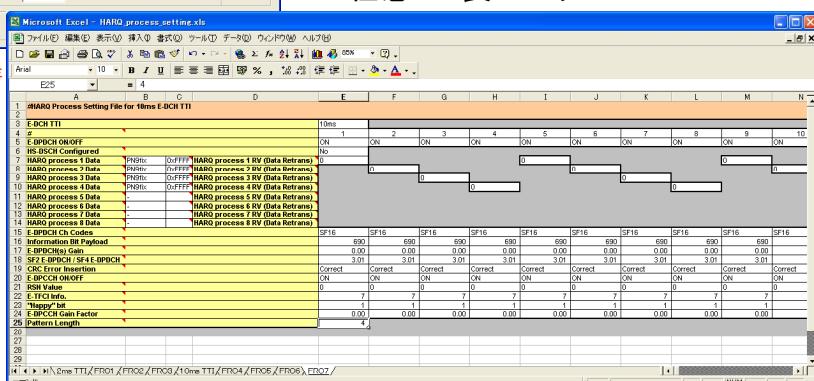


CSVで保存

» 1無線フレーム長のパターン



» 任意TTI長のパターン



Discover What's Possible™
MG3700A-J-F-6

Slide 38

Anritsu

希望信号 + 妨害信号 設定例

テスト

- ACS
- Blocking characteristics
- Intermodulation characteristics

• UL RMC 12.2 kbps

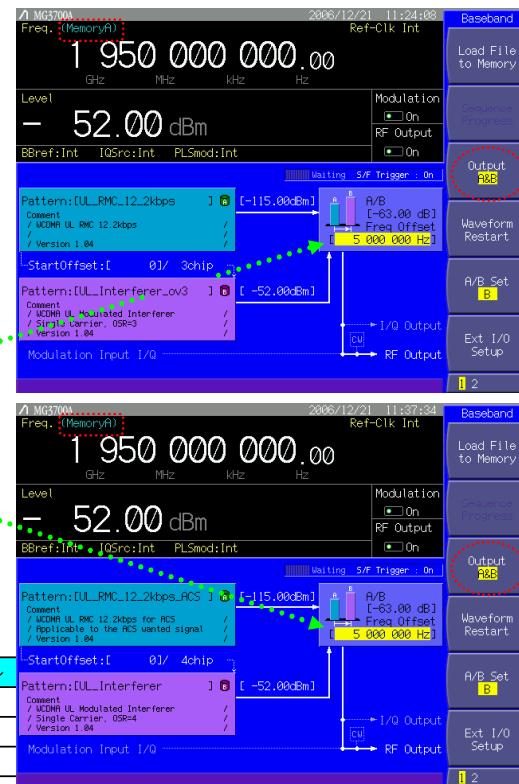
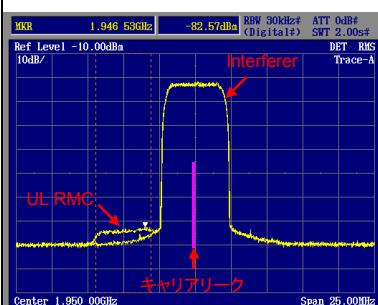
+

ACS: 5 MHz オフセット
Blocking: ≥ 10 MHz オフセット
Intermodulation: 20 MHz オフセット

• UL Interferer

» 周波数オフセット設定

- -34.944 ~ +34.944 MHz
 - 3 × Oversampling
- -47.232 ~ +47.232 MHz
 - 4 × Oversampling



Discover What's Possible™
MG3700A-J-F-6

Slide 39

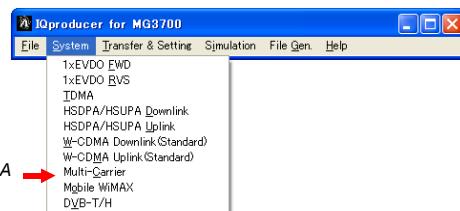


希望信号 + GMSK 妨害信号 設定例

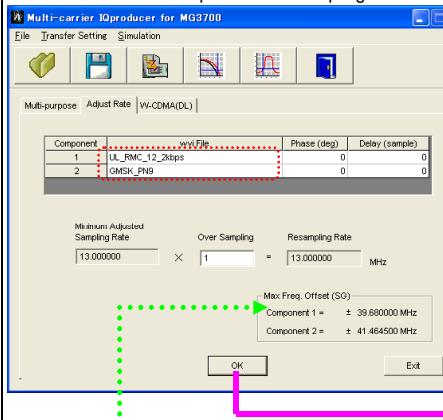
テスト

- Blocking characteristics
- Intermodulation characteristics

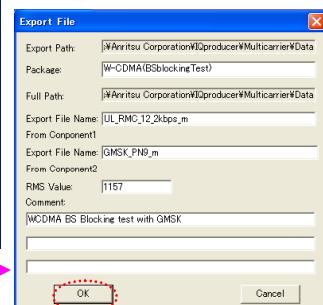
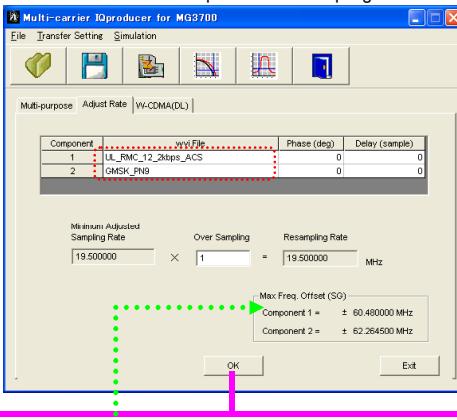
ライセンスオプション MX370104A →



UL RMC 12.2 kbps: 3 × Oversampling



UL RMC 12.2 kbps: 4 × Oversampling



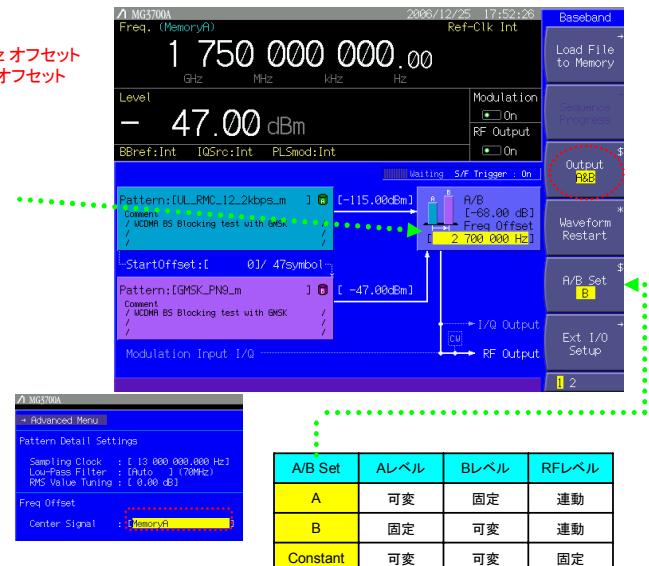
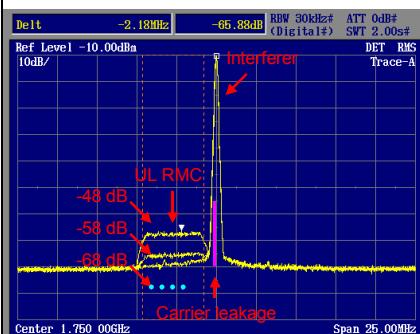
Discover What's Possible™
MG3700A-J-F-6

Slide 40



希望信号 + GMSK 妨害信号 設定例

- UL RMC 12.2 kbps
 - + Blocking: ≥ 2.7 MHz オフセット
Intermodulation: 5.9 MHz オフセット
- GMSK Interferer
 - » 周波数オフセット設定
 - 39.68 ~ +39.68 MHz
 - 3 × Oversamplingに基づく
 - 60.48 ~ +60.48 MHz
 - 4 × Oversamplingに基づく



Discover What's Possible™
MG3700A-J-F-6

Slide 41



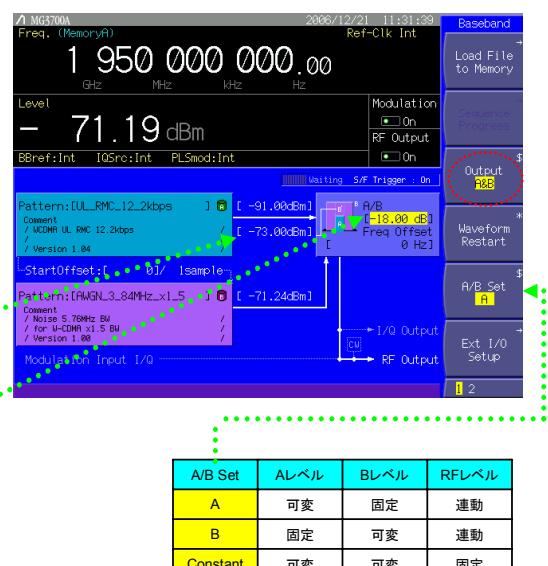
希望信号 + AWGN 設定例

テスト

- Dynamic range
- Demodulation in static propagation conditions

- UL RMC 12.2 kbps
- UL RMC 64 kbps
- UL RMC 144 kbps
- UL RMC 384 kbps
 - + AWGN
 - » loc [dBm/3.84MHz]
 - » Wanted signal level/AWGN [dB]

$$= 10\log_{10}(R_b/3.84 \times 10^6) + E_b/N_0$$
 - ~~~~~
 - R_b bps \downarrow
 - 12.2 k: -24.98
 - 64 k: -17.78
 - 144 k: -14.26
 - 384 k: -10
 - E_b/N_0 はTest requirementsで指定される



Discover What's Possible™
MG3700A-J-F-6

Slide 42



希望信号 パラメータ

- UL RMC

Parameter	Setting Value				
Scrambling Code	0_H				
DTCH Information Data	PN9				
DCCCH information Data	All 0				
Over sampling rate	3 (4 only for UL_RMC_12_2kbps_ACS)				
Marker 1	Frame Clock				
Marker 2	Slot Clock				
Marker 3	-				
AWGN addition (Note)	Enable (disable only for UL_RMC_12_2kbps_ACS)				
RMS for single phase of IQ	1157				
IQ output level	$\sqrt{I^2 + Q^2} = 320$ mV				

Parameter	DCH for DTCH / DCH for DCCH					Unit
	DPDCH	Information bit rate	Physical channel	Spreading factor	Repetition rate	
DPDCH	Information bit rate	12,2/2,4	64/2,4	144/2,4	384/2,4	2048/2,4
DPDCH	Physical channel	60/15	240/15	480/15	960/15	960/15
DPDCH	Spreading factor	64	16	8	4	4
DPDCH	Repetition rate	22/22	19/19	8/9	-18/-17	-7/-7
DPDCH	Interleaving	20	40	40	40	80
DPDCH	Number of DPDCHs	1	1	1	1	6
DPCCH	Dedicated pilot			6		bit/slot
DPCCH	Power control			2		bit/slot
DPCCH	TFCI			2		bit/slot
DPCCH	FBI			0 / 2		bit/slot
DPCCH	Spreading factor			256		
DPCCH	Power ratio of DPCCH/DPDCH	-2,69	-5,46	-9,54	-9,54	-9,54
DPCCH	Amplitude ratio of DPCCH/DPDCH	0,7333	0,5333	0,3333	0,3333	0,3333
Note: Combination of TFCI bit of 0 bit/slot and FBI bit of 2 bit /slot is applied in test of Site Selection Diversity Transmission specified in 8.10.						

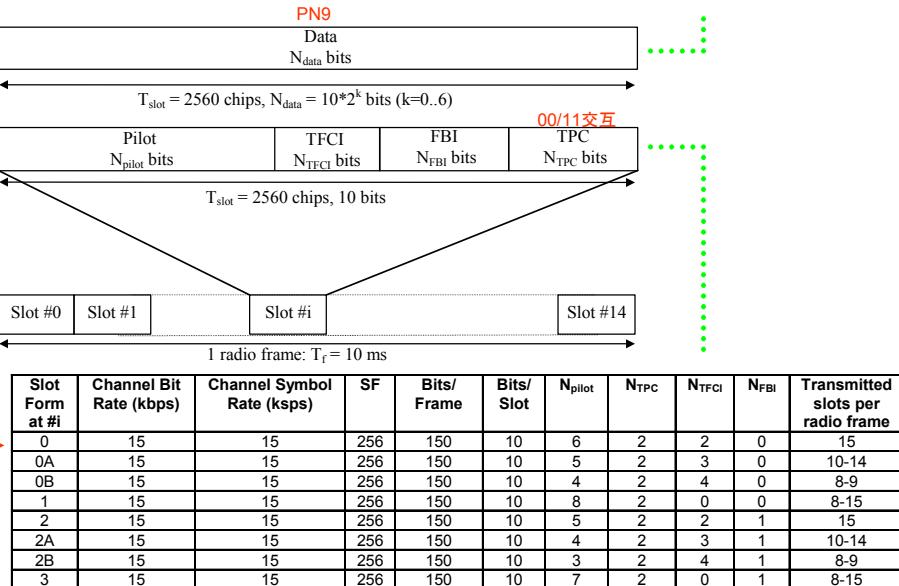
Discover What's Possible™
MG3700A-J-F-6

Slide 43

Anritsu

UL RMCのDPDCH/DPCCH構造

Slot Format #i	Channel Bit Rate (kbps)	Channel Symbol Rate (ksps)	SF	Bits/Frame	Bits/Slot	N _{data}
0	15	15	256	150	10	10
1	30	30	128	300	20	20
2	60	60	64	600	40	40
3	120	120	32	1200	80	80
4	240	240	16	2400	160	160
5	480	480	8	4800	320	320
6	960	960	4	9600	640	640



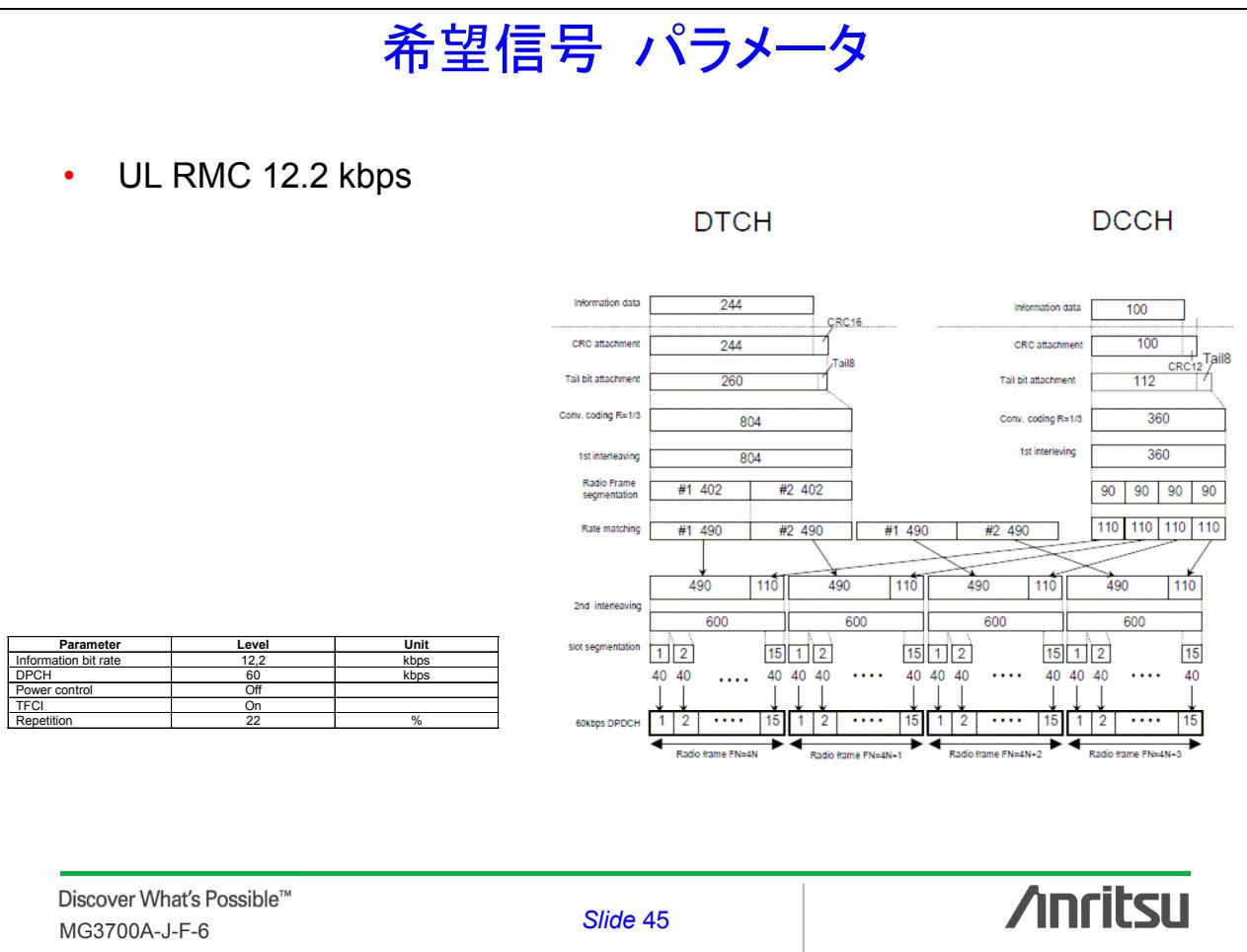
Discover What's Possible™
MG3700A-J-F-6

Slide 44

Anritsu

希望信号 パラメータ

- UL RMC 12.2 kbps



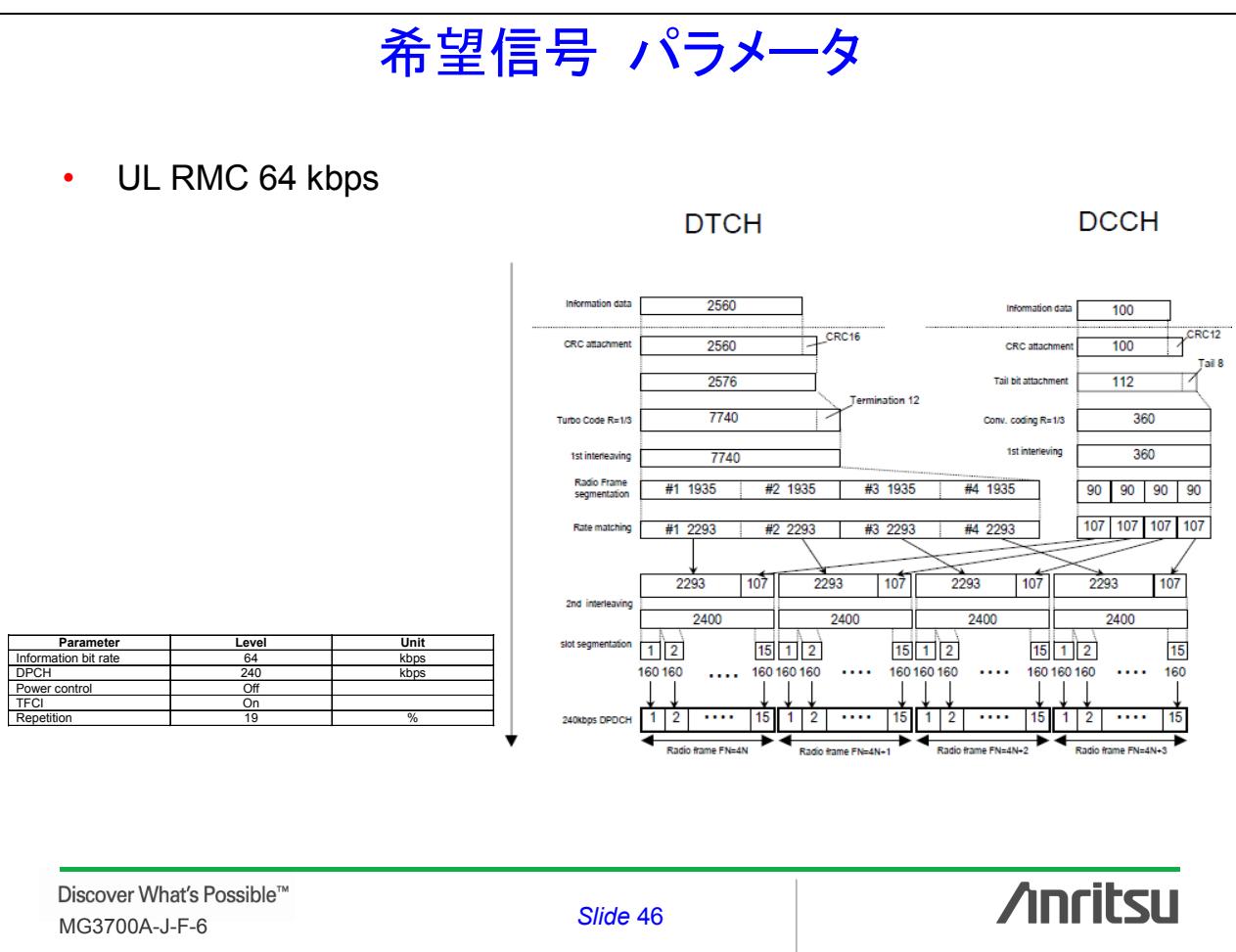
Discover What's Possible™
MG3700A-J-F-6

Slide 45

Anritsu

希望信号 パラメータ

- UL RMC 64 kbps



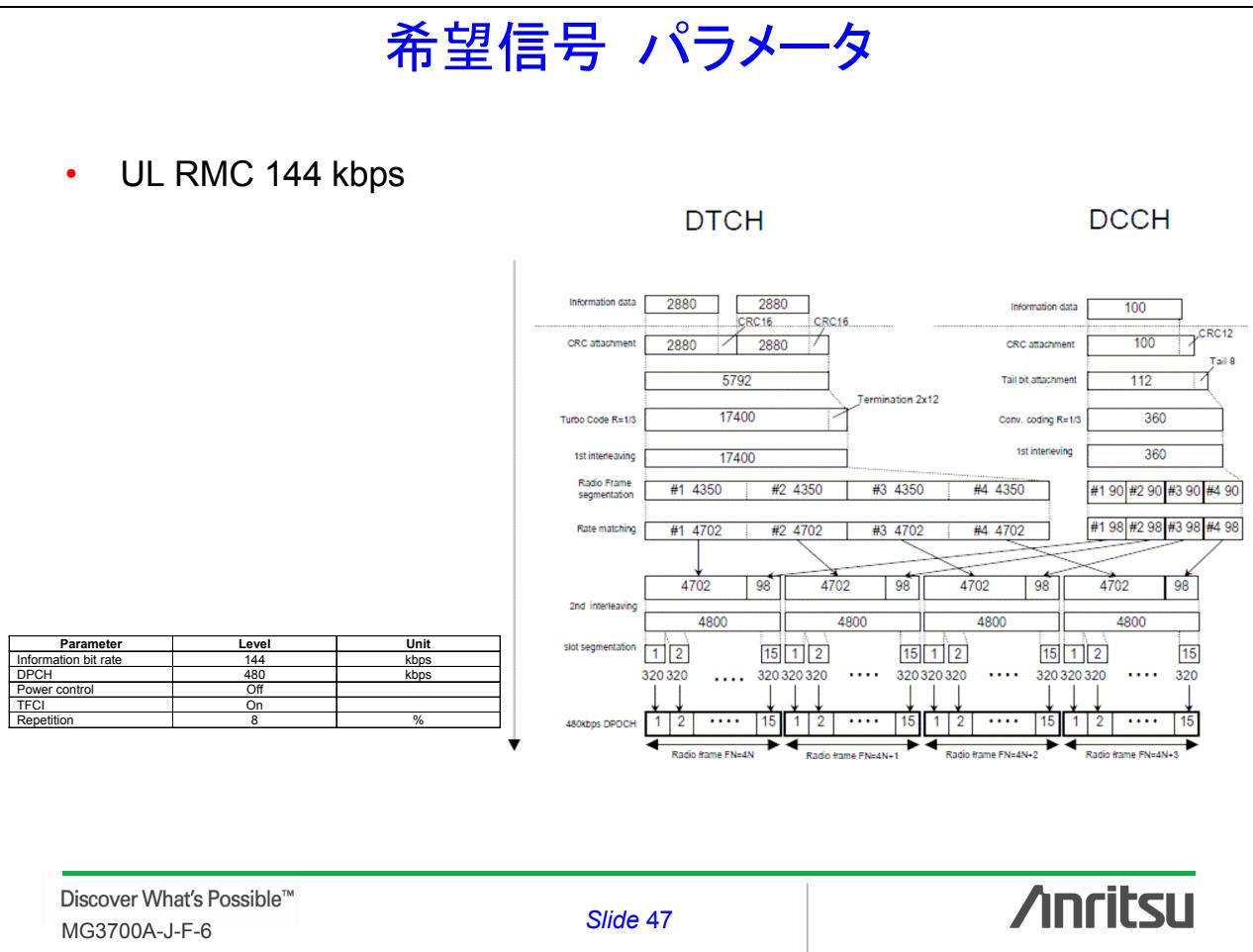
Discover What's Possible™
MG3700A-J-F-6

Slide 46

Anritsu

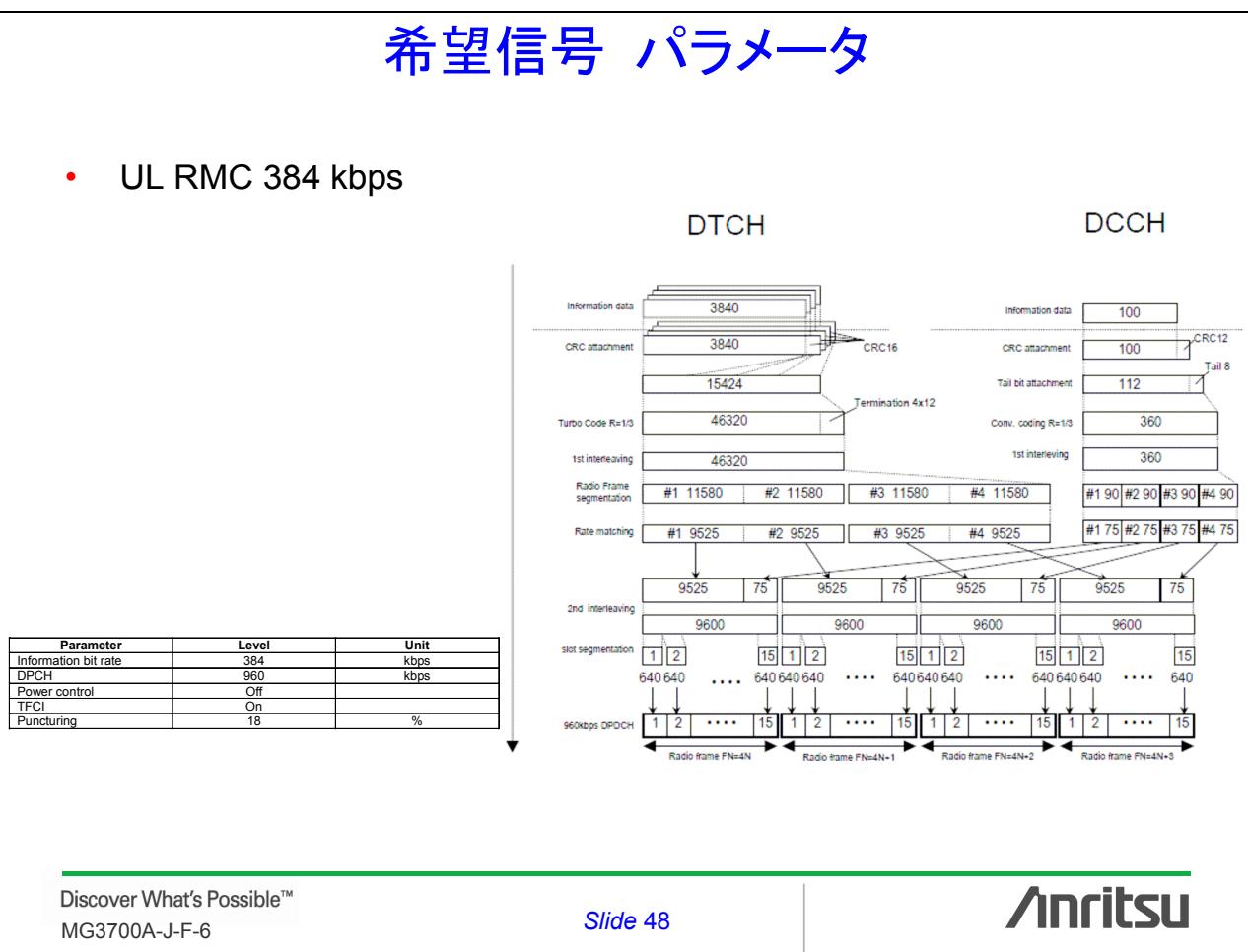
希望信号 パラメータ

- UL RMC 144 kbps



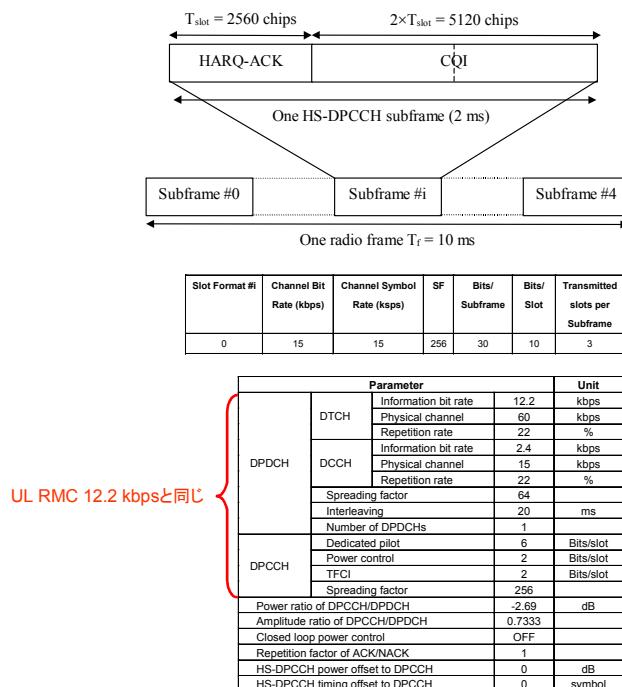
希望信号 パラメータ

- UL RMC 384 kbps



希望信号 パラメータ

- RMC HS-DPCCH



CQI mapping table for UE categories 1 to 6.

CQI value	Transport Block Size	Number of HS-PDSCH	Modulation	Reference power adjustment Δ	NIR	Xrv
0	N/A	Out of range				
1	137	1	QPSK	0	9600	0
2	173	1	QPSK	0		
3	233	1	QPSK	0		
4	317	1	QPSK	0		
5	377	1	QPSK	0		
6	461	1	QPSK	0		
7	650	2	QPSK	0		
8	792	2	QPSK	0		
9	931	2	QPSK	0		
10	1262	3	QPSK	0		
11	1483	3	QPSK	0		
12	1742	3	QPSK	0		
13	2279	4	QPSK	0		
14	2583	4	QPSK	0		
15	3319	5	QPSK	0		
16	3565	5	16-QAM	0		
17	4189	5	16-QAM	0		
18	4664	5	16-QAM	0		
19	5287	5	16-QAM	0		
20	5887	5	16-QAM	0		
21	6554	5	16-QAM	0		
22	7168	5	16-QAM	0		
23	7168	5	16-QAM	-1		
24	7168	5	16-QAM	-2		
25	7168	5	16-QAM	-3		
26	7168	5	16-QAM	-4		
27	7168	5	16-QAM	-5		
28	7168	5	16-QAM	-6		
29	7168	5	16-QAM	-7		
30	7168	5	16-QAM	-8		

Discover What's Possible™

MG3700A-J-F-6

Slide 49

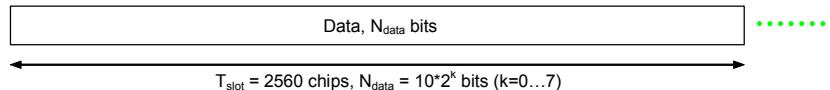
Anritsu

希望信号 パラメータ

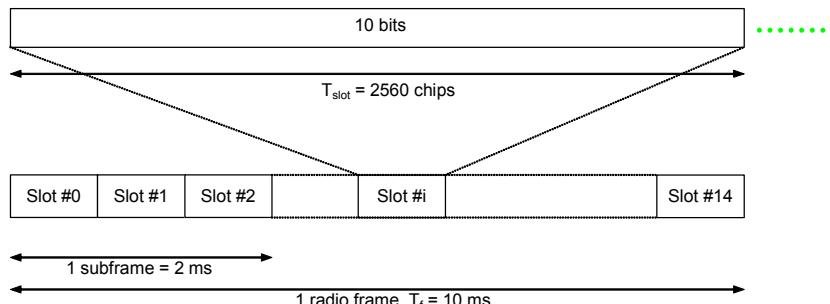
- E-DPDCH FRC (UL HSUPA)

Slot Format #i	Channel Bit Rate (kbps)	SF	Bits/Frame	Bits/Subframe	Bits/Slot N _{data}
0	15	256	150	30	10
1	30	128	300	60	20
2	60	64	600	120	40
3	120	32	1200	240	80
4	240	16	2400	480	160
5	480	8	4800	960	320
6	960	4	9600	1920	640
7	1920	2	19200	3840	1280

E-DPDCH



E-DPCCH



Slot Format #i	Channel Bit Rate (kbps)	SF	Bits/Frame	Bits/Subframe	Bits/Slot N _{data}
0	15	256	150	30	10

Discover What's Possible™

MG3700A-J-F-6

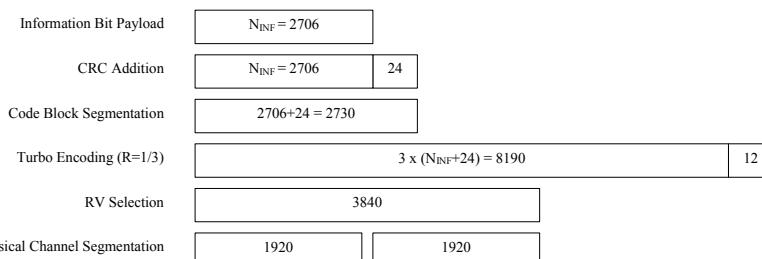
Slide 50

Anritsu

希望信号 パラメータ

- E-DPDCH FRC1

Parameter	Unit	Value
Maximum. Inf. Bit Rate	kbps	1353.0
TTI	ms	2
Number of HARQ Processes	Processes	8
Information Bit Payload (N_{INF})	Bits	2706
Binary Channel Bits per TTI (N_{BIN}) (3840 / SF x TTI sum for all channels)	Bits	3840
Coding Rate (N_{INF} / N_{BIN})		0.705
Physical Channel Codes	SF for each physical channel	{4,4}
E-DPDCH testing: E-DPDCH/DPCCH power ratio	dB	Diversity: 8.94 Non-diversity: 12.04
E-DPCCH/DPCCH power ratio	dB	Diversity: 2.05 Non-diversity: 6.02
		E-DPDCH /DPCCH power ratio is calculated for a single E-DPDCH.
E-DPCCH missed detection testing: E-DPDCH/DPCCH power ratio	dB	Diversity: 8.94 Non-diversity: 12.04
E-DPCCH/DPCCH power ratio	dB	Diversity: -1.94 Non-diversity: 0.00



Discover What's Possible™
MG3700A-J-F-6

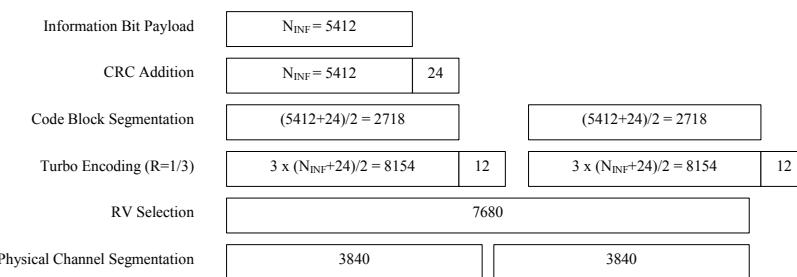
Slide 51



希望信号 パラメータ

- E-DPDCH FRC2

Parameter	Unit	Value
Maximum. Inf. Bit Rate	kbps	2706.0
TTI	ms	2
Number of HARQ Processes	Processes	8
Information Bit Payload (N_{INF})	Bits	5412
Binary Channel Bits per TTI (N_{BIN}) (3840 / SF x TTI sum for all channels)	Bits	7680
Coding Rate (N_{INF} / N_{BIN})		0.705
Physical Channel Codes	SF for each physical channel	{2,2}
E-DPDCH testing: E-DPDCH/DPCCH power ratio	dB	Diversity: 9.92 Non-diversity: 13.00
E-DPCCH/DPCCH power ratio	dB	Diversity: 4.08 Non-diversity: 6.02
		E-DPDCH /DPCCH power ratio is calculated for a single E-DPDCH.



Discover What's Possible™
MG3700A-J-F-6

Slide 52



希望信号 パラメータ

- E-DPDCH FRC3

Parameter	Unit	Value
Maximum. Inf. Bit Rate	kbps	4050.0
TTI	ms	2
Number of HARQ Processes	Processes	8
Information Bit Payload (N_{INF})	Bits	8100
Binary Channel Bits per TTI (N_{BIN}) (3840 / SF x TTI sum for all channels)	Bits	11520
Coding Rate (N_{INF}/N_{BIN})		0.703
Physical Channel Codes	SF for each physical channel	{2,2,4,4}
E-DPDCH testing: E-DPDCH/DPCCH power ratio	dB	Diversity: 6.02 Non-diversity: 8.94
E-DPCCH/DPCCH power ratio	dB	Diversity: 0.0 Non-diversity: 2.05

E-DPDCH/DPCCH power ratio is calculated for a single E-DPDCH with SF 4. The power of an E-DPDCH with SF2 is twice that of an E-DPDCH with SF4.

Information Bit Payload	$N_{INF} = 8100$	
CRC Addition	N_{INF}	24
Code Block Segmentation	$(8100+24)/2 = 4062$	$(8100+24)/2 = 4062$
Turbo Encoding (R=1/3)	$3 \times (N_{INF}+24)/2 = 12186$	12
RV Selection	11520	
Physical Channel Segmentation	3840	3840 1920 1920

Discover What's Possible™
MG3700A-J-F-6

Slide 53



希望信号 パラメータ

- E-DPDCH FRC4

Parameter	Unit	Value
Maximum. Inf. Bit Rate	kbps	507.6
TTI	ms	10
Number of HARQ Processes	Processes	4
Information Bit Payload (N_{INF})	Bits	5076
Binary Channel Bits per TTI (N_{BIN}) (3840 / SF x TTI sum for all channels)	Bits	9600
Coding Rate (N_{INF}/N_{BIN})		0.529
Physical Channel Codes	SF for each physical channel	{4}
E-DPDCH testing: E-DPDCH/DPCCH power ratio	dB	Diversity: 8.94 Non-diversity: 12.04
E-DPCCH/DPCCH power ratio	dB	Diversity: -1.94 Non-diversity: 0.0
E-DPCCH missed detection testing: E-DPDCH/DPCCH power ratio	dB	Diversity: 8.94 Non-diversity: 12.04
E-DPCCH/DPCCH power ratio	dB	Diversity: -7.96 Non-diversity: -5.46

Information Bit Payload	$N_{INF} = 5076$	
CRC Addition	N_{INF}	24
Code Block Segmentation	$5076+24 = 5100$	
Turbo Encoding (R=1/3)	$3 \times (N_{INF}+24) = 15300$	12
RV Selection	9600	
Physical Channel Segmentation	9600	

Discover What's Possible™
MG3700A-J-F-6

Slide 54



希望信号 パラメータ

- E-DPDCH FRC5

Parameter	Unit	Value
Maximum. Inf. Bit Rate	kbps	978.0
TTI	ms	10
Number of HARQ Processes	Processes	4
Information Bit Payload (N_{INF})	Bits	9780
Binary Channel Bits per TTI (N_{BIN}) ($3840 / SF \times TTI$ sum for all channels)	Bits	19200
Coding Rate (N_{INF} / N_{BIN})		0.509
Physical Channel Codes	SF for each physical channel	{4,4}
E-DPDCH testing: E-DPDCH/DPCCH power ratio	dB	Diversity: 8.94 Non-diversity: 12.04
E-DPCCH/DPCCH power ratio	dB	Diversity: -1.94 Non-diversity: 0.0
	dB	E-DPDCH /DPCCH power ratio is calculated for a single E-DPDCH.
	dB	

Information Bit Payload	$N_{INF} = 9780$			
CRC Addition	$N_{INF} = 9780$ 24			
Code Block Segmentation	$(9780+24)/2 = 4902$	$(9780+24)/2 = 4902$		
Turbo Encoding (R=1/3)	$3 \times (N_{INF}+24)/2 = 14706$	12	$3 \times (N_{INF}+24)/2 = 14706$	12
RV Selection	19200			
Physical Channel Segmentation	9600	9600		

Discover What's Possible™
MG3700A-J-F-6

Slide 55



希望信号 パラメータ

- E-DPDCH FRC6

Parameter	Unit	Value
Maximum. Inf. Bit Rate	kbps	1927.8
TTI	ms	10
Number of HARQ Processes	Processes	4
Information Bit Payload (N_{INF})	Bits	19278
Binary Channel Bits per TTI (N_{BIN}) ($3840 / SF \times TTI$ sum for all channels)	Bits	38400
Coding Rate (N_{INF} / N_{BIN})		0.502
Physical Channel Codes	SF for each physical channel	{2,2}
E-DPDCH testing: E-DPDCH/DPCCH power ratio	dB	Diversity: 9.92 Non-diversity: 13.00
E-DPCCH/DPCCH power ratio	dB	Diversity: -5.46 Non-diversity: -1.94
	dB	E-DPDCH /DPCCH power ratio is calculated for a single E-DPDCH.
	dB	

Information Bit Payload	$N_{INF} = 19278$							
CRC Addition	$N_{INF} = 19278$ 24							
Code Block Segmentation	$(19278+24)/4 = 4826$ $(19278+24)/4 = 4826$ $(19278+24)/4 = 4826$ $(19278+24)/4 = 4826$							
Turbo Encoding (R=1/3)	$3 \times 4826=14478$	12	$3 \times 4826=14478$	12	$3 \times 4826=14478$	12	$3 \times 4826=14478$	12
RV Selection	19200							
Physical Channel Segmentation	19200							

Discover What's Possible™
MG3700A-J-F-6

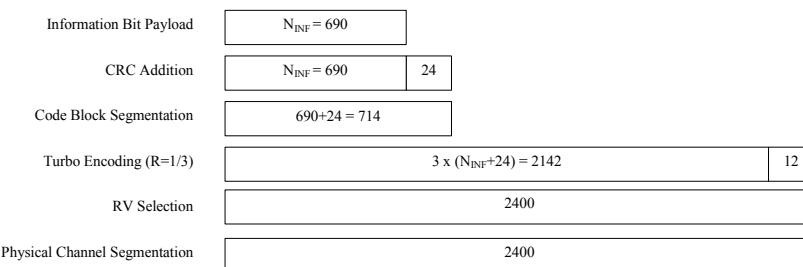
Slide 56



希望信号 パラメータ

- E-DPDCH FRC7

Parameter	Unit	Value
Maximum. Inf. Bit Rate	kbps	69.0
TTI	ms	10
Number of HARQ Processes	Processes	4
Information Bit Payload (N_{INF})	Bits	690
Binary Channel Bits per TTI (N_{BIN}) (3840 / SF x TTI sum for all channels)	Bits	2400
Coding Rate (N_{INF}/N_{BIN})		0.288
Physical Channel Codes	SF for each physical channel	{16}
E-DPDCH testing: E-DPDCH/DPCCH power ratio	dB	Diversity: 6.02 Non-diversity: 8.94
E-DPCCH/DPCCH power ratio	dB	Diversity: 0.0 Non-diversity: 4.08



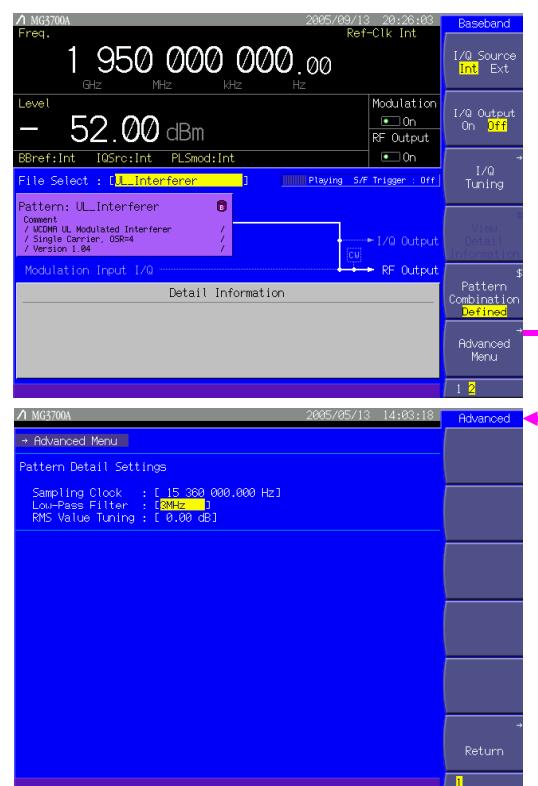
Discover What's Possible™
MG3700A-J-F-6

Slide 57



単なる妨害信号 設定例

- UL Interferer



» LPF 3 MHz設定
- ACLRを改善するため

Discover What's Possible™
MG3700A-J-F-6

Slide 58



妨害信号 パラメータ

- UL Interferer

Parameter	Setting Value
Scrambling Code	1H
DTCH Information Data	PN9
DCCCH Information Data	All 0
Over sampling rate	4, 3 (UL_Interferer_ov3)
Marker 1	Frame Clock
Marker 2	Slot Clock
Marker 3	-
AWGN addition	Disable
RMS for single phase of IQ	1157
IQ output level	$\sqrt{I^2 + Q^2} = 320 \text{ mV}$

Channel	Bit Rate	Spreading Factor	Channelization Code	Relative Power
DPDCH	240 kbps	16	4	0 dB
DPCCH	15 kbps	256	0	-5.46 dB

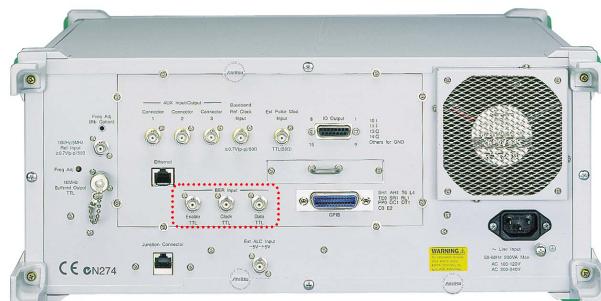
Discover What's Possible™
MG3700A-J-F-6

Slide 59

Anritsu

BER テスト 設定例

- 受信DTCHデータ
 - » PN9
- クロック
 - » Rise
 - Data
 - Clock
 - » Fall
 - Data
 - Clock
- 計測ビット/時間
- 自動再同期
 - » On
 - Sync Lossが検出される
 - » Off
 - Sync Lossが無視される

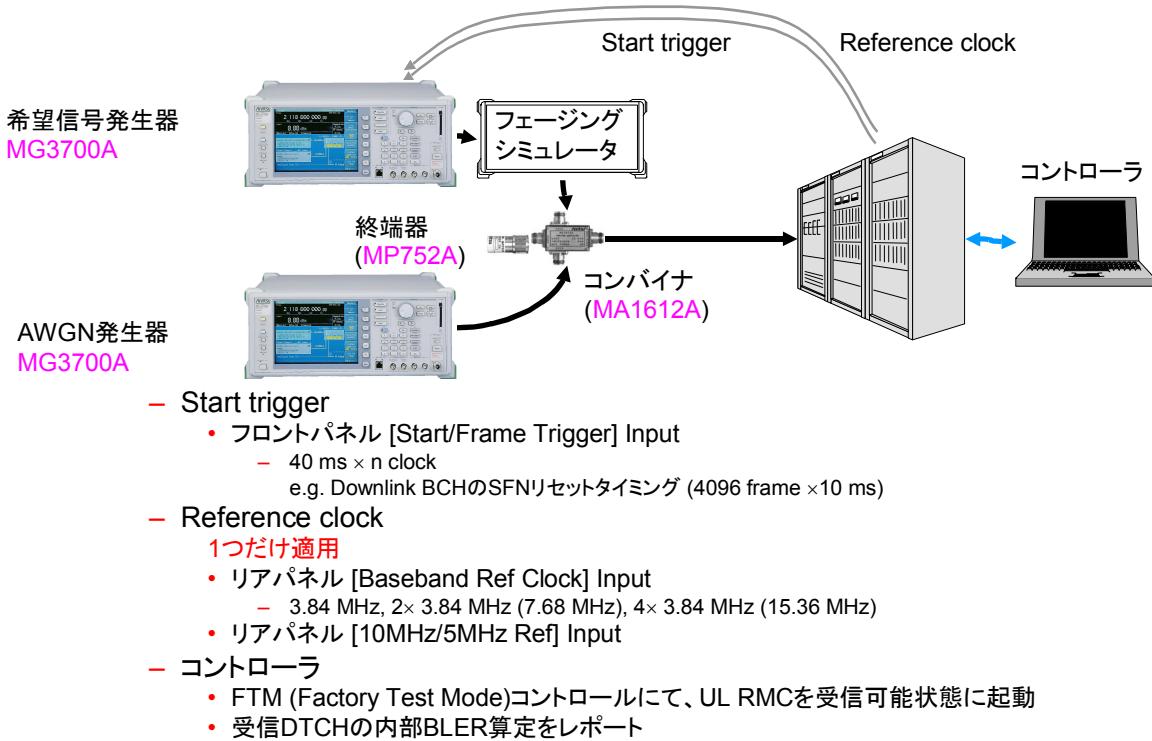


Discover What's Possible™
MG3700A-J-F-6

Slide 60

Anritsu

Multipath Fading Conditions テスト 接続例



Discover What's Possible™
MG3700A-J-F-6

Slide 61

Anritsu

AWGN 接続例

- AWGN

» loc [dBm/3.84MHz]

~~~~~

» Wanted signal level/AWGN [dB]

$$= 10\log_{10}(R_b/3.84 \times 10^6) + E_b/N_0$$

~~~~~

- R_b bps ↓

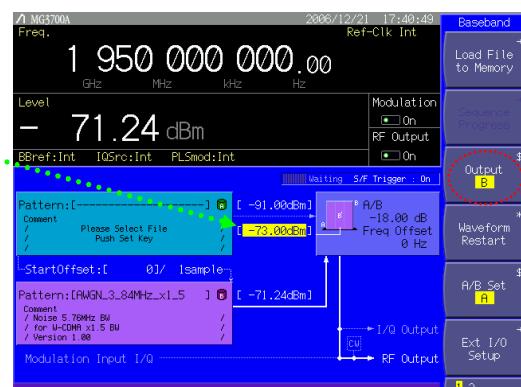
12.2 k: -24.98

64 k: -17.78

144 k: -14.26

384 k: -10

- E_b/N₀はTest requirementsで指定される



» Wanted signal level/AWGN [dB]

$$= E_c/N_0$$

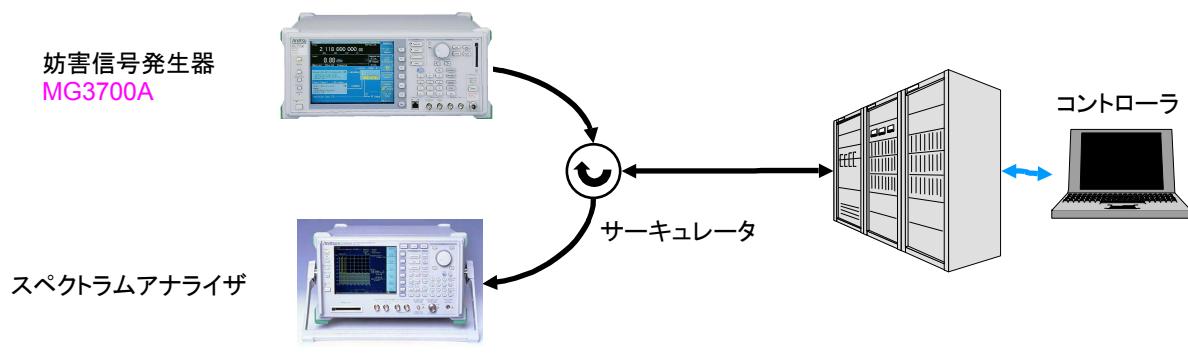
- E_c/N₀はTest requirementsで指定される

Discover What's Possible™
MG3700A-J-F-6

Slide 62

Anritsu

Transmit Intermodulation テスト 接続例



- コントローラ
 - FTM (Factory Test Mode)コントロールにて、最大送信パワー状態に起動

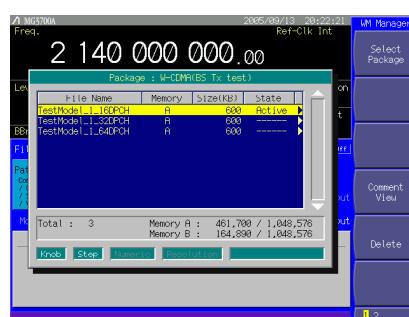
Discover What's Possible™
MG3700A-J-F-6

Slide 63

Anritsu

妨害信号 接続例

- Test Model 1
 - » どれか1つを選択:



- » LPF 3 MHz設定
 - ACLRを改善するため



Discover What's Possible™
MG3700A-J-F-6

Slide 64

Anritsu

UE テスト

3GPP TS 25.101 (Release 7)
 6 Transmitter
 7 Receiver

TS 34.121 (Release 7)
 5 Transmitter
 6 Receiver

テスト		希望信号発生器 BERテスター付	妨害信号発生器	CW発生器	AWGN発生器	他
6.4	Output power dynamics Inner loop power control in the uplink Minimum output power	MG3700A				タイムスロットパワーメーターサーキュレータ
6.7	Transmit intermodulation			MG3700A		スペクトラムアナライザーサーキュレータ
7.3	Reference sensitivity level					
7.4	Maximum input level					
7.4.1	DPCH					
7.4.2	HS-PDSCH for 16QAM					
7.5	Adjacent Channel Selectivity (ACS)	*				
7.6	Blocking characteristics					
7.6.1	In-band blocking					
7.6.2	Out of-band blocking		MG3692B 20 GHz			MA1612A 3 GHz コンバ이나
7.6.3	Narrow band blocking	*				
7.7	Spurious response		MG3692B 20 GHz			MA1612A 3 GHz コンバ이나
7.8	Intermodulation characteristics	*				

*: 希望信号発生器用MG3700Aは、妨害信号またはCWと共に2信号を発生します。リミテッドSFN 11ビットカウント(0 ~ 510)付P-CCPCHになります。

Discover What's Possible™
 MG3700A-J-F-6

Slide 65



UE テスト

3GPP TS 25.101 (Release 7)
 8 Performance requirement
 9 Performance requirement (HSDPA)

TS 34.121 (Release 7)
 7 Performance requirements
 9 Performance requirements for HSDPA

テスト		希望信号発生器 BERテスター付	妨害信号発生器	CW発生器	AWGN発生器	他
8.2	Demodulation in static propagation conditions			*		
8.2.3	Demodulation of Dedicated Channel (DCH)					
8.3	Demodulation of DCH in multi-path fading propagation conditions					
8.4	Demodulation of DCH in moving propagation conditions					
8.5	Demodulation of DCH in birth-death fading propagation conditions					
8.10	Blind transport format detection (BTFD) Test 1 ~ 3 Test 4 ~ 6			*		
9.2	Demodulation of HS-DSCH (FRC)					
9.2.1	Single Link Performance					
9.3	Reporting of Channel Quality Indicator (CQI)					
9.3.1	Single Link Performance					
9.3.1.1	AWGN propagation conditions			*		
9.4	HS-SCCH Detection Performance					
9.4.1	Single Link Performance					
					MG3700A	MA1612A 3 GHz コンバ이나 フェーヌィング シミュレータ
					MG3700A	MA1612A 3 GHz コンバ이나 フェーヌィング シミュレータ
					MG3700A	MA1612A 3 GHz コンバ이나 フェーヌィング シミュレータ

*: 希望信号発生器用MG3700Aは、AWGNと共に2信号を発生します。リミテッドSFN 11ビットカウント(0 ~ 510)付P-CCPCHになります。

Discover What's Possible™
 MG3700A-J-F-6

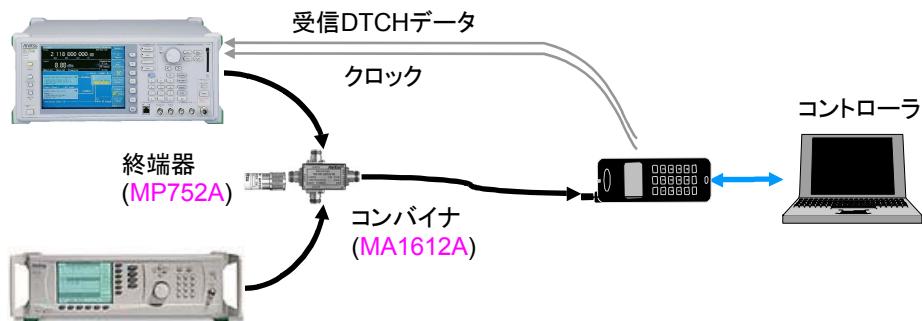
Slide 66



Receiver テスト 接続例

希望信号発生器
 (+ 妨害信号発生器)
 (+ CW発生器)
 (+ AWGN発生器)
 BERテスター
MG3700A

CW発生器
(MG3692B)



- コントローラ

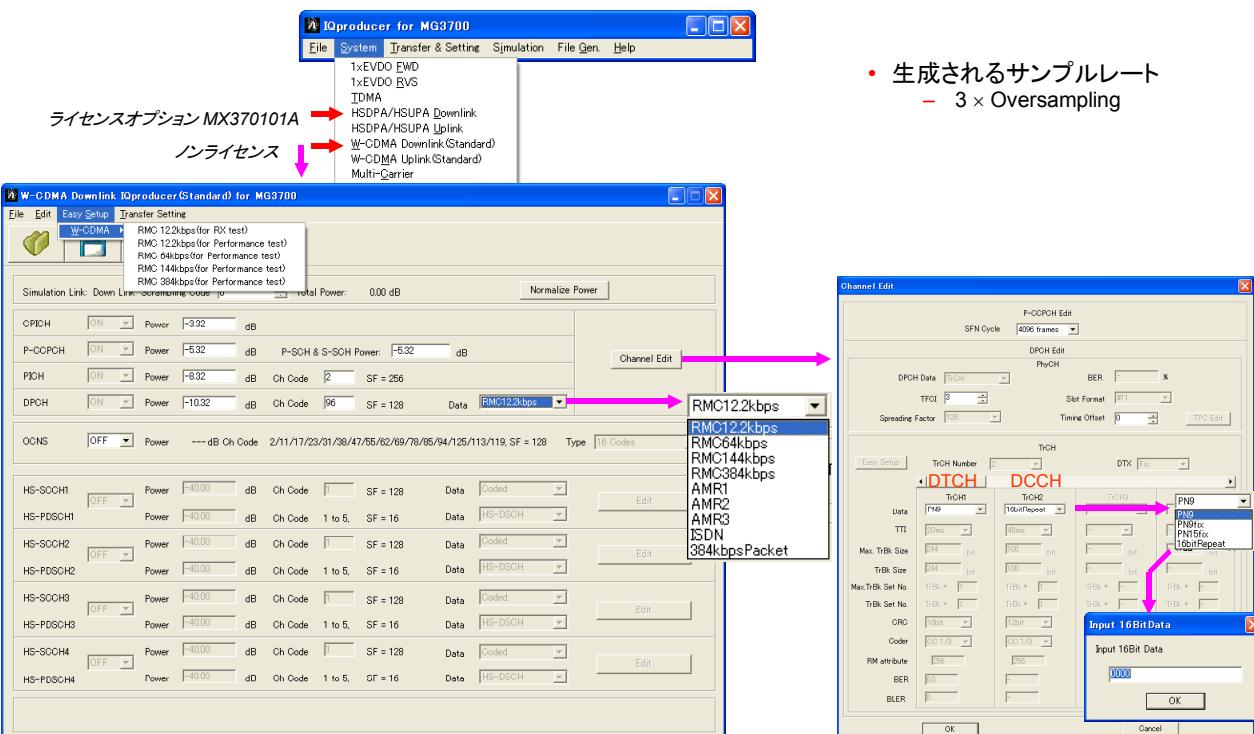
- FTM (Factory Test Mode)コントロールにて、DL RMCを受信可能状態に起動
- 受信DTCHの内部BLER算定とHSDPAのCQIをレポート

Discover What's Possible™
 MG3700A-J-F-6

Slide 67

Anritsu

希望信号 設定 HSPA または リミテッドW-CDMA IQプロデューサ



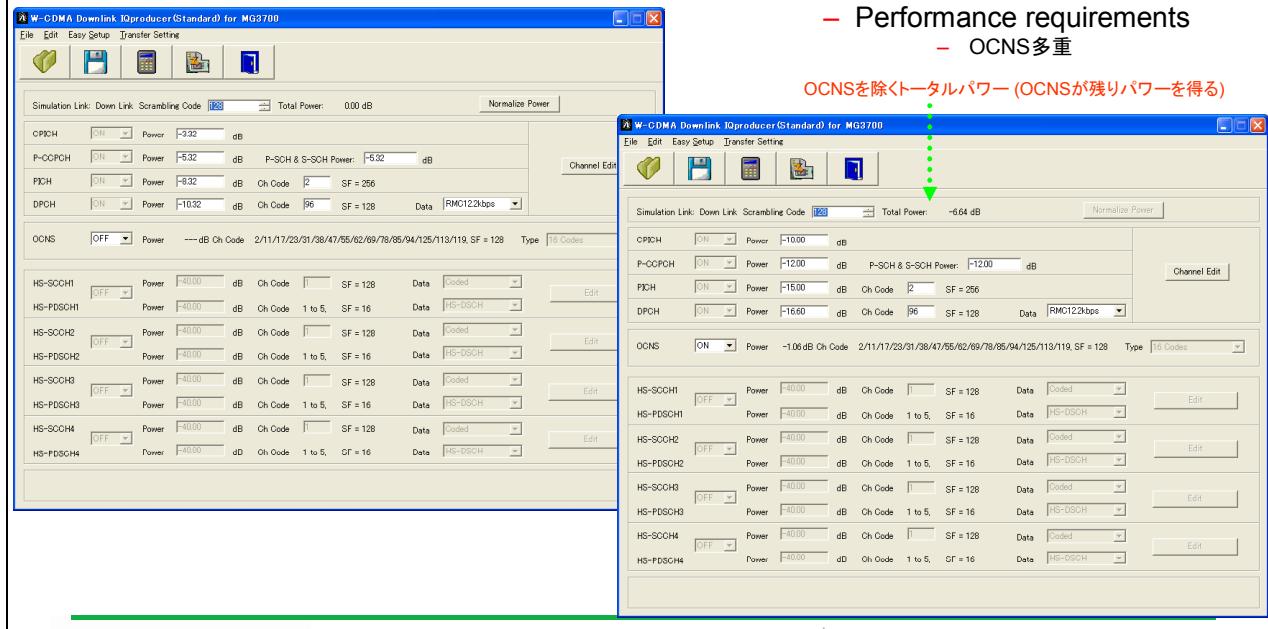
Discover What's Possible™
 MG3700A-J-F-6

Slide 68

Anritsu

希望信号 設定 HSPA または リミテッドW-CDMA IQプロデューサ

- UL RMC 12.2 kbps
 - テスト
 - Receiver
- UL RMC 12.2 kbps
 - テスト
 - Maximum input level (DPCH)
 - Performance requirements
 - OCNS多重



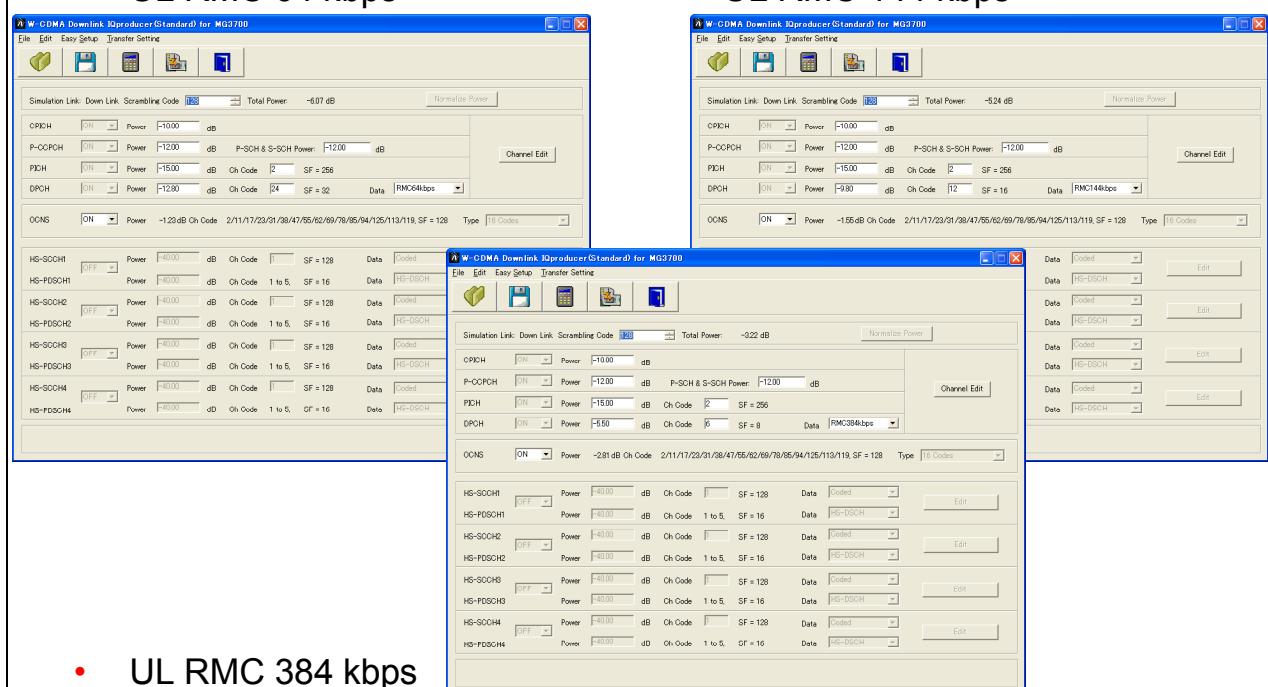
Discover What's Possible™
MG3700A-J-F-6

Slide 69

Anritsu

希望信号 設定 HSPA または リミテッドW-CDMA IQプロデューサ

- UL RMC 64 kbps
- UL RMC 144 kbps



- UL RMC 384 kbps

Discover What's Possible™
MG3700A-J-F-6

Slide 70

Anritsu

Scramblingコードの同期 設定例

- Scramblingコード
 - » UEは、各セクタに割り当てたscramblingコードによってセクタを識別します
 - » 38,400 chip (10 ms) 長
 - 18ビット長のGoldシーケンスから生成
 - » スクランブリング(拡散)処理にQPSK変調を適用
- UEが受信できるscramblingコードを設定
 - » 0 ~ 8,191 (5ビット "0" + 13ビット長)
 - プライマリscramblingコード: $16 \times i$
 - セカンダリscramblingコード: $16 \times i + (1 \sim 15)$
 - $i = 0 \sim 511: 8 \times j + k$
 - $j = 0 \sim 63:$ 64 Scramblingコードグループ
 - $k = 0 \sim 7:$ 8 プライマリscramblingコード



Discover What's Possible™
MG3700A-J-F-6

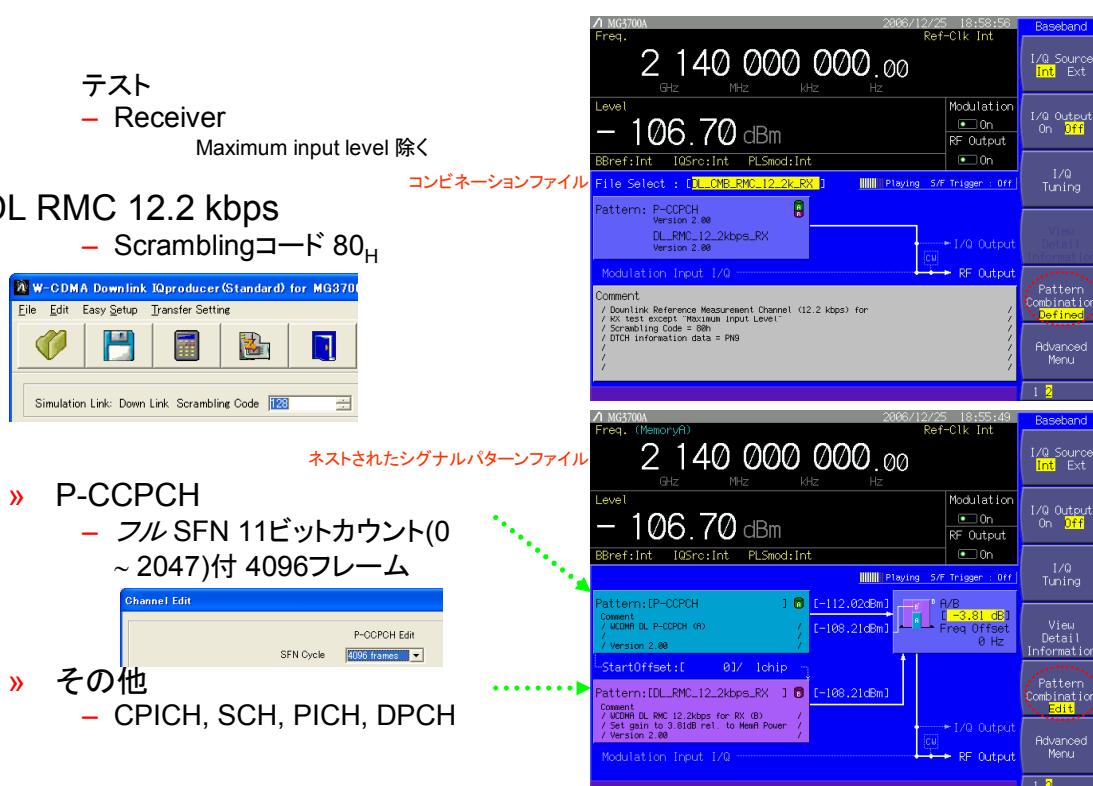
Slide 71

Anritsu

希望信号 設定例

- テスト
– Receiver
Maximum input level 除く
- DL RMC 12.2 kbps
 - Scramblingコード 80H

コンビネーションファイル



Discover What's Possible™
MG3700A-J-F-6

Slide 72

Anritsu

希望信号 設定例

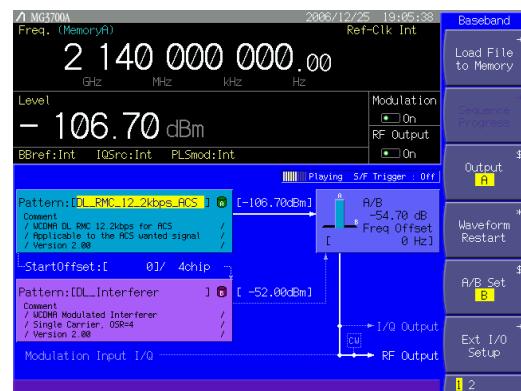
テスト

– Receiver

Maximum input level 除く

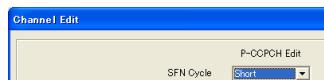
- DL RMC 12.2 kbps

– Scramblingコード 80H



» 妨害信号ミックス用

– リミテッドSFN 11ビットカウント(0 ~ 510) 1022フレーム



Discover What's Possible™

MG3700A-J-F-6

Slide 73

Anritsu

希望信号 設定例

テスト

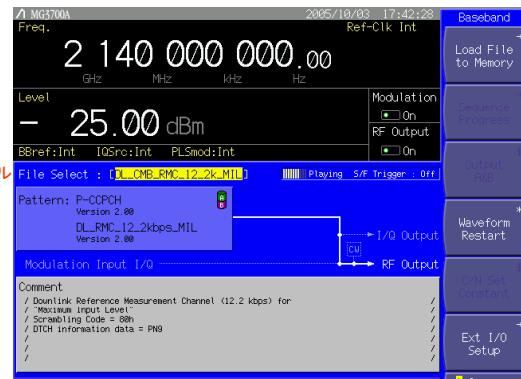
– Maximum input level
(DPCH)
– OCNS多重

- DL RMC 12.2 kbps

– Scramblingコード 80H



コンビネーションファイル



Discover What's Possible™

MG3700A-J-F-6

Slide 74

Anritsu

希望信号 設定例

- テスト
- Performance requirements
 - OCNS多重
 - DL RMC 12.2 kbps
 - DL RMC 64 kbps
 - DL RMC 144 kbps
 - DL RMC 384 kbps
 - Scramblingコード 80H

コンビネーションファイル



Discover What's Possible™
MG3700A-J-F-6

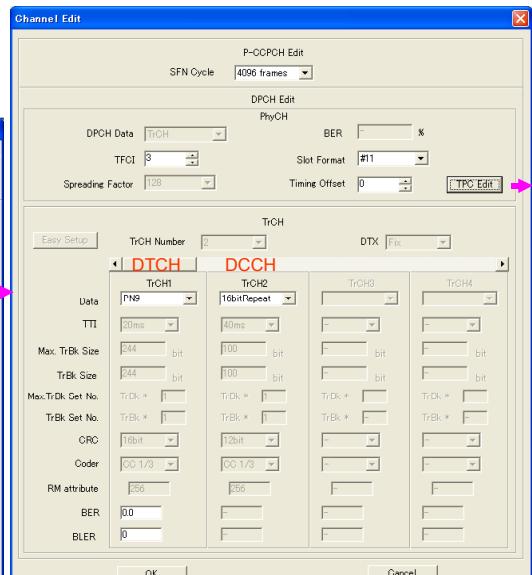
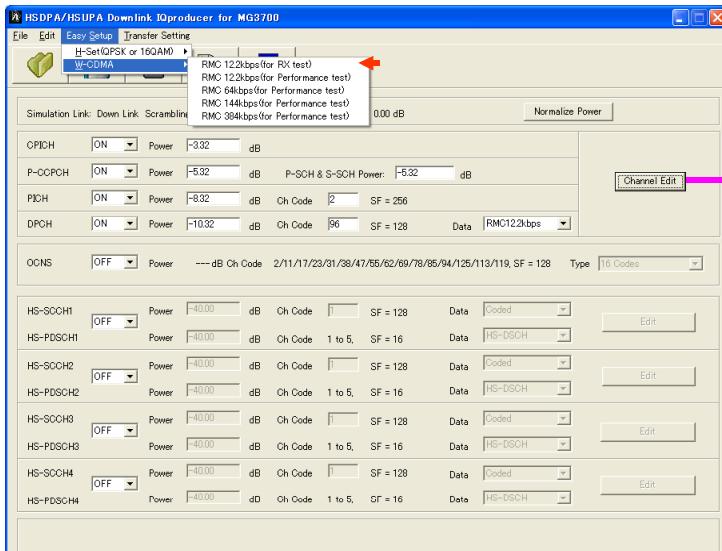
Slide 75

Anritsu

希望信号 設定 HSPA IQプロデューサ

テスト

- Inner loop power control in the uplink
- Minimum output power
- DL RMC 12.2 kbps



Discover What's Possible™
MG3700A-J-F-6

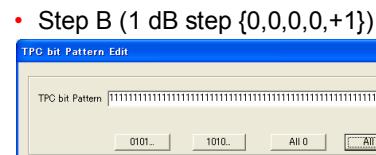
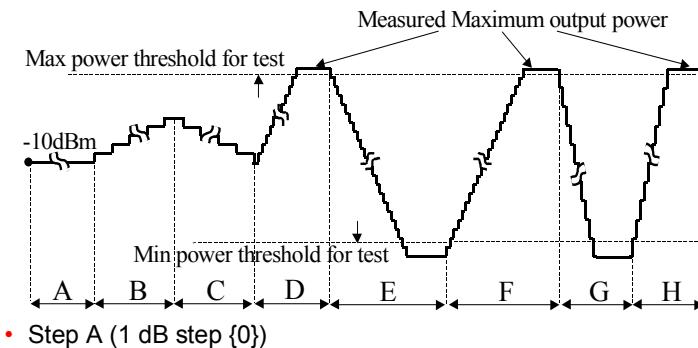
Slide 76

Anritsu

希望信号 設定 HSPA IQプロデューサ

- » Inner loop power control用TPC commandを設定
 - Inner loop power control in the uplink

$N_{TPC} = 2$	$N_{TPC} = 4$	$N_{TPC} = 8$	Transmitter power control command
11 00	1111 0000	11111111 00000000	1 Up 0 Down



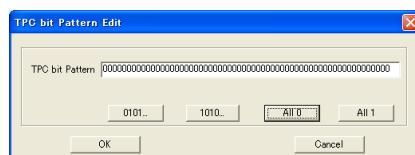
Discover What's Possible™
MG3700A-J-F-6

Slide 77

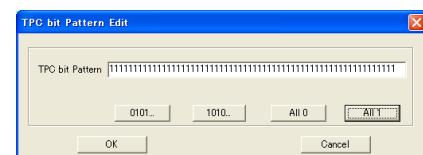
Anritsu

希望信号 設定 HSPA IQプロデューサ

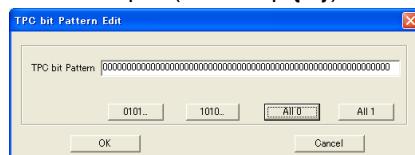
- Step C (1 dB step {0,0,0,0,-1})



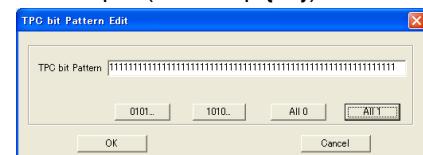
- Step D (1 dB step {+1})



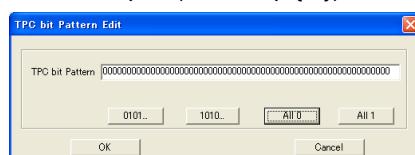
- Step E (1 dB step {-1})



- Step F (1 dB step {+1})



- Step G (2 dB step {-1})



- Step H (2 dB step {+1})



- Minimum output power

Discover What's Possible™
MG3700A-J-F-6

Slide 78

Anritsu

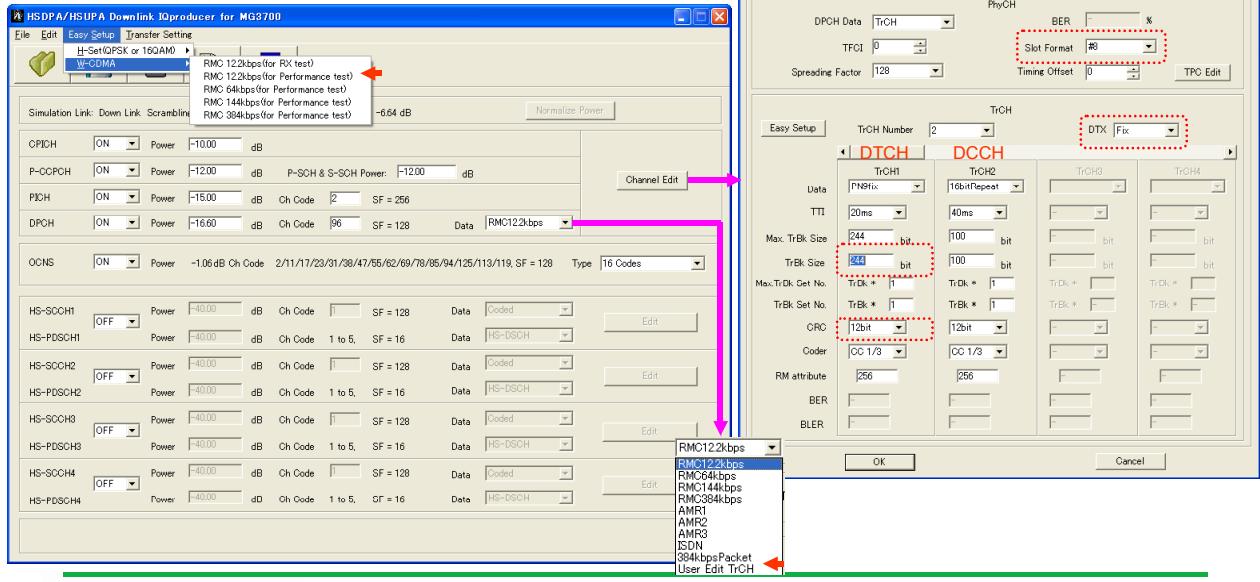
希望信号 設定 HSPA IQプロデューサ

テスト

- BTFD

- DL RMC BTFD

» Rate 1: 12.2 kbps (Test 1, 4)



Discover What's Possible™

MG3700A-J-F-6

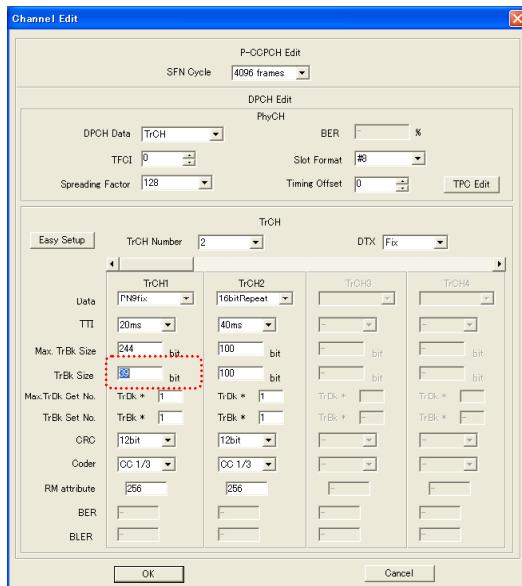
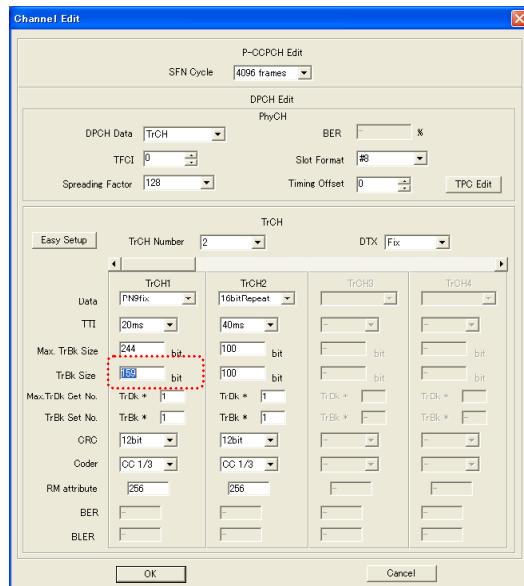
Slide 79

Anritsu

希望信号 設定 HSPA IQプロデューサ

» Rate 2: 7.95 kbps (Test 2, 5)

» Rate 3: 1.95 kbps (Test 3, 6)



Discover What's Possible™

MG3700A-J-F-6

Slide 80

Anritsu

希望信号 設定 HSPA IQプロデューサ

テスト

— Maximum input level (HS-PDSCH for 16QAM)

- DL FRC H-Set 1 (16QAM)

HS-PDSCH power/code
* 3GPP standard is totalマルチコードパワーでHS-PDSCH Ec/Iorを表します

HS-PDSCH Ec/Ior: -3 dB
HS-PDSCH power/code = -3 + 10 log (1/4 codes) = -9.02

Discover What's Possible™
MG3700A-J-F-6

Slide 81

Anritsu

希望信号 設定 HSPA IQプロデューサ

テスト

— Demodulation of HS-DSCH (FRC)

- DL FRC H-Set 1 (QPSK, 16QAM)
- DL FRC H-Set 2 (QPSK, 16QAM)
- DL FRC H-Set 3 (QPSK, 16QAM)
- DL FRC H-Set 4 (QPSK)
- DL FRC H-Set 5 (QPSK)
- DL FRC H-Set 6 (QPSK, 16QAM)

HS-PDSCH Ec/Ior: -6 dB
HS-PDSCH power/code = -6 + 10 log (1/4 codes) = -12.02

Discover What's Possible™
MG3700A-J-F-6

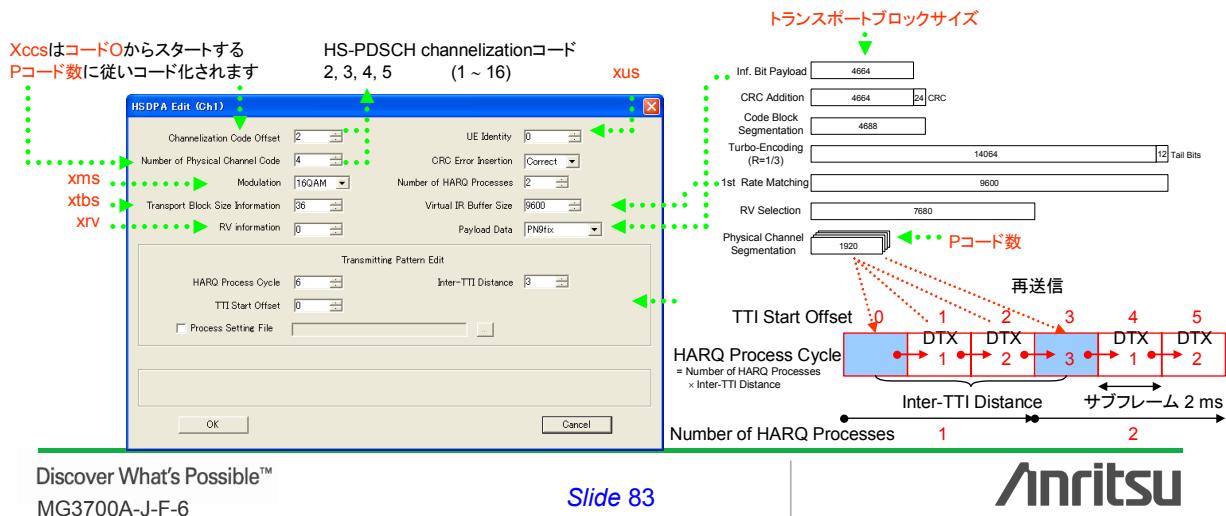
Slide 82

Anritsu

希望信号 設定 HSPA IQプロデューサ

- 以下の情報がHS-SCCHによって送信されます

• Channelization-code-set information:	xccs	(7 bits)
• Modulation scheme information:	xms	(1 bit)
• Transport-block size information:	xtbs	(6 bits)
• Hybrid-ARQ process information:	xhap	(3 bits)
• Redundancy and constellation version:	xrv	(3 bits)
• New data indicator:	xnd	(1 bit)
• UE identity:	xue	(16 bits)



Discover What's Possible™
MG3700A-J-F-6

Slide 83

Anritsu

トランスポートブロックサイズ

- トランスポートブロックサイズ

= $L(kt)$: 次スライド

$$kt = ki + k_{0,i} \rightarrow 154$$

$$\begin{matrix} 36 \\ \vdots \\ 118 \end{matrix}$$

xtbs

Combination i	Modulation scheme	Number of channelization codes	k _{0,i}
0	QPSK	1	1
1		2	40
2		3	63
3		4	79
4		5	92
5		6	102
6		7	111
7		8	118
8		9	125
9		10	131
10		11	136
11		12	141
12		13	145
13		14	150
14		15	153
15	16QAM	1	40
16		2	79
17		3	102
18		4	118
19		5	131
20		6	141
21		7	150
22		8	157
23		9	164
24		10	169
25		11	175
26		12	180
27		13	184
28		14	188
29		15	192

Discover What's Possible™
MG3700A-J-F-6

Slide 84

Anritsu

トランスポートブロックサイズ

kt L(kt)

3GPP TS 25.321 Annex A															
Index	TB Size	Index	TB Size	Index	TB Size	Index	TB Size	Index	TB Size	Index	TB Size	Index	TB Size	Index	TB Size
1	137	33	521	65	947	97	1681	129	2981	161	5287	193	9377	225	16630
2	149	34	533	66	964	98	1711	130	3035	162	5382	194	9546	226	16931
3	161	35	545	67	982	99	1742	131	3090	163	5480	195	9719	227	17237
4	173	36	557	68	1000	100	1773	132	3145	164	5579	196	9894	228	17548
5	185	37	569	69	1018	101	1805	133	3202	165	5680	197	10073	229	17865
6	197	38	581	70	1036	102	1838	134	3260	166	5782	198	10255	230	18188
7	209	39	593	71	1055	103	1871	135	3319	167	5887	199	10440	231	18517
8	221	40	605	72	1074	104	1905	136	3379	168	5993	200	10629	232	18851
9	233	41	616	73	1093	105	1939	137	3440	169	6101	201	10821	233	19192
10	245	42	627	74	1113	106	1974	138	3502	170	6211	202	11017	234	19538
11	257	43	639	75	1133	107	2010	139	3565	171	6324	203	11216	235	19891
12	269	44	650	76	1154	108	2046	140	3630	172	6438	204	11418	236	20251
13	281	45	662	77	1175	109	2083	141	3695	173	6554	205	11625	237	20617
14	293	46	674	78	1196	110	2121	142	3762	174	6673	206	11835	238	20989
15	305	47	686	79	1217	111	2159	143	3830	175	6793	207	12048	239	21368
16	317	48	699	80	1239	112	2198	144	3899	176	6916	208	12266	240	21754
17	329	49	711	81	1262	113	2238	145	3970	177	7041	209	12488	241	22147
18	341	50	724	82	1285	114	2279	146	4042	178	7168	210	12713	242	22548
19	353	51	737	83	1308	115	2320	147	4115	179	7298	211	12943	243	22955
20	365	52	751	84	1331	116	2362	148	4189	180	7430	212	13177	244	23370
21	377	53	764	85	1356	117	2404	149	4265	181	7564	213	13415	245	23792
22	389	54	778	86	1380	118	2448	150	4342	182	7700	214	13657	246	24222
23	401	55	792	87	1405	119	2492	151	4420	183	7840	215	13904	247	24659
24	413	56	806	88	1430	120	2537	152	4500	184	7981	216	14155	248	25105
25	425	57	821	89	1456	121	2583	153	4581	185	8125	217	14411	249	25558
26	437	58	836	90	1483	122	2630	154	4664	186	8272	218	14671	250	26020
27	449	59	851	91	1509	123	2677	155	4748	187	8422	219	14936	251	26490
28	461	60	866	92	1537	124	2726	156	4834	188	8574	220	15206	252	26969
29	473	61	882	93	1564	125	2775	157	4921	189	8729	221	15481	253	27456
30	485	62	898	94	1593	126	2825	158	5010	190	8886	222	15761	254	27952
31	497	63	914	95	1621	127	2876	159	5101	191	9047	223	16045		
32	509	64	931	96	1651	128	2928	160	5193	192	9210	224	16335		

Discover What's Possible™
MG3700A-J-F-6

Slide 85



希望信号 設定 HSPA IQプロデューサ

- H-Set 1

デフォルト設定

HSDPA Edit (Ch1)

Channelization Code Offset	2	UE Identity	0
Number of Physical Channel Code	6	CRC Error Insertion	Correct
Modulation	QPSK	Number of HARQ Processes	2
Transport Block Size Information	41	Virtual IR Buffer Size	9600
RV information	0	Payload Data	PN9fix
Transmitting Pattern Edit			
HARQ Process Cycle	6	Inter-TTI Distance	3
TTI Start Offset	0		
<input type="checkbox"/> Process Setting File			

HSDPA Edit (Ch1)

Channelization Code Offset	2	UE Identity	0
Number of Physical Channel Code	4	CRC Error Insertion	Correct
Modulation	16QAM	Number of HARQ Processes	2
Transport Block Size Information	36	Virtual IR Buffer Size	9600
RV information	6	Payload Data	PN9fix
Transmitting Pattern Edit			
HARQ Process Cycle	6	Inter-TTI Distance	3
TTI Start Offset	0		
<input type="checkbox"/> Process Setting File			

OK **Cancel**

- H-Set 2

デフォルト設定

HSDPA Edit (Ch1)

Channelization Code Offset	2	UE Identity	0
Number of Physical Channel Code	5	CRC Error Insertion	Correct
Modulation	QPSK	Number of HARQ Processes	3
Transport Block Size Information	41	Virtual IR Buffer Size	9600
RV information	0	Payload Data	PN9fix
Transmitting Pattern Edit			
HARQ Process Cycle	6	Inter-TTI Distance	2
TTI Start Offset	0		
<input type="checkbox"/> Process Setting File			

HSDPA Edit (Ch1)

Channelization Code Offset	2	UE Identity	0
Number of Physical Channel Code	4	CRC Error Insertion	Correct
Modulation	16QAM	Number of HARQ Processes	3
Transport Block Size Information	36	Virtual IR Buffer Size	9600
RV information	0	Payload Data	PN9fix
Transmitting Pattern Edit			
HARQ Process Cycle	6	Inter-TTI Distance	2
TTI Start Offset	0		
<input type="checkbox"/> Process Setting File			

OK **Cancel**

Discover What's Possible™
MG3700A-J-F-6

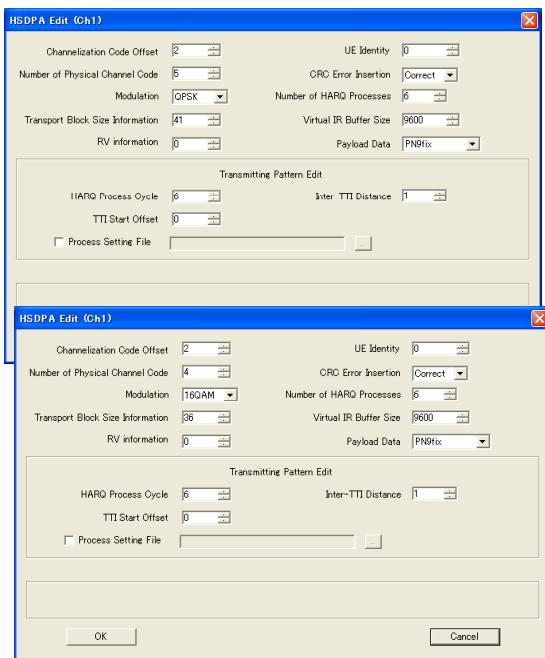
Slide 86



希望信号 設定 HSPA IQプロデューサ

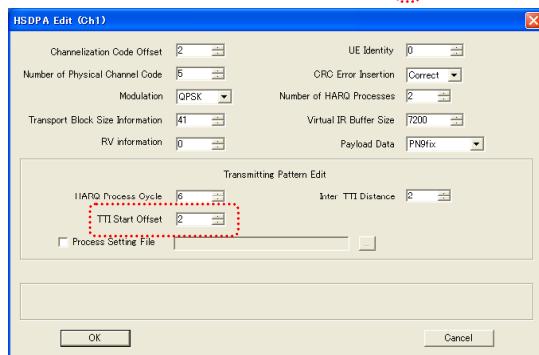
- H-Set 3

デフォルト設定



- H-Set 4

デフォルト設定:を除く



Discover What's Possible™
MG3700A-J-F-6

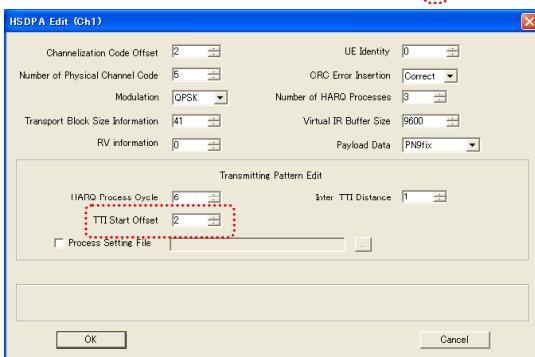
Slide 87

Anritsu

希望信号 設定 HSPA IQプロデューサ

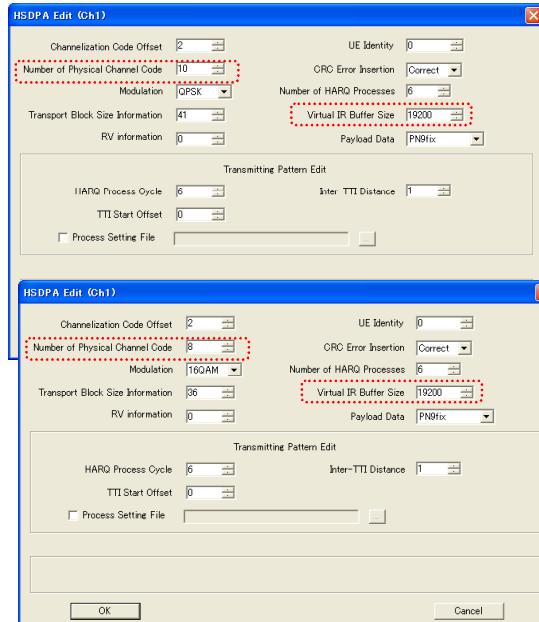
- H-Set 5

デフォルト設定:を除く



- H-Set 6

H-Set 3のデフォルト設定:を除く



Discover What's Possible™
MG3700A-J-F-6

Slide 88

Anritsu

希望信号 HS-SCCH パラメータ

Q P S K				16 Q A M			
Channelization-code-set information (xccs,7 bits)	41	41	41	41	31	31	31
Modulation scheme information (xms,1 bit)	0	0	0	0	1	1	1
Transport-block size information (xtbs,6 bits)	29	29	29	29	24	24	24
Hybrid-ARQ process information (xhap,3 bits)	0	1	0	1	0	0	0
Redundancy and constellation version (xrv,3 bits)	0	0	0	0	0	0	0
New data indicator (xdn,1 bit)	0	0	1	1	0	1	1
UE identity (xue,16 bits)	0	0	0	0	0	0	0
Q P S K				16 Q A M			
Channelization-code-set information (xccs,7 bits)	41	41	41	41	31	31	31
Modulation scheme information (xms,1 bit)	0	0	0	0	1	1	1
Transport-block size information (xtbs,6 bits)	29	29	29	29	24	24	24
Hybrid-ARQ process information (xhap,3 bits)	0	1	2	0	1	2	0
Redundancy and constellation version (xrv,3 bits)	0	0	0	0	0	0	0
New data indicator (xdn,1 bit)	0	0	0	1	1	0	1
UE identity (xue,16 bits)	0	0	0	0	0	0	0
Q P S K				16 Q A M			
Channelization-code-set information (xccs,7 bits)	41	41	41	41	31	31	31
Modulation scheme information (xms,1 bit)	0	0	0	0	1	1	1
Transport-block size information (xtbs,6 bits)	29	29	29	29	24	24	24
Hybrid-ARQ process information (xhap,3 bits)	0	1	3	4	0	1	2
Redundancy and constellation version (xrv,3 bits)	0	0	0	0	0	0	0
New data indicator (xdn,1 bit)	0	0	0	0	1	1	1
UE identity (xue,16 bits)	0	0	0	0	0	0	0
Q P S K				16 Q A M			
Channelization-code-set information (xccs,7 bits)	41	41	41	41	31	31	31
Modulation scheme information (xms,1 bit)	0	0	0	0	1	1	1
Transport-block size information (xtbs,6 bits)	29	29	29	29	24	24	24
Hybrid-ARQ process information (xhap,3 bits)	0	1	2	0	1	2	0
Redundancy and constellation version (xrv,3 bits)	0	0	0	0	0	0	0
New data indicator (xdn,1 bit)	0	0	0	0	1	1	1
UE identity (xue,16 bits)	0	0	0	0	0	0	0
Q P S K				16 Q A M			
Channelization-code-set information (xccs,7 bits)	5E	5E	5E	5E	7E	7E	7E
Modulation scheme information (xms,1 bit)	0	0	0	0	1	1	1
Transport-block size information (xtbs,6 bits)	29	29	29	29	24	24	24
Hybrid-ARQ process information (xhap,3 bits)	0	1	2	3	0	1	2
Redundancy and constellation version (xrv,3 bits)	0	0	0	0	0	0	0
New data indicator (xdn,1 bit)	0	0	0	0	1	1	1
UE identity (xue,16 bits)	0	0	0	0	0	0	0

* 単位 [HEX]

* 12 サブフレーム(TTI)長/パターン

* RV: 任意の固定値
(Maximum number of HARQ transmission: 1)

* DTXサブフレーム

Discover What's Possible™
MG3700A-J-F-6

Slide 89

Anritsu

希望信号 設定 HSPA IQプロデューサ

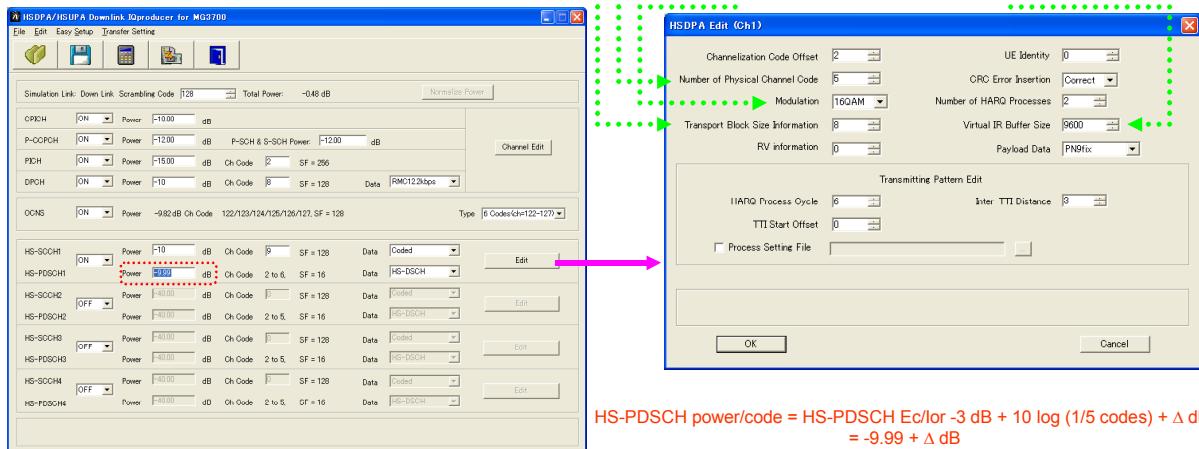
テスト

- Reporting of CQI

• DL HSDPA

3GPP TS 25.214 Table 7

UE categories	CQI value	Transport Block Size	Number of HS-PDSCH	Modulation	Reference power Adjustment Δ dB	N _{IR}	X _{RV}
1 ~ 6	16	3565	5	16QAM	0	9600	0
7 ~ 8	16	3565	5	16QAM	0	19200	0
9	16	3565	5	16QAM	0	28800	0
10	16	3565	5	16QAM	0	28800	0
11 ~ 12	16	3319	5	QPSK	-1	4800	0



Discover What's Possible™
MG3700A-J-F-6

Slide 90

Anritsu

希望信号 設定 HSPA IQプロデューサ

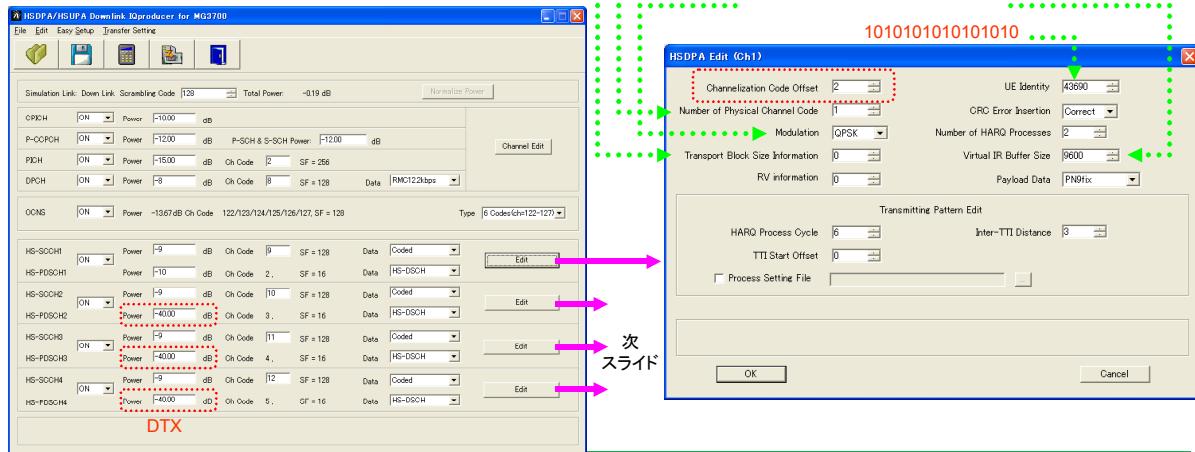
テスト

— HS-SCCH Detection Performance

- DL HSDPA

3GPP TS 25.214 Table 7

UE categories	CQI value	Transport Block Size	Number of HS-PDSCH	Modulation	Reference power Adjustment Δ dB	N_{IR}	X_{RV}
1 ~ 6	1	137	1	QPSK	0	9600	0
7 ~ 8	1	137	1	QPSK	0	19200	0
9	1	137	1	QPSK	0	28800	0
10	1	137	1	QPSK	0	28800	0
11 ~ 12	1	137	1	QPSK	0	4800	0



Discover What's Possible™
MG3700A-J-F-6

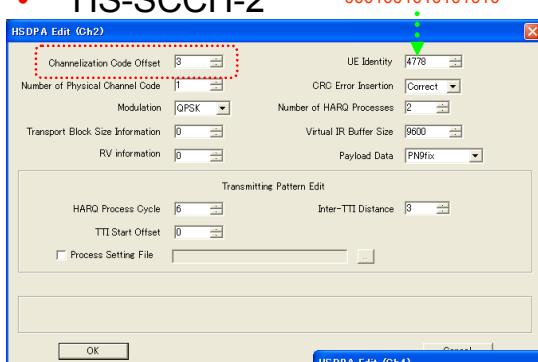
Slide 91

Anritsu

希望信号 設定 HSPA IQプロデューサ

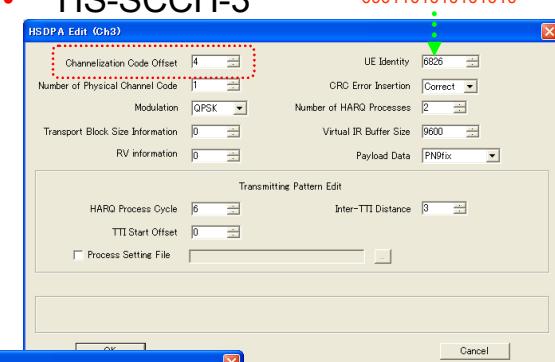
- HS-SCCH-2

0001001010101010

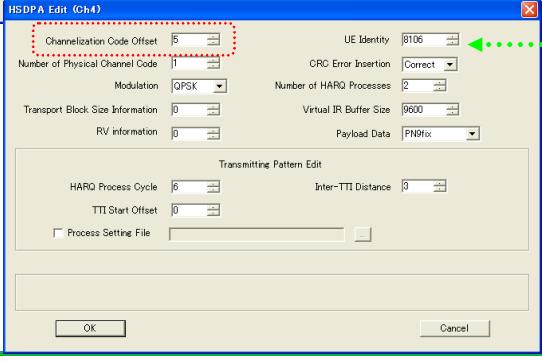


- HS-SCCH-3

0001101010101010



- HS-SCCH-4



000111110101010

Discover What's Possible™
MG3700A-J-F-6

Slide 92

Anritsu

希望信号 + 妨害信号 設定例

テスト

- ACS
- Blocking characteristics
- Intermodulation characteristics

• DL RMC 12.2 kbps

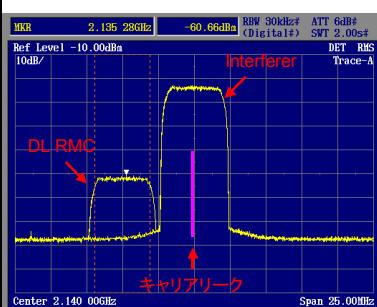
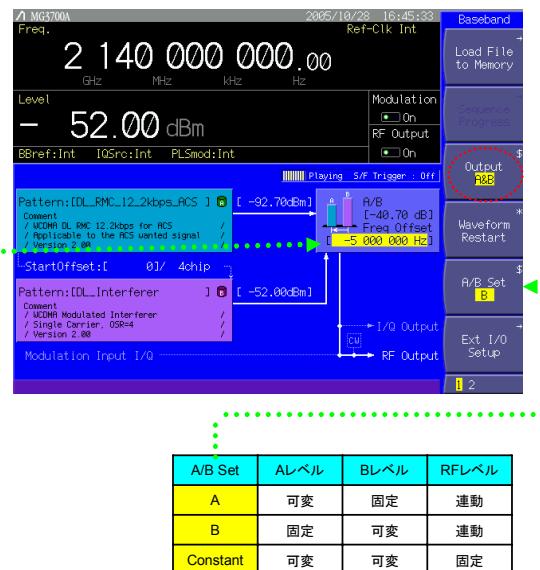
+

ACS: 5 MHz オフセット
Blocking: ≥ 10 MHz オフセット
Intermodulation: 20 MHz オフセット

• DL interferer

» 周波数オフセット設定

- -34.944 ~ +34.944 MHz
 - 3 × Oversampling
- -47.232 ~ +47.232 MHz
 - 4 × Oversampling



Discover What's Possible™
MG3700A-J-F-6

Slide 93

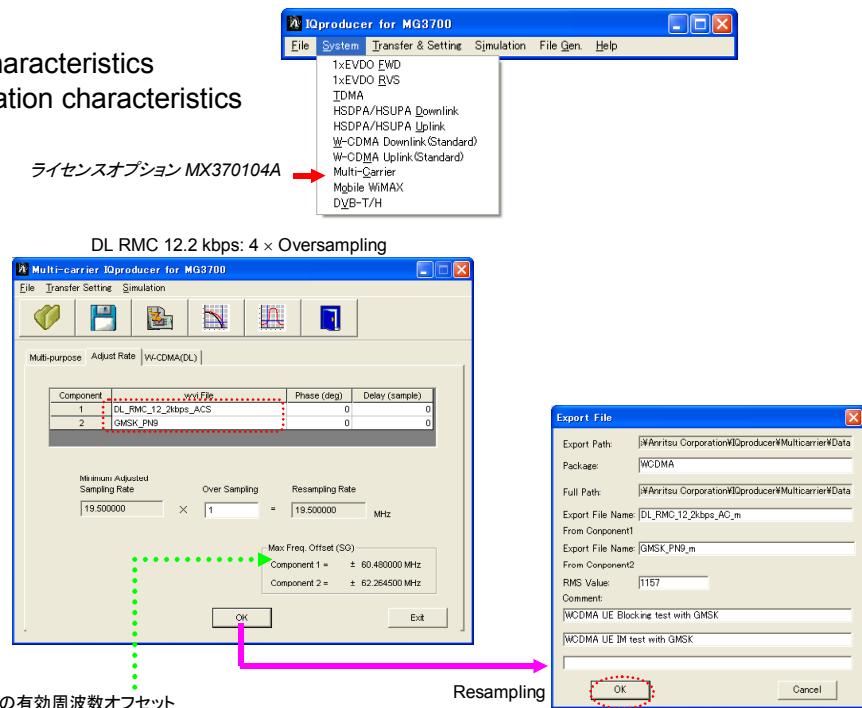
Anritsu

希望信号 + GMSK 妨害信号 設定例

テスト

- Blocking characteristics
- Intermodulation characteristics

ライセンスオプション MX370104A →



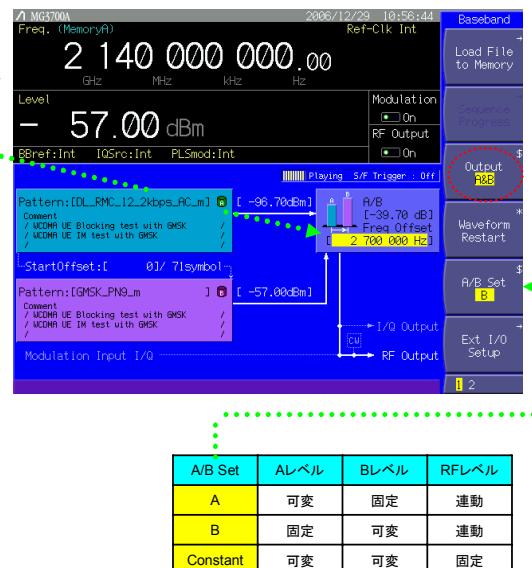
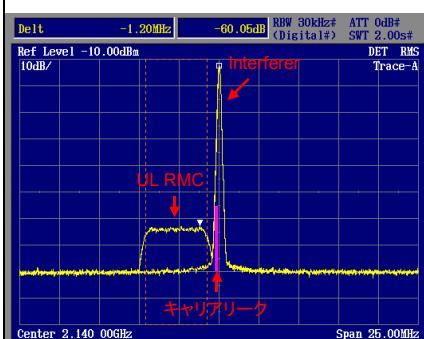
Discover What's Possible™
MG3700A-J-F-6

Slide 94

Anritsu

希望信号 + GMSK 妨害信号 設定例

- DL RMC 12.2 kbps
 - + Blocking: ≥ 2.7 MHz オフセット
 - Intermodulation: 5.9 or 6 MHz オフセット
- GMSK Interferer
 - » 周波数オフセット設定
 - 39.68 ~ +39.68 MHz
 - 3 × Oversamplingに基づく
 - 60.48 ~ +60.48 MHz
 - 4 × Oversamplingに基づく



Discover What's Possible™
MG3700A-J-F-6

Slide 95

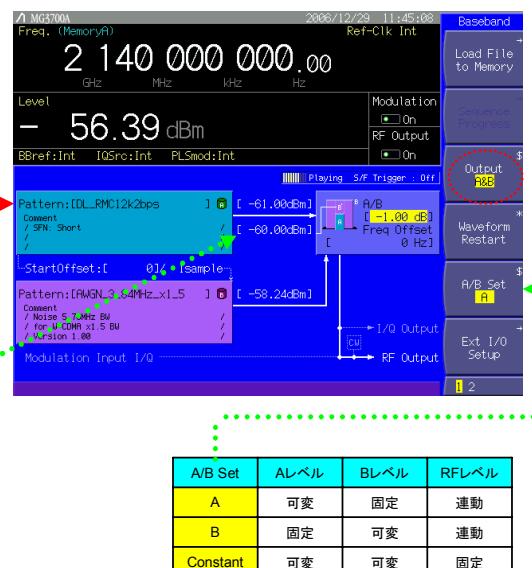
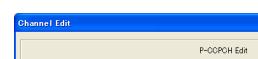


希望信号 + AWGN 設定例

テスト

- Demodulation of DCH
- BTFD
- Reporting of CQI

- DL RMC 12.2 kbps
- DL RMC 64 kbps
- DL RMC 144 kbps
- DL RMC 384 kbps
- DL RMC BTFD
- DL HSDPA
- + AWGN
- AWGN
 - » loc [dBm/3.84MHz]



Discover What's Possible™
MG3700A-J-F-6

Slide 96



希望信号 パラメータ

- DL RMC

Parameter	Setting Value
Scrambling Code	80H
DTCH Information Data	PN9
DCCH Information Data	All 0
SFN count	4096
Over sampling rate	4
Ch Code (P-CPICH)	0
Ch Code (P-CCPCH)	1
Ch Code (PICH)	16
Ch Code (DPCH for DL_RMC_12.2kbps)	96
Ch Code (DPCH for DL_RMC_12.2kbps_RX)	96
Ch Code (DPCH for DL_RMC_12.2kbps_MIL)	96
Ch Code (DPCH for DL_RMC_64kbps)	24
Ch Code (DPCH for DL_RMC_144kbps)	12
Ch Code (DPCH for DL_RMC_384kbps)	6
Ch Code (DPCH for DL_AMR_TFCRx)	96
Ch Code (DPCH for DL_ISDN)	24
Ch Code (DPCH for DL_384kbps_Packet)	6
OCNS	See Table 3.1.4-2.
Marker 1	TTI Pulse
Marker 2	—
Marker 3	—
AWGN addition	Disable
RMS for single phase of IQ	1157
IQ output level	$\sqrt{I^2 + Q^2} = 320 \text{ mV}$

» Receiverテスト

Maximum input level 除く

Physical Channel	Power ratio
P-CPICH	P-CPICH_Ec / DPCH_Ec = 7 dB
P-CCPCH	P-CCPCH_Ec / DPCH_Ec = 5 dB
SCH	SCH_Ec / DPCH_Ec = 5 dB
PICH	PICH_Ec / DPCH_Ec = 2 dB
DPCH	Test dependent power

» Performance requirements

Maximum input level 含む

Physical Channel	Power ratio	NOTE
P-CPICH	P-CPICH_Ec/Ior = -10 dB	Use of P-CPICH or S-CPICH as phase reference is specified for each requirement and is also set by higher layer signalling.
S-CPICH	S-CPICH_Ec/Ior = -10 dB	When S-CPICH is the phase reference in a test condition, the phase of S-CPICH shall be 180 degrees offset from the phase of P-CPICH. When S-CPICH is not the phase reference, it is not transmitted.
P-CCPCH	P-CCPCH_Ec/Ior = -12 dB	When BCH performance is tested the P-CCPCH_Ec/Ior is test dependent.
SCH	SCH_Ec/Ior = -12 dB	This power shall be divided equally between Primary and Secondary Synchronous channels
PICH	PICH_Ec/Ior = -15 dB	
DPCH	Test dependent power	When S-CPICH is the phase reference in a test condition, the phase of DPCH shall be 180 degrees offset from the phase of P-CPICH. When BCH performance is tested the DPCH is not transmitted.
OCNS	Necessary power so that total transmit power spectral density of Node B (Ior) adds to one ¹	OCNS interference consists of 16 dedicated data channels as specified in table C.6.

Discover What's Possible™

MG3700A-J-F-6

Slide 97

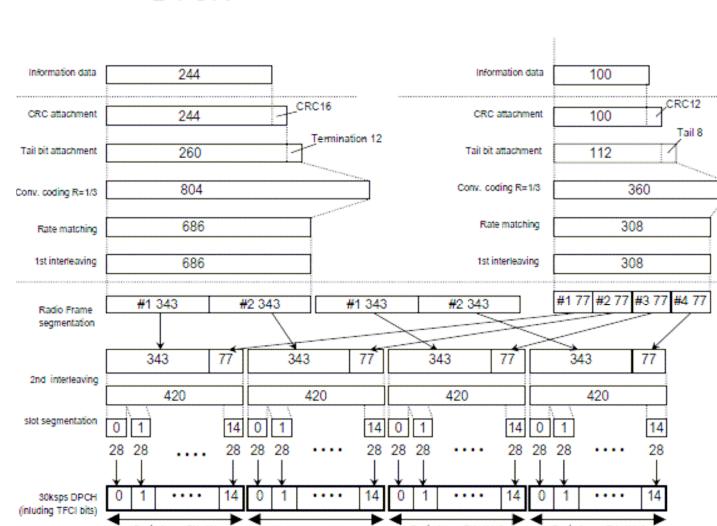


希望信号 パラメータ

- DL RMC 12.2 kbps

Parameter	DTCH	DCCH
Transport Channel Number	1	2
Transport Block Size	244	100
Transport Block Set Size	244	100
Transmission Time Interval	20 ms	40 ms
Type of Error Protection	Convolution Coding	Convolution Coding
Coding Rate	1/3	1/3
Rate Matching attribute	256	256
Size of CRC	16	12
Position of TrCH in radio frame	fixed	fixed

DTCH



Parameter	Unit	Level
Information bit rate	kbps	12.2
DPCH	kps	30
Slot Format #	-	11
TFCI	-	On
Power offsets PO1, PO2 and PO3	dB	0
Puncturing	%	14.7

Slide 98

Discover What's Possible™

MG3700A-J-F-6

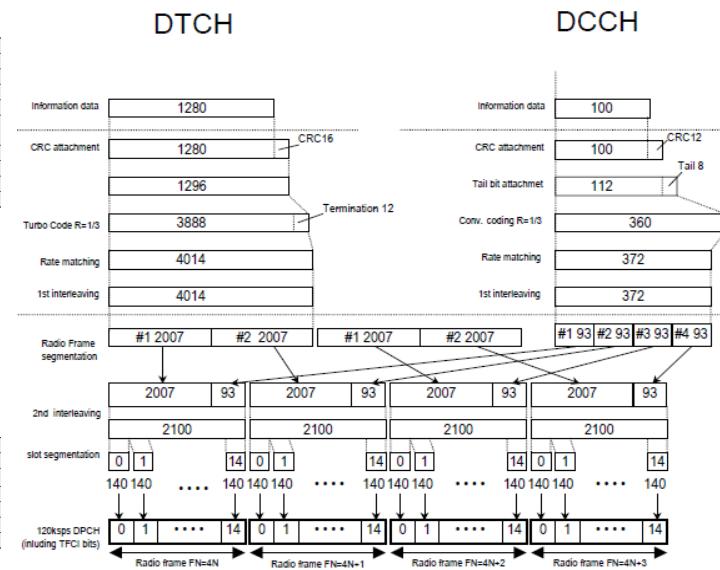


希望信号 パラメータ

- DL RMC 64 kbps

Parameter	DTCH	DCCH
Transport Channel Number	1	2
Transport Block Size	1280	100
Transport Block Set Size	1280	100
Transmission Time Interval	20 ms	40 ms
Type of Error Protection	Turbo Coding	Convolution Coding
Coding Rate	1/3	1/3
Rate Matching attribute	256	256
Size of CRC	16	12
Position of TrCH in radio frame	fixed	fixed

Parameter	Unit	Level
Information bit rate	kbps	64
DPCH	kspS	120
Slot Format #i	-	13
TFCI	-	On
Power offsets PO1, PO2 and PO3	dB	0
Repetition	%	2.9



Discover What's Possible™
MG3700A-J-F-6

Slide 99

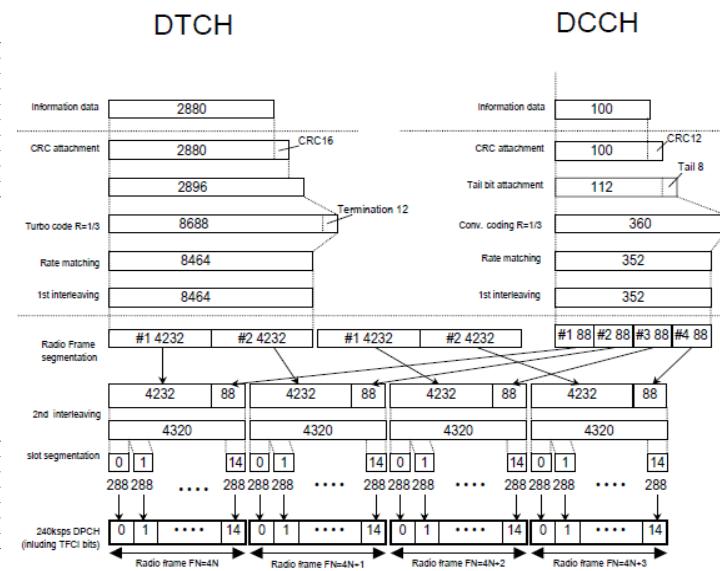
Anritsu

希望信号 パラメータ

- DL RMC 144 kbps

Parameter	DTCH	DCCH
Transport Channel Number	1	2
Transport Block Size	2880	100
Transport Block Set Size	2880	100
Transmission Time Interval	20 ms	40 ms
Type of Error Protection	Turbo Coding	Convolution Coding
Coding Rate	1/3	1/3
Rate Matching attribute	256	256
Size of CRC	16	12
Position of TrCH in radio frame	fixed	fixed

Parameter	Unit	Level
Information bit rate	kbps	144
DPCH	kspS	240
Slot Format #i	-	14
TFCI	-	On
Power offsets PO1, PO2 and PO3	dB	0
Puncturing	%	2.7



Discover What's Possible™
MG3700A-J-F-6

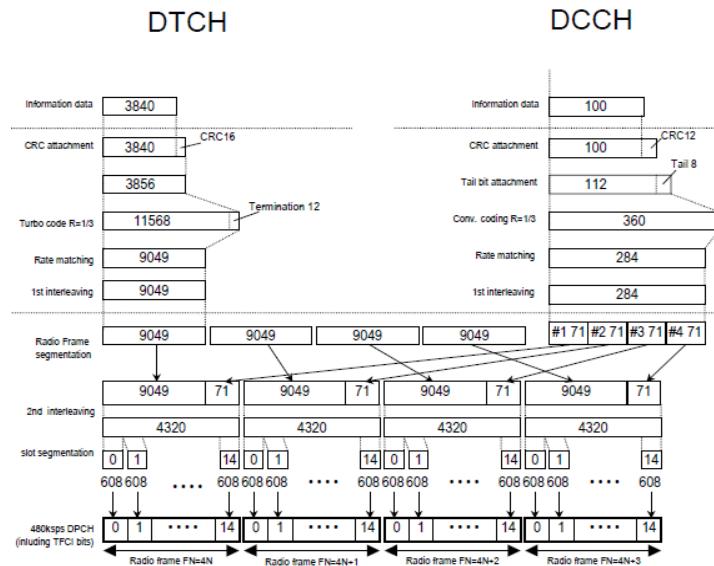
Slide 100

Anritsu

希望信号 パラメータ

- DL RMC 384 kbps

Parameter	DTCH	DCCH
Transport Channel Number	1	2
Transport Block Size	3840	100
Transport Block Set Size	3840	100
Transmission Time Interval	10 ms	40 ms
Type of Error Protection	Turbo Coding	Convolution Coding
Coding Rate	1/3	1/3
Rate Matching attribute	256	256
Size of CRC	16	12
Position of TrCH in radio frame	fixed	Fixed



Discover What's Possible™
MG3700A-J-F-6

Slide 101

Anritsu

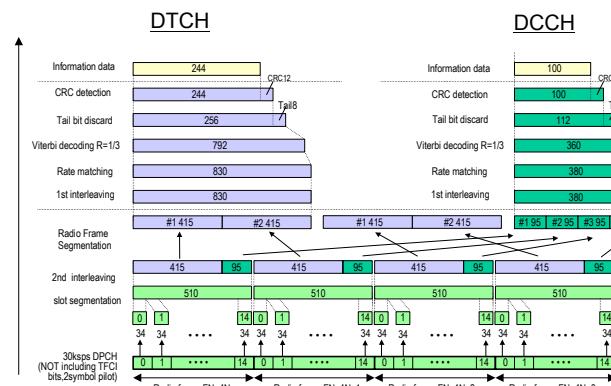
希望信号 パラメータ

- DL RMC BTFD

» Rate 1: 12.2 kbps (Test 1, 4)

Parameter	DTCH			DCCH
	Rate 1	Rate 2	Rate 3	
Transport Channel Number	1			2
Transport Block Size	244	159	39	100
Transport Block Set Size	244	159	39	100
Transmission Time Interval	20 ms			40 ms
Type of Error Protection	Convolution Coding			Convolution Coding
Coding Rate	1/3			1/3
Rate Matching attribute	256			256
Size of CRC	12			12
Position of TrCH in radio frame	fixed			fixed

Parameter	Unit	Rate 1	Rate 2	Rate 3
Information bit rate	kbps	12.2	7.95	1.95
DPCH	kspS		30	
Slot Format # i	-		8	
TCI	-		Off	
Power offsets PO1, PO2 and PO3	dB		0	
Repetition	%		5	



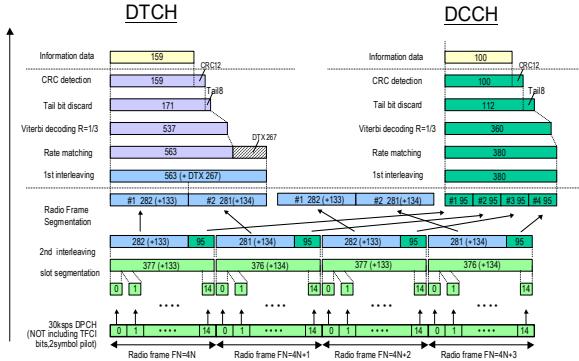
Discover What's Possible™
MG3700A-J-F-6

Slide 102

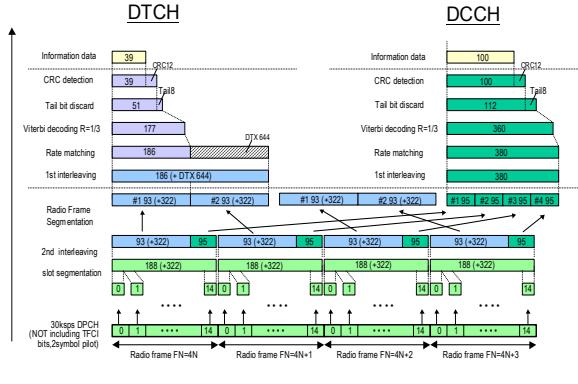
Anritsu

希望信号 パラメータ

» Rate 2: 7.95 kbps (Test 2, 5)



» Rate 3: 1.95 kbps (Test 3, 6)



希望信号 パラメータ

- DL HSDPA

- DL HSDPA HS-SCCH
Detection Performance

Physical Channel	Parameter	Value	Note
P-CPICH	P-CPICH_Ec/Ior	-10dB	
P-CCPCH	P-CCPCH_Ec/Ior	-12dB	Mean power level is shared with SCH.
SCH	SCH_Ec/Ior	-12dB	Mean power level is shared with P-CCPCH - SCH includes P- and S-SCH, with power split between both. P-SCH code is S_dL,0 as per TS25.213 S-SCH pattern is scrambling code group 0
PICH	PICH_Ec/Ior	-15dB	
DPCH	DPCH_Ec/Ior	Test-specific	12.2 kbps DL reference measurement channel as defined in Annex A.3.1.
HS-SCCH-1	HS-SCCH_Ec/Ior	Test-specific	Specifies fraction of Node-B radiated power transmitted when TTI is active (i.e. due to minimum inter-TTI interval).
HS-SCCH-2	HS-SCCH_Ec/Ior	DTX'd	No signalling scheduled, or power radiated, on this HS-SCCH, but signalled to the UE as present.
HS-SCCH-3	HS-SCCH_Ec/Ior	DTX'd	As HS-SCCH-2.
HS-SCCH-4	HS-SCCH_Ec/Ior	DTX'd	As HS-SCCH-2.
HS-PDSCH	HS-PDSCH_Ec/Ior	Test-specific	-
OCNS		Necessary power so that total transmit power spectral density of Node B (Ior) adds to one	OCNS interference consists of 6 dedicated data channels as specified in table C.13.

Parameter	Units	Value	Comment
CPICH_Ec/Ior	dB	-10	
P-CCPCH_Ec/Ior	dB	-12	Mean power level is shared with SCH.
SCH_Ec/Ior	dB	-12	Mean power level is shared with P-CCPCH - SCH includes P- and S-SCH, with power split between both. P-SCH code is S_dL,0 as per TS25.213 S-SCH pattern is scrambling code group 0
PICH_Ec/Ior	dB	-15	
HS-PDSCH-1_Ec/Ior	dB	-10	HS-PDSCH associated with HS-SCCH-1. The HS-PDSCH shall be transmitted continuously with constant power.
HS-PDSCH-2_Ec/Ior	dB	DTX	HS-PDSCH associated with HS-SCCH-2
HS-PDSCH-3_Ec/Ior	dB	DTX	HS-PDSCH associated with HS-SCCH-3
HS-PDSCH-4_Ec/Ior	dB	DTX	HS-PDSCH associated with HS-SCCH-4
DPCH_Ec/Ior	dB	-8	12.2 kbps DL reference measurement channel as defined in Annex A.3.1
HS-SCCH-1_Ec/Ior	dB	Test Specific	All HS-SCCH's allocated equal Ec/Ior. Specifies Ec/Ior when TTI is active.
HS-SCCH-2_Ec/Ior	dB		
HS-SCCH-3_Ec/Ior	dB		
HS-SCCH-4_Ec/Ior	dB		
OCNS_Ec/Ior	dB	Necessary power so that total transmit power spectral density of Node B (Ior) adds to one (Note 1)	1. Balance of power Ior of the Node-B is assigned to OCNS. 2. OCNS interference consists of 6 dedicated data channels as specified in table C.13.

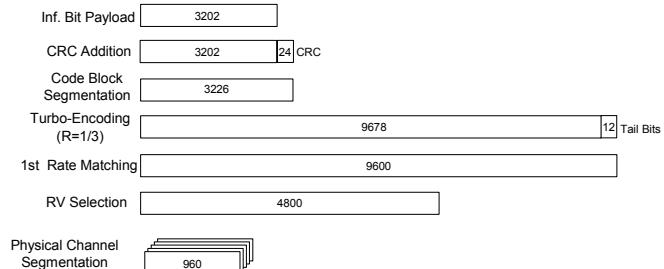
希望信号 パラメータ

- DL FRC H-Set 1

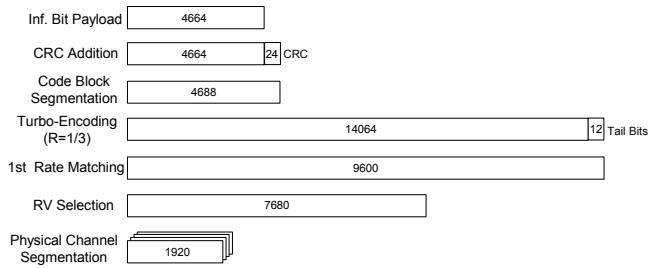
Parameter	Unit	Value	
Nominal Avg. Inf. Bit Rate	kbps	534	777
Inter-TTI Distance	TTI's	3	3
Number of HARQ Processes	Processes	2	2
Information Bit Payload (N_{INF})	Bits	3202	4664
Number Code Blocks	Blocks	1	1
Binary Channel Bits Per TTI	Bits	4800	7680
Total Available SML's in UE	SML's	19200	19200
Number of SML's per HARQ Proc.	SML's	9600	9600
Coding Rate		0.67	0.61
Number of Physical Channel Codes	Codes	5	4
Modulation		QPSK	16QAM

Note: The HS-DSCH shall be transmitted continuously with constant power but only every third TTI shall be allocated to the UE under test.

» QPSK



» 16QAM



Discover What's Possible™
 MG3700A-J-F-6

Slide 105



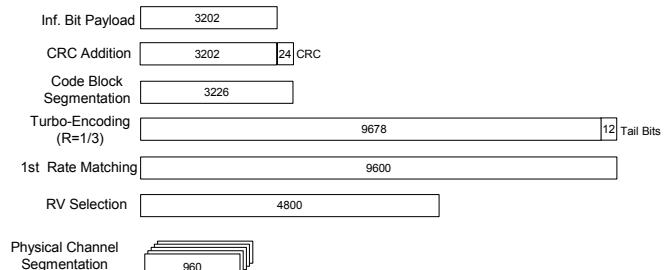
希望信号 パラメータ

- DL FRC H-Set 2

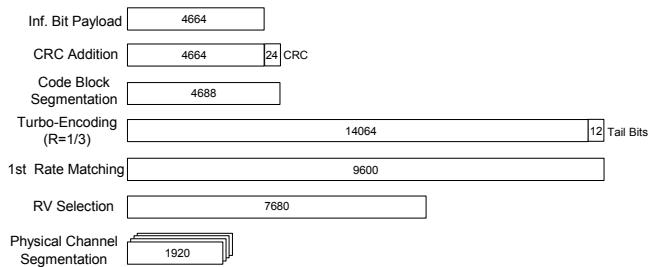
Parameter	Unit	Value	
Nominal Avg. Inf. Bit Rate	kbps	801	1166
Inter-TTI Distance	TTI's	2	2
Number of HARQ Processes	Processes	3	3
Information Bit Payload (N_{INF})	Bits	3202	4664
Number Code Blocks	Blocks	1	1
Binary Channel Bits Per TTI	Bits	4800	7680
Total Available SML's in UE	SML's	28800	28800
Number of SML's per HARQ Proc.	SML's	9600	9600
Coding Rate		0.67	0.61
Number of Physical Channel Codes	Codes	5	4
Modulation		QPSK	16QAM

Note: The HS-DSCH shall be transmitted continuously with constant power but only every second TTI shall be allocated to the UE under test.

» QPSK



» 16QAM



Discover What's Possible™
 MG3700A-J-F-6

Slide 106

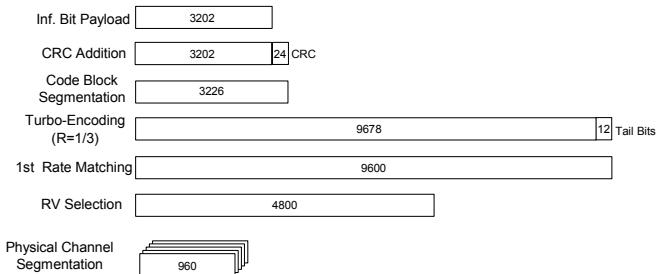


希望信号 パラメータ

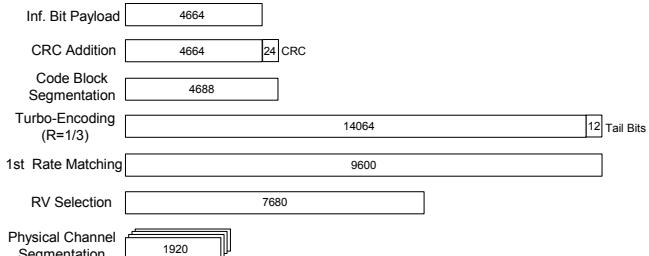
- DL FRC H-Set 3

Parameter	Unit	Value	
Nominal Avg. Inf. Bit Rate	kbps	1601	2332
Inter-TTI Distance	TTI's	1	1
Number of HARQ Processes	Processes	6	6
Information Bit Payload (N_{INF})	Bits	3202	4664
Number Code Blocks	Blocks	1	1
Binary Channel Bits Per TTI	Bits	4800	7680
Total Available SML's in UE	SML's	57600	57600
Number of SML's per HARQ Proc.	SML's	9600	9600
Coding Rate		0.67	0.61
Number of Physical Channel Codes	Codes	5	4
Modulation		QPSK	16QAM

» QPSK



» 16QAM



Discover What's Possible™
 MG3700A-J-F-6

Slide 107



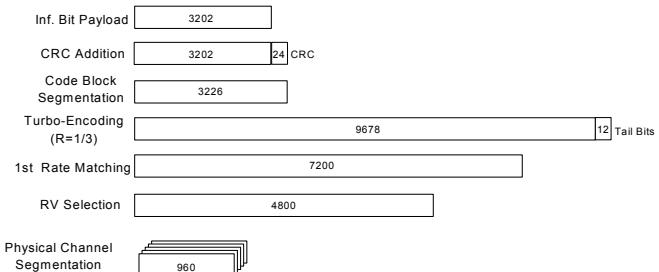
希望信号 パラメータ

- DL FRC H-Set 4

Parameter	Unit	Value
Nominal Avg. Inf. Bit Rate	kbps	534
Inter-TTI Distance	TTI's	2
Number of HARQ Processes	Processes	2
Information Bit Payload (N_{INF})	Bits	3202
Number Code Blocks	Blocks	1
Binary Channel Bits Per TTI	Bits	4800
Total Available SML's in UE	SML's	14400
Number of SML's per HARQ Proc.	SML's	7200
Coding Rate		0.67
Number of Physical Channel Codes	Codes	5
Modulation		QPSK

Note: This FRC is used to verify the minimum inter-TTI distance for UE category 11. The HS-PDSCH shall be transmitted continuously with constant power. The six sub-frame HS-SCCH signalling pattern shall repeat as follows:
 ...OOXOXOOXOXO...,
 where 'X' marks TTI in which HS-SCCH uses the identity of the UE under test and 'O' marks TTI, in which HS-SCCH uses a different identity.

» QPSK



Discover What's Possible™
 MG3700A-J-F-6

Slide 108



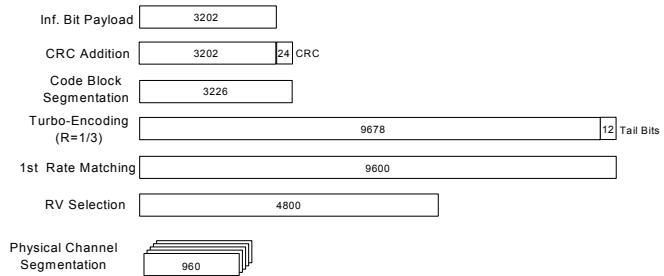
希望信号 パラメータ

- DL FRC H-Set 5

Parameter	Unit	Value
Nominal Avg. Inf. Bit Rate	kbps	801
Inter-TTI Distance	TTI's	1
Number of HARQ Processes	Processes	3
Information Bit Payload (N_{INF})	Bits	3202
Number Code Blocks	Blocks	1
Binary Channel Bits Per TTI	Bits	4800
Total Available SML's in UE	SML's	28800
Number of SML's per HARQ Proc.	SML's	9600
Coding Rate		0.67
Number of Physical Channel Codes	Codes	5
Modulation		QPSK

Note: This FRC is used to verify the minimum inter-TTI distance for UE category 12. The HS-PDSCH shall be transmitted continuously with constant power. The six sub-frame HS-SCCH signalling pattern shall repeat as follows:
...OOXXXXOOXXXX..., where 'X' marks TTI in which HS-SCCH uses the identity of the UE under test and 'O' marks TTI, in which HS-SCCH uses a different identity.

» QPSK



Discover What's Possible™
MG3700A-J-F-6

Slide 109

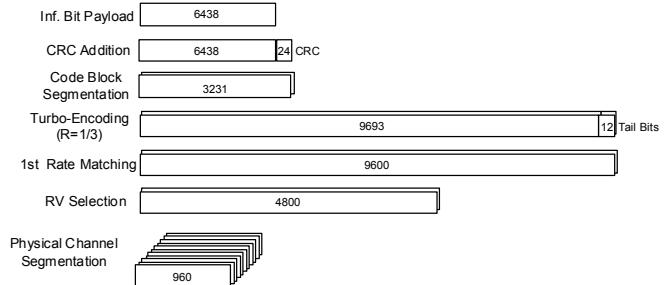


希望信号 パラメータ

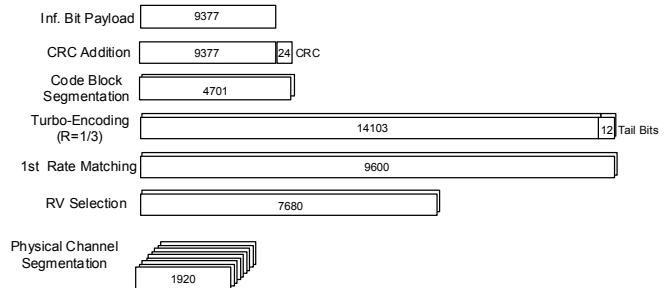
- DL FRC H-Set 6

Parameter	Unit	Value
Nominal Avg. Inf. Bit Rate	kbps	3219
Inter-TTI Distance	TTI's	1
Number of HARQ Processes	Processes	6
Information Bit Payload (N_{INF})	Bits	6438
Number Code Blocks	Blocks	2
Binary Channel Bits Per TTI	Bits	9600
Total Available SML's in UE	SML's	115200
Number of SML's per HARQ Proc.	SML's	19200
Coding Rate		0.67
Number of Physical Channel Codes	Codes	10
Modulation		QPSK

» QPSK



» 16QAM



Discover What's Possible™
MG3700A-J-F-6

Slide 110



単なる妨害信号 設定例

- DL Interferer



» LPF 3 MHz設定
- ACLRを改善するため

Discover What's Possible™
MG3700A-J-F-6

Slide 111

Anritsu

妨害信号 パラメータ

- DL Interferer

Parameter	Setting Value
Scrambling Code	0H
Over sampling rate	4, 3 (DL_Interferer_ov3)
RMS for single phase of IQ	1157
IQ output level	$\sqrt{I^2 + Q^2} = 320 \text{ mV}$

Channel Type	Spreading Factor	Channelization Code	Timing offset (x256T _{chip})	Power	NOTE
P-CCPCH	256	1	0	P-CCPCH_Ec/Ior = -10 dB	
SCH	256	-	0	SCH_Ec/Ior = -10 dB	The SCH power shall be divided equally between Primary and Secondary Synchronous channels
P-CPICH	256	0	0	P-CPICH_Ec/Ior = -10 dB	
PICH	256	16	16	PICH_Ec/Ior = -15 dB	
OCNS	See table C.6			Necessary power so that total transmit power spectral density of Node B (Ior) adds to one	OCNS interference consists of the dedicated data channels, as specified in Table C.6.

Discover What's Possible™
MG3700A-J-F-6

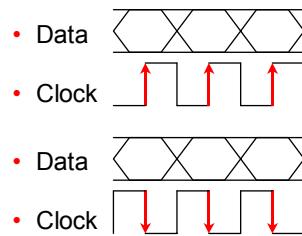
Slide 112

Anritsu

BER テスト 設定例

- 受信DTCHデータ
 - » PN9

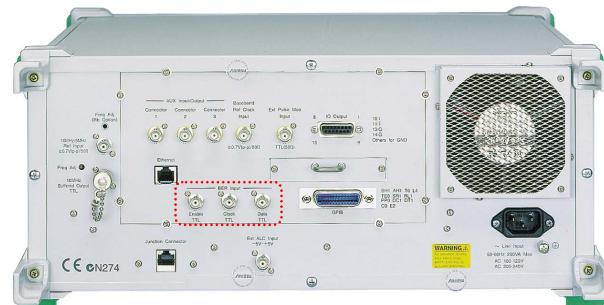
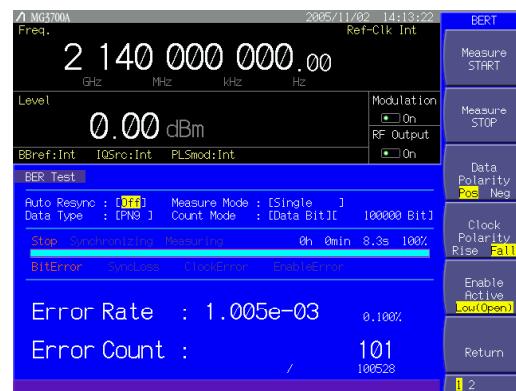
- クロック
 - » Rise



- 計測ビット/時間

- 自動再同期

- » On
 - Sync Lossが検出される
- » Off
 - Sync Lossが無視される



Discover What's Possible™
MG3700A-J-F-6

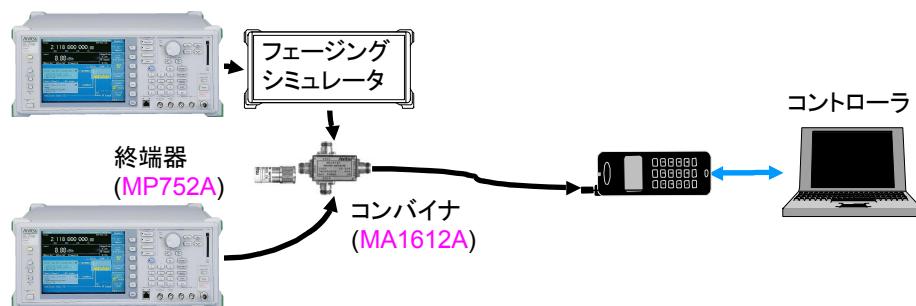
Slide 113

Anritsu

Demodulation of DCH in Multipath Fading Conditions テスト 接続例

希望信号発生器
MG3700A

AWGN発生器
MG3700A



- コントローラ
 - FTM (Factory Test Mode)コントロールにて、DL RMCを受信可能状態に起動
 - 受信DTCHの内部BLER算定をレポート

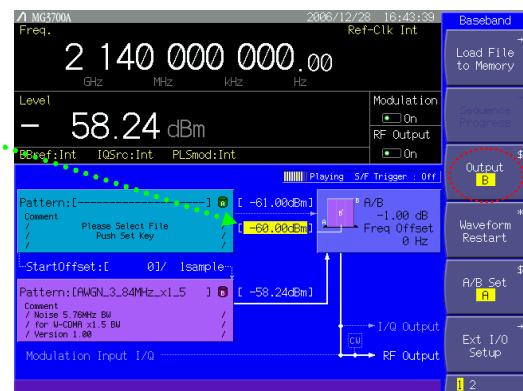
Discover What's Possible™
MG3700A-J-F-6

Slide 114

Anritsu

AWGN 設定例

- AWGN
 - » loc [dBm/3.84MHz]

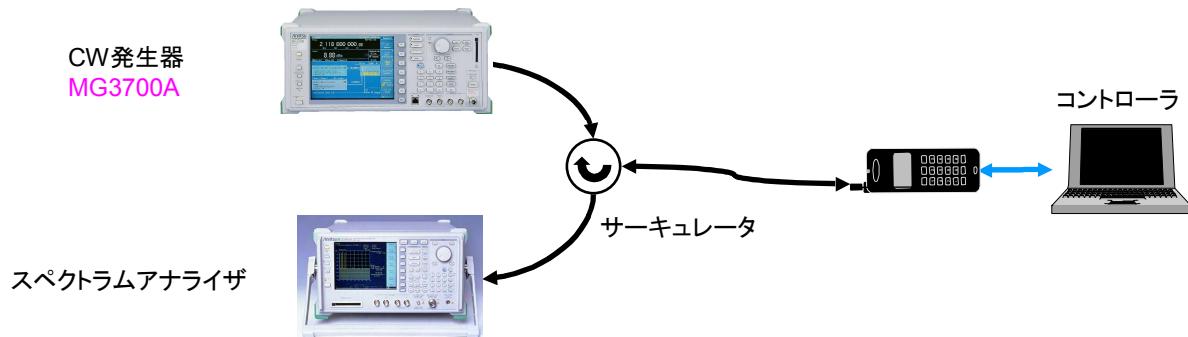


Discover What's Possible™
MG3700A-J-F-6

Slide 115

Anritsu

Transmit Intermodulation テスト 接続例



- コントローラ
 - FTM (Factory Test Mode)コントロールにて、最大送信パワー状態に起動

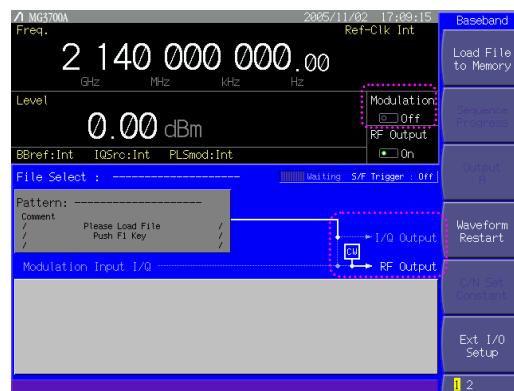
Discover What's Possible™
MG3700A-J-F-6

Slide 116

Anritsu

妨害CW信号 設定例

- 変調 Off



Discover What's Possible™
MG3700A-J-F-6

Slide 117

Anritsu

リピータテスト

3GPP TS 25.143 (Release 7)

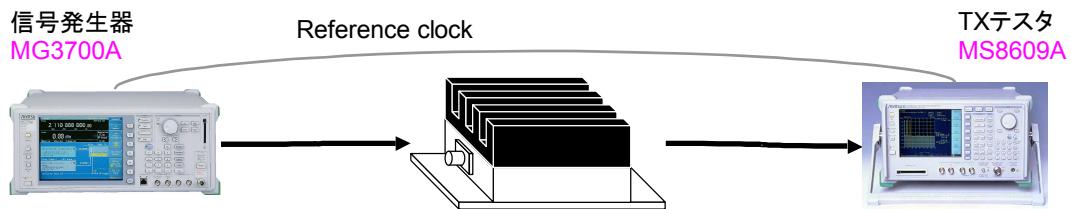
テスト		信号発生器	妨害 信号発生器	他
6	Output power	MG3700A		パワーメータ
7	Frequency stability			周波数カウンタ
8	Out of band gain			スペクトラムアナライザ
9	Unwanted emission			スペクトラムアナライザ
10	Modulation accuracy			シグナルアナライザ
11	Input intermodulation			スペクトラムアナライザ
12	Output intermodulation		MG3700A	スペクトラムアナライザ サーキュレータ
13	Adjacent Channel Rejection Ratio (ACRR)			スペクトラムアナライザ

Discover What's Possible™
MG3700A-J-F-6

Slide 118

Anritsu

基本テスト 接続例



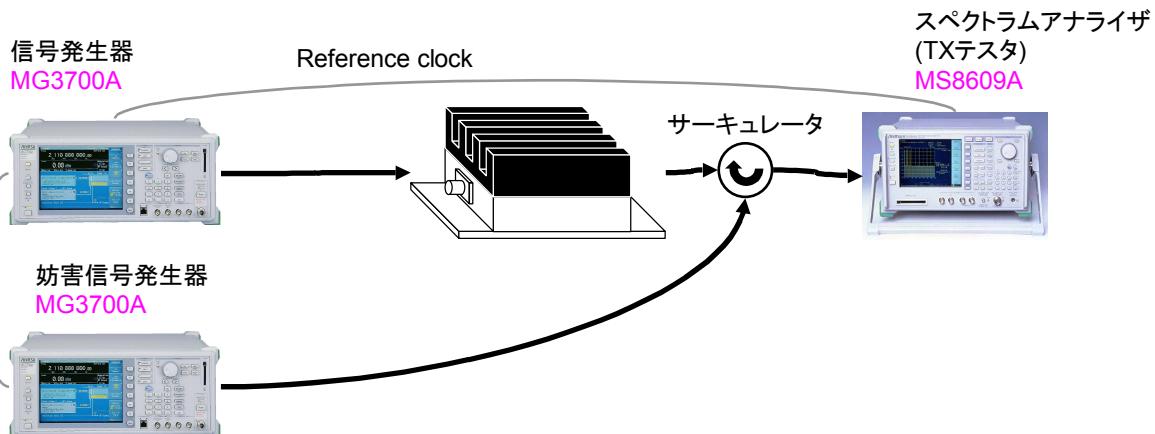
- Output power
 - » Maximum output power
- Frequency stability
- Out of band gain
- Unwanted emission
 - » Spectrum emission mask
 - » Spurious emissions
- Modulation accuracy
 - » EVM
 - » PCDE
- Input intermodulation
 - » 2-tone intermodulation

Discover What's Possible™
MG3700A-J-F-6

Slide 119

Anritsu

Output Intermodulation テスト 接続例



Discover What's Possible™
MG3700A-J-F-6

Slide 120

Anritsu

ダウンリンク信号 設定例

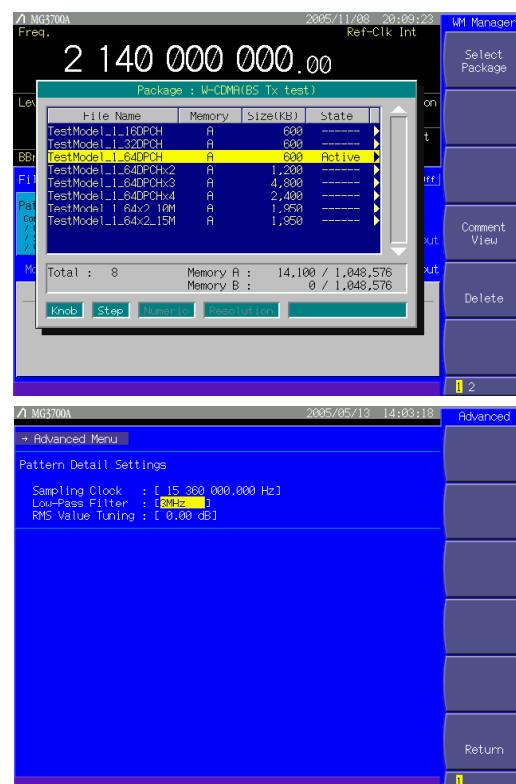
テスト

- Output power
- Frequency stability
- Out of band gain
- Unwanted emission
- EVM
- Output intermodulation
- ACRR

• Test Model 1

- シングルキャリア
- マルチキャリア

- » LPF 適切に設定
 - » RMS value 適切に調整
 - ACRR, EVMを改善するため
- 以下テストに関して
- Out of band gain
 - Unwanted emission
 - EVM
 - Output intermodulation
 - ACRR



Discover What's Possible™

MG3700A-J-F-6

Slide 121

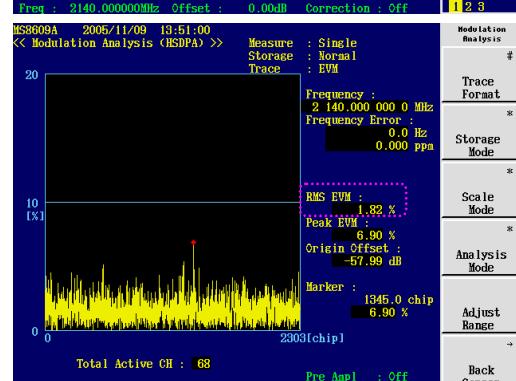
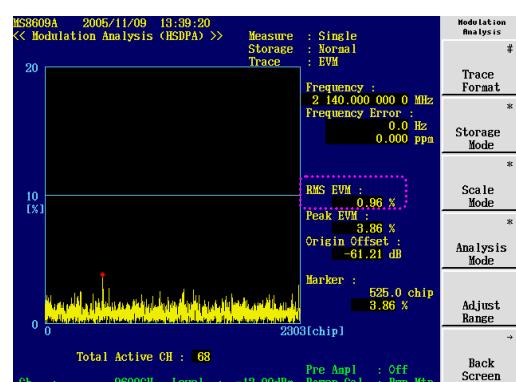
Anritsu

LPF設定に対するEVMの影響

• Test Model 1 64 DPCH

- シングルキャリア

- » LPFをAuto (10 MHz)から3 MHzへ変更すると



Discover What's Possible™

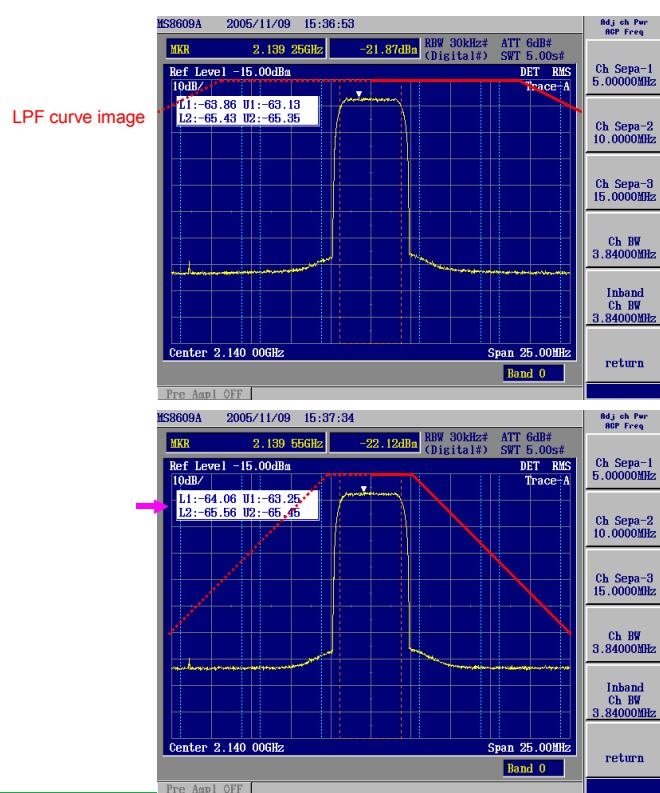
MG3700A-J-F-6

Slide 122

Anritsu

LPF設定に対するACRRの影響

- Test Model 1 64 DPCH
 - シングルキャリア



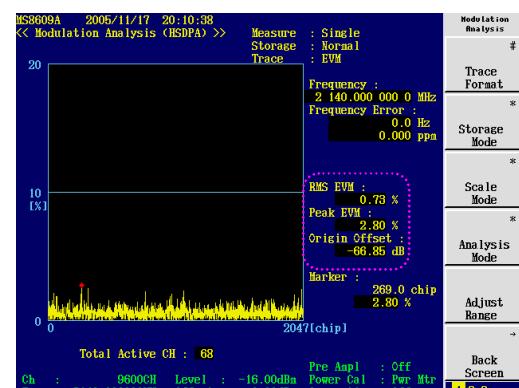
Discover What's Possible™
MG3700A-J-F-6

Slide 123



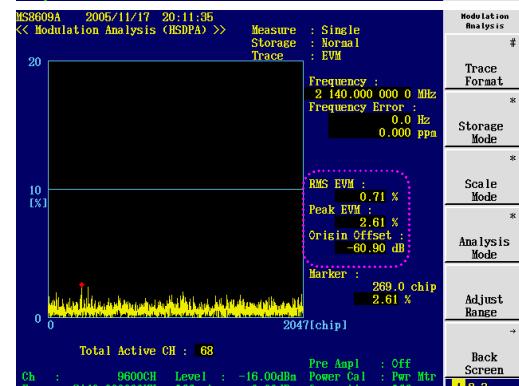
RMS値設定に対するEVMの影響

- Test Model 1 64 DPCH
 - シングルキャリア



- » RMS値を0 dBから-4 dBへ変更すると
 - 出力レベル -4 dBm

- Peak EVMとOrigin offsetとの間のトレードオフ
 - Origin offsetは定量化されたキャリアリーエク



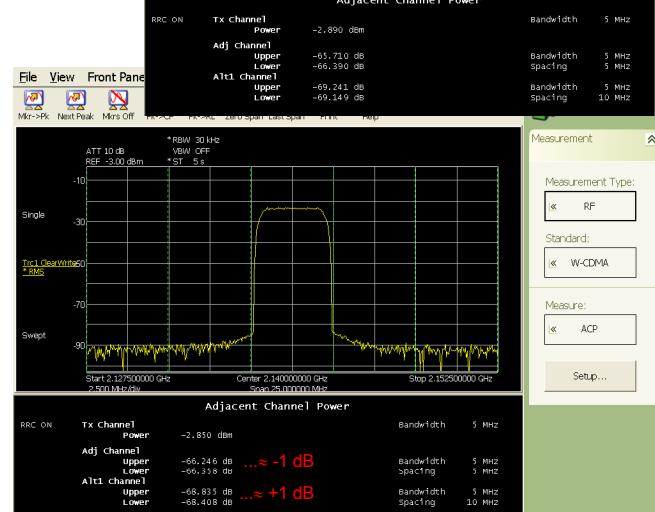
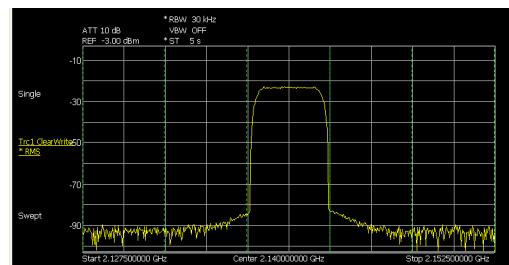
Discover What's Possible™
MG3700A-J-F-6

Slide 124



RMS値設定に対するACRRの影響

- Test Model 1 64 DPCH
 - シングルキャリア



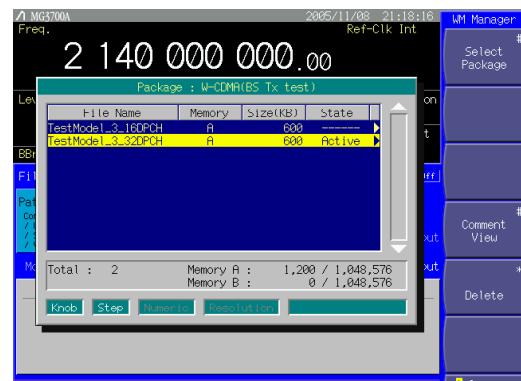
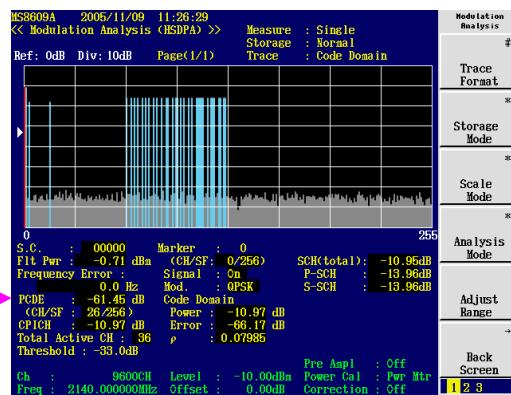
Discover What's Possible™
MG3700A-J-F-6

Slide 125

Anritsu

ダウンリンク信号 設定例

- テスト
– PCDE
- Test Model 3



Discover What's Possible™
MG3700A-J-F-6

Slide 126

Anritsu

ダウンリンク信号 パラメータ

- Test Model 1

Type	Number of Channels	Fraction of Power (%)	Level setting (dB)	Channelization Code	Timing offset (x256T _{chip})
P-CCPCH+SCH	1	10	-10	1	0
Primary CPICH	1	10	-10	0	0
PICH	1	1.6	-18	16	120
S-CCPCH containing PCH (SF=256)	1	1.6	-18	3	0
DPCH (SF=128)	16/32/64	76.8 in total	see table 6.2	see table 6.2	see table 6.2

Code	Timing offset (x256T _{chip})	Level settings (dB) (16 codes)	Level settings (dB) (32 codes)	Level settings (dB) (64 codes)
2	86	-10	-13	-16
11	134	-12	-13	-16
17	52	-12	-14	-16
23	45	-14	-15	-17
31	143	-11	-11	-16
38	112	-13	-14	-20
47	59	-17	-16	-16
55	23	-16	-18	-17
62	13	-13	-16	-16
69	85	-15	-10	-16
78	30	-14	-17	-22
85	18	-18	-15	-20
94	30	-19	-17	-16
102	61	-17	-22	-17
113	128	-15	-20	-19
114	143	-9	-24	-22
7	83	1	-20	-19
13	25	1	-18	-21
20	103	1	-14	-18
27	97	1	-14	-20
35	58	1	-16	-24
41	104	1	-19	-22
51	51	1	-18	-22
58	26	1	-17	-21
64	137	1	-22	-18
74	65	1	-19	-20
82	37	1	-19	-17
98	126	1	-14	-18
97	149	1	-18	-19
108	123	1	-15	-23
117	83	1	-17	-22
125	5	1	-12	-21
4	91	1	1	-17
8	1	1	1	-16
12	32	1	1	-20
14	21	1	1	-17
19	29	1	1	-19
22	59	1	1	-21
26	22	1	1	-18
28	135	1	1	-20
34	31	1	1	-22
38	17	1	1	-19
49	9	1	1	-24
44	69	1	1	-23
49	49	1	1	-22
53	29	1	1	-19
56	57	1	1	-22
61	121	1	1	-21
63	127	1	1	-18
66	114	1	1	-19
71	103	1	1	-22
76	76	1	1	-21
80	141	1	1	-19
84	82	1	1	-21
87	64	1	1	-19
91	149	1	1	-21
93	37	1	1	-13
99	98	1	1	-25
105	46	1	1	-25
110	37	1	1	-25
116	87	1	1	-24
118	149	1	1	-22
122	85	1	1	-20
126	69	1	1	-15

Discover What's Possible™
MG3700A-J-F-6

Slide 127



ダウンリンク信号 パラメータ

- Test Model 3

Type	Number of Channels	Fraction of Power (%) 16/32	Level settings (dB) 16/32	Channelization Code	Timing offset (x256T _{chip})
P-CCPCH+SCH	1	12.6/7.9	-9/-11	1	0
Primary CPICH	1	12.6/7.9	-9/-11	0	0
PICH	1	5/1.6	-13/-18	16	120
S-CCPCH containing PCH (SF=256)	1	5/1.6	-13/-18	3	0
DPCH (SF=256)	16/32	63.7/80.4 in total	see table 6.5	see table 6.5	see table 6.5

Code	T _{offset}	Level settings (dB) (16 codes)	Level settings (dB) (32 codes)
64	86	-14	-16
69	134	-14	-16
74	52	-14	-16
78	45	-14	-16
83	143	-14	-16
89	112	-14	-16
93	59	-14	-16
96	23	-14	-16
100	1	-14	-16
105	88	-14	-16
109	30	-14	-16
111	18	-14	-16
115	30	-14	-16
118	61	-14	-16
122	128	-14	-16
125	143	-14	-16
67	83	1	-16
71	25	1	-16
76	103	1	-16
81	97	1	-16
86	56	1	-16
90	104	1	-16
95	51	1	-16
98	26	1	-16
103	137	1	-16
108	65	1	-16
110	37	1	-16
112	125	1	-16
117	149	1	-16
119	123	1	-16
123	83	1	-16
126	5	1	-16

Discover What's Possible™
MG3700A-J-F-6

Slide 128

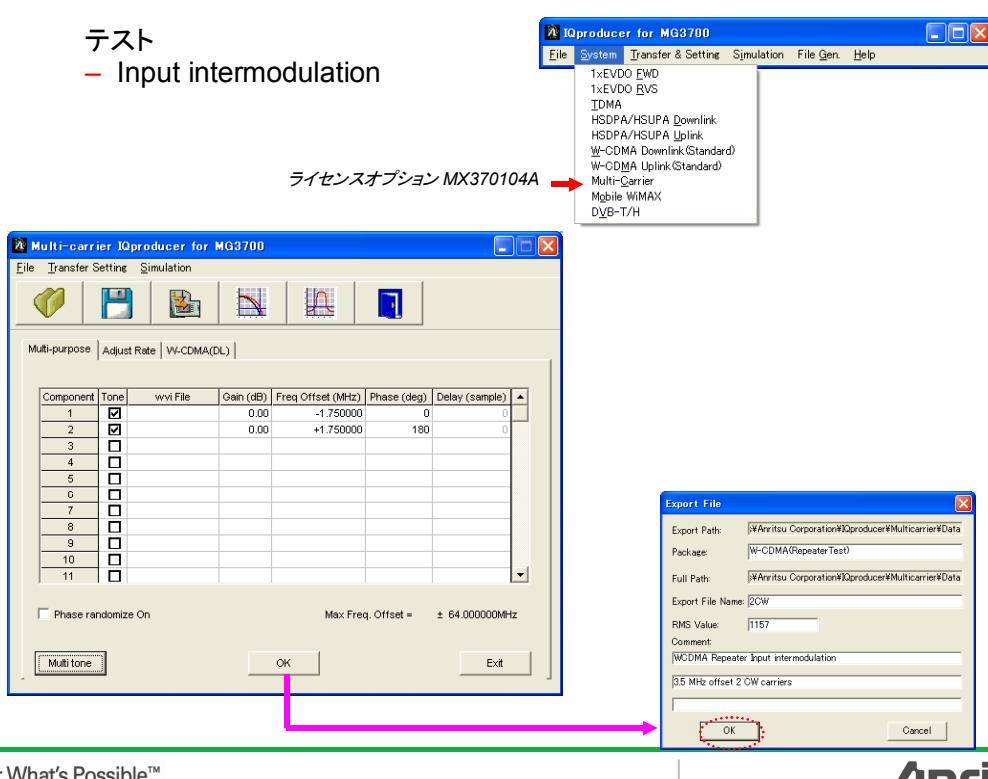


2トーン信号 設定例

テスト

- Input intermodulation

ライセンスオプション MX370104A →



Discover What's Possible™
MG3700A-J-F-6

Slide 129

Anritsu

2トーン信号 設定例

- 2 CWキャリア 3.5 MHzオフセット

- » LPF 適切に設定
- » RMS value 適切に調整
 - IMDを改善するため



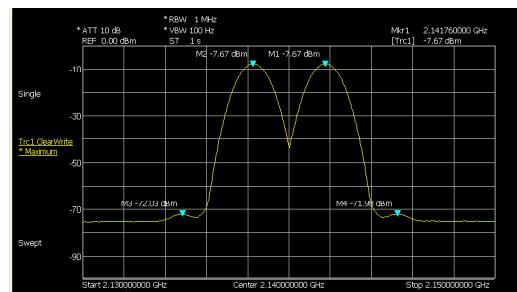
Discover What's Possible™
MG3700A-J-F-6

Slide 130

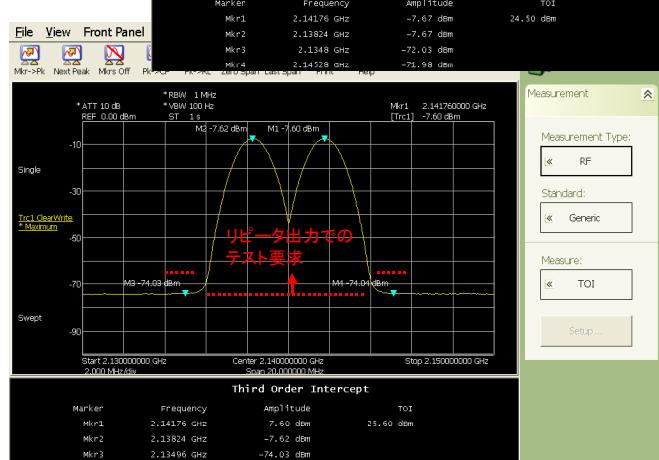
Anritsu

RMS値設定に対するIMDの影響

- 2 CWキャリア 3.5 MHzオフセット
 - RBW 1 MHz



- » RMS値を0 dBから-4 dBへ変更すると
 - 出力レベル -4 dBm



Discover What's Possible™
MG3700A-J-F-6

Slide 131

Anritsu

妨害信号 設定例

- Test Model 1
 - » どれか1つを選択



- » LPF 3 MHz設定
 - ACLRを改善するため



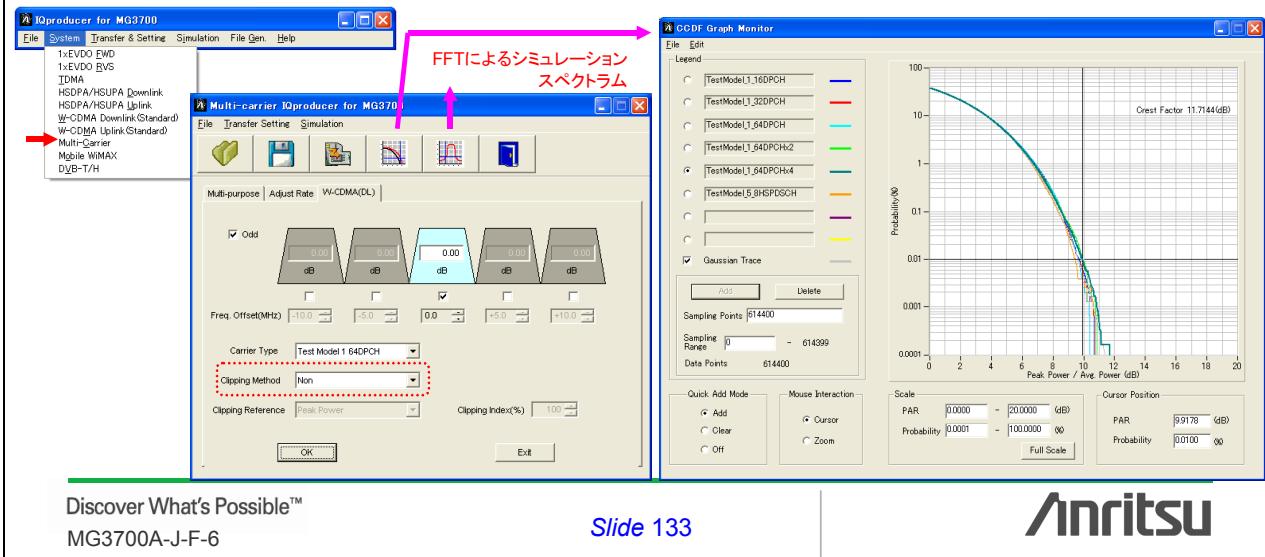
Discover What's Possible™
MG3700A-J-F-6

Slide 132

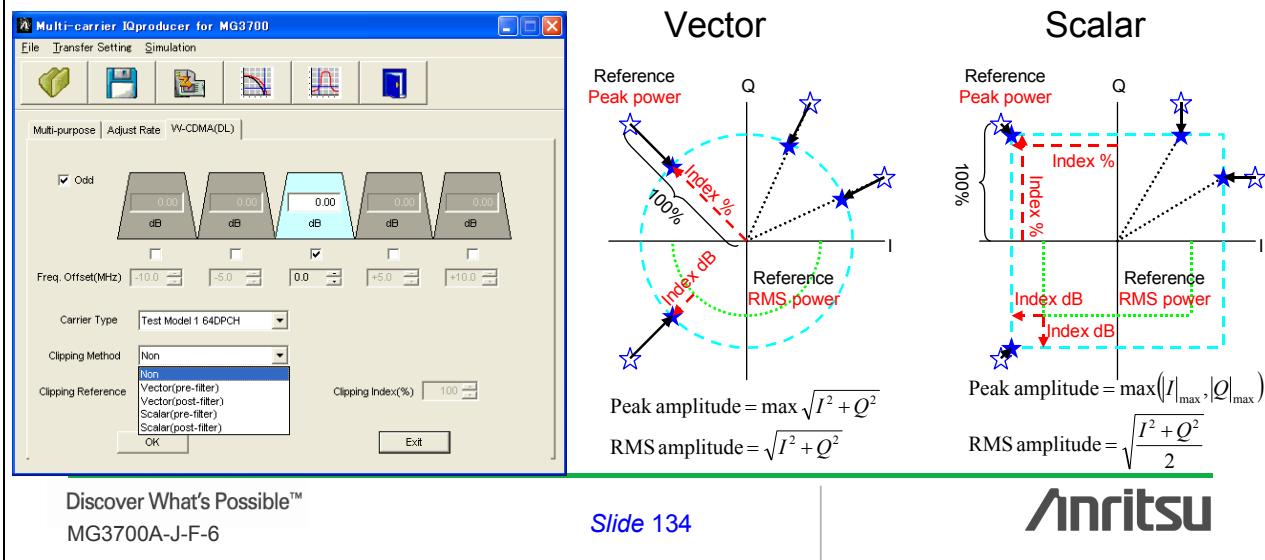
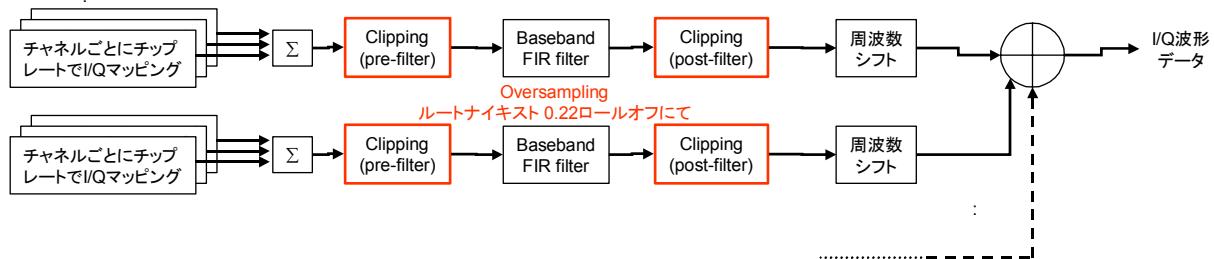
Anritsu

ピークリッピング技術

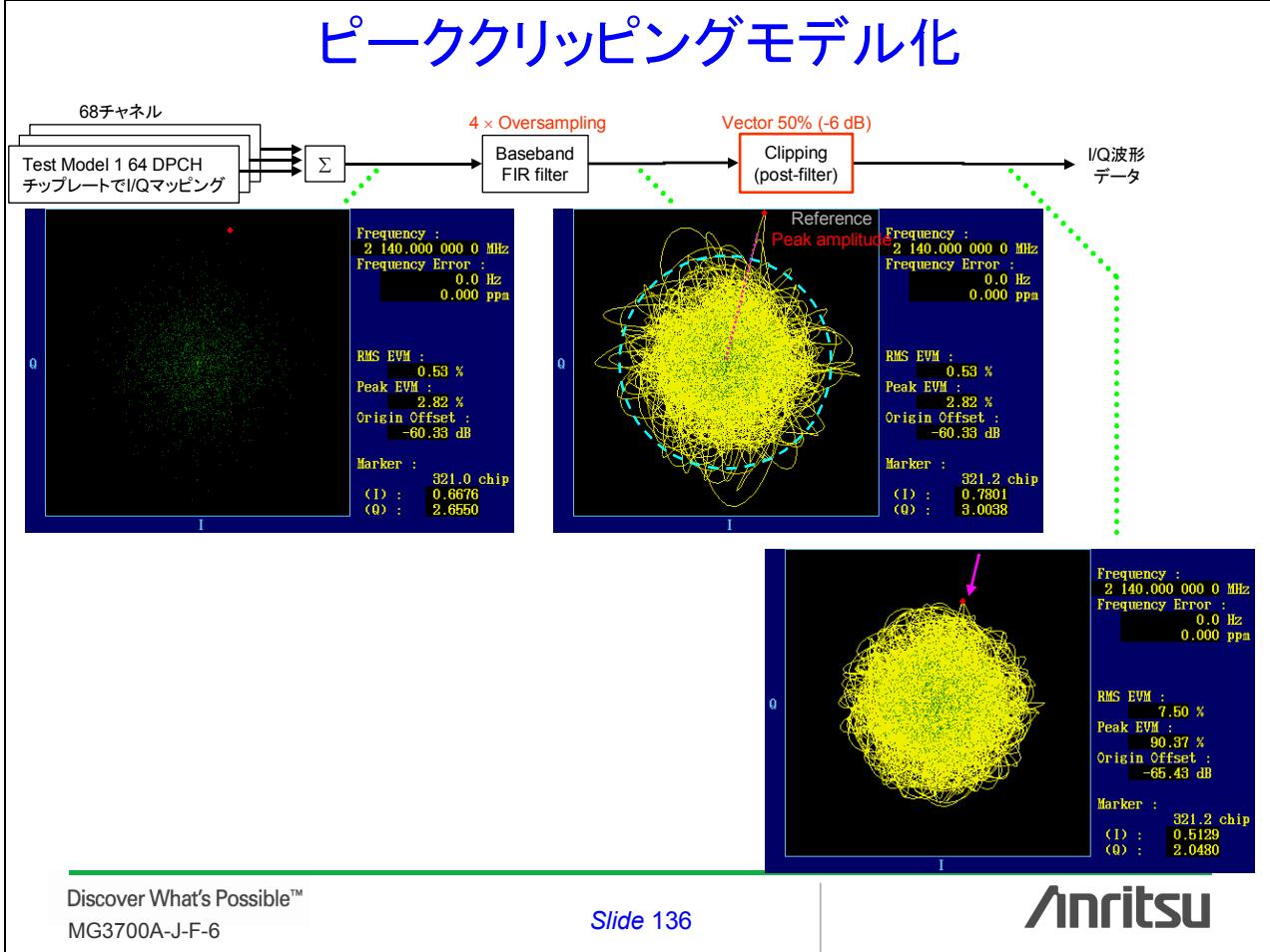
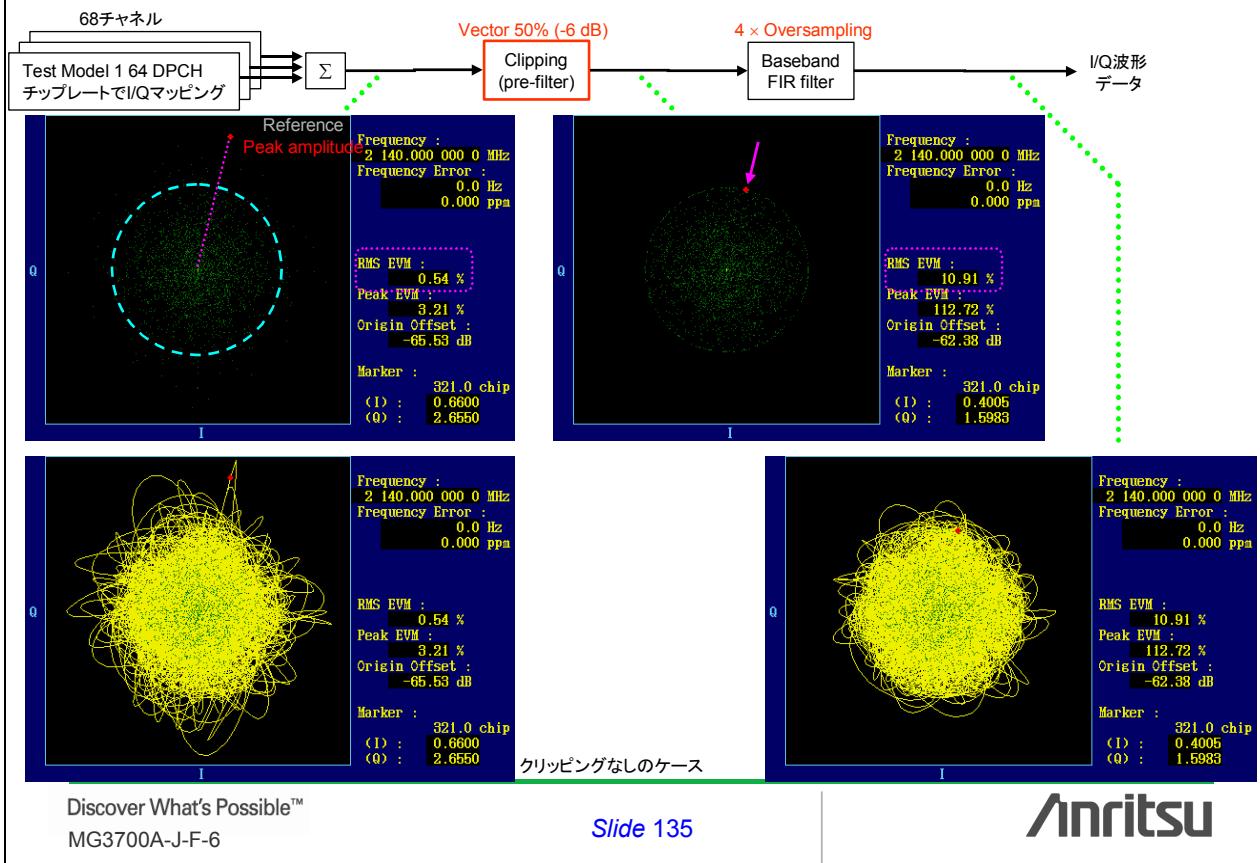
- 標準Test Model 1 パターンはピークリッピングを施していないI/Q波形です。
» EVMがベスト性能
- ピークリッピングは、CCDFカーブが変化するので、スペクトルリグロースとEVMに影響します。
» スペクトルリグロースを改善することができる



ピークリッピングタイプ

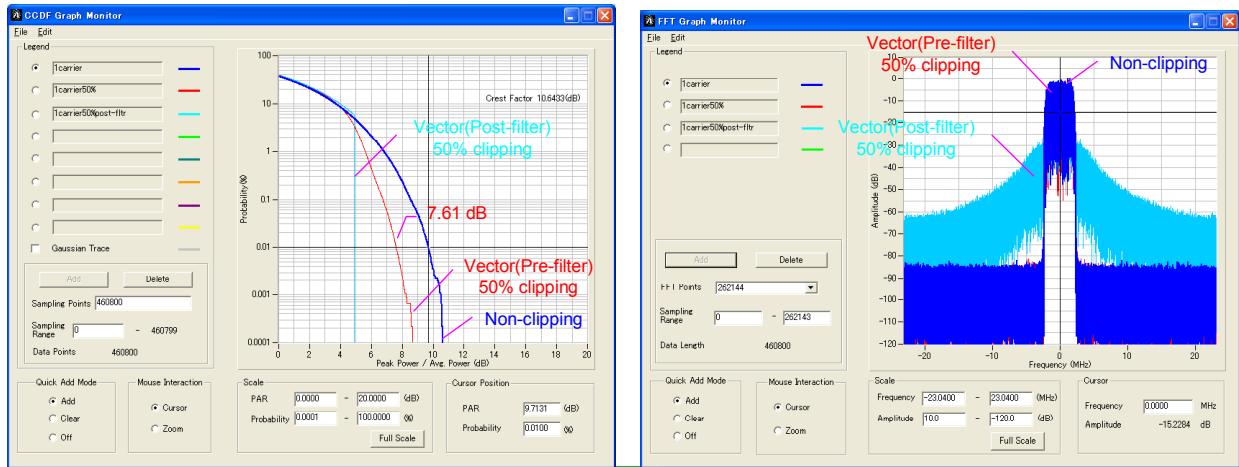


ピーククリッピングモデル化



ピーククリッピングに対するCCDFとSpectrumの影響

- Pre-filterクリッピングは、低PARのためにスペクトルリグロースを改善することができます。それはEVMとのトレードオフです。
- Post-filterクリッピングは、非線形デバイスのスペクトルリグロースをシミュレートできます。



Discover What's Possible™
MG3700A-J-F-6

Slide 137

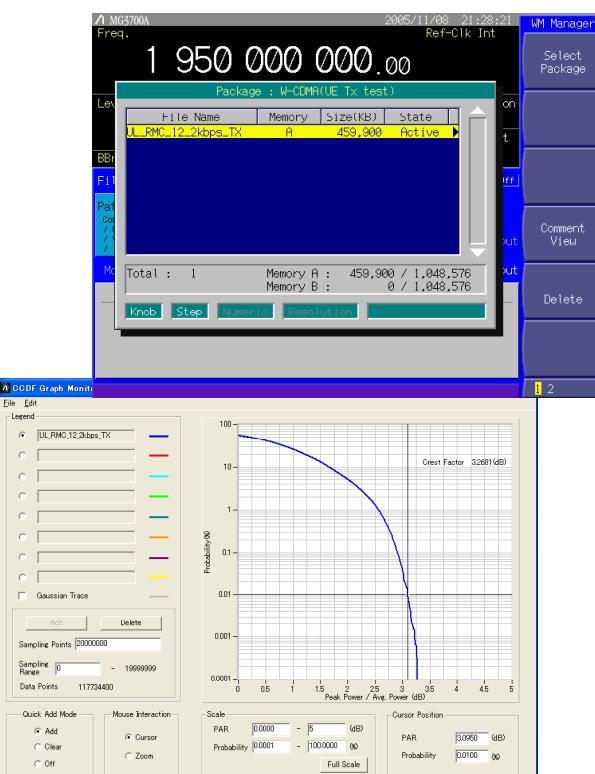
Anritsu

アップリンク信号 設定例

テスト

- Output power
- Frequency stability
- Out of band gain
- Unwanted emission
- EVM
- PCDE
- ACRR

- UL RMC 12.2 kbps

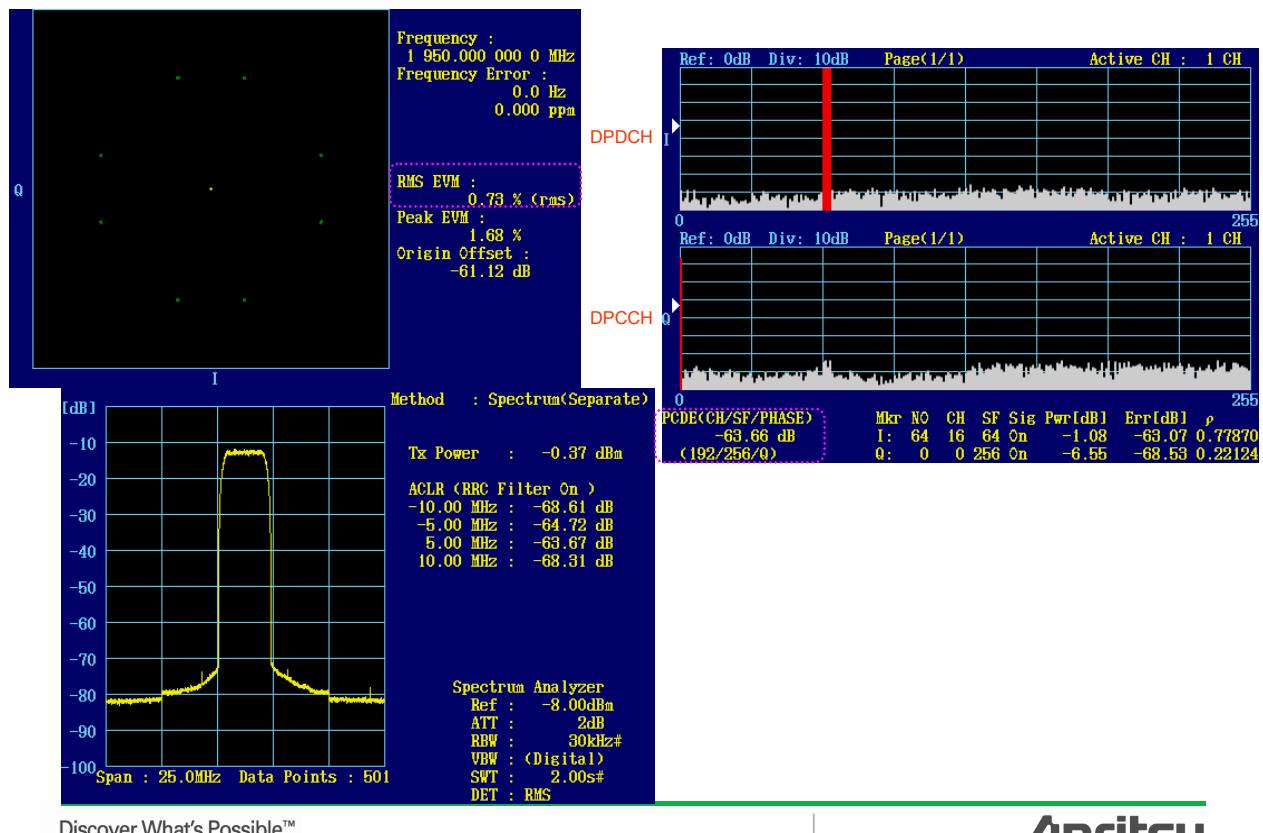


Discover What's Possible™
MG3700A-J-F-6

Slide 138

Anritsu

UL RMC 12.2 kbps EVM, PCDE, ACRR



Discover What's Possible™

MG3700A-J-F-6

Slide 139

Anritsu

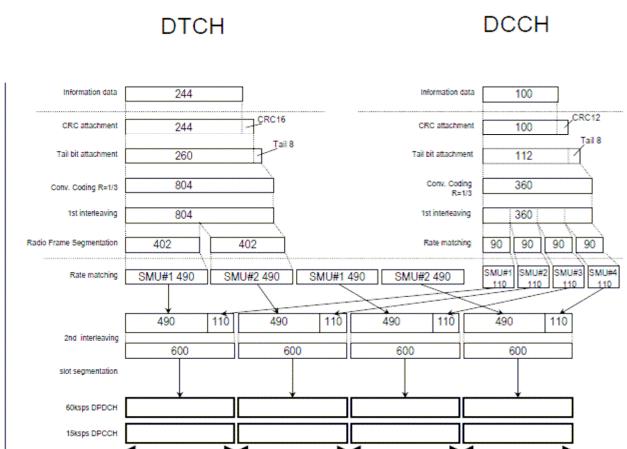
アップリンク信号 パラメータ

- UL RMC 12.2 kbps

Parameters	DTCH	DCCH
Transport Channel Number	1	2
Transport Block Size	244	100
Transport Block Set Size	244	100
Transmission Time Interval	20 ms	40 ms
Type of Error Protection	Convolution Coding	Convolution Coding
Coding Rate	1/3	1/3
Rate Matching attribute	256	256
Size of CRC	16	12

Parameter	Unit	Level
Information bit rate	kbps	12.2
DPDCH	kbps	60
DPCCH	kbps	15
DPCCH Slot Format #i	-	0
DPCCH/DPDCH power ratio	dB	-5.46
TFCI	-	On
Repetition	%	23

NOTE: Slot Format #2 is used for closed loop tests in subclause 8.6.2.
Slot Format #2 and #5 are used for site selection diversity transmission tests in subclause 8.6.3



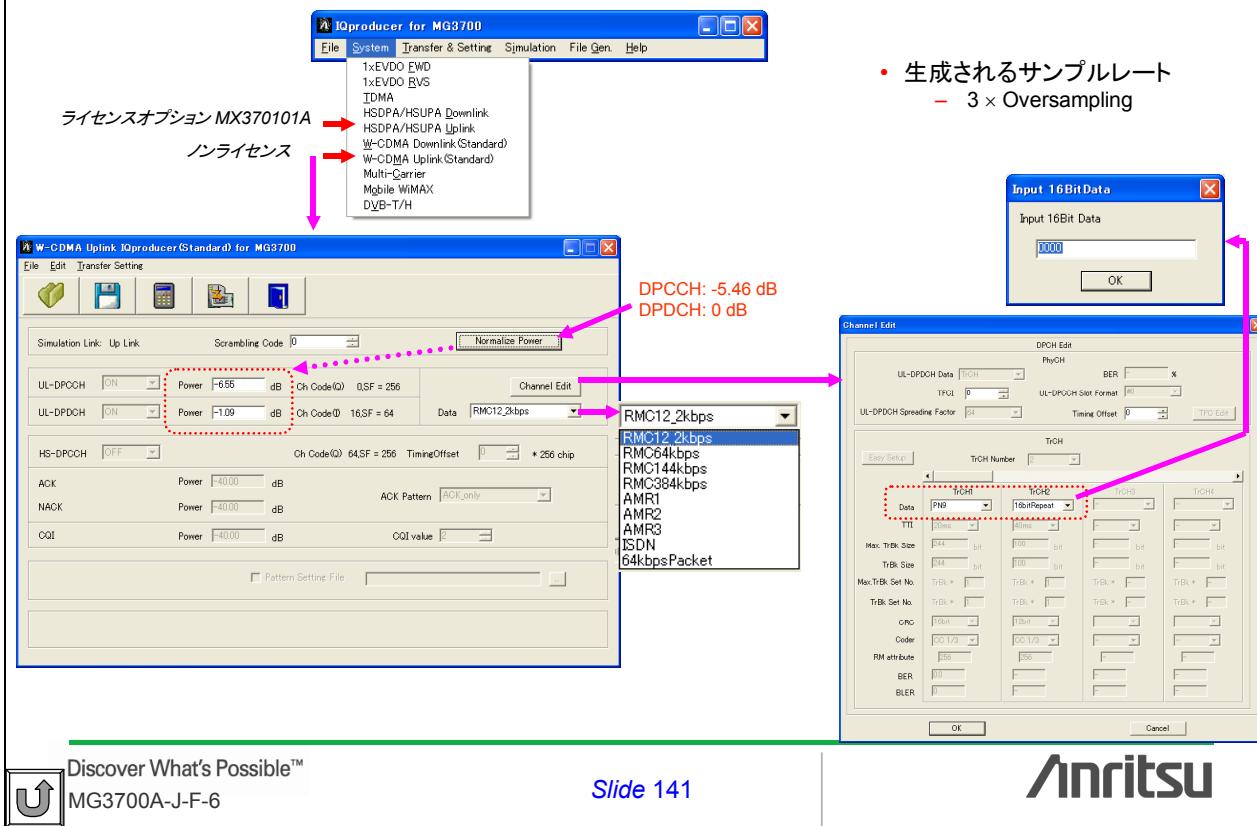
Discover What's Possible™

MG3700A-J-F-6

Slide 140

Anritsu

UL RMC 12.2 kbps 同一設定 HSPA または リミテッドW-CDMA IQプロデューサ



Discover What's Possible™
MG3700A-J-F-6

Slide 141

Anritsu

追加情報

- BSトランスマッタ用DL Test Models 143 □
– 3GPP TS 25.141 subclause 6.1.1を検討
- UEトランスマッタ用UL RMC 154 □
– Explore 3GPP TS 34.121を検討
- 生成フレーム数 171 □
– MX370101A HSPA IQプロデューサ 取扱説明書から抜粋
- HSPA UEのトランスマッタ/レシーバ要件 174 □
– 次の参考文献の11章を参照
 - HSDPA/HSUPAを使い新たに導入された様相に重点を置くUEトランシーバおよびレシーバ要件の主要部



参考文献

- H.Holma and A.Toskala (eds) (2006), *HSDPA/HSUPA for UMTS*, John Wiley & Sons, Chichester, UK

Discover What's Possible™
MG3700A-J-F-6

Slide 142

Anritsu

BSトランスマッタテスト用DL Test Models

- Test Model 1

テスト

- OBW
- Spectrum emission mask
- ACLR
- Spurious emissions
- Transmit intermodulation
- Maximum output power
- Total power dynamic range
- Frequency error
- EVM

Type	Number of Channels	Fraction of Power (%)	Level setting (dB)	Channelization Code	Timing offset (x256T _{chip})
P-CCPCH+SCH	1	10	-10	1	0
Primary CPICH	1	10	-10	0	0
PICH	1	1.6	-18	16	120
S-CCPCH containing PCH (SF=256)	1	1.6	-18	3	0
DPCH (SF=128)	16/32/64	76.8 in total	see table 6.2	see table 6.2	see table 6.2

Code	Timing offset (x256T _{chip})	Level settings (dB) (16 codes)	Level settings (dB) (32 codes)	Level settings (dB) (64 codes)
2	86	-10	-13	-16
11	134	-12	-13	-16
17	52	-12	-14	-16
23	45	-14	-15	-17
31	143	-11	-11	-16
38	112	-13	-14	-20
47	59	-17	-16	-16
55	23	-16	-18	-17
62		-13	-16	-16
69	85	-15	-19	-19
78	30	-14	-17	-22
85	18	-18	-15	-20
94	30	-19	-17	-16
102	61	-17	-22	-17
113	128	-15	-20	-19
114	43	-9	-24	-23
7	83		-20	-19
13	25		-18	-21
20	103		-14	-18
27	97		-14	-20
35	58		-16	-24
41	104		-19	-24
51	51		-18	-22
58	26		-17	-21
64	137		-22	-18
74	65		-19	-20
82	37		-19	-17
98	126		-16	-18
97	149		-18	-19
108	123		-15	-23
117	83		-17	-22
125	5		-12	-21
4	91			-17
8	7			-16
12	32			-20
14	21			-17
19	29			-19
22	59			-21
26	22			-18
28	135			-20
34	31			-32
38	17			-19
49	9			-24
44	69			-23
49	49			-22
53	29			-19
56	57			-22
61	121			-21
63	127			-18
66	114			-19
71	103			-22
76	76			-24
80	141			-19
84	82			-21
87	64			-19
91	149			-21
94	37			-3
99	98			-26
105	46			-25
110	37			-25
116	87			-24
118	149			-22
122	85			-20
126	69			-15

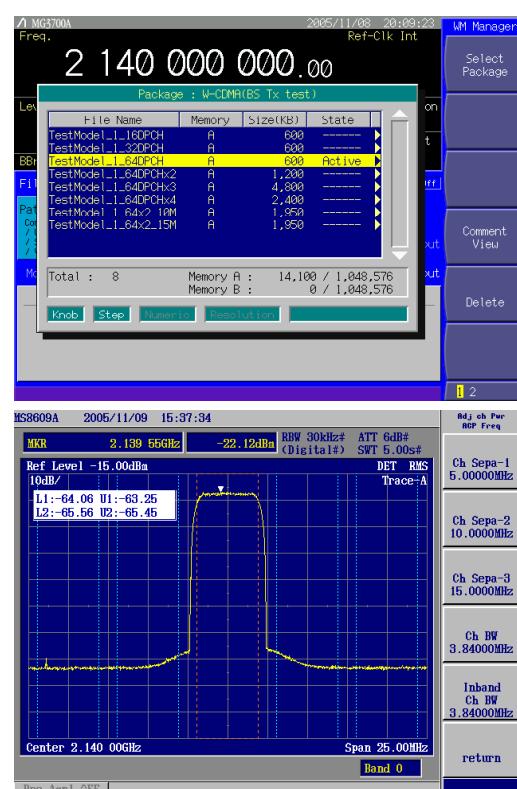
Discover What's Possible™
MG3700A-J-F-6

Slide 143

Anritsu

BSトランスマッタテスト用Test Model 1

- EVM, ACLR, ピーククリッピングについては、Repeaterテストのダウンリンク信号部を参照



Discover What's Possible™
MG3700A-J-F-6

Slide 144

Anritsu

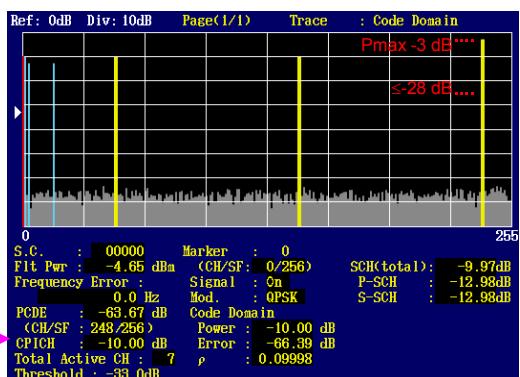
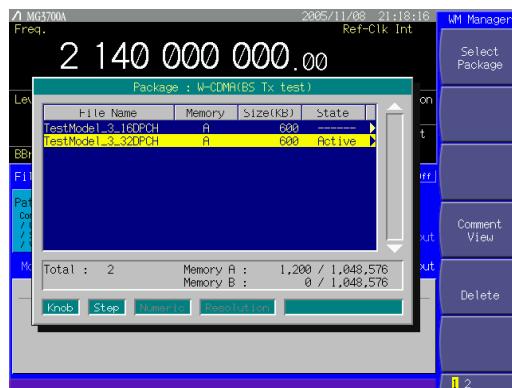
BSトランスマッタテスト用DL Test Models

- Test Model 2

テスト

- Output power dynamics
- CPICH power accuracy

Type	Number of Channels	Fraction of Power (%)	Level setting (dB)	Channelization Code	Timing offset (x256T _{chip})
P-CCPCH+SCH	1	10	-10	1	0
Primary CPICH	1	10	-10	0	0
PICH	1	5	-13	16	120
S-CCPCH containing PCH (SF=256)	1	5	-13	3	0
DPCH (SF=128)	3	2 x 10, 1 x 50	2 x -10, 1 x -3	24, 72, 120	1, 7, 2



Discover What's Possible™

MG3700A-J-F-6

Slide 145



BSトランスマッタテスト用DL Test Models

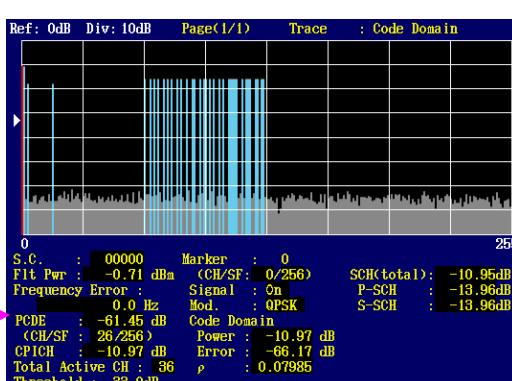
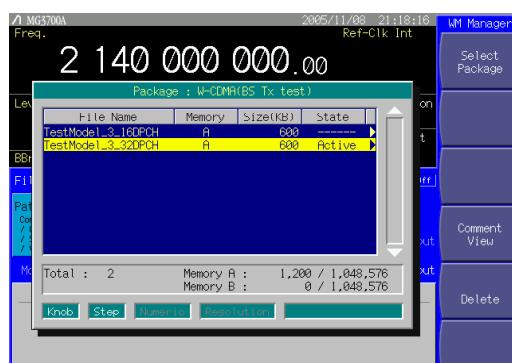
- Test Model 3

テスト

- Peak code domain error

Type	Number of Channels	Fraction of Power (%)	Level settings (dB) 16/32	Channelization Code	Timing offset (x256T _{chip})
P-CCPCH+SCH	1	12.6/7.9	-9/-11	1	0
Primary CPICH	1	12.6/7.9	-9/-11	0	0
PICH	1	5/1.6	-13/-18	16	120
S-CCPCH containing PCH (SF=256)	1	5/1.6	-13/-18	3	0
DPCH (SF=256)	16/32	63.7/80.4 in total	see table 6.5	see table 6.5	see table 6.5

Code	T _{offset}	Level settings (dB) (16 codes)	Level settings (dB) (32 codes)
64	86	-14	-16
69	134	-14	-16
74	52	-14	-16
78	45	-14	-16
83	143	-14	-16
89	112	-14	-16
93	59	-14	-16
95	23	-14	-16
100	74	-14	-16
105	88	-14	-16
109	30	-14	-16
111	18	-14	-16
115	30	-14	-16
118	61	-14	-16
122	128	-14	-16
125	143	-14	-16
67	83	-16	-18
71	126	-16	-18
76	103	-16	-18
81	97	-16	-18
86	56	-16	-18
90	104	-16	-18
95	51	-16	-18
98	26	-16	-18
103	137	-16	-18
108	65	-16	-18
110	127	-16	-18
112	125	-16	-18
117	149	-16	-18
119	123	-16	-18
123	83	-16	-18
126	5	-16	-18



Discover What's Possible™

MG3700A-J-F-6

Slide 146



BSトランスマッタ用DL Test Models

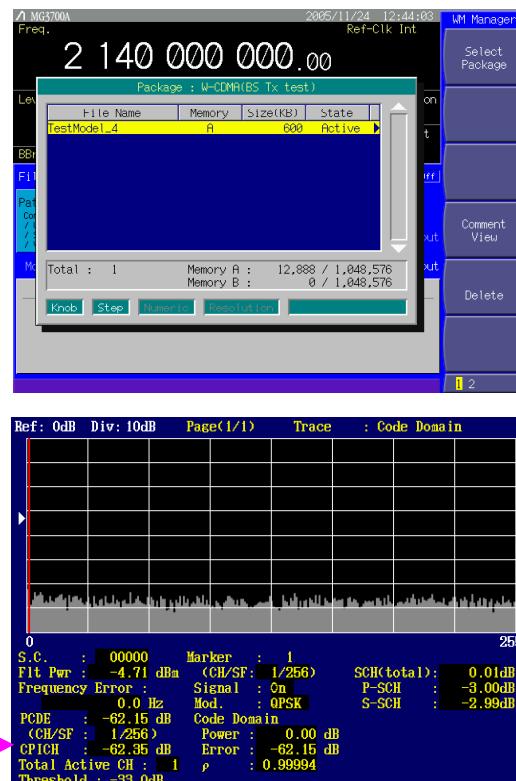
- Test Model 4

テスト

- EVM (at Pmax -18 dB)
- Total power dynamic range
(at Pmax -18 dB)
- Frequency error
(at Pmax -18 dB)

Type	Number of Channels	Fraction of Power (%)	Level setting (dB)	Channelization Code	Timing offset
PCCPCH+SCH when Primary CPICH is disabled	1	1.6	-18	1	0
PCCPCH+SCH when Primary CPICH is enabled	1	0.8	-21	1	0
Primary CPICH ¹	1	0.8	-21	0	0

Note 1: The CPICH channel is optional.



Discover What's Possible™

MG3700A-J-F-6

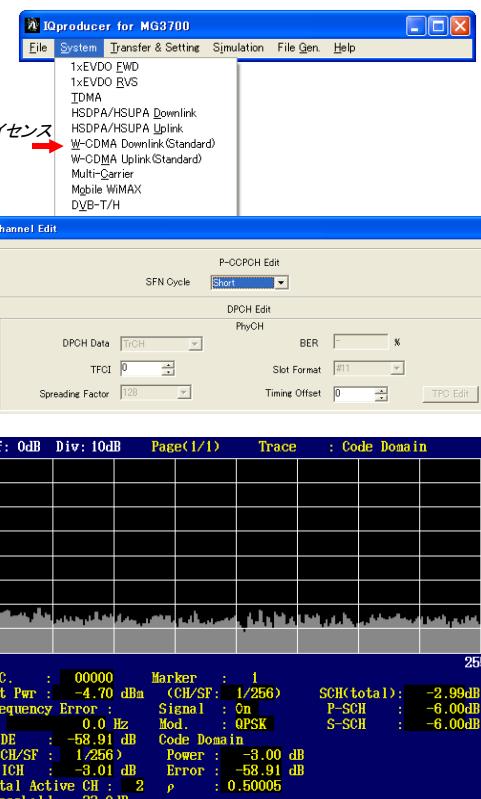
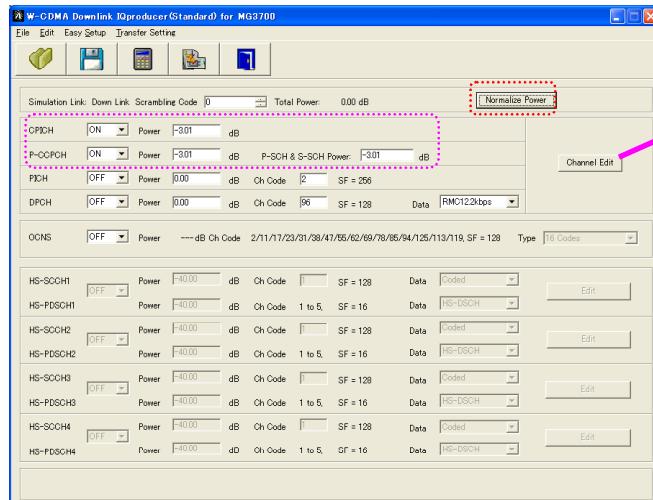
Slide 147

Anritsu

BSトランスマッタ用Test Model 4

Type	Number of Channels	Fraction of Power (%)	Level setting (dB)	Channelization Code	Timing offset
PCCPCH+SCH when Primary CPICH is disabled	1	1.6	-18	1	0
PCCPCH+SCH when Primary CPICH is enabled	1	0.8	-21	1	0
Primary CPICH ¹	1	0.8	-21	0	0

Note 1: The CPICH channel is optional.



Discover What's Possible™

MG3700A-J-F-6

Slide 148

Anritsu

BSトランスマッタテスト用DL Test Models

- Test Model 5
テスト
- EVM for HSDPA

Type	Number of Channels	Fraction of Power (%)	Level setting (dB)	Channelization Code	Timing offset (x256T _{chip})
P-CCPCH+SCH	1	7.9	-11	1	0
Primary CPICH	1	7.9	-11	0	0
PICH	1	1.3	-19	16	120
S-CCPCH containing PCH (SF=256)	1	1.3	-19	3	0
DPCH (SF=128)	30/14/6(*)	14/14/2/14.4 in total	see table 6.b	see table 6.b	see table 6.b
HS-SCCH	2	4 in total	see table 6.c	see table 6.c	see table 6.c
HS-PDSCH (16QAM)	8/4/2(*)	63.6/63.4/63.2 in total	see table 6.d	see table 6.d	see table 6.d

Note *: 2 HS-PDSCH shall be taken together with 6 DPCH, 4 HS-PDSCH shall be taken with 14 DPCH, and 8 HS-PDSCH shall be taken together with 30 DPCH.

Code (SF=128)	Timing offset (x256T _{chip})	Level settings (dB) (30 codes)	Level settings (dB) (14 codes)	Level settings (dB) (6 codes)
15	86	-20	-17	-17
23	134	-20	-19	-15
68	52	-21	-19	-15
76	45	-22	-20	-18
82	143	-24	-18	-16
90	112	-21	-20	-17
5	59	-23	-25	
11	23	-25	-23	
17	1	-23	-20	
27	88	-26	-22	
64	30	-24	-21	
72	18	-22	-22	
86	30	-24	-19	
94	61	-28	-20	
3	128	-27		
7	143	-26		
13	83	-27		
19	25	-25		
21	103	-21		
25	97	-21		
31	56	-23		
66	104	-26		
70	51	-25		
74	26	-24		
78	137	-27		
80	65	-26		
84	37	-23		
88	125	-25		
89	149	-22		
92	123	-24		

Code (SF=128)	Timing offset (x256T _{chip})	Level settings (dB)
9	0	-15
29	0	-21

Code (SF=16)	Timing offset (x256T _{chip})	Level settings (dB) (8 codes)	Level settings (dB) (4 codes)	Level settings (dB) (2 codes)
4	0	-11	-8	-5
5	0	-11	-8	
6	0	-11		
7	0	-11		
12	0	-11	-8	-5
13	0	-11	-8	
14	0	-11		
15	0	-11		

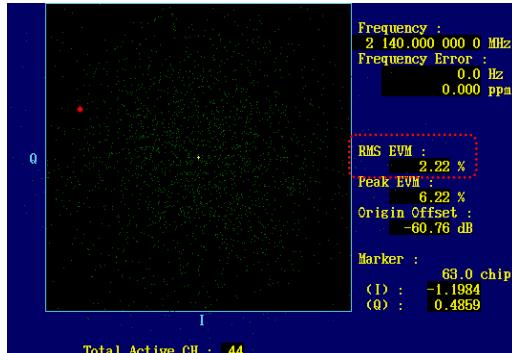
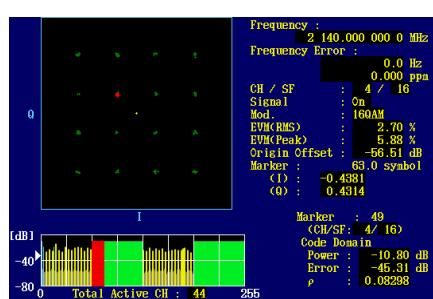
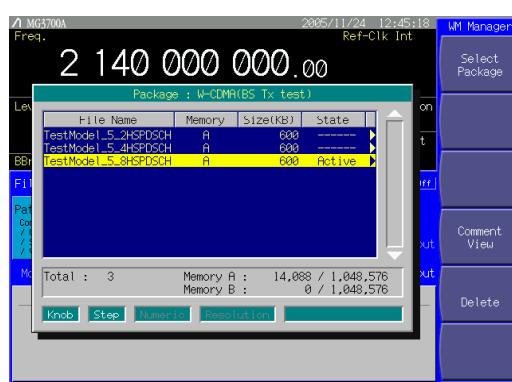
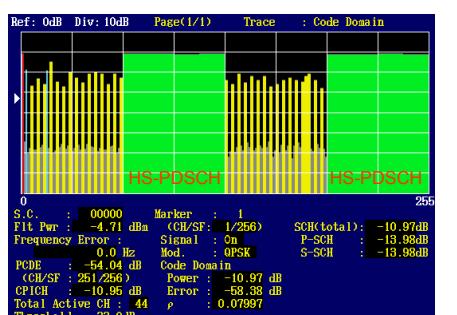
Discover What's Possible™

MG3700A-J-F-6

Slide 149



BSトランスマッタテスト用Test Model 5



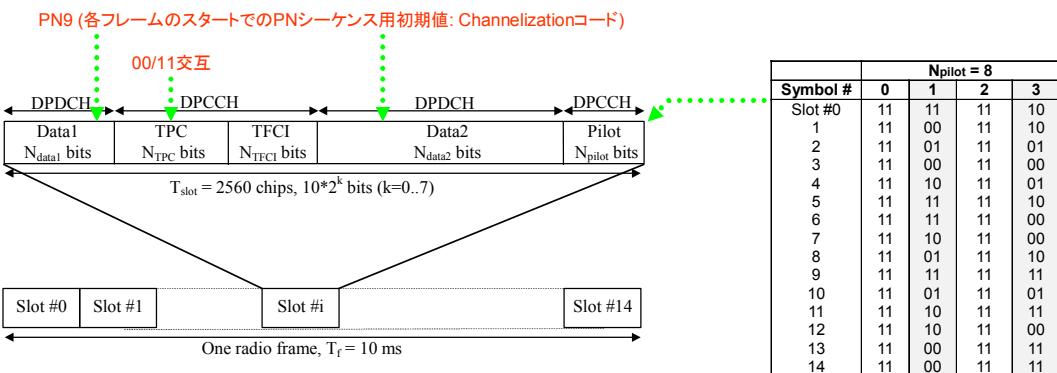
Discover What's Possible™

MG3700A-J-F-6

Slide 150



DL Test ModelsのDPCCH構造



Test Model	Slot Format #	Channel Bit Rate (kbps)	Channel Symbol Rate (ksp/s)	SF	Bits/Frame			Bits/Slot	DPDCH Bits/Slot		DPCCH Bits/Slot		
					DPDCH	DPCCH	TOT		NData1	NData2	NTFCI	NTPC	Npilot
1, 2, 5	10	60	30	128	450	150	600	40	6	24	0	2	8
3	6	30	15	256	150	150	300	20	2	8	0	2	8

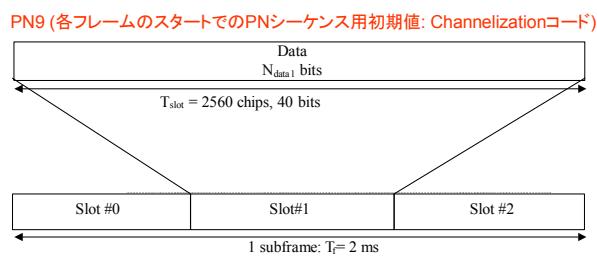
Discover What's Possible™
MG3700A-J-F-6

Slide 151

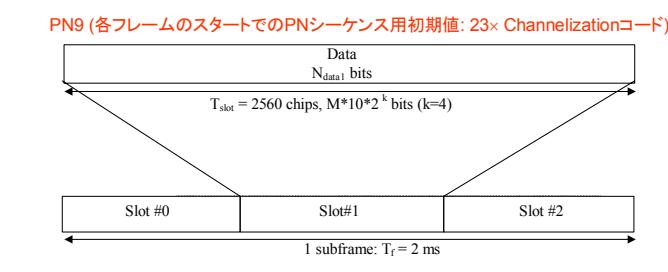


DL Test Model 5のHS-SCCH, HS-PDSCH構造

- HS-SCCH



- HS-PDSCH



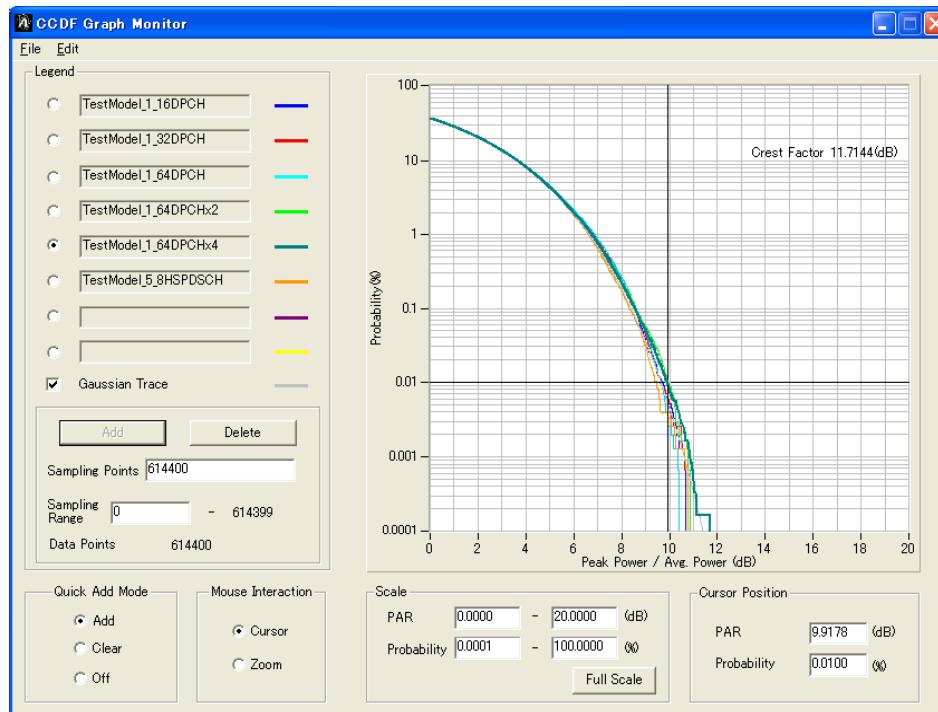
Slot format #	Channel Bit Rate (kbps)	Channel Symbol Rate (ksp/s)	SF	Bits/ HS-DSCH subframe	Bits/ Slot	Ndata
0(QPSK)	480	240	16	960	320	320
1(16QAM)	960	240	16	1920	640	640

Discover What's Possible™
MG3700A-J-F-6

Slide 152



BSトランスマッタテスト用DL Test Models CCDFシミュレーション



Discover What's Possible™
MG3700A-J-F-6

Slide 153

Anritsu

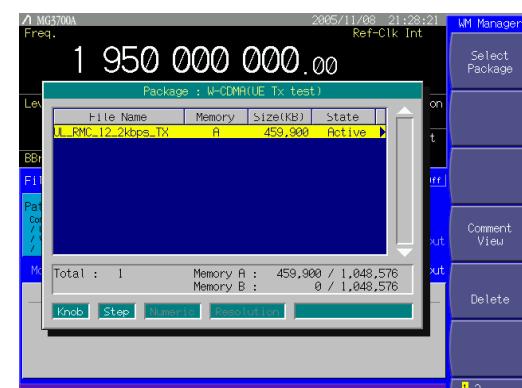
UEトランスマッタテスト用UL RMC

- UL RMC 12.2 kbps

テスト

- Maximum output power
- Frequency error
- OBW
- Spectrum emission mask
- ACLR
- Spurious emissions
- Transmit intermodulation
- EVM
- PCDE

Type of User Information	User bit rate	DL DPCH symbol rate	UL DPCH bit rate	Remarks
12.2 kbps reference measurement channel	12.2 kbps	30 kspS	60 kbps	Standard Test



Parameters	DTCH	DCCH
Transport Channel Number	1	2
Transport Block Size	244	100
Transport Block Set Size	244	100
Transmission Time Interval	20 ms	40 ms
Type of Error Protection	Convolution Coding	Convolution Coding
Coding Rate	1/3	1/3
Rate Matching attribute	256	256
Size of CRC	16	12

Parameter	Unit	Level
Information bit rate	kbps	12.2
DPDCH	kbps	60
DPCCH	kbps	15
DPCCH Slot Format #	-	0
DPCCH/DPDCH power ratio	dB	-5.46
TFCI	-	On
Repetition	%	23

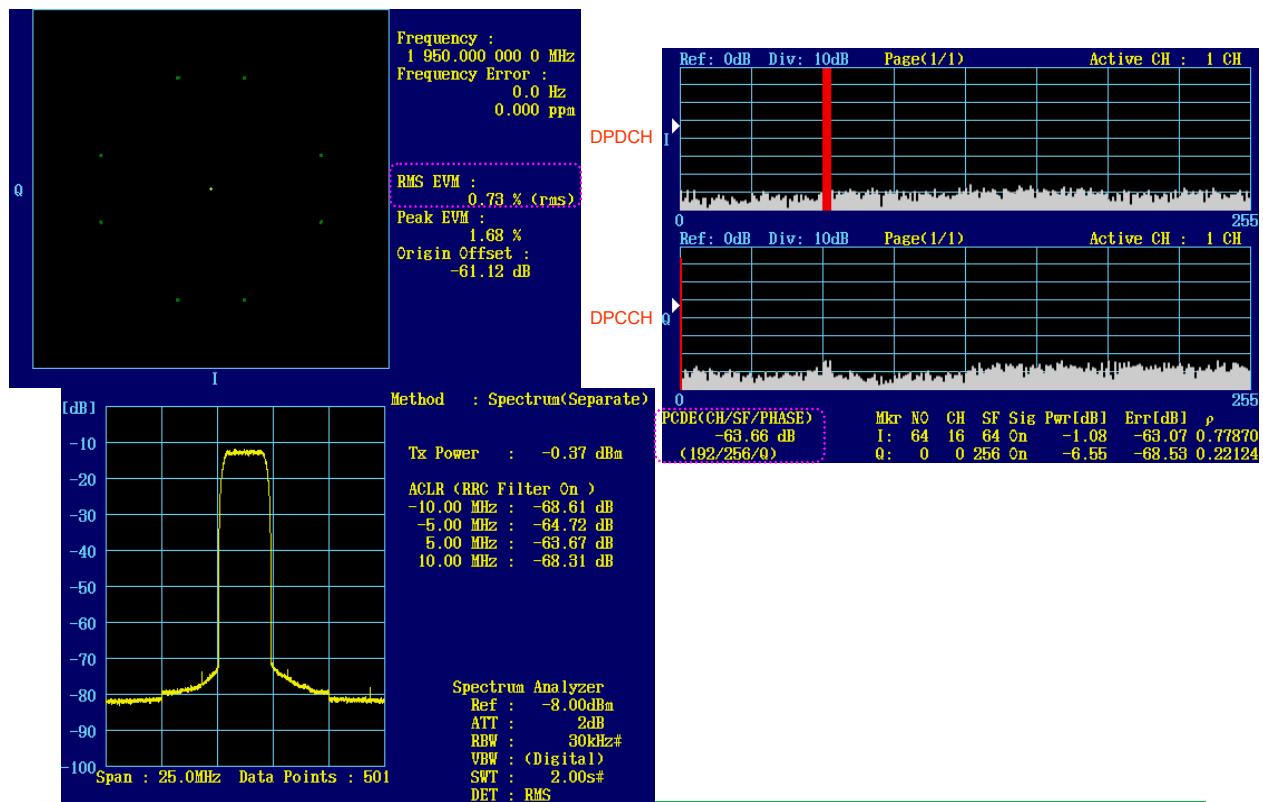
NOTE: Slot Format #2 is used for closed loop tests in subclause 8.6.2.
Slot Format #2 and #5 are used for site selection diversity transmission tests in subclause 8.6.3.

Discover What's Possible™
MG3700A-J-F-6

Slide 154

Anritsu

UEトランスマッタテスト用UL RMC 12.2 kbps



Discover What's Possible™

MG3700A-J-F-6

Slide 155

Anritsu

UEトランスマッタテスト用UL RMC

- UL RMC HSDPA HS-DPCCH テスト HS-DPCCH付
 - Maximum output power
 - Spectrum emission mask
 - ACLR
 - EVM

UL RMC 12.2 kbps

Parameter	Level	Unit
Information bit rate	12.2	kbps
DPDCH	60	kbps
DPCCH	15	kbps
DPCCH Slot Format #	0	-
DPCCH/DPDCH power ratio	-5.46	dB
TFCI	On	-
Repetition	23	%

NOTE: Slot Format #2 is used for closed loop tests in clause 7.6.2. Slot Format #2 and #5 are used for site selection diversity transmission tests in subclause 7.6.3.

Sub-test	DPCCH		DPDCH		HS-DPCCH		
	β_c	β_d	β_d (SF)	β_c/β_d	β_{hs} (Note 1, Note 2)	CM (dB) (Note 3)	MPR (dB) (Note 3)
1	2/15	15/15	64	2/15	4/15	0.0	0.0
2	12/15 (Note 4)	15/15 (Note 4)	64	12/15 (Note 4)	24/15	1.0	0.0
3	15/15	8/15	64	15/8	30/15	1.5	0.5
4	15/15	4/15	64	15/4	30/15	1.5	0.5

Note 1: $\Delta_{ACK}, \Delta_{NACK}$ and $\Delta_{CQI} = 30/15$ with $\beta_{hs} = 30/15 * \beta_c$

Note 2: For the HS-DPCCH power mask requirement test in clause 5.2C, 5.7A, and the Error Vector Magnitude (EVM) with HS-DPCCH test in clause 5.13.1A, and HSUPA EVM with phase discontinuity in clause 5.13.1AA, Δ_{ACK} and $\Delta_{NACK} = 30/15$ with $\beta_{hs} = 30/15 * \beta_c$, and $\Delta_{CQI} = 24/15$ with $\beta_{hs} = 24/15 * \beta_c$

Note 3: CM = 1 for $\beta_c/\beta_d = 12/15$, $\beta_{hs}/\beta_c = 24/15$. For all other combinations of DPDCH, DPCCH and HS-DPCCH the MPR is based on the relative CM difference. This is applicable for only UEs that support HSUPA in release 6 and later releases.

Note 4: For subtest 2 the β_c/β_d ratio of 12/15 for the TFC during the measurement period (TF1, TF0) is achieved by setting the signalled gain factors for the reference TFC (TF1, TF1) to $\beta_c = 11/15$ and $\beta_d = 15/15$.

*CM: UE送信チャネル構成に基づく Cubic Metric

$0 \leq CM \leq 3.5$

*MPR: 公称最大出力パワーのUE Maximum Power Reduction

$max(CM-1, 0)$

Discover What's Possible™

MG3700A-J-F-6

Slide 156

Anritsu

UL RMC for UE Transmitter Test

- UL RMC HSUPA E-DCH

Test with HS-DPCCH and E-DCH

- Maximum output power
- Spectrum emission mask
- ACLR
- EVM

Layer 1	TrCH type	E-DCH	
TTI	10ms (alt. 2ms) (NOTE)		
Coding type	TC		
CRC, bit	24		

NOTE: The support of 2ms TTI depends on the UE category

UE E-DPDCH Physical Layer category	Number of processes	TTI	Max Data Rate
1	4	10 ms	0.7296 Mbps
2	4	10 ms	1.4592 Mbps
2	8	2 ms	1.4595 Mbps
3	4	10 ms	1.4592 Mbps
4	4	10 ms	2.0 Mbps
4	8	2 ms	2.9185 Mbps
5	4	10 ms	2.0 Mbps
6	4	10 ms	2.0 Mbps
6	8	2 ms	5.76 Mbps

	DPCCH	DPDCH	DPCCH	DPDCH	HS-DPCCH	E-DPCCH	E-DPDCH
Sub-test	β_c	β_d	β_d (SF)	β_d/β_d	β_{HS} (Note 1)	β_{ec}	β_{ed} (Note 5) (Note 6)
1	11/15 (Note 3)	15/15 (Note 3)	64	11/15 (Note 3)	22/15	209/225	1309/225
2	6/15	15/15	64	6/15	12/15	12/15	94/75
3	15/15	9/15	64	15/9	30/15	30/15	$\beta_{ed1}: 47/15$ $\beta_{ed2}: 47/15$
4	2/15	15/15	64	2/15	4/15	2/15	56/75
5	15/15 (Note 4)	15/15 (Note 4)	64	15/15 (Note 4)	30/15	24/15	134/15

Note 1: $\Delta ACK, \Delta NACK, \Delta COI = 30/15$ with $\beta_{hs} = 30/15 * \beta_c$.

Note 2: CM = 1 for $\beta_d/\beta_d = 12/15$, $\beta_{hs}/\beta_c = 24/15$. For all other combinations of DPDCH, DPCCH, HS-DPCCH, E-DPDCH and E-DPCCH the MPR is based on the relative CM difference.

Note 3: For subtest 1 the β_c/β_d ratio of 11/15 for the TFC during the measurement period (TF1, TF0) is achieved by setting the signalled gain factors for the reference TFC (TF1, TF1) to $\beta_c = 10/15$ and $\beta_d = 15/15$.

Note 4: For subtest 5 the β_c/β_d ratio of 15/15 for the TFC during the measurement period (TF1, TF0) is achieved by setting the signalled gain factors for the reference TFC (TF1, TF1) to $\beta_c = 14/15$ and $\beta_d = 15/15$.

Note 5: In case of testing by UE using E-DPDCH Physical Layer category 1, Sub-test 3 is omitted according to TS25.306 Table 5.1g.

Note 6: β_{ed} can not be set directly, it is set by Absolute Grant Value.

*CM: UE送信チャネル構成に基づく Cubic Metric

$0 \leq CM \leq 3.5$

*MPR: 公称最大出力パワーのUE Maximum Power Reduction

$\max(CM-1, 0)$

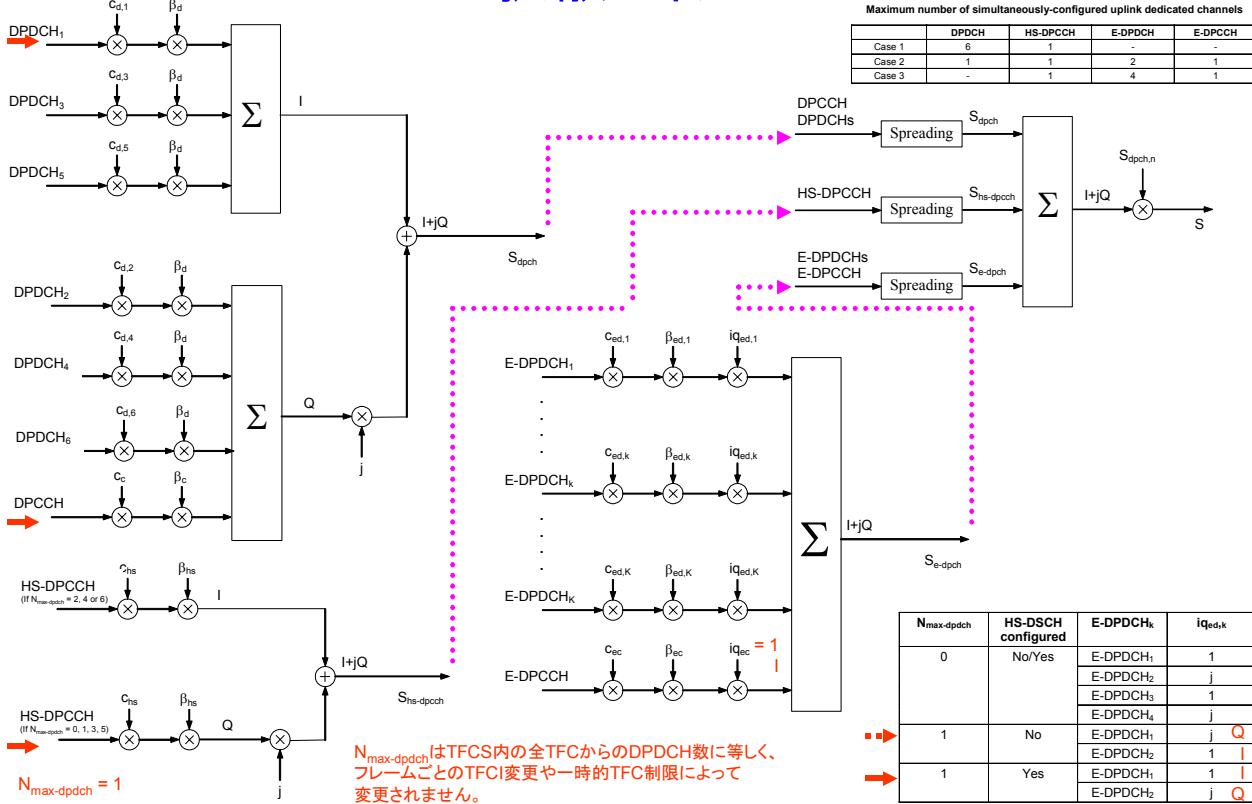
Discover What's Possible™

MG3700A-J-F-6

Slide 157

Anritsu

拡散の働き



Discover What's Possible™

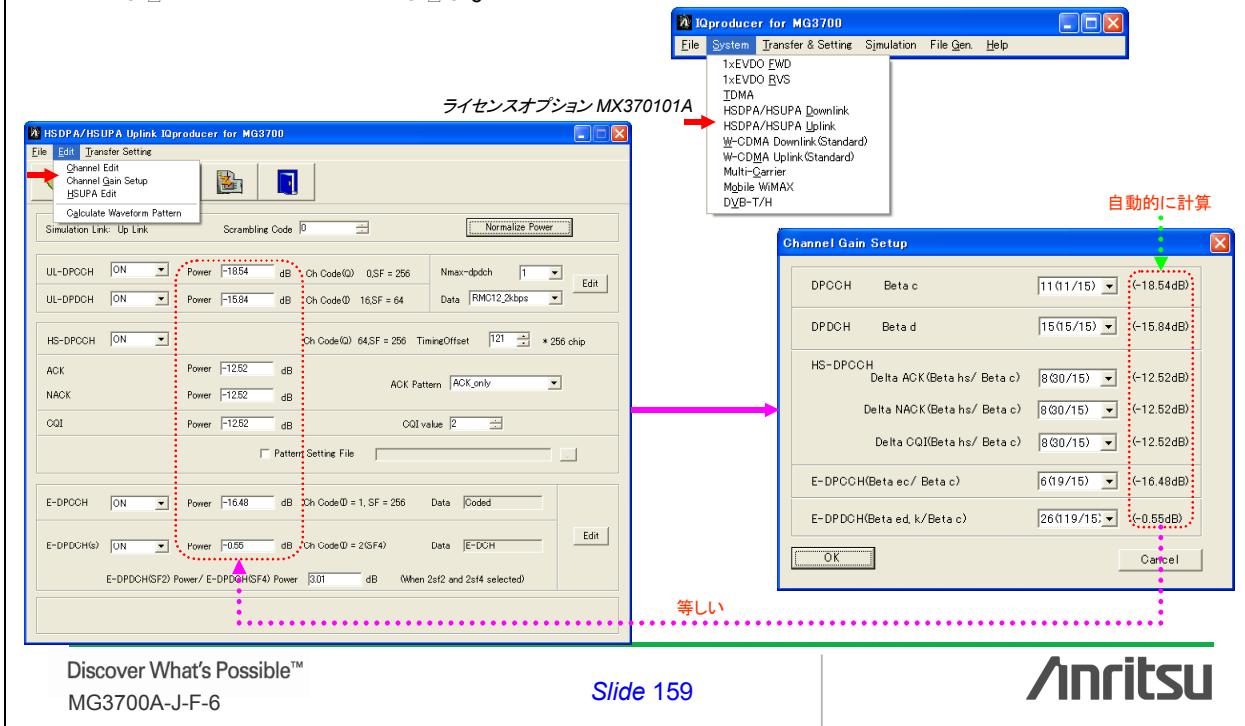
MG3700A-J-F-6

Slide 158

Anritsu

ゲインファクタ β

- 拡散信号がゲインファクタβによって重み付けされます。
- β_c は量子化振幅比 β_{hs}/β_c から得られます。



自動的に計算

等しい

The screenshot shows the Anritsu IQproducer software interface. In the center is the "Channel Gain Setup" dialog, which is identical to the one in the previous screenshot. A green dotted line connects the "Channel Gain Setup" tab in the main window to this dialog. Below the dialog are two tables of signal values:

Signalled values for β_c and β_d	Quantized amplitude ratios β_c and β_d
15	1.0
14	14/15
13	13/15
12	12/15
11	11/15
10	10/15
9	9/15
8	8/15
7	7/15
6	6/15
5	5/15
4	4/15
3	3/15
2	2/15
1	1/15
0	Switch off

Signalled values for Δ_{ACK} , Δ_{NACK} and Δ_{CQI}	Quantized amplitude ratios $A_{hs} = \beta_{hs}/\beta_c$
8	30/15
7	24/15
6	19/15
5	15/15
4	12/15
3	9/15
2	8/15
1	6/15
0	5/15

Below the dialog is another table of signal values:

Signalled values for $\Delta_{E-DPCCH}$	Quantized amplitude ratios $A_{ec} = \beta_{ec}/\beta_c$
8	30/15
7	24/15
6	19/15
5	15/15
4	12/15
3	9/15
2	8/15
1	6/15
0	5/15

On the right side of the slide, there are two more tables of signal values:

Signalled values for $\Delta_{E-DPDCCH}$	Quantized amplitude ratios $A_{ed} = \beta_{ed}/\beta_c$
29	168/15
28	150/15
27	134/15
26	119/15
25	106/15
24	95/15
23	84/15
22	75/15
21	67/15
20	60/15
19	53/15
18	47/15
17	42/15
16	38/15
15	34/15
14	30/15
13	27/15
12	24/15
11	21/15
10	19/15
9	17/15
8	15/15
7	13/15
6	12/15
5	11/15
4	9/15
3	8/15
2	7/15
1	6/15
0	5/15

Discover What's Possible™

MG3700A-J-F-6

Slide 160

Anritsu

UL RMC HSDPA

量子化振幅比

Sub-test 1

Channel Gain Setup

DPCCH	Beta c	20(15)	(-17.87dB)
DPDCH	Beta d	15(15/15)	(-0.37dB)
HS-DPCCH			
Delta ACK(Beta hs/ Beta c) 8(0/15) (-11.85dB)			
Delta NACK(Beta hs/ Beta c) 8(0/15) (-11.85dB)			
Delta CQI(Beta hs/ Beta c) 8(0/15) (-11.85dB)			
E-DPCCH(Beta ec/ Beta c) 6(19/15) (- dB)			
E-DPDCH(Beta ed, k/Beta c) 26(119/15) (- dB)			
OK		Cancel	

Channel Gain Setup

DPCCH	Beta c	120(2/15)	(-8.17dB)
DPDCH	Beta d	15(15/15)	(-6.23dB)
HS-DPCCH			
Delta ACK(Beta hs/ Beta c) 8(30/15) (-2.15dB)			
Delta NACK(Beta hs/ Beta c) 8(30/15) (-2.15dB)			
Delta CQI(Beta hs/ Beta c) 8(30/15) (-2.15dB)			
E-DPCCH(Beta ec/ Beta c) 6(19/15) (- dB)			
E-DPDCH(Beta ed, k/Beta c) 26(119/15) (- dB)			
OK		Cancel	

Sub-test 3

Channel Gain Setup

DPCCH	Beta c	15(15/15)	(-7.23dB)
DPDCH	Beta d	8(0/15)	(-12.69dB)
HS-DPCCH			
Delta ACK(Beta hs/ Beta c) 8(0/15) (-1.21dB)			
Delta NACK(Beta hs/ Beta c) 8(0/15) (-1.21dB)			
Delta CQI(Beta hs/ Beta c) 8(0/15) (-1.21dB)			
E-DPCCH(Beta ec/ Beta c) 6(19/15) (- dB)			
E-DPDCH(Beta ed, k/Beta c) 26(119/15) (- dB)			
OK		Cancel	

Channel Gain Setup

DPCCH	Beta c	15(15/15)	(-7.05dB)
DPDCH	Beta d	4(4/15)	(-18.53dB)
HS-DPCCH			
Delta ACK(Beta hs/ Beta c) 8(30/15) (-1.03dB)			
Delta NACK(Beta hs/ Beta c) 8(30/15) (-1.03dB)			
Delta CQI(Beta hs/ Beta c) 8(30/15) (-1.03dB)			
E-DPCCH(Beta ec/ Beta c) 6(19/15) (- dB)			
E-DPDCH(Beta ed, k/Beta c) 26(119/15) (- dB)			
OK		Cancel	

Discover What's Possible™

MG3700A-J-F-6

Slide 161

Anritsu

UL RMC HSUPA Sub-test 1

Channel Gain Setup

DPCCH	Beta c	11(11/15)	(-18.54dB)
DPDCH	Beta d	15(15/15)	(-15.84dB)
HS-DPCCH			
Delta ACK(Beta hs/ Beta c) 8(0/15) (-12.52dB)			
Delta NACK(Beta hs/ Beta c) 8(0/15) (-12.52dB)			
Delta CQI(Beta hs/ Beta c) 8(0/15) (-12.52dB)			
E-DPCCH(Beta ec/ Beta c) 6(19/15) (-16.48dB)			
E-DPDCH(Beta ed, k/Beta c) 26(119/15) (-0.55dB)			
OK		Cancel	

E-DPOCH	ON	Power	-16.48	dB	Ch Code(I) = 1, SF = 256	Data	Coded
E-DPDCH(s)	ON	Power	-0.55	dB	Ch Code(I) = 2(SF4)	Data	E-DCH
E-DPDCH(SF2) Power / E-DPDCH(SF4) Power 8.01 dB (When 2sf2 and 2sf4 selected)							

3GPP TS 25.321 Annex B.3

E-TFCI	TB Size (bits)						
0	18	30	389	60	1316	90	4452
1	120	31	405	61	1371	91	4636
2	124	32	422	62	1428	92	4828
3	130	33	440	63	1487	93	5029
4	135	34	458	64	1549	94	5237
5	141	35	477	65	1613	95	5454
6	147	36	497	66	1680	96	5680
7	153	37	517	67	1749	97	5915
8	159	38	539	68	1822	98	6161
9	166	39	561	69	1897	99	6416
10	172	40	584	70	1976	100	6682
11	180	41	608	71	2058	101	6959
12	187	42	634	72	2143	102	7247
13	195	43	660	73	2232	103	7547
14	203	44	687	74	2325	104	7860
15	211	45	716	75	2421	105	8186
16	220	46	745	76	2521	106	8525
17	229	47	776	77	2626	107	8878
18	239	48	809	78	2735	108	9246
19	249	49	842	79	2848	109	9629
20	259	50	877	80	2966	110	10028
21	270	51	913	81	3089	111	10444
22	281	52	951	82	3217	112	10877
23	293	53	991	83	3350	113	11328
24	305	54	1032	84	3489	114	11797
25	317	55	1074	85	3634	115	12286
26	331	56	1119	86	3784	116	12795
27	344	57	1165	87	3941	117	13325
28	359	58	1214	88	4105	118	13877
29	374	59	1264	89	4275	119	14453

Discover What's Possible™

MG3700A-J-F-6

Slide 162

Anritsu

UL RMC HSUPA Sub-test 2

Channel Gain Setup

DPCCH Beta c	6(6/15) (~13.99dB)
DPDCH Beta d	15(15/15) (~6.03dB)
HS-DPCCH	
Delta ACK(Beta hs/ Beta c)	8(0/15) (~7.97dB)
Delta NACK(Beta hs/ Beta c)	8(0/15) (~7.97dB)
Delta CQI(Beta hs/ Beta c)	8(0/15) (~7.97dB)
E-DPCCH(Beta ec/ Beta c)	8(0/15) (~7.97dB)
E-DPDCH(Beta ed, k/Beta c)	18(47/15) (~4.07dB)

OK Cancel

E-DPCCH ON Power -7.97 dB Ch Code(1) = 1, SF = 256 Data Coded

E-DPDCH(s) ON Power -4.07 dB Ch Code(1) = 2(SF4) Data E-DCH

E-DPDCH(SF2) Power / E-DPDCH(SF4) Power 3.01 dB (When 2sf2 and 2sf4 selected)

Edit

3GPP TS 25.321 Annex B.3

E-TFCI	TB Size (bits)						
0	18	30	389	60	1316	90	4452
1	120	31	405	61	1371	91	4636
2	124	32	422	62	1428	92	4828
3	130	33	440	63	1487	93	5029
4	135	34	458	64	1549	94	5237
5	141	35	477	65	1613	95	5454
6	147	36	497	66	1680	96	5680
7	153	37	517	67	1749	97	5915
8	159	38	539	68	1822	98	6161
9	166	39	561	69	1897	99	6416
10	172	40	584	70	1976	100	6682
11	180	41	608	71	2058	101	6959
12	187	42	634	72	2143	102	7247
13	195	43	660	73	2232	103	7547
14	203	44	687	74	2325	104	7860
15	211	45	716	75	2421	105	8186
16	220	46	745	76	2521	106	8525
17	229	47	776	77	2626	107	8878
18	239	48	809	78	2735	108	9246
19	249	49	842	79	2848	109	9629
20	259	50	877	80	2966	110	10028
21	270	51	913	81	3089	111	10444
22	281	52	951	82	3217	112	10877
23	293	53	991	83	3350	113	11328
24	305	54	1032	84	3489	114	11797
25	317	55	1074	85	3634	115	12286
26	331	56	1119	86	3784	116	12795
27	344	57	1165	87	3941	117	13325
28	359	58	1214	88	4105	118	13877
29	374	59	1264	89	4275	119	14453

Discover What's Possible™
MG3700A-J-F-6

Slide 163

Anritsu

UL RMC HSUPA Sub-test 3

E-DPDCHマルチコードに利用できません

Channel Gain Setup

DPCCH Beta c	15(15/15) (~12.83dB)
DPDCH Beta d	9(0/15) (~17.26dB)
HS-DPCCH	
Delta ACK(Beta hs/ Beta c)	8(0/15) (~6.81dB)
Delta NACK(Beta hs/ Beta c)	8(0/15) (~6.81dB)
Delta CQI(Beta hs/ Beta c)	8(0/15) (~6.81dB)
E-DPCCH(Beta ec/ Beta c)	8(0/15) (~6.81dB)
E-DPDCH(Beta ed, k/Beta c)	18(47/15) (~2.91dB)

OK Cancel

ミスマッチ

E-DPDCH_k コードあたりのゲイン 全E-DPDCHパワー

HSUPA Edit

PhyCH

HARQ Process Setting File

E-DPCCH Data: Coded
E-DPDCH Data: E-DCH

HS-DSCH Configured: Yes
E-DPDCH Channel Codes: 2SF4

TrCH

E-DCH TTI: 10ms
Information Bit Payload: 1613
E-DCH Payload Data: PN9fix
E-TFCI Information: 06
RSN: 0

Pattern Length: 1
E-DCH RV Index: 0
CRC Error Insertion: Correct
"Happy" Bit: 0

OK Cancel

3GPP TS 25.321 Annex B.3

E-TFCI	TB Size (bits)						
0	18	30	389	60	1316	90	4452
1	120	31	405	61	1371	91	4636
2	124	32	422	62	1428	92	4828
3	130	33	440	63	1487	93	5029
4	135	34	458	64	1549	94	5237
5	141	35	477	65	1613	95	5454
6	147	36	497	66	1680	96	5680
7	153	37	517	67	1749	97	5915
8	159	38	539	68	1822	98	6161
9	166	39	561	69	1897	99	6416
10	172	40	584	70	1976	100	6682
11	180	41	608	71	2058	101	6959
12	187	42	634	72	2143	102	7247
13	195	43	660	73	2232	103	7547
14	203	44	687	74	2325	104	7860
15	211	45	716	75	2421	105	8186
16	220	46	745	76	2521	106	8525
17	229	47	776	77	2626	107	8878
18	239	48	809	78	2735	108	9246
19	249	49	842	79	2848	109	9629
20	259	50	877	80	2966	110	10028
21	270	51	913	81	3089	111	10444
22	281	52	951	82	3217	112	10877
23	293	53	991	83	3350	113	11328
24	305	54	1032	84	3489	114	11797
25	317	55	1074	85	3634	115	12286
26	331	56	1119	86	3784	116	12795
27	344	57	1165	87	3941	117	13325
28	359	58	1214	88	4105	118	13877
29	374	59	1264	89	4275	119	14453

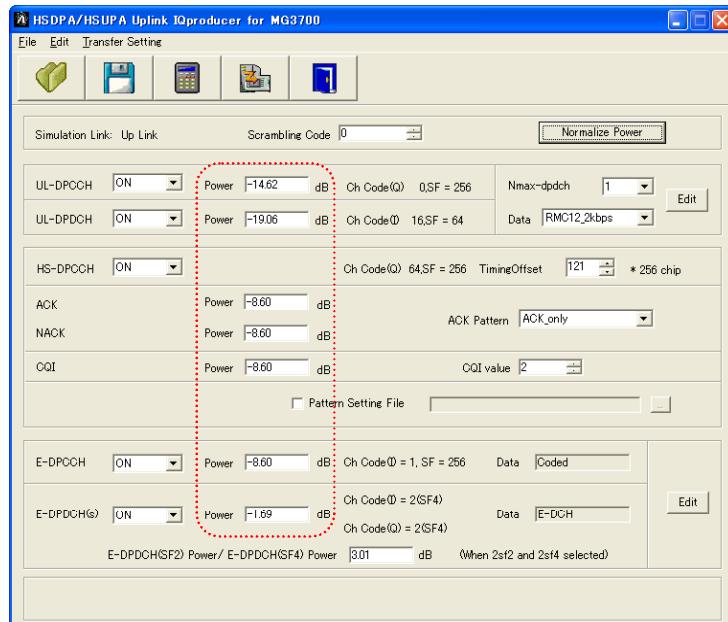
Discover What's Possible™
MG3700A-J-F-6

Slide 164

Anritsu

UL RMC HSUPA Sub-test 3

- 計算されたチャネルパワーを設定



Discover What's Possible™
MG3700A-J-F-6

Slide 165

Anritsu

UL RMC HSUPA Sub-test 4

Channel Gain Setup

DPCCH Beta c	2(2/15)	(-19.71dB)
DPDCH Beta d	15(0/15)	(-2.21dB)
HS-DPCCH Delta ACK(Beta hs/ Beta c)	8(0/15)	(-13.69dB)
Delta NACK(Beta hs/ Beta c)	8(0/15)	(-13.69dB)
Delta CQI(Beta hs/ Beta c)	8(0/15)	(-13.69dB)
E-DPCCH(Beta ec/ Beta c)	5(0/15)	(-19.71dB)
E-DPDCH(Beta ed, k/Beta c)	23(8/15)	(-4.76dB)

HSUPA Edit

PhyCH	
E-DPCCH Data	Coded
E-DPDCH Data	E-DCH
TrCH	
E-DCH TTI	10ms
Information Bit Payload	1976
E-DCH Payload Data	PN9Rx
E-TFCI Information	70
RSN	0

3GPP TS 25.321 Annex B.3

E-TFCI	TB Size (bits)						
0	18	30	389	60	1316	90	4452
1	120	31	405	61	1371	91	4636
2	124	32	422	62	1428	92	4828
3	130	33	440	63	1487	93	5029
4	135	34	458	64	1549	94	5237
5	141	35	477	65	1613	95	5454
6	147	36	497	66	1680	96	5680
7	153	37	517	67	1749	97	5915
8	159	38	539	68	1822	98	6161
9	166	39	561	69	1897	99	6416
10	172	40	584	70	1976	100	6682
11	180	41	608	71	2058	101	6959
12	187	42	634	72	2143	102	7247
13	195	43	660	73	2232	103	7547
14	203	44	687	74	2325	104	7860
15	211	45	716	75	2421	105	8186
16	220	46	745	76	2521	106	8525
17	229	47	776	77	2626	107	8878
18	239	48	809	78	2735	108	9246
19	249	49	842	79	2848	109	9629
20	259	50	877	80	2966	110	10028
21	270	51	913	81	3089	111	10444
22	281	52	951	82	3217	112	10877
23	293	53	991	83	3350	113	11328
24	305	54	1032	84	3489	114	11797
25	317	55	1074	85	3634	115	12286
26	331	56	1119	86	3784	116	12795
27	344	57	1165	87	3941	117	13325
28	359	58	1214	88	4105	118	13877
29	374	59	1264	89	4275	119	14453

Discover What's Possible™
MG3700A-J-F-6

Slide 166

Anritsu

UL RMC HSUPA Sub-test 5

Channel Gain Setup

DPCCH Beta c	15(15/15)	(-19.46dB)
DPDCH Beta d	15(15/15)	(-19.46dB)
HS-DPCCH		
Delta ACK(Beta hs/ Beta c)	8(80/15)	(-13.44dB)
Delta NACK(Beta hs/ Beta c)	8(80/15)	(-13.44dB)
Delta CQI(Beta hs/ Beta c)	8(80/15)	(-13.44dB)
E-DPCCH(Beta ec/ Beta c)	7(24/15)	(-15.38dB)
E-DPDCH(Beta ed, k/Beta c)	27(134/15)	(-0.44dB)

OK **Cancel**

E-DPCCH	ON	Power	-15.38 dB	Ch Code(I) = 1, SF = 256	Data	Coded
E-DPDCH(s)	ON	Power	-0.44 dB	Ch Code(I) = 2(SF4)	Data	E-DCH
E-DPDCH(SF2) Power / E-DPDCH(SF4) Power						3.01 dB (When 2sf2 and 2sf4 selected)

Edit

3GPP TS 25.321 Annex B.3

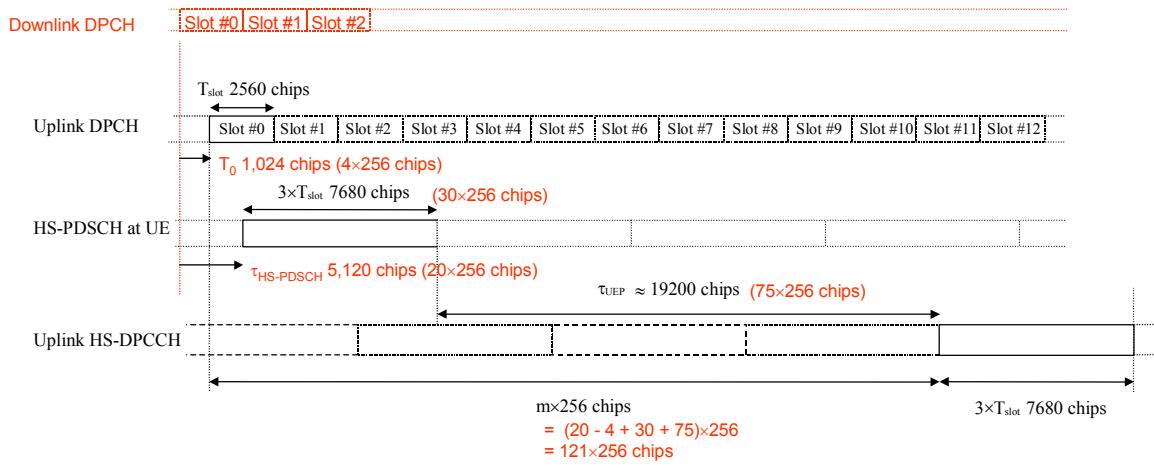
E-TFCI	TB Size (bits)						
0	18	30	389	60	1316	90	4452
1	120	31	405	61	1371	91	4636
2	124	32	422	62	1428	92	4828
3	130	33	440	63	1487	93	5029
4	135	34	458	64	1549	94	5237
5	141	35	477	65	1613	95	5454
6	147	36	497	66	1680	96	5680
7	153	37	517	67	1749	97	5915
8	159	38	539	68	1822	98	6161
9	166	39	561	69	1897	99	6416
10	172	40	584	70	1976	100	6682
11	180	41	608	71	2058	101	6959
12	187	42	634	72	2143	102	7247
13	195	43	660	73	2232	103	7547
14	203	44	687	74	2325	104	7860
15	211	45	716	75	2421	105	8186
16	220	46	745	76	2521	106	8525
17	229	47	776	77	2626	107	8878
18	239	48	809	78	2735	108	9246
19	249	49	842	79	2848	109	9629
20	259	50	877	80	2966	110	10028
21	270	51	913	81	3089	111	10444
22	281	52	951	82	3217	112	10877
23	293	53	991	83	3350	113	11328
24	305	54	1032	84	3489	114	11797
25	317	55	1074	85	3634	115	12286
26	331	56	1119	86	3784	116	12795
27	344	57	1165	87	3941	117	13325
28	359	58	1214	88	4105	118	13877
29	374	59	1264	89	4275	119	14453

Discover What's Possible™
MG3700A-J-F-6

Slide 167



HS-PDSCH タイミング



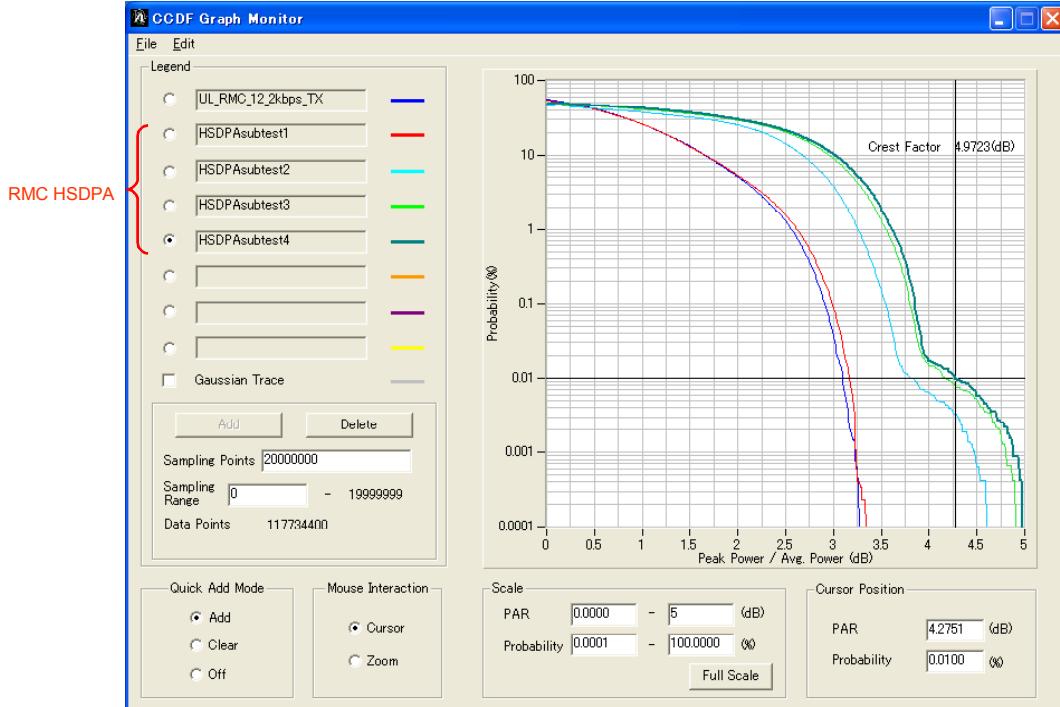
HS-DPCCH	ON	Ch Code(Q) 64SF = 256	TimingOffset [121] * 256 chip
ACK	Power [-1252] dB	ACK Pattern ACK_only	
NACK	Power [-1252] dB		
CQI	Power [-1252] dB	CQI value [2]	
<input type="checkbox"/> Pattern Setting File			

Discover What's Possible™
MG3700A-J-F-6

Slide 168



UEトランスマッタテスト用UL RMC CCDFシミュレーション

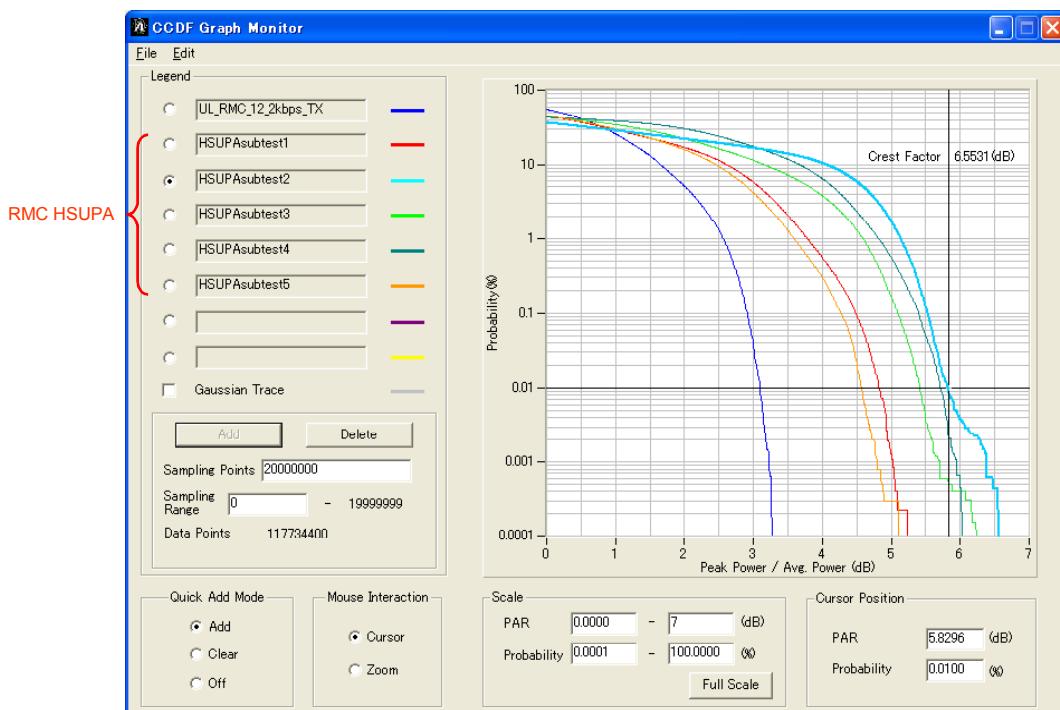


Discover What's Possible™
MG3700A-J-F-6

Slide 169

Anritsu

UEトランスマッタテスト用UL RMC CCDFシミュレーション



Discover What's Possible™
MG3700A-J-F-6

Slide 170

Anritsu

生成フレーム数

本器は別々の波形パターンを同時に出力可能な任意波形メモリを2つ持ち、この2つのメモリを使用して希望波+AWGNのような2信号をベースバンドで加算して1つのRF信号として出力することができます。

ただし、受信試験で使用する長周期の波形パターンでは、通常のAまたはB片方のメモリだけではメモリ長が不足する場合があります。長周期となる主な要因としてはBCHに含まれるSFNの周期の設定、DCHデータにPN9を選択した場合、HARQ Process Cycleの設定が挙げられます。

この場合は、まず図B-1のようにメモリA/Bを交互に切り替えることでメモリA+Bの容量の波形パターンを使用します。この場合はAWGNや妨害波などの加算は行えません。

上記のメモリ構成でもデータ長が不足する場合は、図B-2のように本器に内蔵されたハードウェアのFIRフィルタでフィルタリング処理を行う機能を使用します。データ生成時にフィルタリングした波形パターンでは任意波形メモリのA+Bの全容量を超えてしまう場合に、本ハードウェアフィルタ機能を使用した波形パターンを自動的に生成します。

この構成で使用する波形パターンの場合は、FIRフィルタのタップ数が通常の波形パターンよりも少なくなるため、妨害波用途の信号には適しません。

なお、この場合もAWGNや妨害波などの加算処理は行えません。

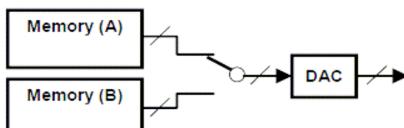


図 B-1 FIR フィルタを使用したパターン

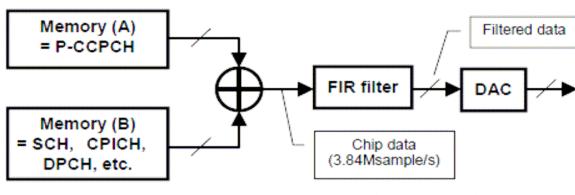


図 B-2 FIR フィルタを使用した場合のブロックダイアグラム

表 B-1 各条件における生成可能な最大フレーム数

ARB メモリ拡張オプション	FIR フィルタ	メモリ使用状況	最大フレーム数	AWGN, 妨害波加算
有	未使用	A or B	2330	可
		A & B	4660	不可
	使用	A & B	A: 27962 B: 6990	不可
		A or B	1165	可
無	未使用	A & B	2330	不可
		A or B	A: 13981 B: 3495	不可
	使用	A & B	A: 2330	不可

Discover What's Possible™

MG3700A-J-F-6

Slide 171

Anritsu

Downlinkフレーム数

- SFN CycleがShortであり、かつ計算結果においてフレーム数がFIRフィルタ未使用の最大フレーム数を超えない場合
フレーム数 =

$$\left(\text{HSDPA 1~4のうちONIになっているHARQ Process Cycle(またはONIになっているHARQのProcess Setting FileのFrame Number)の最小公倍数} \right) \times \left(\begin{array}{l} \cdot \text{少なくとも一つPN9に設定されたDataが存在する場合は"511"} \\ \cdot \text{存在しない場合は"1"} \end{array} \right) \div \left(\begin{array}{l} \cdot \text{少なくとも一つProcess Setting Fileにチェックが入ったHS-PDSCHが存在し、かつ[1]が5の倍数の場合は"5"} \\ \cdot \text{それ以外の場合は"1"} \end{array} \right) \times \left(\begin{array}{l} \cdot \text{DPCH DataがTrCHの場合はTrCHの最大のTTIと2の最小公倍数} \\ \cdot \text{それ以外の場合は"2"} \end{array} \right)$$

[1] [2] [3] [4]

- SFN Cycleの設定が4096 framesである、または上式のフレーム数がFIRフィルタ未使用の最大フレーム数を超えた場合
メモリAのP-CCPCHのためのフレーム数 =

$$\left(\begin{array}{l} \cdot \text{SFN Cycleの設定が4096 framesの場合は"4096"} \\ \cdot \text{SFN Cycleの設定がShortで、かつHS-PDSCH 1~4がすべてOFFの場合は"2"} \\ \cdot \text{SFN Cycleの設定がShortで、かつ少なくとも一つONIに設定されているHS-PDSCHが存在し、DPCH DataがTrCHの場合はTrCHの最大のTTIと2の最小公倍数} \\ \cdot \text{SFN Cycleの設定がShortで、かつ少なくとも一つONIに設定されているHS-PDSCHが存在し、DPCH DataがTrCH以外の場合は"2"} \end{array} \right)$$

メモリBの他チャネルのためのフレーム数 =

$$\left(\text{HSDPA 1~4のうちONIになっているHARQ Process Cycle(またはONIになっているHARQのProcess Setting FileのFrame Number)の最小公倍数} \right) \times \left(\begin{array}{l} \cdot \text{少なくとも一つPN9に設定されたDataが存在する場合は"511"} \\ \cdot \text{存在しない場合は"1"} \end{array} \right) \div \left(\begin{array}{l} \cdot \text{少なくとも一つProcess Setting Fileにチェックが入ったHS-PDSCHが存在し、かつ[1]が5の倍数の場合は"5"} \\ \cdot \text{それ以外の場合は"1"} \end{array} \right) \times \left(\begin{array}{l} \cdot \text{DPCH DataがTrCHの場合はTrCHの最大のTTIと2の最小公倍数} \\ \cdot \text{それ以外の場合は"2"} \end{array} \right)$$

[1] [2] [3] [4]

Discover What's Possible™

MG3700A-J-F-6

Slide 172

Anritsu

Uplinkフレーム数

- 計算結果においてフレーム数がFIRフィルタ未使用の最大フレーム数を超えない場合
フレーム数 =

LCM

- HS-DPCCHがONでPattern Setting File選択されていて、かつPattern Cycleが5の倍数の場合 "Pattern Cycle/5"
 - 有効なData Typeのうち少なくとも一つPN9に設定されたDataが存在する場合"511"
 - 存在しない場合"1"
- HS-DPCCHがONでPattern Setting File選択されていて、かつPattern Cycleが5の倍数ではない場合"Pattern Cycle"
- HS-DPCCHがONでalt_ACK_NACK_DTXを選択している場合"3"
 - それ以外の場合"1"

- 上式のフレーム数がFIRフィルタ未使用の最大フレーム数を超えた場合
メモリAのDPDCH/DPCCHのためのフレーム数 =

LCM

- UL-DPDCHもしくはUL-DPCCHがONで、かつUL-DPDCHもしくはUL-DPCCHに少なくとも一つPN9に設定されたDataが存在する場合"511"
 - UL-DPDCHがONで、DPCH DataがTrCHの場合は"ONI"になっているTrCHのうち最大のTTI"
 - それ以外の場合は"1"

メモリBのHS-DPCCH/E-DPDCH/E-EPCCHのためのフレーム数 =

LCM

- HS-DPCCHがONでPattern Setting File選択されていて、かつPattern Cycleが5の倍数の場合"Pattern Cycle/5"
 - HS-DPCCHがONでPattern Setting File選択されていて、かつPattern Cycleが5の倍数ではない場合"Pattern Cycle"
 - HS-DPCCHがONでalt_ACK_NACK_DTXを選択している場合"3"
 - それ以外の場合"1"
- E-DPDCHもしくはE-DPCCHがONで、かつE-DPDCHもしくはE-DPCCHに少なくとも一つPN9に設定されたDataが(HARQ Process Setting File内も含めて)存在する場合"511"
 - 存在しない場合"1"

— *LCM()* = 括弧内の最小公倍数

Discover What's Possible™

MG3700A-J-F-6

Slide 173

Anritsu

HSPA UEのトランスマッタ要件

• Output Power

- HSDPAとHSUPAは新しいアップリンクチャネル、HS-DPCCH、E-DPCCH、E-DPDCHを導入します。
- それらは、マルチコード送信を発生するDPDCH/DPCCHと同時に送信されます。マルチコード送信は、PAR上昇によりUEトランシーバRF部のより高い線形性を必要とします。HS-DPCCHあるいはE-DPDCH/E-DPCCHが送信されるとき、UEがタイムスロットの最大出力パワーを低下させることを、3GPP仕様は許容します。
- 用語cubic metric (CM)は許可されたパワー低減用の計量として導入されます。リファレンス $CM=1$ ($\beta_c/\beta_d=12/15$, $\beta_{hs}/\beta_c=24/15$)上の並列コードチャネルの使用により、CMが増大させられるとき、仕様は最大出力パワーの低減を許容します。ゆえに、最大パワー低減(MPR)はCM 1に対して計算され、最大CMは3.5で、最大許容 -2 dBパワー低減に等しい。

- CMは0.5ステップ切り上げで次のように定義されます:

$$CM = CEIL \{ [20 * \log_{10} ((v_{norm})^3)_{ms} - 20 * \log_{10} ((v_{norm_ref})^3)_{ms}] / k, 0.5 \}$$

- channelizationコードがコードソリの下半分からのみ得られる場合、kは1.85、そうでなければ1.56、 v_{norm} は入力信号の正規化電圧波形を表わし、 v_{norm_ref} はリファレンス信号(12.2 kbps AMRスピーチ)の正規化電圧波形を表します。

Discover What's Possible™

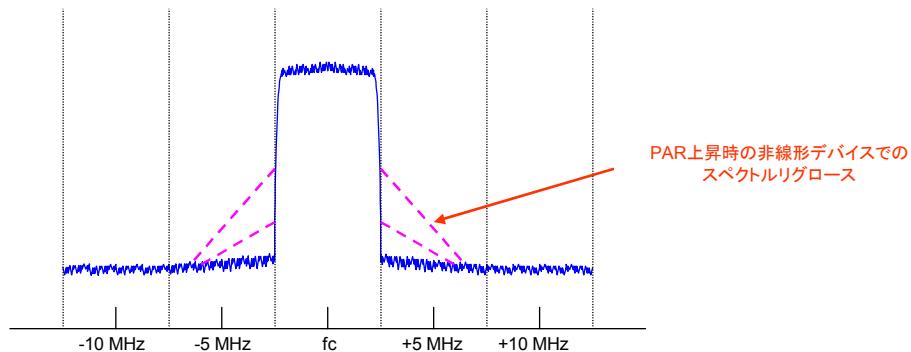
MG3700A-J-F-6

Slide 174

Anritsu

HSPA UEのトランスマッタ要件

- Adjacent Channel Leakage Power Ratio (ACLR)
 - ACLRは、隣接したキャリアへ漏れる許容パワー量を規定します。割り当てられたチャネル周波数を中心とするRRCフィルタ平均パワーと、隣接したチャネル周波数を中心とするRRCフィルタ平均パワーの比率です。
 - PAR上昇のときにパワー低減が許容されなければ、ACLRパフォーマンスを維持することは難しいでしょう。



HSPA UEのトランスマッタ要件

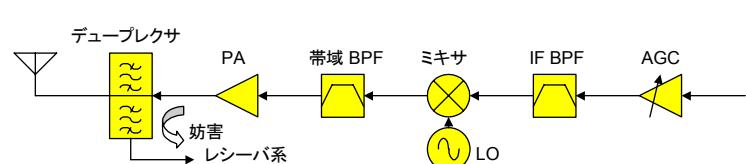
- Transmit Modulation
 - 送信変調要件にはHSDPA関連の追加がありませんが、HSUPAで、今、BS EVMに似た問題があります。それは、個々のBSトランスマッタ系がダウンリンク channelizationコード間のパワーをどれくらいリークするかを規定します。16QAMの導入によりHSDPAを使うBSにはよりきつくなりました。
 - 新しい変調はHSUPAアップリンクで導入されず、HPSKがまだ使用されています。マルチコード送信でのEVMは、たとえ理想チャネルでコードチャネルが直交のままで、トランスマッタの位相誤差により1コードから他にどれだけのパワーがリークしているかを規定します。
 - SF256のDPCCHパワーレベルは、SF4あるいはSF2のE-DPDCHパワーレベルより大きく下回ります。小さいSFは、プロセッシングゲインが小さく、干渉を抑えるのに役立たないので、マルチE-DPDCH間の干渉をもっと重大にさせます。既存のEVM要件はHSUPA送信にも有効です。

HSPA UEのレシーバ要件

- Sensitivity



- 最もセルカバレージ端での事例として、感度テストはフルパワー(21 dBmあるいは24 dBm)のUEトランスマッタと共に実行されます。これは受信帯域へのトランスマッタパワーリークを考慮に入れます。感度テストは12.2 kbps音声リファレンステストチャネルのためだけに定義されます。
 - HSDPAあるいはHSUPA固有のレシーバ感度テストはありません。
- テストケースの必要性能を達成するために、かなり大きな減衰がトランスマッタとレシーバ間で必要です。UE内のデュープレックスフィルタへ送信される信号は、デュープレックスフィルタ自身の損失により、実際の出力パワーより高いパワーでです。トランスマッタとレシーバ間の分離は、デュープレックスフィルタとトランスマッタ系内BPFの両方で達成する必要があります。
 - トランスマッタ部でIFを用いる図示されたトランスマッタ例は、数ある解決案のうちの一つにすぎません。



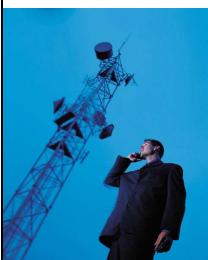
Discover What's Possible™
MG3700A-J-F-6

Slide 177

Anritsu

HSPA UEのレシーバ要件

- Maximum Input Level



- 16QAMの導入で、レシーバ系全体にわたり、より正確な位相と振幅情報を保つ必要があります。そうでなければ、16QAM性能はひどく劣化します。これを回避するために、このテストケースは最大入力信号でUE性能をテストします。これは、16QAMを用いるエリア内のBSIにUEが接近しているときに相当します。テストケースは、最大入力レベルで適切なHSDPAレシーバ系の働きを保証するために、スループットを測定します。このテストケースは16QAMをサポートする全てのデバイスに適用します。カテゴリ1~10の全UEは高入力信号レベルへの許容値を立証するためにこのテストケースを使用することができます。さらに、UEカテゴリ11と12をテストするためにQPSKだけを用いる別々のテストケースがあります。
- HSDPAテストケースは、第3TTIごとの送信と4コードで700 kbpsスループットを要求します。参考のために、第3TTIごと4コードで最大スループットは960 kbpsです。



Discover What's Possible™
MG3700A-J-F-6

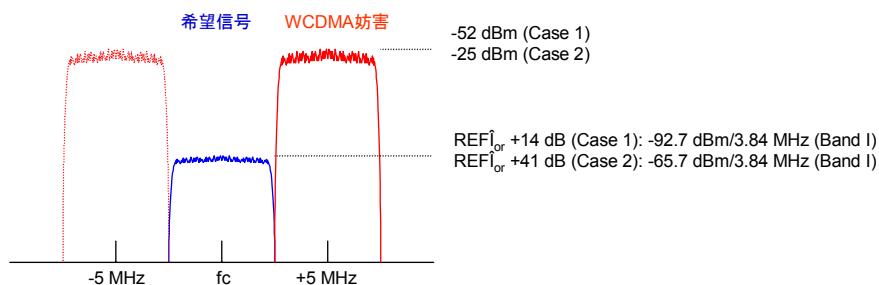
Slide 178

Anritsu

HSPA UEのレシーバ要件

- Adjacent Channel Selectivity (ACS)

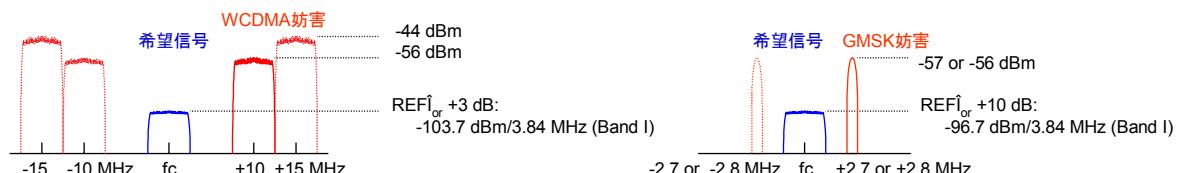
- UEが現在の周波数でまだ作動することができながら、隣接キャリアのパワーレベルがどれだけ高いかを、ACSは検証します。3GPP仕様は、ACS 33 dBを要求します。UE設計では、チャネルフィルタとベースバンドデジタルフィルタリングによって、ACSが得られます。



HSPA UEのレシーバ要件

- Blocking

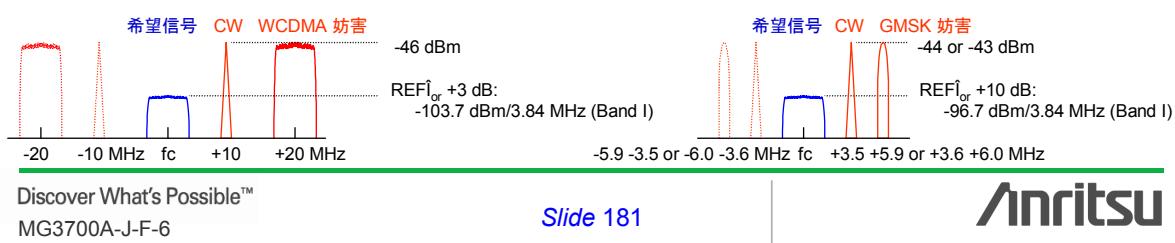
- 同じ周波数帯にある信号を受信するUEのために、キャリアからどれだけ高い信号レベルであるべきかを、インバンドブロッキングは検証します。10および15 MHz周波数オフセットの要件があります。5 MHzオフセットはACSテストでカバーされます。
- ナローバンドブロッキングは、2G狭帯域システムが同じ周波数帯に配置された状況をカバーする別の要件です。要件は、UMTS 850、UMTS 1800あるいはUMTS 1900に当てはまります。テスト信号は、WCDMA中心周波数から2.7か2.8 MHzのどちらかのGMSK変調信号です。
- GSMとWCDMAのBSが同一場所に配置される場合、UEでの受信信号は同レベルであり、ブロッキング問題を回避しています。異なるサイトを用いる異なるオペレータのような、GSMとWCDMAがまとまりなく配置されるときだけに、ブロッキング要件は関連します。



HSPA UEのレシーバ要件

- Intermodulation

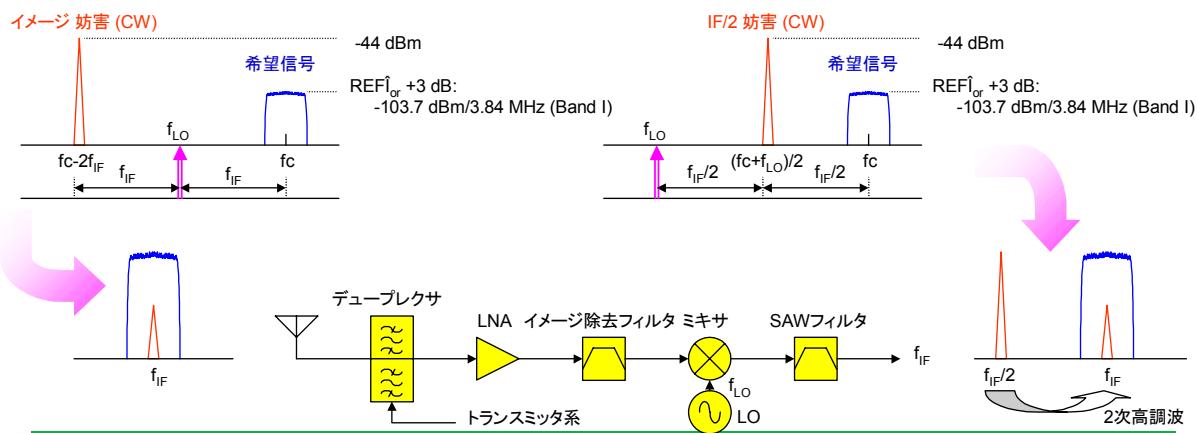
- 相互変調は、10 MHzと20 MHz離れた2つのハイパワー信号によって発生された3次相互変調歪のUEレシーバ耐性を検証します。この要件は、いくつかのシステムがエリアに共存する事例で性能を維持することです。10 MHz離れたテスト信号はCWで、20 MHz離れたテスト信号は広帯域信号です。
- さらに、狭帯域システムでの配置が最もありそうなバンドのために狭帯域相互変調テストケースがあります。この追加ケースでは、3.5あるいは3.6 MHz離れたCWと、5.9あるいは6.0 MHz離れたGMSK変調信号での2つの狭帯域信号です。



HSPA UEのレシーバ要件

- Spurious Response

- スプリアスレスポンスは、レシーバ感度の劣化なくハイレベル妨害信号への耐性を検証します。レシーバが応答する妨害周波数は典型的にイメージ周波数とIF/2周波数(ハーフIF)です。
- ミキサ前のイメージ除去フィルタはイメージ信号とハーフIF信号を除去します。
 - レシーバ部でIFを用いる図示されたレシーバ例は、数ある解決案のうちの一つにすぎません。





お見積り、ご注文、修理などのお問い合わせは下記まで。記載事項はおことわりなしに変更することがあります。

アンリツ株式会社

<http://www.anritsu.co.jp>

本 社 TEL 046-223-1111 〒243-8555 神奈川県厚木市恩名5-1-1

T&M営業本部

第1営業部	046-296-1202	243-0016 神奈川県厚木市田村町8-5
第2営業部	046-296-1203	243-0016 神奈川県厚木市田村町8-5
第3営業部	03-5320-3560	160-0023 東京都新宿区西新宿6-14-1 新宿グリーンタワービル
第4営業部	03-5320-3567	160-0023 東京都新宿区西新宿6-14-1 新宿グリーンタワービル

ネットワークス営業本部

第1営業部	046-296-1205	243-0016 神奈川県厚木市田村町8-5
第2営業部	03-5320-3551	160-0023 東京都新宿区西新宿6-14-1 新宿グリーンタワービル
第3営業部	03-5320-3565	160-0023 東京都新宿区西新宿6-14-1 新宿グリーンタワービル

東京支店 03-5320-3559 160-0023 東京都新宿区西新宿6-14-1 新宿グリーンタワービル

北海道支店 011-231-6228 060-0042 札幌市中央区大通西5-8 昭和ビル

東北支店 022-266-6131 980-0811 仙台市青葉区一番町2-3-20 第3日本オフィスビル

関東支社 048-600-5651 330-0081 さいたま市中央区新都心4-1 FSKビル

千葉営業所 043-351-8151 261-0023 千葉市美浜区中瀬1-7-1
住友ケミカルエンジニアリングセンタービル

東関東支店 029-825-2800 300-0034 土浦市港町1-7-23 ホープビル1号館

新潟支店 025-243-4777 950-0916 新潟市米山3-1-63 マルヤマビル

中部支社 052-582-7281 450-0002 名古屋市中村区名駅3-22-4 みどり名古屋ビル

関西支社 06-6391-0111 532-0003 大阪市淀川区宮原4-1-14 住友生命新大阪北ビル

東大阪支店 06-6787-6677 577-0066 東大阪市高井田本通7-7-19 昌利ビル

中国支店 082-263-8501 732-0052 広島市東区光町1-10-19 日本生命光町ビル

四国支店 087-861-3162 760-0055 高松市観光通2-2-15 第2ダイヤビル

九州支店 092-471-7655 812-0016 福岡市博多区博多駅南1-3-11 博多南ビル

計測器の使用方法、その他についてのお問い合わせは下記まで。

計測サポートセンター

TEL: 0120-827-221、FAX: 0120-542-425
受付時間／9:00～17:00、月～金曜日(当社休業日を除く)
E-mail: MDVPOST@cc.anritsu.co.jp

●ご使用の前に取扱説明書をよくお読みの上、正しくお使いください。

0604

■本製品を国外に持ち出すときは、外国為替および外国貿易法の規定により、日本国政府の輸出許可または役務取引許可が必要となる場合があります。また、米国の輸出管理規則により、日本からの再輸出には米国商務省の許可が必要となる場合がありますので、必ず弊社の営業担当までご連絡ください。

No. MG3700A-J-F-6-(4.00) 公知 2007-2 AKD