

経済的なネットワークを実現するアクセス多重化装置

EM701A Access-Multiplexer for Economic Network

UDC No. 621.395.43 : 621.396.41

高橋 宏之	Hiroyuki Takahashi	ネットワーク ソリューションズ	開発本部 第1 開発部
原田 浩	Hiroshi Harada	ネットワーク ソリューションズ	開発本部 第1 開発部
茂木 正英	Masahide Moteki	ネットワーク ソリューションズ	開発本部 第1 開発部
久米 信之	Nobuyuki Kume	ネットワーク ソリューションズ	マーケティング本部 第1 マーケティング部
安斎 賢二	Kenji Anzai	ネットワーク ソリューションズ	開発本部 第1 開発部

ATM 通信方式を用いて、従来の STM 系通信回線と ATM 系通信回線を統合できる ATM ベースのアクセス多重化装置を開発した。本装置は ATM ネットワークに要求される仮想回線単位の帯域制御をコミュニケーションプロセッサとファームウェアにより実現し、シェーピング特性で 0.2% 以下の誤差となる性能を得た。また、TTC I630¹⁾ 準拠の F4LB セル試験機能や STM 系ラインカードに実装されている ITU-T G.821²⁾ に準拠するエラーパフォーマンス測定機能を ASIC により実現し、本装置の保守運用管理を容易にする NE-OpS も同時に開発した。

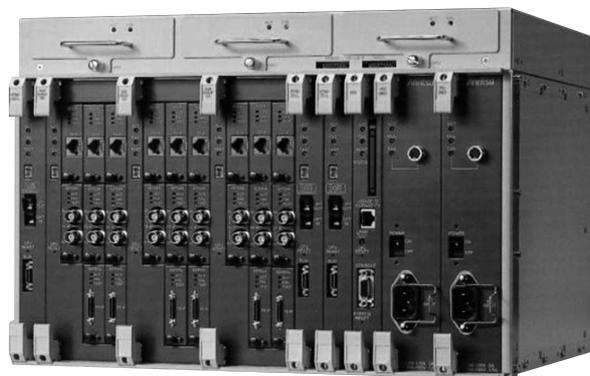


図1 EM701A 外観図
External view of EM701A

1 まえがき

ATM (Asynchronous Transfer Mode) 通信方式は音声、画像、データなどトラフィック特性の異なるメディアを統計多重により経済的に統合することを目的として開発されてきた。アクセス多重化装置 EM701A は、この ATM 通信方式の特長を生かし、ATM 専用線網やダークファイバを使用して企業内のデジタル専用回線や ATM 専用回線を多重し、高品質で経済的なマルチメディアネットワークを構築することを目的としたコンパクトな多重化装置である。図 1 に本装置の外観を示す。

以下に本装置の開発方針および主要設計要点を述べる。

2 開発方針

従来、デジタル専用線は高品質かつ高信頼の通信ネットワークとして企業通信等の基幹回線に使用されてきた。

本装置は、これらのデジタル専用線等の STM 系回線と ATM 回線を効率よく多重することを目的とした。

また、パス切替え、回線増設、回線容量変更などのさまざまなネットワーク運用上の要求に柔軟に対応することが必要とされるため、高信頼性、高拡張性、高運用性を開発方針とした。

2.1 高信頼性の追求

EM701A には高信頼なネットワークを構築するために、高品質な接続性が要求される。また、回線障害発生時や装置に部分的な故障が発生した場合などにも通信を継続する機能が要求される。

このため、本装置は仮想回線の二重化、アプリケーションソフトウェアや回線設定情報の二層管理、内部セルバスの二重化、電源の二重化など、徹底した冗長機能を実装することとする。

2.2 拡張性の追求

EM701A の伝送路インタフェースは SDH で主流である

155.52Mbit/sとするが、アクセス回線の大容量化に対応できるように622.08Mbit/sにまで拡張できることを考慮する。

また、ATMプロトコルの新勧告化や改定などに柔軟かつ迅速に対応できるように、ATMレイヤやATMアダプテーションレイヤをソフトウェアで実現する。

本装置は回線の増設や変更時にも通信が継続できるように、運用状態で他の通信回線に影響を与えることなくさまざまなインタフェースユニットを追加、削除できることとする。さらに回線ユニット実装の自由度を増すため、自由なスロットに任意の回線ユニットを実装できる方式を採用する。

2.3 運用性の追求

本装置はユーザ宅に設置されることを想定しているため、ユーザ自身が本装置を保守運用管理することを考慮して、回線設定、アラーム監視、回線切り分け試験などのオペ

レーションを容易に実行できるようにする。

また、装置の移設や停電時に短時間で運用状態に復旧できるように、装置設定情報の自動復旧機能を具備することとし、さらにユニット故障時も、短時間で他の回線へ影響を与えずに通信を復旧させることとする。

3 設計の要点

図2にEM701Aの機能ブロック図を示す。

本装置では、セルバスインタフェースを採用し、STM系端末インタフェースとATM系端末インタフェースの統合をセルバスインタフェースによる非同期多重で実現した。実装されるユニットは、装置管理ユニット、伝送路ユニット、端末側ATMユニット、STM系ラインカードに大別される。伝送路インタフェースとしては、STM-1インタフェースユニットを開発することとし、また、端末インタ

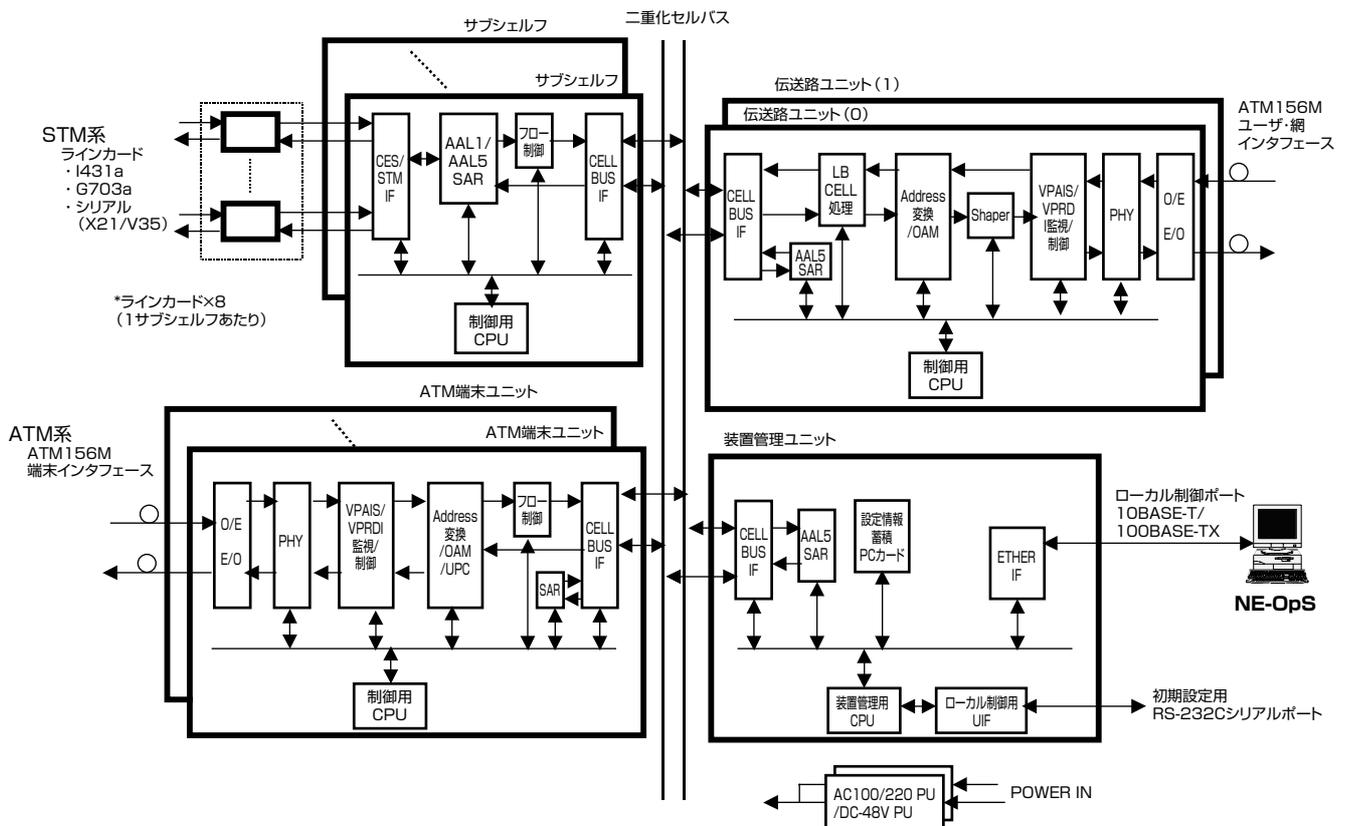


図2 EM701A アクセス多重化装置 機能ブロック図
Block diagram of EM701A

フェースは、ATM系のSTM-1インタフェースユニットと、STM系ラインカードを開発した。なお、STM系ラインカードとしては高速デジタル回線に対応する1.5Mbit/sインタフェースと6Mbit/sインタフェース、およびX.21/V.35シリアルインタフェースの3タイプを開発した。

以下に開発方針に基づいた主な機能要点について述べる。

3.1 帯域制御

ATM通信方式の通信品質は、セル損失率（CLR：Cell Loss Ratio）、伝送遅延時間（CTD：Cell Transfer Delay）、セル遅延変動（CDV：Cell Delay Variation）などのQOSパラメータにより規定される。さまざまなトラフィック特性を有するメディアを統合するATMネットワークは、メディアごとのトラフィック特性に対応してCBR（Constant Bit Rate）、VBR（Variable Bit Rate）、UBR（Unspecified Bit Rate）などのサービスカテゴリを組み合わせて使用することにより、高品質な通信を提供することができる。本装置はSTM系サービスとATM系サービスを統合することを目的としたため、仮想パスコネクション（VPC：Virtual Path Connection）ごとにトラフィックパラメータとして最大セル伝送速度（PCR：Peak Cell Rate）を規定し、その中でCTDやCDVを守り、セル損失を防ぐCBRクラスを採用し、PCRの制御を高精度に実現できる帯域制御部を開発した。この帯域制御部は、今後の機能拡張と柔軟性を考慮して、コミュニケーションプロセッサとファームウェアにより実現している。

3.1.1 帯域制御（シェーパ）機能

シェーパは、VPCごとのCDVを抑圧しつつ、理想セル送出間隔【1/PCR】でセル送出を行う。ATM系端末ユニットで受信したセルとSTM系ラインカードのATMセル分割・組立部（SAR：Segmentation and Reassembly）

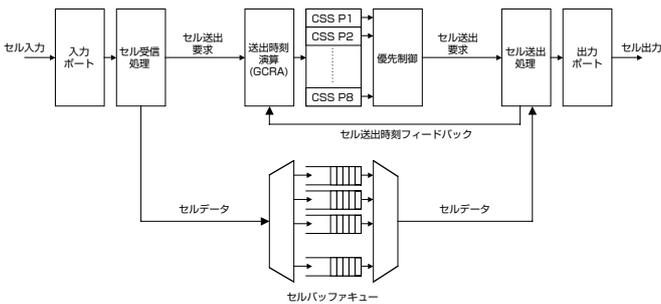


図3 シェーパ機能ブロック図
Block diagram of shaper

で組み立てられたセルは、セルバスにて非同期多重され、伝送路ユニットからネットワークへ出力される。シェーパは伝送路ユニットに実装され、セルバスから受信したデータをネットワークへ出力するときにセル出力間隔をVPCごとに指定された設定値以下に制限する。図3にシェーパ機能ブロック図を示す。

(1) セル入力部

セル入力部は外部からのセルの入力を監視し、セル受信時に受信要求をセル受信処理部へ通知する。

(2) セル受信処理部

セル受信処理部は受信したセルを仮想回線（VPC）ごとにセルバッファキューに格納し、セル送出要求をセル送出時刻演算部に通知する。

(3) セル送出時刻演算部

セル送出時刻演算部は受信したセルの理想セル送出時刻を演算する。図4にセル送出時刻演算のアルゴリズムを示す。n番目のセル送出遅延が遅延許容値（CDVTs）を超えていた場合、n番目のセルを送出した時刻を基準時刻とし、基準時刻から1周期分の理想セル送出間隔が経過した時刻をn+1番目のセル送出予定時刻とする。CDVTs未満であった場合は、n番目の送出予定時刻を基準時刻とする。

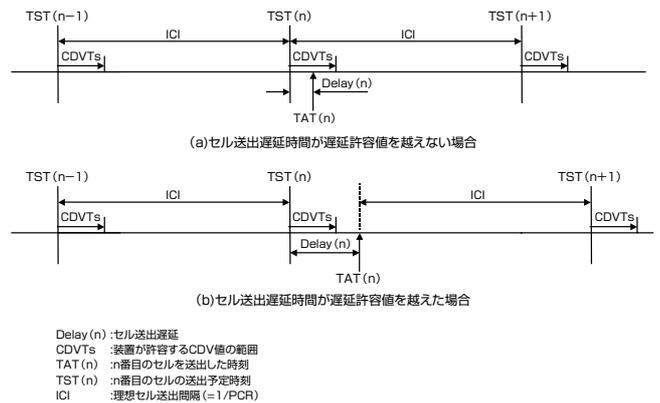


図4 セル送出時刻演算
Cell Output timing

(4) セルスケジューリングシステム（CSS）部

CSS部はセルの送出時刻をVPCごとにスケジューリングする。複数のセルを同時に受信した場合は、セル送出スケジュールが重ならないように送出時刻を演算し、スケジューリングする。CSS部は

8段階の優先クラスに分割されており、受信セルの送出時刻はVPCごとにあらかじめ指定された優先クラスに従い、各クラスのCSS部にてスケジューリングされる。

(5) 優先制御部

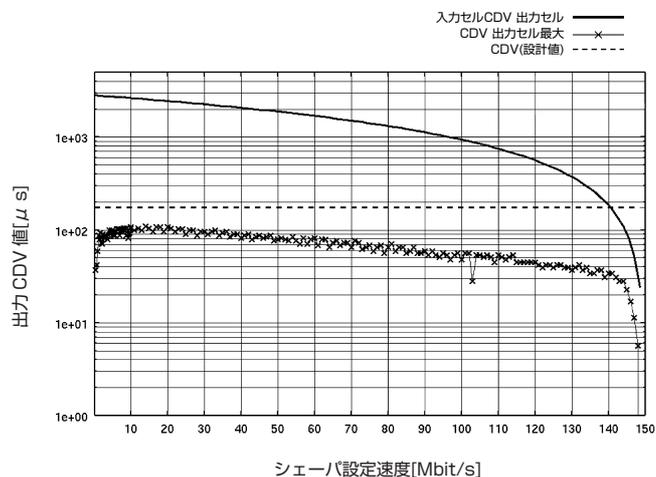
優先制御部はセル送出時刻に達したセル送出要求を優先クラスが高いCSS部から順に選択し、該当するセルが送出時刻であることをセル送出処理部に通知する。セル送出時刻の監視は32セル分の時間間隔を1ブロックとしたブロック単位で行うこととし、優先制御部にかかるCPU処理負荷を低減した。

(6) セル送出処理部

セル送出処理部は優先制御部からセル送出要求を受信し、前述のセルバッファキューからセル送出ポートへ転送する。また、転送したセルの送出予定時刻と実際に転送された時刻を比較し、その差分をセル送出時刻演算部にフィードバックする。

(7) セル送出ポート部

セル送出ポート部はセル送出処理部からセルを受信し、シェーパ外部へ送出する。



測定条件
 物理インタフェース : STM1
 物理伝送速度 : 155.52 [Mbit/s]
 セル転送速度 : 149.76 [Mbit/s]
 フォアグラウンドセル (Wf) : 0 ~ 149.76 [Mbit/s]
 バックグラウンドセル (Wb) : 149.76 ~ 0 [Mbit/s]
 総帯域 (Wf+Wb) : 149.76[Mbit/s]
 総接続数 : 12VPC
 入力CDV : ((1-Wf/147.76) × 103 × 2.83) [μs]

図5 CDV 抑圧特性
 Characteristics of cell delay variation

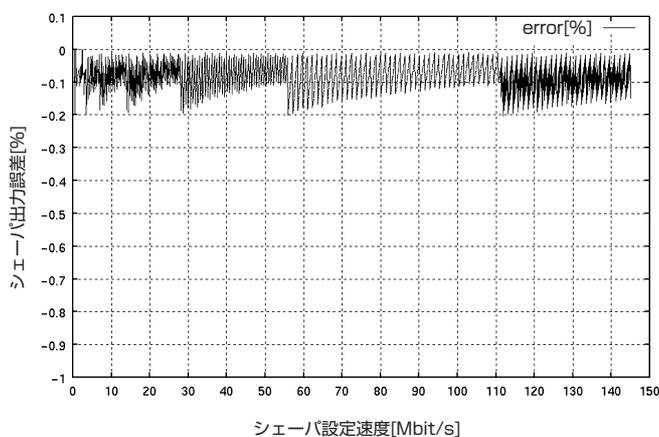
3.1.2 シェーパ性能

(1) CDV 抑圧特性

本シェーパによるCDV抑圧特性を図5に示す。本シェーパは、セル送出処理で32セル分の時間を1ブロックとしたブロック単位の処理を行うため、理論的には62セル分の範囲(2.83 μs/cell × 62cell = 176 μs)でCDVが発生する。

(2) PCR 特性

本シェーパによるPCR特性を図6に示す。測定値では設定されたPCRに対し、約0.2%の誤差範囲で帯域を守っている。



測定条件
 入力セルフロー : 149.76Mbit/s
 コネクション数 : 1VPC
 Ws : シェーパ設定速度[Mbit/s]
 Wo : シェーパ送出速度[Mbit/s]
 error : (100 × (Wo-Ws) / Ws) [%]

図6 PCR 特性
 Characteristics of peak cell rate

3.2 仮想回線の二重化

通信回線の冗長方法としては、SDH系回線で用いられているAPS (Auto Protection Switch) と呼ばれる1対1の伝送経路迂回方式が一般的である。しかし、仮想回線を特長とするATM網は、その仮想回線ごとに保証する品質レベルを規定できるため、伝送路単位ではなく仮想回線ごとに二重化を選択できることが望まれる。EM701Aは二重化方式としてTTC I630³⁾ AnnexBに規定されている仮想回線単位の片方向切り替え方式を採用し、VPC単位の二重化を実現した。図7にVPC二重化の動作を示す。

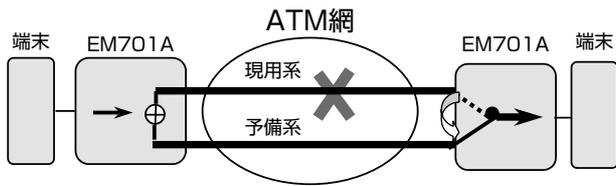


図7 片方向切替方式概要図
Unidirectional protection switching architecture

EM701A は 0 系伝送路ユニット、1 系伝送路ユニットおよび装置管理ユニットに VPC の回線管理テーブルをそれぞれ具備し、各ユニットごとに回線管理するとともにユニット間で相互に状態を確認して回線管理テーブルの状態不一致を防止する。各ユニット間の情報は、制御セルの送受信により通知および確認される。制御セルはセルバスを主信号と共用し、状態変化や障害を検出した場合は、検出ユニットが他のユニットに自立的にその情報を通知し、この制御セルを用いて、情報送信先から確認のレスポンスを受けることで、ユニット間の状態の整合を行っている。

また、NE-OpS (Network Element-Operation System) からインバンド監視回線やローカル制御ポートを介して二重化 VPC 回線が管理ユニットの回線管理テーブルに設定されると、装置管理ユニットは、設定受付と同時に各伝送路ユニット上の回線管理テーブルを更新する。

運用中の VPC に障害が発生すると、VP-AIS 受信をトリガとして、運用側伝送路ユニットと非運用側伝送路ユニットは、前述の制御セルの送受信により、お互いの状態を通知し、確認を行い、切替シーケンスに従って VPC を切替えると同時に、装置管理ユニットへ切替後の状態を通知する。運用系 VPC から非運用系 VPC へのセル流切替は、各伝送路ユニットのセルバスインタフェース回路に対して、セルバスへのデータ送出開始/停止制御を行うことで実現した。

伝送路の障害 (LOS, LOF, LOP) が発生した場合は、その伝送路インタフェースに收容されているすべての VPC が VP-AIS を受信したものとみなし、二重化が指定されたすべての VPC を非運用側に切り替える。さらに、二重化機能には強制切替、切替え禁止機能、切替え保護タイマを具備し、運用性を向上させた。図 8 に VPC 二重化切替シーケンスを示す。本装置では受信側のみ VPC 切替を行

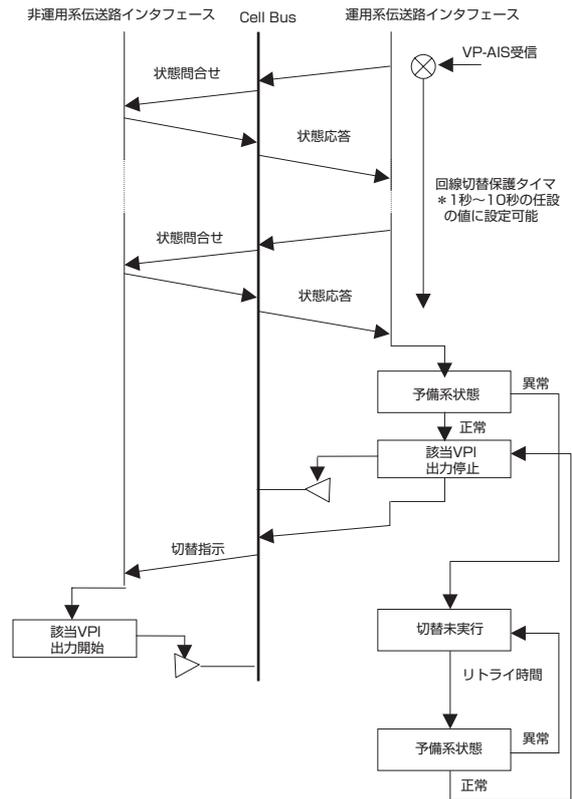


図8 VPC 二重化切替シーケンス
Protection switching sequence

い、送信側では 2 重化 VPC に同一データを送信し、切替えは行わない。

3.3 設定情報の自動復旧

本装置はユニット交換時や停電後の復旧時に自動的に各ユニットの設定内容をそれらの事象発生以前の状態に戻し、無操作で運用を継続できるようにした。この設定情報のバックアップ機能は装置管理ユニットに実装されている PC カードと各インタフェースユニットに実装されているフラッシュメモリを用いたデータの 2 層管理方式で実現した。

本装置のアプリケーションソフトウェアと回線設定情報は、装置管理ユニット上の PC カードにすべて格納されている。装置管理ユニットが停電からの復電を認識すると、各ユニットおよびラインカードからユニット種別を取得し、PC カードに格納されているユニット種別と比較し、一致した場合にのみアプリケーションソフトウェアと回線設定情報を各ユニットに転送する。不一致の場合、各ユニットがフラッシュメモリに格納した一世代前のソフトウェアを自立的に起動し、通信不能状態に陥ることを回避している。

運用中にユニットを交換する場合、新しいユニットを実装すると、実装情報とユニット種別を装置管理ユニットへ通知し、装置管理ユニットが該当ユニットの設定情報をフラッシュメモリにダウンロードすることにより、交換前の運用状態へ復旧させる。誤って種別の異なったユニットが実装された場合、すなわち新たに実装したユニットの種別がPCカードに格納された種別と異なった場合は、装置管理ユニットからNE-OpSへアラームを通知するとともに、該当ユニットにはユニット異常を表示させ、ユニット誤実装を防ぐこととした。

また、装置管理ユニットは主信号の処理にまったく係わらない構成とし、装置管理ユニットが故障した場合も通信動作には支障を与えないようにした。この場合は、装置管理ユニットに実装されたPCカードを新しい装置管理ユニットに実装し、そのユニットを装置本体へ再実装することにより、装置管理ユニットの動作を復旧できる。

なお、各ユニットは他のユニットの通信回線に影響を与えることなく交換できることを前提としているため、すべてのユニットおよびラインカードにホットスワップ機能を具備させている。

3.4 試験機能

EM701Aは通信回線の状態を確認する機能として、NE-OpSからの遠隔操作によるループ試験、STM系ラインカードのビットエラー測定、およびATMレイヤの導通試

験を行う機能を具備した。これにより、回線開通時や障害発生時に回線の正常性を確認することができる。

3.4.1 ループ機能

図9に1.5Mbit/sラインカードを実装した場合のEM701A内部のループ構成を示す。本装置は装置内部の故障箇所を短時間に特定するために、ATMレベル、STM論理チャンネルレベル、物理レベルの3段階のループを設け、装置内の各レイヤおよび各ユニットごとにループ試験を実行できるようにした。ATMレイヤでのループはTTC I610¹⁾に準拠したループバック(LB)セルを用い、伝送路ユニット内で行うが、ネットワークで複数の異なるポイントから同時に試験ができるように16VPのLBセルを同時に受信し、折り返すことができることとした。STM論理チャンネルレベルのループは、回線エミュレーション部(CES: Circuit Emulation Service)に設けられ、セルから同期多重信号列に変換された論理チャンネルを回線ごとにループする。物理レベルのループは、ラインカードおよびATM端末ユニットの最も端末に近いポイントでループする。

3.4.2 測定機能

STM系ラインカードは、カードごとに測定機能を具備し、一般的にデジタル専用線で用いられているエラーレート測定ができるようにした。また、ITU-T G.821²⁾に準拠した測定器相当のエラーパフォーマンス(ES, SES, US,

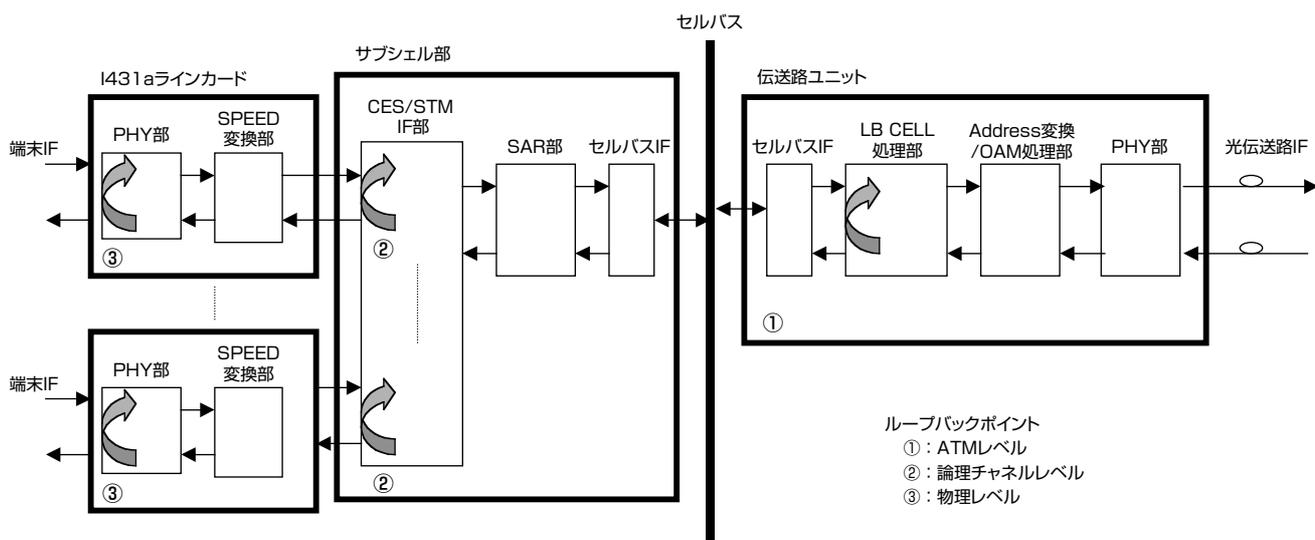


図9 EM701A ループバック構成図
Loop back block diagram

SAVAIL)を具備させることにより、回線障害の程度を判断することもできるようにした。

ATMレイヤのVPCごとの導通試験は、TTC I610⁹⁾に規定されるLBセルを用いて行う。EM701AのOAMレベルは、エンド・エンドのF4フローを実現しており、F4LBセルを生成し、ネットワークに送出し、ネットワークから戻されたLBセル数とを比較することにより、ATMレベルの伝送品質を確認することができる。さらに、本装置はLBセルに固有のループバックロケーションIDを設定することができる。大規模ネットワークの中でLBセルを折り返す装置をロケーションIDで特定することにより、障害点切り分けにも有効である。

3.5 拡張性

3.5.1 バックプレーン構造

EM701Aのバックプレーン構造は、スロットフリーを実現するために各スロットとも共通のセルバスとし、ユニット間伝送を行っている。バックプレーンの伝送容量は、伝送路インタフェースを622Mbit/sまで拡張することを考慮して、1.5Gbit/sとした。

また、セルバスは高信頼化のために二重化構造とした。セルバス運用状態監視は、伝送路ユニットに設けた現用(N)系バスマスタ部と装置管理ユニットに設けた予備(E)系バスマスタ部から周期的に送出する監視用セルを、各ユニットが受信して応答し、その応答セルを、バスマスタ部がモニタすることで実現した。これによりセルバス通信の正常性を常時監視し、N系セルバスが異常となった場合は、E系セルバスが正常であれば、自動的にE系セルバスへ切替える。

3.5.2 サブシェルフ構造

本装置は回線の拡張性や保守性を考慮して、1回線/1ユニットで装置本体に実装できることとした。また、STM系ラインカードはこの特長を生かしつつ、回線収容効率の向上を図るため、ラインカードをサブシェルフに実装する構造とした。本装置本体の3スロットを1サブシェルフに割り当て、1サブシェルフに8ラインカードを収容させることとし、端末インタフェースをスロット単位に収容した場合に比べ、回線収容効率を2.6倍に向上させている。

また、経済性を考慮し、CES部とSAR部を共通ブロックとしてサブシェルフに具備させている。さらに、サブシェルフに収容されるSTM系ラインカードは、1.5Mbit/s

インタフェース、6Mbit/sインタフェースおよびシリアル(V.35/X.21)インタフェースの3種類を開発したが、各カードに同一のASICを採用したコンパクト設計とし、ユニット外形を同一寸法とすることで各カードのサブシェルフへの混載を実現した。

4 主要規格

表1にアクセス多重化装置EM701Aの主要規格を示す。

5 むすび

以上述べたように、アクセス多重化装置EM701Aは大容量、非同期通信へと向かう通信サービスの進化の中にあって、既存の高速デジタル回線などのSTM回線とATM回線を統合し、高信頼なネットワークを構築できるATMベースのアクセス多重化装置である。今回の開発ではATMを用いた高信頼ネットワークの実現と、拡張性および運用性の追求をテーマとして取り組んだ。今後は、本開発で培った帯域制御技術や、高信頼性装置設計技術をベースに、IP伝送技術に取り組み、高品質なネットワーク構築を実現できる通信装置の開発を目指し、市場の要求に応えて行きたい。

参考文献

- 1) TTC標準JT-I610広帯域ISDNの運用保守原則と機能(第3版1994.4)
- 2) ITU-T Recommendation G.821 Error performance of an international digital connection operating at a hit rate below the primary rate and forming part of an integrated services digital network (1996.8)
- 3) TTC準拠JT-I630 ATM切替(第1版1999.4)
- 4) 青山友紀、鈴木滋彦監修:やさしいATM、電気通信協会(1998.10)

表1 アクセス多重化装置 EM701A 主要規格
EM701A Main specification

項目		性能			
伝送路 インタフェース (STM-1)	ユニット種別	STM1(A)-L		STM1(A)-S	
	光学的条件 適用規格	TTC 標準 JT-G957I-1		ATM-Forum (Physical Layer Interface Specification)	
	伝送速度	155.52Mbit/s			
	伝送符号	スクランブルド2値 NRZ			
	適合光ファイバ	SM		GI	
	発光中心波長	1.31 ± 0.05 μ m		1.27 ~ 1.38 μ m	
	平均送信電力	- 8 ~ - 15dBm		- 14 ~ - 20dBm	
	消光比	8.2dB 以上		10dB 以上	
	平均受光電力 (平均値)	- 8dBm ~ - 23dBm		- 14 ~ - 29dBm	
	ATM 多重化機能	ピークセルレート	135Mbit/s		
サービスカテゴリ		CBR			
シェーピング機能		VPC ごと			
コネクション数		VP+VC にて最大 1024 コネクション (ただし VP は最大 256 コネクション)			
端末側 インタフェース	ラインカード	カード種別	I431A	G703A	SERIAL
		適用規格	TTC 標準 JT-I43a	TTC 標準 JT-703a	ITU-T V.35/X.21
		伝送速度	1.544Mbit/s	6.312Mbit/s	64kbit/s ~ 6.144Mbit/s
		伝送符号	B8ZS	B8ZS	NRZ
		回線 エミュレーション	ストラクチャード アンストラクチャード	ストラクチャード	ストラクチャード
	ATM 端末 インタフェース (STM-1)	ユニット種別	STM1(T)-L		STM1(T)-S
		光学的条件 適用規格	TTC 標準 JT-G957I-1		ATM-Forum (Physical Layer Interface Specification)
		伝送速度	155.52Mbit/s		
		伝送符号	スクランブルド2値 NRZ		
		適合光ファイバ	SM		GI
発光中心波長	1.31 ± 0.05 μ m		1.27 ~ 1.38 μ m		
平均送信電力	- 8 ~ - 15dBm		- 14 ~ - 20dBm		
消光費	8.2dB 以上		10dB 以上		
平均受光電力 (平均値)	- 8 ~ - 23dBm		- 14 ~ - 29dBm		
OAM	警報検出	アクセス回線側	LOS, LOF, LOP, LCD, MS-RDI, P-RDI, P-AIS, VP-AIS, VP-RDI		
		I431A/G703A	TE-REC, TE-RAI, TE-ERR, TE-AIS		
		ATM タンデム	LOS, LOF, LOP, LCD, MS-RDI, P-RDI, P-AIS, VP-AIS, VP-RDI		
	障害通知機能	SNMP の TRAP により、障害を遠隔監視端末へ通知			
	試験機能	ループ機能	ATM レイヤ、回線エミュレーション部、インタフェース変換部		
		エラー測定機能	ATM レイヤ	F4LB セルによる ATM レイヤ導通試験	
冗長機能	通信回線二重化	擬似ランダムパターン (PN=9, 11, 15, 20, 23) によるビットエラー測定			
	内部セルバス	二重化セルバス			
	装置管理情報	装置管理ユニット (PC カード) と各ユニット (フラッシュメモリ) による二重化			
	電源ユニット	二重化並列運転			
NE-OpS	WEB ベースマネージャとの SNMP によるインチャネル通信で装置保守運用管理				
外形寸法	19 インチラックマウント形	440 (W) × 249 (H) × 375 (D) mm (突起物は除く)			
	自立形	400 (W) × 485 (H) × 452 (D) mm (突起物は除く) 自立用金物取り付け時			
電源	電源種別	100Vac/220Vac 両用または DC -48V			
	消費電力	300W 以下			