

最適なプリエンファシス定数の設定

MP1800A シリーズ
シグナル クオリティ アナライザ

目次

1. はじめに
2. シグナルインテグリティ低下の原因
3. エンファシス伝送とは
4. エンファシス伝送の効果
5. 最適なエンファシス設定の求め方
6. まとめ

1. はじめに

エンファシスという伝送技術は、高速信号をバックプレーンやダイレクトアタッチケーブルに伝送させる際に、必要な技術です。高速信号が伝送路を通過すると、伝送路の周波数特性や伝送距離に応じて伝送損失が発生してシグナルインテグリティが低下します。このシグナルインテグリティの低下が大きくなるとエラーが発生する原因となり、製品品質の低下につながります。シグナルインテグリティの低下を抑制するために、低損失材料をバックプレーンボードに採用したり、伝送距離を短くするという方法もありますが、製品コストの上昇を招き、高密度化や長距離伝送のニーズに応えることができません。そこで、高速信号を扱うアプリケーションでは、シグナルインテグリティの低下を抑制する技術としてエンファシス技術を採用しています。

エンファシス技術は、信号の高周波成分を予め強調させることで、シグナルインテグリティの低下を防ぎ、エラーが発生せずにより長距離を伝送することができます。エンファシス技術は、DUTの特性に応じて柔軟に高周波成分の強調を可変できるため、最も最適な伝送信号を生成できますが、一方で必要以上の増幅はシグナルインテグリティの低下を引き起こします。また、伝送速度が10Gbit/sから25G/28Gbit/sへと高速化されると、強調すべきビットも増えてきて、3タップエンファシス、4タップエンファシス信号が必要となります。タップ毎に強調率とその組み合わせを検討して設定することは非常に複雑な作業で、定量的な指針が無いなかでは最適なエンファシス信号を見つけることは困難です。

アンリツは、MP1825B 4タップエンファシス(図1)やMX210002A伝送解析ソフトウェア(図2)によって、伝送路の特性に応じて最適なエンファシス信号を見つけ出すことができます。本書では、伝送路を通過することで発生するシグナルインテグリティの低下を分析するとともに、エンファシス技術を使ったシグナルインテグリティ低下の抑制方法、最適なエンファシス定数の算出について提案します。

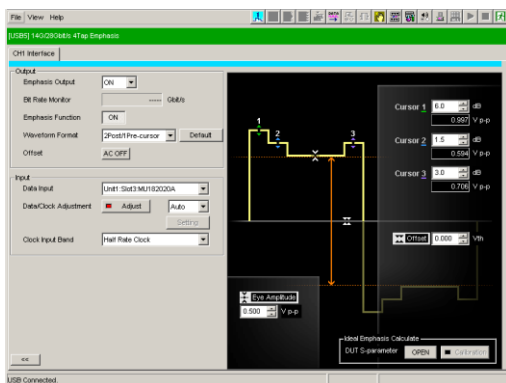
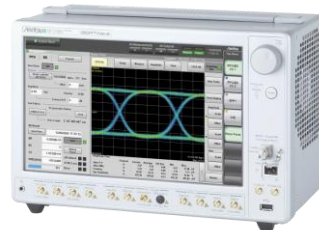


図 1.

MP1825B 4 タップエンファシス

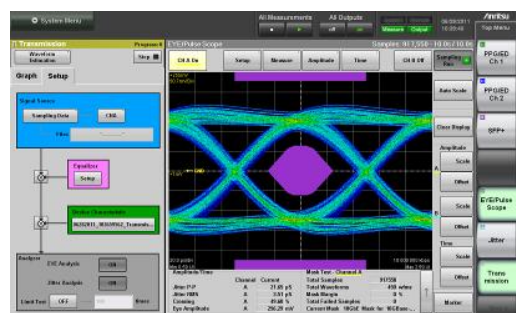


図 2.

MP2100A パートウェーブ
MX210002A 伝送解析ソフトウェア

2. シグナルインテグリティ低下の原因

シグナルインテグリティ低下の原因として、減衰/損失、制限された帯域幅があります。ここでは、伝送信号の特徴を確認するとともに、その信号が伝送路を通過するときが発生するシグナルインテグリティ低下の原因を確認していきます。

信号フォーマット

伝送される信号フォーマットはNRZフォーマットが一般的で、その形状は1と0の遷移をより長い時間維持するために矩形波になっています(図3)。理想的な矩形波は、データレートにサイン波の奇数倍を加えていくことで形成されます(厳密には、調波のN倍の振幅の1/Nを加えることで形成されます)。

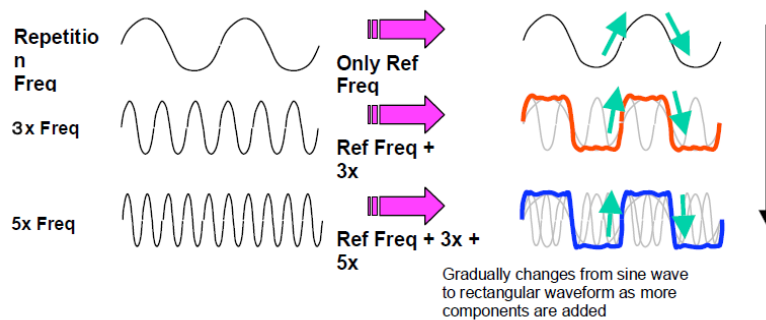


図3.

正弦曲線からのパルスの構成

周波数成分の N 倍が付加されると、サイン波は徐々に矩形波に変化します。高い周波数の成分は立ち上がり/立ち下がり時間(0 が 1 になり、1 が 0 になるポイント)を決定します。低い周波数は「フラットトップ」を形成します。多くの成分が付加されるにつれて遷移は急激になります。スペクトルアナライザで見ると、上述した個々のスペクトル線が明確に見えます(図 4)。これは、スペクトルアナライザに表示されるパルス構成(X 軸は周波数)です。

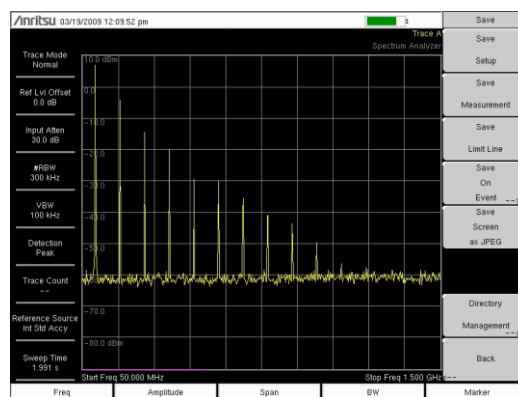


図4.

スペクトル線の間にはパルスの繰り返し周波数が表示されています。
立ち上がり時間が高速になるほど、占有帯域幅が広がります。

減衰/損失

今日使用されているギガビットレートでは、PC基板のトラックには相当の銅損(I^2R)、表皮効果(トレースの表面上のみを通るシグナルのマイクロ波部分による損失)、および誘電損失(基板材料によるエネルギー吸収)が存在する可能性があります。これらは周波数に依存する損失です。損失によって、「1」がトリガポイントを下回るポイントまで、レベルが低下する場合があります。経路が長くなるほど、また周波数が高くなるほど、損失は大きくなります。図5は、PC基板の周波数特性です。X軸は周波数、Y軸はdB単位の減衰です。

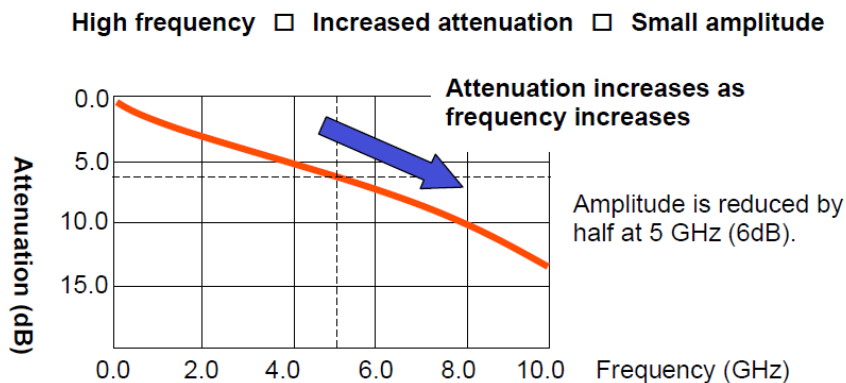


図5.

PC 基板トラック損失と周波数

制限された帯域幅

図6で示すとおり、高速で0→1に移行する明確なフラットトップを持つパルスは、帯域幅が限られたデバイスまたはフィルタを通過するとき、大きく劣化します。この劣化はリップルおよび0→1の立ち上がり時間の低下として表れます。リップルが十分な振幅である場合は、高速回路への擬似トランジションとして表れる場合があります。(図6、図7)

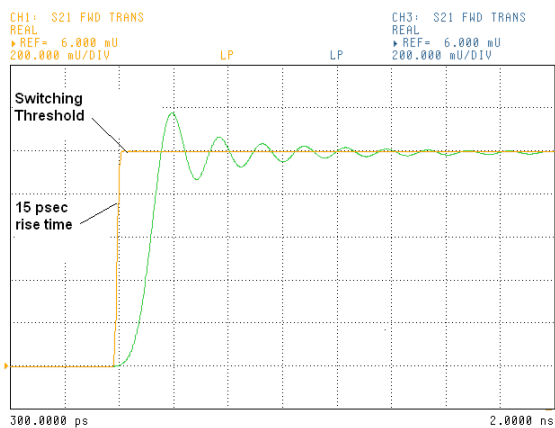


図6.

擬似トランジションを引き起こす可能性のあるリップル

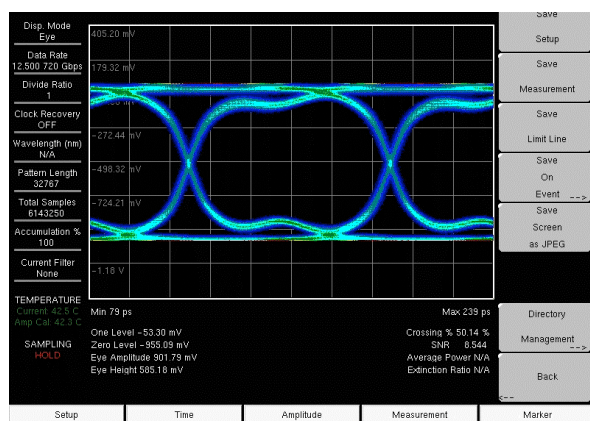


図7.

アイパターンにおけるリングングの影響

3. エンファシス伝送とは

プリエンファシス及びデエンファシスによって、波形の形状は同一になります。プリエンファシスは、IC 設計, シミュレーションでよく使用される用語です。テストおよび検証の分野ではデエンファシスの方が用語としてしばしば使用されます。デエンファシスでは連続する 1 または連続する 0 の第 2 ビットを減衰するものと考え、一方プリエンファシスでは第 1 ビットがより大きなドライブレベルで送信されるものと考えます。1 つ以上の連続した同じビットのうち最初のビットの振幅を増加させると、高周波数でのスペクトルエネルギーを増加させる効果があります。この増加は、プリント基板の伝送ラインの高周波損失を是正する効果があります。その結果は歪の少ない遠端のアイダイアグラムとなります。これは、シンボル間干渉(ISI)の効果によるものです。図 8 は 2 タップエンファシス信号のビットシーケンス例です。

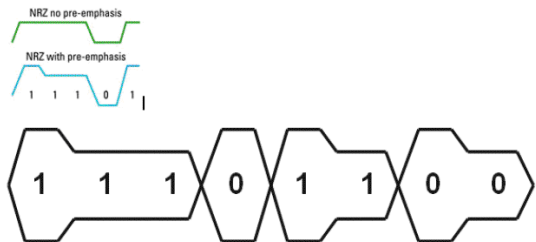


図8.

パルス立ち上がりへのプリエンファシスの効果

MP1825B 4 タップエンファシスは、28.1Gbit/s までの伝送速度で最大 4 タップまでエンファシス信号を生成できます。図 9 のように直列入力並列出力形のシフトレジスタ方式の構成をしており、その出力を足し合わせて出力させます。フリップフロップ回路が 4 段となっており、エンファシスのタップ数は 4 タップになります。このような構成をとることでデータ出力の 1 から 0 や、0 から 1 といった信号の遷移ビット前 1 ビットと遷移後の 2 ビット(図 10)、もしくは遷移後の 3 ビットの振幅を 1 ビットごとに変えることができ、高周波成分を強調または、低周波成分を抑圧することが可能となります。

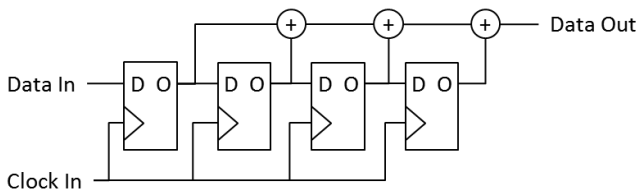


図9.

MP1825B とそのブロックダイアグラム

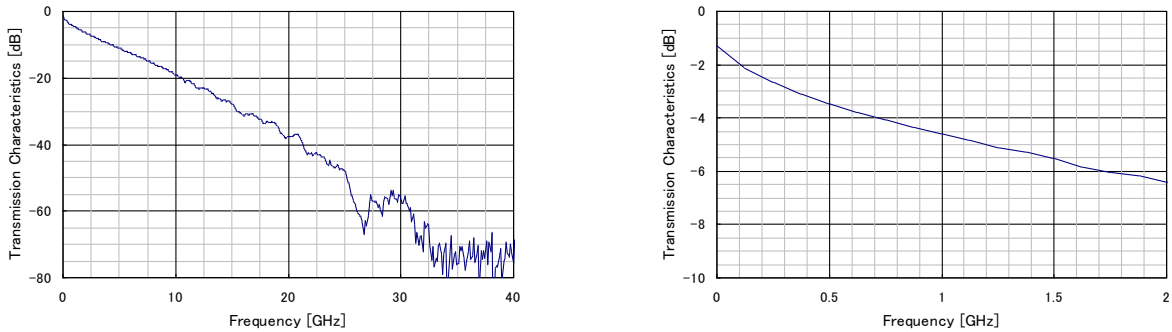


図10.

2Post/1Pre-cursor 設定時のプリエンファシス波形

4. エンファシス伝送の効果

エンファシス伝送を用いることで、どれだけ周波数損失を是正する効果があるかを確認します。周波数損失を再現するために、図 11, 12 の周波数特性をもつ 27 インチのバックプレーンボードを用意しました。透過特性は 25GHz 付近までほぼ $-2\text{dB}/1\text{GHz}$ で直線的に損失が大きくなっていきます。また、群遅延も 25GHz 付近までほぼフラットの値となっています。



(a) 40GHz までの通過特性

(b) 2GHz 以下の通過特性

図 11.

27 インチバックプレーン基盤の通過特性

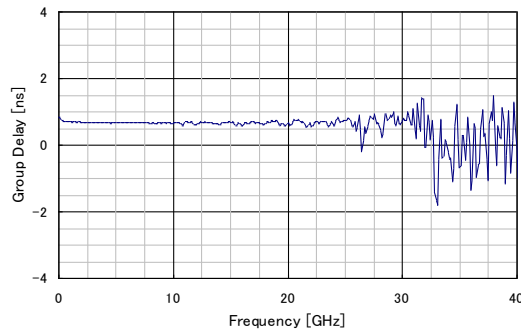


図 12.

27 インチバックプレーン基盤の群遅延特性

また、実測は図 13 の測定系を用いて 27 インチバックプレーン通過前と通過後の波形の比較をおこないます。

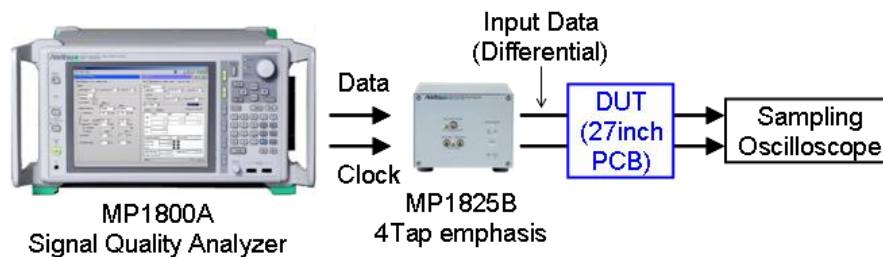


図 13.

エンファシス効果確認のための測定系

ビットレート 20Gbit/s の擬似ランダムパターンを用いて、エンファシス設定を Off にしたときの 27 インチバックプレーン通過前と後の波形を図 14 に示します。図 11 より DUT の透過特性は Bit rate の 1/2 周波数、すなわち 10GHz で約-19.1dB となっているため、DUT 通過後の Eye Height は入力波形の 1/9 以下になると考えられます。そして、実際には入力波形のアイ開口は約 720mVp-p のため DUT 通過後はアイ開口が 80mVp-p 以下になると考えられ、実際にもアイ開口が閉じた波形となりました。

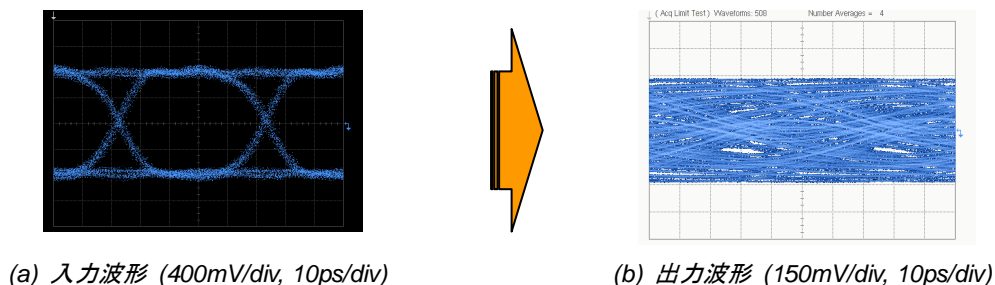


図 14.

Pre-emphasis Off 時の入出力波形 (20Gbit/s)

次に 2 Post/1Pre-cursor のエンファシス波形を入力波形としたときの出力波形を図 15 に示します。アイ開口は 152mVp-p となり、エンファシスの効果により Emphasis off 時に比べ 10GHz で 5.6dB 改善されたこととなります。

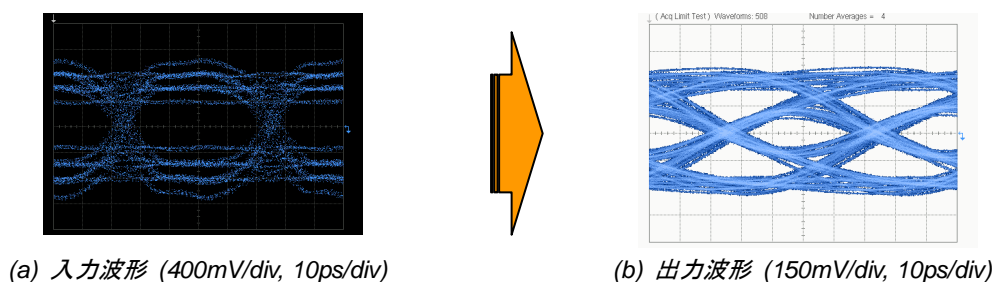


図 15.

2Post/1Pre-cursor 時の入出力波形 (20Gbit/s)

5. 最適なエンファシス設定の求め方

前章まででは、シグナルインテグリティが低下する原因と、プリエンファシス伝送技術について説明し、このプリエンファシス伝送がシグナルインテグリティの低下を抑制する効果があることが分かりました。ただし、伝送速度の高速化と共にエンファシスの設定パラメータが複雑化したため、その中から最適な設定値を探すのは非常に困難になってきました。出力の波形を確認しながら最適な設定を探すという方法もありますが、時間が非常にかかり、なぜその値が最適なのかというその設定の根拠がわかりません。では、複雑で数多くある設定の中からどのようにして最適なエンファシス設定値を求めればよいのでしょうか。もし、エンファシスの最適な設定値を自動で求めることができれば、エンファシスの効果が簡単かつ瞬時に確認でき、測定や設計検証時間の短縮につながります。

これらを行うためには、VNAで測定したDUTの周波数特性の逆特性をエンファシスの設定として入力信号に付加してあげればよいのです。つまりDUTの伝達関数を $H(f)$ 、最適なエンファシスの伝達関数を $G(f)$ とすると、

$$G(f) \cdot H(f) = 1 \quad (\text{式 1})$$

すなわち

$$G(f) = H^{-1}(f) \quad (\text{式 2})$$

となるようにエンファシスを設定すれば、理想的なアイ開口を得ることができます。そこで図 16 のように DUT の 10GHz までの周波数特性に対し、理想エンファシス回路の特性、すなわち DUT の周波数特性の逆特性を求め、そこから最適なエンファシス設定を算出できます。

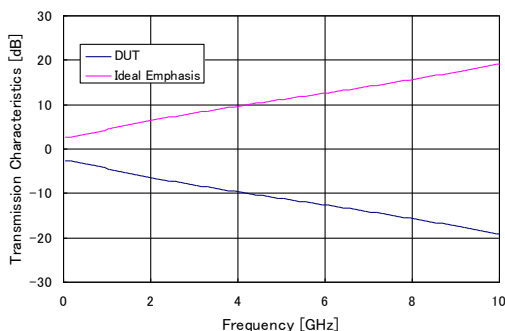


図 16.

DUT の周波数特性と理想的なエンファシスの周波数特性

MP1825B 4 タップエンファシスや MX210002A 伝送解析ソフトウェアは、この DUT の周波数特性の逆特性を求め、最適なプリエンファシス設定を自動的に導きだすことができます。(図 17, 図 18)

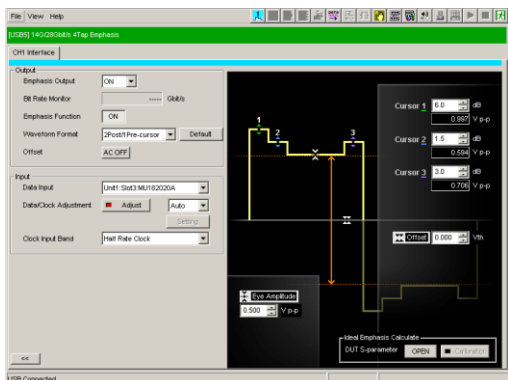


図 17.

MP1825B 4 タップエンファシス

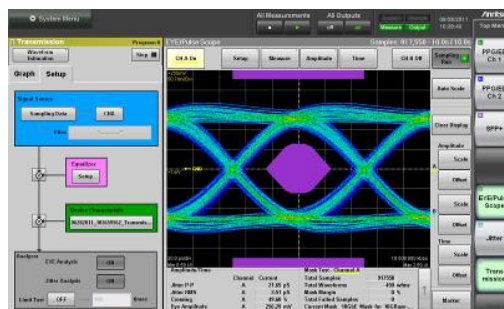


図 18.

MX210002A 伝送解析ソフトウェア

これら 2 つの製品の共通機能として、ベクトルネットワークアナライザで取得した周波数特性データ(S パラメータデータ)をロードすることで、最適なエンファシス値を見つけます。

前章で使用した 27 インチバックプレーン基板(図 11, 図 12)に対して、ビットレート 20Gbit/s の擬似ランダムパターンを用いて、MP1825B 4 タップ エンファシスで最適なエンファシス値を演算させると、Corsur1 が+7.8dB, Corsur2 が-4.9dB, Corsur3 が+10.9dB となりました。その結果、図 19 のとおり 27 インチバックプレーン基盤を通過後、アイ開口が 257mVp-p となり、最適なプリエンファシス設定が自動的に導きだせたことが分かります。

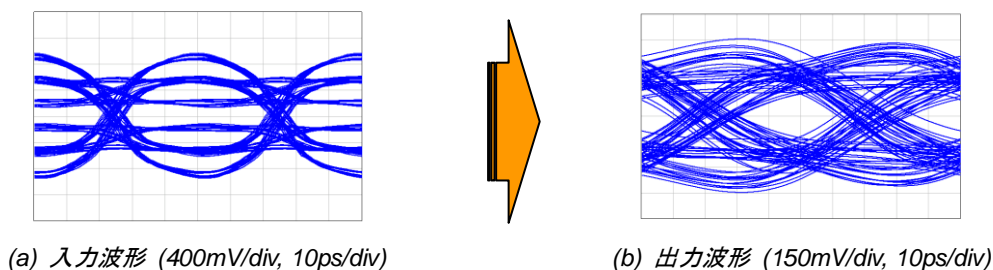


図 19.

最適なエンファシス設定での入出力波形 (20Gbit/s)

6. まとめ

伝送速度が 25.8Gbit/s, 28Gbit/s と高速化されるとともに、各製品の更なる小型化, 省電力化, コストダウンが推し進められることで、今まで以上にシグナルインテグリティを維持することが困難になってきています。このような状況で、確実にシグナルインテグリティするための手法の確立と、設計/検証期間の短縮化が、アンリツにとって提供しなければならないソリューションです。

本書では、伝送損失を補正する技術のひとつであるプリエンファシス技術について説明しました。伝送損失とは信号が伝送路を通過する際に必ず起こりうる現象であり、プリエンファシス技術はこの伝送損失を抑制するための最も有効な技術です。アンリツは、MP1825B 4タップエンファシスや MX210002A 伝送解析ソフトウェアというソリューションにより、DUT の周波数特性から最適なエンファシス設定を導き出すアルゴリズムを提供できます。数多くある設定パラメータの中から最適なエンファシス設定値を自動的に設定でき、短時間でより定量的にシグナルインテグリティを確保することができます。

今後、更なる伝送速度の高速化のため、今まで以上にシグナルインテグリティを維持するための技術やマージンを確保するための設計が必要となります。しかし、一方で小型化, 省電力化, コストダウンという相反する要求も対応しなければならず、さまざまな技術的挑戦が進められています。アンリツは、このようなお客様の技術的挑戦に対して、最適なソリューションを迅速に提供していきます。



お見積り、ご注文、修理などは、下記までお問い合わせください。記載事項は、おことわりなしに変更することがあります。

アンリツ株式会社

<http://www.anritsu.com>

本社	〒243-8555 神奈川県厚木市恩名 5-1-1	TEL 046-223-1111
厚木	〒243-0016 神奈川県厚木市田村町 8-5	
	計測器営業本部	TEL 046-296-1202 FAX 046-296-1239
	計測器営業本部 営業推進部	TEL 046-296-1208 FAX 046-296-1248
	〒243-8555 神奈川県厚木市恩名 5-1-1	
	ネットワーク営業本部	TEL 046-296-1205 FAX 046-225-8357
新宿	〒160-0023 東京都新宿区西新宿 6-14-1	新宿グリーンタワービル
	計測器営業本部	TEL 03-5320-3560 FAX 03-5320-3561
	ネットワーク営業本部	TEL 03-5320-3552 FAX 03-5320-3570
	東京支店(官公庁担当)	TEL 03-5320-3559 FAX 03-5320-3562
札幌	〒060-0042 北海道札幌市中央区大通西 5-8	昭和ビル
	ネットワーク営業本部北海道支店	TEL 011-231-6228 FAX 011-231-6270
仙台	〒980-6015 宮城県仙台市青葉区中央 4-6-1	住友生命仙台中央ビル
	計測器営業本部	TEL 022-266-6134 FAX 022-266-1529
	ネットワーク営業本部東北支店	TEL 022-266-6132 FAX 022-266-1529
大宮	〒330-0081 埼玉県さいたま市中央区新都心 4-1	FSKビル
	計測器営業本部	TEL 048-600-5651 FAX 048-601-3620
名古屋	〒450-0002 愛知県名古屋市中村区名駅 3-20-1	サンシャイン名駅ビル
	計測器営業本部	TEL 052-582-7283 FAX 052-569-1485
	ネットワーク営業本部中部支店	TEL 052-582-7285 FAX 052-569-1485
大阪	〒564-0063 大阪府吹田市江坂町 1-23-101	大同生命江坂ビル
	計測器営業本部	TEL 06-6338-2800 FAX 06-6338-8118
	ネットワーク営業本部関西支店	TEL 06-6338-2900 FAX 06-6338-3711
広島	〒732-0052 広島県広島市東区光町 1-10-19	日本生命光町ビル
	ネットワーク営業本部中国支店	TEL 082-263-8501 FAX 082-263-7306
福岡	〒812-0004 福岡県福岡市博多区櫻田 1-8-28	ツインスクエア
	計測器営業本部	TEL 092-471-7656 FAX 092-471-7699
	ネットワーク営業本部九州支店	TEL 092-471-7655 FAX 092-471-7699

再生紙を使用しています。

計測器の使用法、その他については、下記までお問い合わせください。

計測サポートセンター

TEL: 0120-827-221、FAX: 0120-542-425
受付時間/9:00~12:00、13:00~17:00、月~金曜日(当社休業日を除く)
E-mail: MDVPOST@anritsu.com

● ご使用前に取扱説明書をよくお読みのうえ、正しくお使いください。

1106



■本製品を国外に持ち出すときは、外国為替および外国貿易法の規定により、日本国政府の輸出許可または役務取引許可が必要となる場合があります。また、米国の輸出管理規則により、日本からの再輸出には米国商務省の許可が必要となる場合がありますので、必ず弊社の営業担当までご連絡ください。

No. MP1800A_Emphasis-J-F-1-(1.01)



2012-1 MG