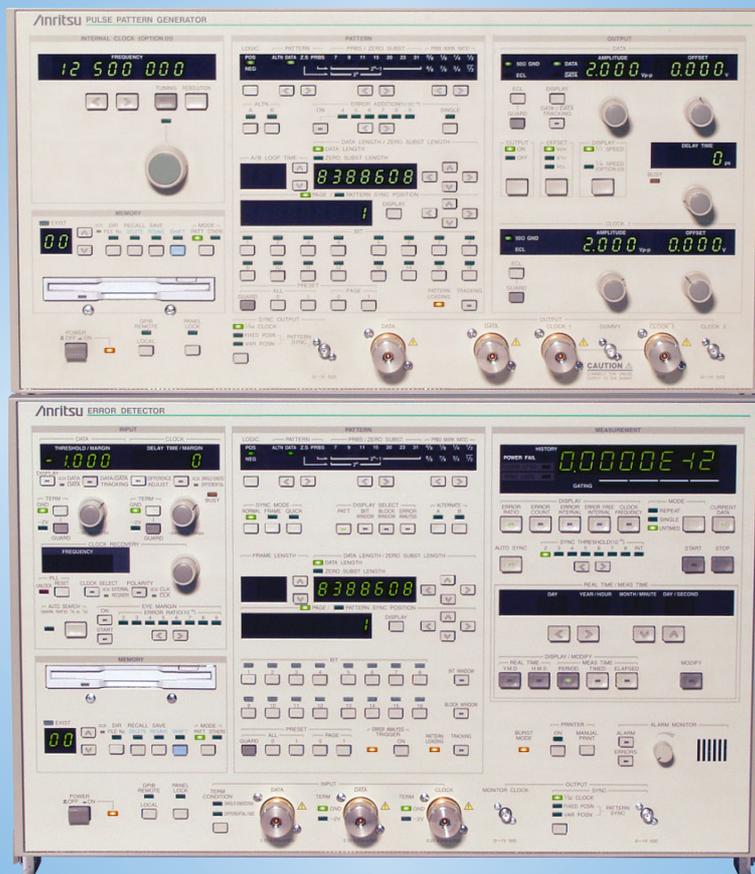


MP1761C/MP1762C/MP1762D

パルスパターン発生器/誤り検出器

50 Mbit/s ~ 12.5 Gbit/s



低ジッタ、低波形ひずみの高品質出力波形を実現
差動/CDRオプションで伝送用モジュール、バス、バックプレーン評価が可能
高機能、低価格の12.5 Gbit/s BERTS

高速/広帯域・高品質な波形・高度な機能

現在、インターネット上の動画伝送などの大容量伝送要求に応じて、伝送路の拡充、整備が進んでいます。従来から使われているSTM-64/OC-192 (9.95328 Gbit/s)に加えてFEC符号を加えた10.709225 Gbit/s (OTU-2)、10 Gbit Ethernetでは3.125 Gbit/s × 4や10.3125 Gbit/s等が使用されています。また、ファイル転送用プロトコルであるFibre Channelは、4.25 Gbit/sでの伝送が実用化されています。

新たな伝送規格の策定に伴い、それらのビットレートでいち早くデバイスや伝送路評価を行うことが必要です。

MP1761C パルスパターン発生器とMP1762C/MP1762D 誤り検出器は、研究段階から製造における伝送装置、高速デバイス、光モジュールの評価、検査用として開発された50 Mbit/sから12.5 Gbit/sまでをサポートするBERTS (Bit Error Rate Test Set)です。

高速・広帯域

STM-0/STS-1から10 Gbit Ethernet、STM-64/STS-192、OTU-2の帯域を1台でカバーします。

4.25 Gbit/s Fibre Channelシステムにも対応します。

豊富なパターン

8Mビット長(STM-64/STS-192の6フレーム相当)のプログラマブルパターンを発生できます。

PRBSパターンは $2^7 - 1$ から $2^{31} - 1$ まで発生できます。

ランダム性とマーク率可変を兼ね備えたPRBSパターンで被測定物をより厳しく試験できます。

オルタネートパターンは、装置に対し正常/異常のパターンを交互に送出し、そのレスポンスを試験する場合に有用です。

ゼロ挿入パターンは、3R中継器のクロック再生試験に有用です。

パターン同期信号位置が可変

長周期パターンの任意の位置を容易に波形観測できます。

高Qファクタ

送信・受信直結にて高Qファクタ(10 Gbit/s、PRBS $2^{23} - 1$ における代表値：40 dB)を実現しています。

10 Gbit Ethernetの入出力インタフェースに対応

1/4 差動出力(MP1761C-08 オプション)

標準出力の1/4レート(100 Mbit/s ~ 3.125 Gbit/s)の差動データを4bitパラレルで出力できます。10 Gbit EthernetやFibre Channelで使用されるXAUI, SFI-4P2 4Lane デバイスや、PCI Expressなどの高速バス、バックプレーンの評価用データ信号の解析に適しています。

差動入力(MP1762C-02 オプション)

XAUI, SFI-4P2 4Lane デバイスやPCI Expressなどの高速バス、バックプレーンで使用される高速差動信号を同時に入力でき、エラーレートを評価できます。

クロックリカバリ機能(MP1762C-03 オプション)

入力されるデータからクロックを抽出して誤り率検出及び波形観測用トリガ信号として使用できます。

外部クロックが不要となるので、差動入力と併用し、高速差動デバイスを外部治具なしで評価できます。

62.5 Mbit/sから11.1 Gbit/sまで可変できます。Fibre Channelで使用される4.25 Gbit/sにも対応しています。

* MP1762Dは、MP1762C-02 (差動入力)とMP1762C-03オプション(クロックリカバリ)を取り付けて出荷する際の形名です。

パルスパターン発生器

高品質波形で以下の性能を実現

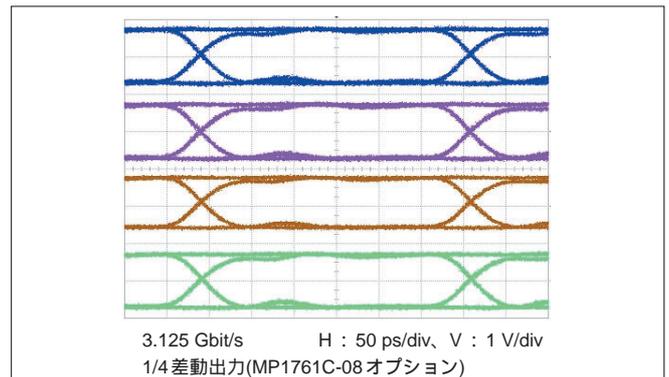
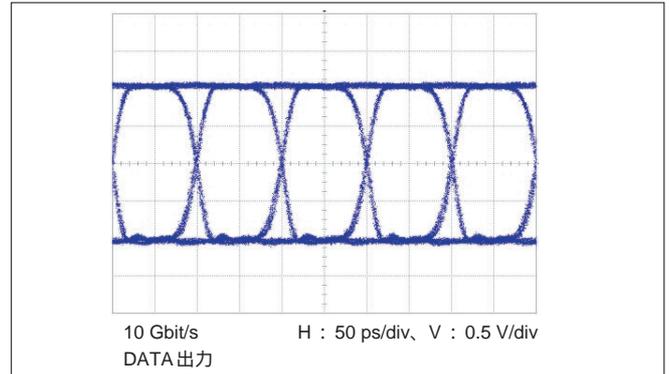
30 ps(代表値)の高速立上り/立下り

10 ps p-p(代表値)の低ジッタ

バックターミネーションによる低波形ひずみ

マーク率依存性のない孤立波形

MP1761Cの出力波形



高分解能クロック/データ出力

出力振幅：0.25 ~ 2 Vp-p/2 mV ステップ

出力オフセット：-2 ~ +2 V/1 mV ステップ

ディレイ(クロック)：-500 ~ +500 ps/1 ps ステップ

DATA/DATA 独立可変

バースト信号発生

外部ゲート信号により、バースト信号を発生できます。光ファイバ周回試験等に有用です。

パラレル出力インタフェース(1/8、1/4、1/4差動)

1/8の平行出力が標準で装備されています。1/4、1/4差動出力は、オプションとなります。

MUXデバイスやWDM伝送用データ発生器として使用できます。

1/4差動出力オプションは、標準出力の1/4レート(100 Mbit/s ~ 3.125 Gbit/s)の差動データを4 bitパラレルで出力できます。同様に、1/4レートのクロックを差動で出力できます。10GbE/FC向けMSA光モジュールで採用されているXAUI, SFI-4P2 4Laneや、PCI Expressなどの高速バス、バックプレーンの評価用データ信号に使用でき、特性や性能の細かい評価が可能です。

誤り検出器

高入力感度、広位相マージン

入力感度：50 mVp-p (10 Gbit/s、PRBS 2²³ - 1)における代表値)

位相マージン：70 ps以上(10 Gbit/s、PRBS 2²³ - 1)における代表値)

アイマージン測定

任意のエラーレートにおける位相マージン、スレショルドマージンを測定、表示できます。

バースト測定対応

PRBSパターン、プログラマブルパターンどちらでもバースト状データのエラー測定が可能です。

クイック同期方式により高速な同期引き込みを実現しています。(10 Gbit/s、プログラマブルパターン長2048ビット、同期しきい値10⁻²における同期引き込み時間の代表値：850 ns)

1ビット単位の選択性BER測定

任意のブロック(32ビット単位)および任意のビットのみのビットエラーを測定できます。

誤り分析機能(オプション)

エラーの発生したビットの前後のパターン(トータル256ビット)を表示できます。また、Insertion error、Omission errorをLEDの色により識別して表示します。

差動入力対応(オプション)

XAUI/SFI-4P2 4LaneデバイスやPCI Expressなどの高速バス、バックプレーンなどで使用される高速差動信号を直接入力できます。

反転データ、非反転データの閾値を独立に設定できるため、細かい評価が可能です。

クロックリカバリ機能(オプション)

入力されるデータからクロックを抽出し、誤り率検出及び波形観測用トリガ信号として使用できます。

また、外部クロックが不要になります。設定によって、外部クロックを使用することも可能です。

62.5 Mbit/sから11.1 Gbit/sまでと、幅広いビットレートに対応しています。Fibre Channelで使用される、4.25 Gbit/sにも対応しています。

差動入力と併用して、クロックを使用しない最近の高速差動デバイスを外部治具なく評価できます。

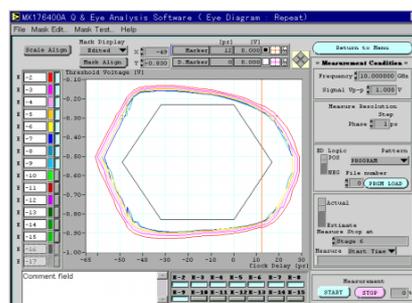
アプリケーションソフトウェア

MX176400A Q値・Eye解析ソフトウェア

アイダイアグラム、アイマージンを自動測定できます。評価用マスク図を画面上に表示できます。

Q値(ITU-T G.976)を自動測定できます。

*このアプリケーションソフトウェアはシングル入力にのみ使用できます。差動入力には対応していません。



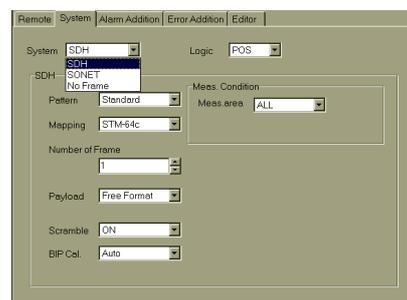
MX176401A SDH/SONETパターン編集ソフトウェア

OC-1 (STM-0)からOC-192c (STM-64c)までのマッピングに対応します。

アラームを付加できます(OOF-LOF、MS-AIS、REI、RDI)。

BIPエラーを付加できます(B1、B2、B3)。

フレームなしのパターンに対応します。



MX176403A GbE/10GbEパターン編集ソフトウェア(受注対応品)

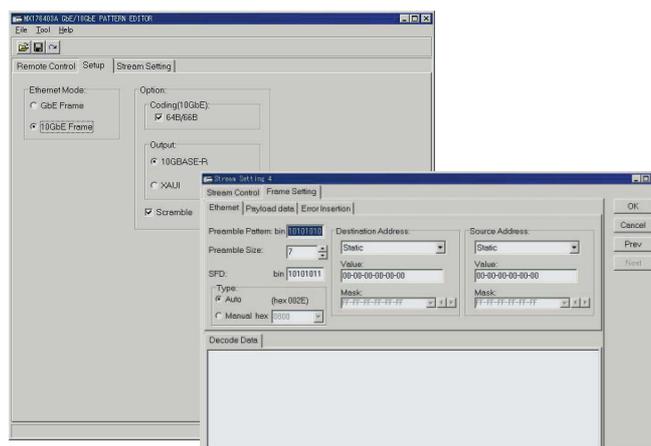
Gigabit Ethernet、10 Gigabit Ethernet (10GBASE-R、XAUI)フレームに対応します。

8B/10B、64B/66B ON/OFFを設定できます。

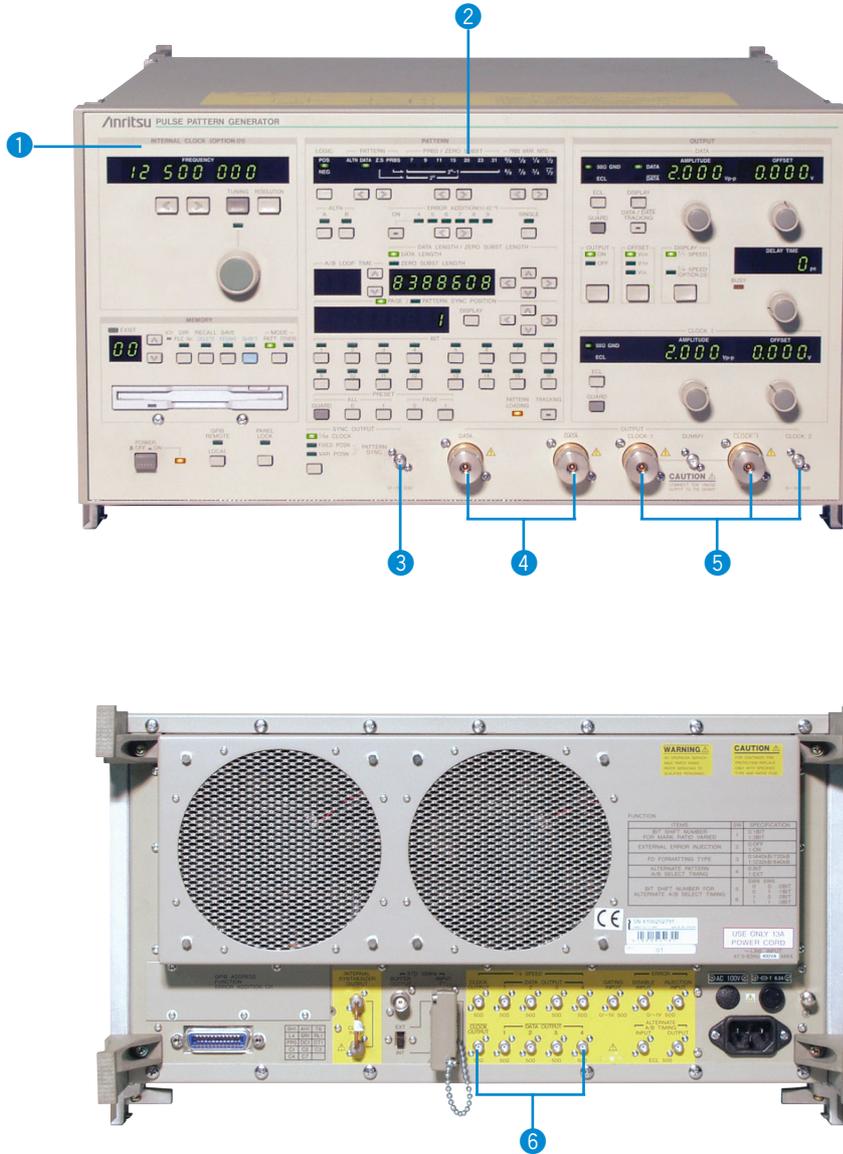
Header、Payloadを編集できます。

CRCを自動計算します。

Bit Error、FCS Errorを挿入できます。



MP1761C パルスパターン発生器



① 内蔵クロック(オプション01)

50 MHzから12.5 GHzまで1 kHzの設定分解能で設定できます。

② 発生パターン

8Mビット長のプログラマブルパターンでSTM-64の6フレーム分を設定できます。

4 Mビット長のオルタネートパターンを設定できます。

ゼロ挿入パターンを設定できます。

$2^7 - 1$ から $2^{31} - 1$ のPRBSパターンを設定できます。

マーク率を可変できます。

③ 同期出力

1/64 CLOCKとパターンSYNCを切替えて出力できます。パターンSYNCはトリガー位置を可変できます。

④ DATA出力

DATA/DATAはコンプリメンタリ出力です。バックターミネーション付です。

⑤ CLOCK出力

CLOCK 1/CLOCK 1、CLOCK 2の3系統を出力できます。CLOCK 1/CLOCK 1はバックターミネーション付です。

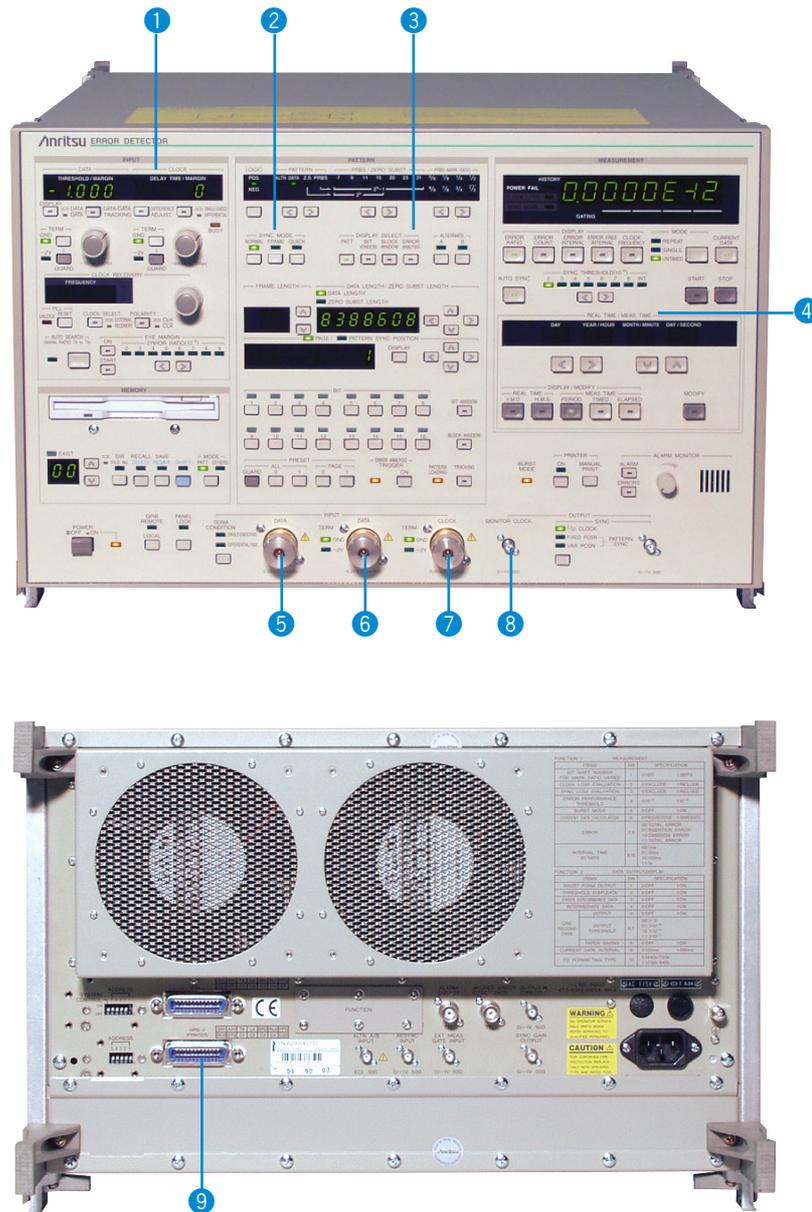
⑥ パラレル出力

8 : 1 MUXの試験に有用です。(オプションで1/4スピード出力に変更できます)

1/8の平行出力が標準で装備されています。1/4、1/4差動の出力は、オプションとなります。

MUXデバイス、WDM伝送、高速バス、バックプレーン評価用データ発生器として使用できます。

MP1762D 誤り検出器



1 アイマージン測定

位相マージン、スレシヨルドマージンを表示します。

2 同期モード

フレーム同期、クイック同期モードにより高速引き込みを実現しています。

3 エラーアナリシス(オプション01)

エラーの発生したビットの前後の入力パターンを確認できます。

4 同期スレシヨルド

同期引き込みはずれ条件を任意に設定できます。

5 非反転DATA入力

50 mVp-p (代表値)の高入力感度を実現しています。

6 反転DATA入力(オプション02)

差動入力時、反転DATAを入力します。

7 CLOCK入力

0または1判定の位相を決定するクロックを入力します。クロックリカバリ機能(オプション03)が搭載されていて、対応ビットレートのデータを入力している時、このクロック入力は不要になります。

8 再生クロック出力(オプション03)

データから再生したクロックを出力します。

9 2つのGPIBコネクタ

1つは外部プリンタ用のGPIBコネクタです。

規格

MP1761C パルスパターン発生器

動作周波数	0.05 ~ 12.5 GHz	
内部クロック(オプション01)	周波数範囲: 0.05 ~ 12.5 GHz SSB位相雑音: - 85 dBc/Hz (0.05 ~ 4 GHz)、 - 80 dBc/Hz (4 ~ 8 GHz)、 - 75 dBc/Hz (8 ~ 10 GHz)、 - 70 dBc/Hz (10 ~ 12.5 GHz) * 10 kHz オフセット、1 Hz 帯域幅で	
外部クロック入力レベル	0.4 ~ 2.5 Vp-p	
発生パターン	擬似ランダムパターン(PRBS)	パターン長: $2^n - 1$ (n: 7, 9, 11, 15, 20, 23, 31) マーク率: 1/2, 1/4, 1/8, 0/8 (論理反転により1/2, 3/4, 7/8, 8/8が可能) マーク率設定時のANDビットシフト数: 1, 3ビット(切替可能)
	データパターン	データ長: 2 ~ 8,388,608 ビット
	オルタネートパターン	A/Bパターンワード長: 128 ~ 4,194,304 ビット(128 ビットステップ) ループ数 Aパターン: 1 ~ 127 (1ステップ)、Bパターン: 1 ~ 127 (1ステップ)
	ゼロ連続挿入パターン	ゼロ連続ビット長: 1 ~ (パターン長 - 1) ビット パターン長: 2^n (n: 7, 9, 11, 15)
	誤り挿入	誤り率: 10^{-n} (n: 4, 5, 6, 7, 8, 9)、シングルエラー 外部エラー入力: あり
データ出力	出力数	2系統(DATA/DATA独立)
	振幅	0.25 ~ 2 Vp-p (2 mV ステップ)
	オフセット電圧	V_{OH} : - 2 ~ +2 V (1 mV ステップ) 表示: V_{OH} 、 V_{TH} または V_{OL} に切替可能
	立上り/立下り時間	30 ps (代表値、振幅の10 ~ 90 %で)
	パターンジッタ	20 ps p-p、10 ps p-p (代表値)
データ出力	波形ひずみ(0-peak)	15 %以下か150 mV以下のいずれか大きい方
	ゲート入力(バーストデータ発生用)	あり
	負荷インピーダンス	50 (バックターミネーション付)
	コネクタ	APC - 3.5
	DATA/DATAトラッキング	DATAの振幅、オフセット電圧をDATAと同じ値に設定可能
	クロスポイント調整機能	DATA/DATA出力のクロスポイントを側面の半固定ボリュームで調整可能
クロック出力	出力数	3系統(CLOCK 1/CLOCK 1、CLOCK 2)
	振幅	CLOCK 1/CLOCK 1: 0.25 ~ 2 Vp-p (2 mV ステップ) CLOCK 2: 1 Vp-p
	オフセット電圧	CLOCK 1/CLOCK 1: V_{OH} - 2 ~ +2 V (1 mV ステップ) CLOCK 2: V_{OH} 0 V 固定
	立上り/立下り時間	30 ps (代表値、振幅の10 ~ 90 %で)
	負荷インピーダンス	50 (CLOCK 1/CLOCK 1: バックターミネーション付)
	コネクタ	CLOCK 1/CLOCK 1: APC-3.5 CLOCK 2: SMA
	クロックディレイ	± 500 ps (1 ps ステップ)
1/8データ、クロック出力	出力数	DATA: 8系統、CLOCK: 1系統
	出力レベル	ECL
	コネクタ	SMA
1/4データ、クロック出力(オプション03)*1	出力数	DATA: 4系統、CLOCK: 1系統
	振幅	0.5 ~ 2 Vp-p (2 mV ステップ)
	オフセット電圧	V_{OH} - 1.5 ~ +1.5 V (1 mV ステップ)
	コネクタ	SMA
1/4差動データ、クロック出力(オプション08)*1	動作ビットレート	1/4DATA/DATA: 100 Mbit/s ~ 3.125 Gbit/s
	出力数	1/4DATA/DATA: 8系統、1/4CLOCK/CLOCK: 2系統
	振幅	0.5 ~ 2 Vp-p (2 mV ステップ)、1/4DATA/DATA: 全チャンネル同一設定値
	オフセット電圧	1/4DATA/DATA: - 1.0 ~ +2.5 V (V_{OH} 、1 mV ステップ、PRBS 50 /GND終端)、全チャンネル同一設定値 1/4CLOCK/CLOCK: - 1.5 ~ +1.5 V (V_{OH} 、1 mV ステップ、PRBS 50 /GND終端)
	コネクタ	SMA
同期信号出力	出力数	1系統(1/64クロック出力、固定パターン同期出力、可変パターン同期出力の切替可能)
	出力レベル	0/ - 1 V
	コネクタ	SMA
パラメータメモリ	媒体/記憶形式	3.5インチフロッピーディスク(2HDまたは2DD)/MS-DOS*2
	記憶容量	2HD: 1440/1232 KB、2DD: 720/640 KB
	記憶データ	パターンまたはその他設定データ
動作温度範囲	0 ° ~ +50	
寸法・質量	426(W) x 221(H) x 450(D) mm、 33 kg	
消費電力	400 VA	
EMC	EN61326: 1997/A2: 2001 (Class A)、EN61000-3-2: 2000 (Class A)に適合、 EN61326: 1997/A2: 2001 (付属書 A)に適合	
LVD	EN61010-1: 2001 (汚染度 2)に適合	

* 1: 1/8データ、クロック出力、1/4データ、クロック出力(オプション03)、1/4差動データ、クロック出力(オプション08)のうち、1種類を選択し、実装します。

* 2: MS-DOSは、米国マイクロソフト社の登録商標です。

MP1762C/1762D 誤り検出器

動作周波数		0.05 ~ 12.5 GHz
データ入力、 データ入力 (オプション02 MP1762D)	入力波形	NRZ
	入力振幅	0.25 ~ 2.0 Vp-p
	スレシヨルド電圧可変範囲	- 3.000 ~ 1.875 V (1 mVステップ)
	位相マージン	70 ps (10 Gbit/s、PRBS 2 ²³ - 1、シングル入力振幅1 Vp-pにおける代表値)
	入力感度	50 mVp-p (10 Gbit/s、PRBS 2 ²³ - 1における代表値)
	コネクタ	APC-3.5
クロック入力	入力波形	矩形波(0.5 GHz未満)、矩形波または正弦波(0.5 GHz以上)、デューティ : 50 %
	入力電圧	0.25 ~ 2.0 Vp-p
	入力遅延可変範囲	± 500 ps (1 psステップ)
	極性反転	CLOCK/CLOCKの反転可能
	コネクタ	APC-3.5
クロック 再生機能 (オプション03 MP1762D)	動作ビットレート	62.5 ~ 100 Mbit/s、125 ~ 200 Mbit/s、250 ~ 400 Mbit/s、500 ~ 800 Mbit/s、1,000 ~ 1,600 Mbit/s、2,000 ~ 3,200 Mbit/s、4,250 Mbit/s ± 50 ppm、9,900 ~ 11,100 Mbit/s
	クロック選択	内部/外部
	0連続耐力	72 bit以上
	再生クロック出力	出力レベル : 1.0 ± 0.25 V (AC結合)
オートサーチ機能		あり
受信パターン	擬似ランダムパターン (PRBS)	パターン : 2 ⁿ - 1 (n : 7、9、11、15、20、23、31) マーク率 : 1/2、1/4、1/8、0/8(論理反転により1/2、3/4、7/8、8/8が可能) マーク率設定時のANDビットシフト数 : 1、3ビット(背面のDIPスイッチにより切替可能)
	データパターン	データ長 : 2 ~ 8,388,608 ビット
	オルタネートパターン	A/Bパターンワード長 : 128 ~ 4,194,304 ビット(128 ビットステップ) ループ数 : 外部信号により制御
	ゼロ連続挿入パターン	ゼロ連続ビット長 : 1 ~ (パターン長 - 1) ビット パターン長 : 2 ⁿ (n : 7、9、11、15)
同期モード		ノーマル、フレーム、クイック
同期スレシヨルド		既定値または10 ⁻ⁿ (n : 2、3、4、5、6、7、8)
誤り検出モード		消失、挿入、トータル(背面のDIPスイッチで選択が可能)
測定項目	誤り率	0.0000 × 10 ⁻¹⁶ ~ 1.0000 × 10 ⁻⁰
	誤り回数	0 ~ 9,9999 × 10 ¹⁶
	エラーインターバル(非同期)	0 ~ 9999999 (インターバル : 1 ms、10 ms、100 ms、1 s)
	エラーフリーインターバル(EFI)	0.0000 ~ 100.0000 %
	クロック周波数	0.05 ~ 12.5 GHz (分解能 : 1 kHz、確度 : 10 ppm ± 1 kHz)
アイマージン測定機能		あり
エラーパフォーマンス算出機能		あり
測定CHマスク		1 ~ 32 ch、各chを独立設定可能
ブロックウインドウ		任意のブロック(32ビット単位)のエラーを測定
エラーアナリシス(オプション01)		エラーの発生したビットの前後のパターン(トータル256ビット)を記憶し、LEDで表示
補助出力	誤り出力(ダイレクト)	1/128 ORエラー、出力レベル : 0/ - 1 V、コネクタ : SMA
	誤り出力(ストレッチド)	パルス幅 : 350 ns、出力レベル : TTL、コネクタ : BNC
	警報出力(クロック断、同期外れ)	出力レベル : TTL、コネクタ : BNC
	内部同期判定出力	出力レベル : 0/ - 1 V、コネクタ : SMA
補助入力	外部マスク入力	入力レベル : 0/ - 1 V、コネクタ : SMA
	RESYNC入力	入力レベル : 0/ - 1 V、コネクタ : SMA
	オルタネートA/B切替入力	入力レベル : ECL、コネクタ : SMA
同期信号出力	出力数	1系統(1/32クロック出力、固定パターン同期出力、可変パターン同期出力切替可能)
	出力レベル	0/ - 1 V
	コネクタ	SMA
パラメータメモリ	媒体/記憶形式	3.5インチフロッピーディスク(2HDまたは2DD)/MS-DOS *1
	記憶容量	2HD : 1440/1232 KB、2DD : 720/640 KB
	記憶データ	パターンまたはその他設定データ
動作温度範囲		0 ° ~ +50
寸法・質量		426(W) × 221(H) × 450(D) mm、 30 kg (オプション02、03以外) 426(W) × 266(H) × 450(D) mm、 35 kg (オプション02、03)
消費電力		300 VA
EMC		EN61326 : 1997/A2 : 2001 (Class A)、EN61000-3-2 : 2000 (Class A)に適合、 EN61326 : 1997/A2 : 2001 (付属書 A)に適合
LVD		EN61010-1 : 2001 (汚染度 2)に適合

* 1 : MS-DOSは、米国マイクロソフト社の登録商標です。

オーダリング・インフォメーション

ご契約にあたっては、形名・記号・品名、数量をご指定ください。

形名・記号	品名
MP1761C	- 本体 - パルスパターン発生器(50 Mbit/s ~ 12.5 Gbit/s)
J0500A	- 標準付属品 - セミリジッドケーブル (SMA-P・UT-141・SMA-P)、0.5 m : 2本
J0672F	セミリジッドケーブル(SMA-P・UT-85 ・SMA-P)、10 cm : 1本
J0693A	同軸ケーブル(HRM202B-3D2W-HRM202B)、1 m : 1本
J0496	APC-3.5 JJコネクタ : 4個
J0008	GPIO接続ケーブル、2 m : 1本
J0491	シールド付電源コード(13A) : 1本
Z0168	3.5インチフロッピーディスク(MF2HD-3.5MF) : 2枚
Z0306A	リストストラップ : 1個
F0014	ヒューズ、6.3 A : 1個
B0021	保護ブタ(1MW・5U用) : 1個
W1844AW	MP1761C 取扱説明書 : 1部
W1845AW	MP1761C GPIO 取扱説明書 : 1部
MP1761C-01	- オプション - 12.5 GHz 内蔵シンセサイザ(50 MHz ~ 12.5 GHz)
J0672D	セミリジッドケーブル(SMA-P・UT-85・ SMA-P)、7 cm : 1/4スピード出力
MP1761C-03	1/4差動データ出力機能
MP1761C-08	(100 Mbit/s ~ 3.125 Gbit/s)
W2337AW	MP1761C-08 取扱説明書 : 1部
W2338AW	MP1761C-08 GPIO 取扱説明書 : 1部
MP1762C	- 本体 - 誤り検出器(50 Mbit/s ~ 12.5 Gbit/s)
MP1762D	誤り検出器(50 Mbit/s ~ 12.5 Gbit/s)
J0500A	- 標準付属品 - セミリジッドケーブル (SMA-P・UT-141・SMA-P)、0.5 m : 2本(MP1762C) 4本(MP1762D)
J0693A	同軸ケーブル(HRM202B-3D2W-HRM202B)、1 m : 3本
J0496	APC-3.5 JJコネクタ : 2個(MP1762C) 3個(MP1762D)

形名・記号	品名
J0008	GPIO接続ケーブル、2m : 2本
J0776D	BNCケーブル(BNC-P・3W・3D・2W・BNC-P・3W)、2 m : 2本
J0491	シールド付電源コード(13 A) : 1本
Z0168	3.5インチフロッピーディスク(MF2HD-3.5MF) : 2枚
F0014	ヒューズ、6.3 A : 1個
Z0306A	リストストラップ : 1個
B0021 *1	保護ブタ(1MW・5U用) : 1個
B0022 *2	フロントカバー : 1個
W1846AW *1	MP1762C 取扱説明書 : 1部
W1847AW *1	MP1762C GPIO 取扱説明書 : 1部
W2322AW *2	MP1762D 取扱説明書 : 1部
W2323AW *2	MP1762D GPIO 取扱説明書 : 1部
MP1762C-01	- オプション - 誤り分析機能
MP1762C-02	差動データ入力機能
MP1762C-03	クロックリカバリ機能
MP1762D-01	誤り分析機能
W2366AW *2	MP1762C-02/03 取扱説明書 : 1部
W2367AW *2	MP1762C-02/03 取扱説明書 GPIO プログラミング : 1部
MX176400A	- アプリケーションソフトウェア - Q値・Eye解析ソフトウェア
MX176401A	SDH/SONET パターン編集ソフトウェア
MX176403A	GbE/10GbE パターン編集ソフトウェア
J0500B	- 応用部品 - セミリジッドケーブル(SMA-P・SX-36・SMA-P)、1 m
J0322A	同軸ケーブル(SUC0FLEX104、11SMA-11SMA)、0.5 m
J0322B	同軸ケーブル(SUC0FLEX104、11SMA-11SMA)、1 m
J0007	408JE-104 GP-IB 接続ケーブル、1 m
Z0054	3.5インチフロッピーディスク(MF2DD-3.5MF)
MB24B	移動台車(電源コードとプラグの定格電流 : 20 A)
B0413A	キャリングケース
B0163	ポータブルキルティング
B0044	ラックマウントキット(1MW・5U用)
Z0416	3.5インチ ヘッドクリーニングディスク
J0498	同軸ケーブル(APC3.5-P・2重シールド 同軸・APC3.5-P)、0.5 m
J0499	同軸ケーブル(APC3.5-P・2重シールド 同軸・APC3.5-P)、1 m
J1141	50 終端器

* 1 : MP1762C用

* 2 : MP1762C-02/03付用、MP1762D用