

Clock Recovery オプション - 32Gbit/s 高感度 ED

MU18304xB-022 2.4G to 28.1G bit/s

MU18304xB-023 25.5G to 32.1G bit/s

MP1800A シリーズ シグナルクオリティアナライザ

クラウドコンピューティングサービスの普及により、データセンタの情報量は急速に増大しています。そして、サーバーやネットワーク機器内部の処理速度、及び機器間の通信速度を高めるため、100GBASE-SR4, 100GBase-KR4 など、新たな高速通信規格が検討されています。SERDES などの PHY デバイスは送受信クロック系統が異なる場合があり、ジッタトレランステストには、Error Detector 側で Clock 再生が必要となります。また、Multi-Mode Fiber (MMF)による伝送は、ジッタ・ワンダ成分を発生させやすいため、同様に Error Detector 側で Clock 再生が必要となります。

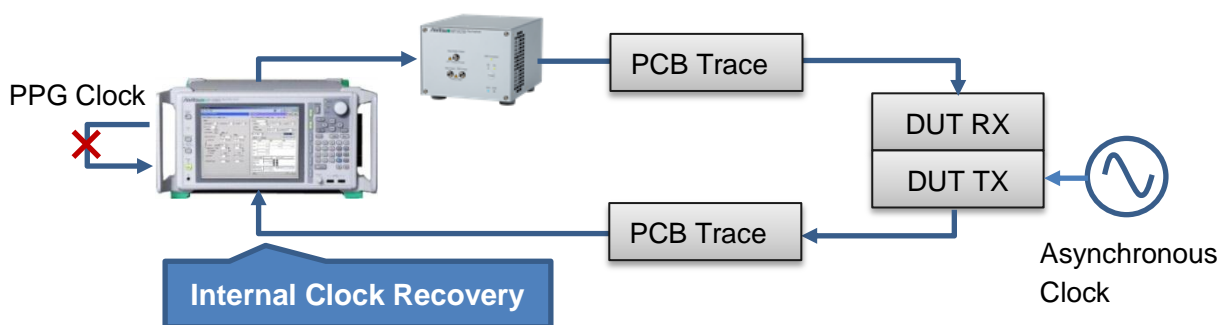
MU183040B/MU183041B High Sensitivity ED は、MP1800A Signal Quality Analyzer のプラグインモジュールで 32.1Gbit/s までのマルチチャネル BER 測定が可能です。Clock Recovery オプションの搭載により、送受信クロックの異なる PHY デバイスのストレスジッタトレランステスト、AOC デバイスの BER 測定を、マルチチャネルで同時測定でき、より正確で理想的なシグナルインテグリティ解析を実現します。

■ 対象アプリケーション

- ✓ High Speed Backplanes and Cables : 100GbE (100GBASE-KR4, CR4)
- ✓ SERDES, CDR : CEI-25G, CEI-28G-VSR
- ✓ AOC (Active Optical Cable) : InfiniBand™ FDR (14G), EDR (26G)
- ✓ Optical Transceiver Module : CFP/CFP2/CFP4, QSFP/QSFP28, CXP for 16G/32G Fibre Channel, 100GbE (100GBASE-SR4, LR4, ER4), OTU4 (28Gx4)

■ 特長

- ✓ 内蔵 Clock Recovery : 送受非同期 SERDES のジッタトレランス試験可能
- ✓ Clock Recovery Loop 帯域可変 : Bit-rate/1667, Bit-rate/2578, 1MHz~17MHz³
- ✓ 高感度 ED : 10mV (Typ. , Single-end, EYE Height)



■ 代表規格

MU183040B High Sensitivity ED, MU183041B 4ch High Sensitivity ED

| Item | Specification |
|---------------------------|--|
| Operating Bit-Rate | 2.4Gbit/s to 28.1Gbit/s MU183040B/41B-001: 2.4Gbit/s to 32.1Gbit/s 拡張 |
| Data Input | Differential, K-connector, 50ohm MU183040B-010: 1ch MU183040B-020: 2ch MU183041B: 4ch |
| Input Amplitude | 0.05Vp-p to 1.0Vp-p |
| Sensitivity | EYE Height: 10mVp-p (Typ. at 28.1Gbit/s, Single-end, at equivalent to BER 1E-9 with 70GHz bandwidth Sampling Scope) EYE Amplitude: 15mVp-p (Typ. at 28.1Gbit/s, Single-end), =<25mVp-p (at 28.1Gbit/s, Single-end) |
| Clock Recovery NEW | CH1 Data 入力からクロック再生し、各 CH に内部分配 ^{*1} |
| Operating Bit-rate | MU183040B/41B-022: 2.4Gbit/s to 28.1Gbit/s MU183040B/41B-023: 25.5Gbit/s to 32.1Gbit/s ^{*2} |
| Setting Loop Band Width | MU183040B/41B-022: Bit-rate/1667, Bit-rate/2578, Variable 3MHz to 17MHz ^{*3} (1MHz Step) MU183040B/41B-023: Bit-rate/1667, Bit-rate/2578 |
| External Clock Input | Single-end, 1ch, SMA-connector, 50ohm |
| Frequency | Half-rate operation (1.2GHz to 16.05GHz) |
| Amplitude | 0.3Vp-p to 1.0Vp-p (-6.5 to +4.0dBm) |
| Clock Delay Range | -1000 m to +1000 mUI / 2 m UI step |
| Pattern Detection | |
| PRBS | 2 ⁿ -1 (n = 7, 9, 10, 11, 15, 20, 23, 31), Logic POS/NEG |
| Programmable DATA | Length 2 to 268,435,456 bits / ch, step 1 bit |
| Aux Output | SMA-connector, 50ohm Divided Clock (1/4 to 1/512), Pattern Sync., Recovered Clock (1/4 to 1/512) |
| Analysis Functions | Auto Adjust (4ch Simultaneous, <1s search) Auto Search, Bathtub Jitter, EYE Diagram, EYE Margin |

*1: MU183041B-023 は、CH1 Data 入力からクロック再生し、CH1~2 に内部分配。CH3 Data 入力からクロック再生し、CH3~4 に内部分配します。

*2: MU183040B/41B-001 必須搭載

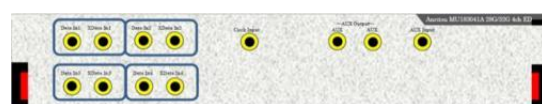
*3: 上限設定帯域は Bit-rate により異なり、28.1Gbit/s 時 17MHz となります。

■ オーダリングインフォメーション

| Model Number | Model Name |
|---------------------------------|--|
| MU183040B | 28G/32G bit/s High Sensitivity ED |
| MU183040B-001 | 32G bit/s Extension |
| MU183040B-010 | 1ch ED |
| MU183040B-020 | 2ch ED |
| MU183040B-022 NEW | 2.4G to 28.1G bit/s Clock Recovery |
| MU183040B-023 NEW | 25.5G to 32.1G bit/s Clock Recovery |
| MU183041B | 28G/32G bit/s 4ch High Sensitivity ED |
| MU183041B-001 | 32G bit/s Extension |
| MU183041B-022 NEW | 2.4G to 28.1G bit/s Clock Recovery |
| MU183041B-023 NEW | 25.5G to 32.1G bit/s Clock Recovery |



MU183040B (1ch or 2ch)



MU183041B (4ch)

安リツ株式会社

<http://www.anritsu.com>

計測器営業本部 営業推進部

TEL: ☎ 0120-133-099 / FAX: 046-296-1248

E-mail: SJPost@zy.anritsu.co.jp

No. MP1800A_32GCDR-Leaflet-J-L-1-(1.00) 公知 2014-4 MG