

フルレートクロックの出力が可能

MP2100A-052/MP2101A-052フルレートクロック出力オプション

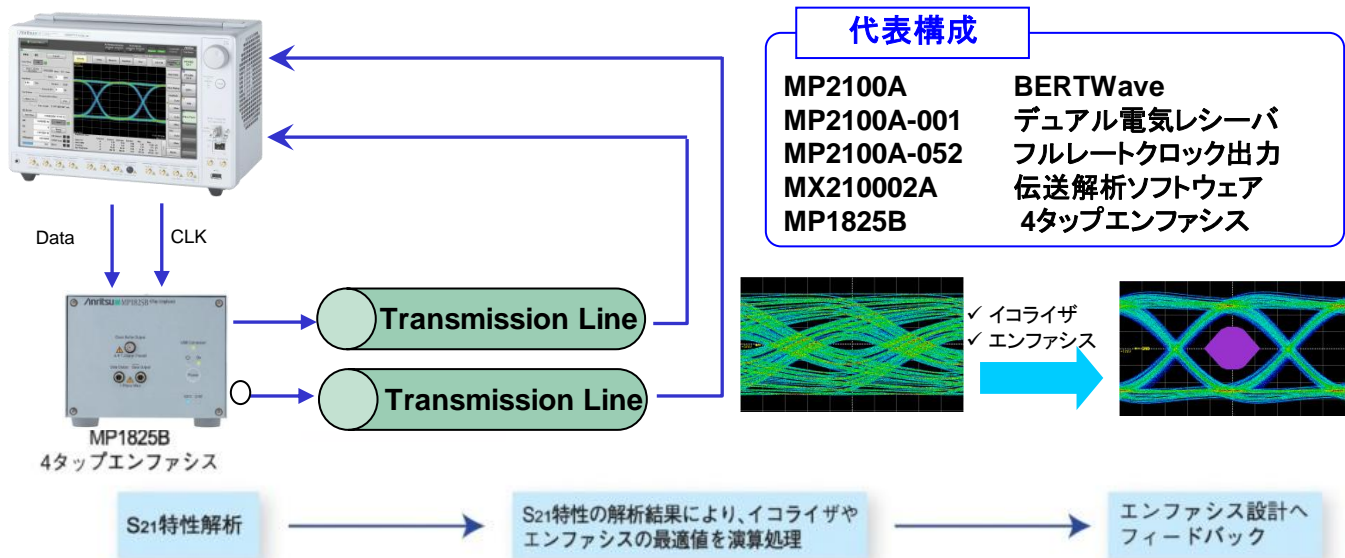
MP2100A BERTWave シリーズ

概要/特長

- Bit Rateに応じたフルレートクロック出力が可能
 - ・Bit Rateの1/1, 1/2, 1/4, 1/8のクロックを出力可能
 - ・各種分周クロックが必要なDUTと直接接続可能
- 1/1 Rateのクロックにより、MP1825B 4Tap Emphasisを駆動可能
 - ・MP1825BによるData信号へのエンファシス付加および観測が可能
 - ・MX210002A 伝送解析ソフトウェアにより、エンファシスの最適値演算およびシミュレーションが可能
- 既存のMP2100A/MP2101Aにオプション追加可能
 - ・日本引き取り改造(Option-152)

エンファシス効果シミュレーション

MP2100A, MP2100A-052, MX210002AおよびMP1825Bを組み合わせることでエンファシス設計の効率化に貢献します。



MP2100A – 052 フルレートクロック出力オプションを追加することで、**MP1825B エンファシスコンバータと接続することができます**。そのため、BERTWaveとMP1825Bを組み合わせることで**エンファシスを付加した波形を観測することができます**。

また、BERTWaveにMX210002A 伝送解析ソフトウェアをインストールすることによってMP1825B 4タップエンファシスと同様に最大4タップまでのエンファシスを設定できます。そのため、伝送線路の損失により劣化したアイパターンをイコライザやエンファシスで補正することにより、どのようなアイパターンになるか、またはどのようなエンファシスが必要かを**波形シミュレーションを用いて解析**できます。

規格

Operation Bit rate	以下のビットレートを出力可能にする	
	Option090搭載時: 8.0 ~ 12.5 GHz 4.0 ~ 6.25 GHz 2.0 ~ 3.125 GHz 1.0 ~ 1.5625 GHz	Option090非搭載時: 8.5 ~ 11.32 GHz 4.25 ~ 5.66 GHz 2.125 ~ 2.83 GHz 1.0625 ~ 1.415 GHz
Number of Output	1 (Single-Ended)	
Amplitude	300mVpp ~ 750mVpp (固定)	
Duty	50% ± 15%	
Tr/Tf	Typ. 30ps (20 – 80%)	
Jitter (RMS)	Typ. 2ps rms @ 10GHz, Sync. Clock 1/8において Typ. 2ps rms @ 12.5GHz, Sync. Clock 1/8において (Option090搭載時)	
Connector	SMA Jack	
Termination	50Ω/AC Coupled	
Reference Channel	Clock出力の同期対象 Ch1 : PPG ED (1/1 Rate, 1/2 Rate動作時のみ選択可) Ch2 : PPG (MP2100A Option005搭載時, MP2101A Option012搭載時のみ選択可) ED (MP2100A Option005搭載時またはMP2101A Option012搭載時かつ1/1 Rateまたは1/2 Rate動作時のみ選択可)	
Alarm	PLL Unlock Detect機能	

オーダリングインフォメーション

型名	品名
MP2100A	BERTWave
MP2100A-001	デュアル電気レシーバー
MP2100A-003	光/シングルエンド電気レシーバ
MP2100A-052	フルレートクロック出力
MP2100A-152	フルレートクロック出力 後付
MP2101A	BERTWave PE
MP2101A-052	フルレートクロック出力
MP2101A-011	1CH PPG/ED
MP2101A-012	2CH PPG/ED
MP2101A-152	フルレートクロック出力 後付

型名	品名
MX210001A	ジッタ解析ソフトウェア
MX210002A	伝送解析ソフトウェア