

MU181500B ジッタ変調源 取扱説明書

第 23 版

- ・製品を適切・安全にご使用いただくために、製品をご使用になる前に、本書を必ずお読みください。
- ・本書に記載以外の各種注意事項は、MP1800A シグナルクオリティアナライザ インストレーションガイド、MP1900A シグナルクオリティアナライザ-R 取扱説明書、および MT1810A 4 スロットシャーシ インストレーションガイドに記載の事項に準じますので、そちらをお読みください。
- ・本書は製品とともに保管してください。

アンリツ株式会社

安全情報の表示について

当社では人身事故や財産の損害を避けるために、危険の程度に応じて下記のようなシグナルワードを用いて安全に関する情報を提供しています。記述内容を十分に理解した上で機器を操作してください。

下記の表示およびシンボルは、そのすべてが本器に使用されているとは限りません。また、外観図などが本書に含まれるとき、製品に貼り付けたラベルなどがその図に記入されていない場合があります。

本書中の表示について



危険

回避しなければ、死亡または重傷に至る切迫した危険があることを示します。



警告

回避しなければ、死亡または重傷に至るおそれがある潜在的な危険があることを示します。



注意

回避しなければ、軽度または中程度の人体の傷害に至るおそれがある潜在的危険、または、物的損害の発生のみが予測されるような危険があることを示します。

機器に表示または本書に使用されるシンボルについて

機器の内部や操作箇所の近くに、または本書に、安全上および操作上の注意を喚起するための表示があります。

これらの表示に使用しているシンボルの意味についても十分に理解して、注意に従ってください。



禁止行為を示します。丸の中や近くに禁止内容が描かれています。



守るべき義務的の行為を示します。丸の中や近くに守るべき内容が描かれています。



警告や注意を喚起することを示します。三角の中や近くにその内容が描かれています。



注意すべきことを示します。四角の中にその内容が書かれています。



このマークを付けた部品がリサイクル可能であることを示しています。

MU181500B

ジッタ変調源

取扱説明書

2011年（平成23年）4月15日（初版）

2026年（令和8年）5月27日（第23版）

- ・ 予告なしに本書の製品操作・取り扱いに関する内容を変更することがあります。
- ・ 許可なしに本書の一部または全部を転載・複製することを禁じます。

Copyright © 2011-2026, ANRITSU CORPORATION

Printed in Japan

安全にお使いいただくために

警告



修理



- ・ 左のアラートマークを表示した箇所の操作をするときは、必ず取扱説明書を参照してください。取扱説明書を読まないで操作などを行った場合は、負傷するおそれがあります。また、本器の特性劣化の原因にもなります。なお、このアラートマークは、危険を示すほかのマークや文言と共に用いられることもあります。

校正



- ・ 本器の保守については、所定の訓練を受け、火災や感電事故などの危険を熟知した当社または当社代理店のサービスエンジニアに依頼してください。本器は、お客様自身では修理できませんので、本体またはユニットを開け、内部の分解などしないでください。本器の内部には、高圧危険部分があり不用意にさわると負傷または死につながる感電事故を引き起こすおそれがあります。また、精密部品を破損するおそれがあります。
- ・ 機器本体またはユニットには、出荷時の品質を保持するために性能保証シールが貼られています。このシールは、所定の訓練を受け、火災や感電事故などの危険を熟知した当社または当社代理店のサービスエンジニアによってのみ開封されます。お客様自身で機器本体またはユニットを開け、性能保証シールを破損しないよう注意してください。第三者によってシールが開封、破損されると機器の性能保証を維持できないおそれがあると判断される場合があります。

 注意

測定端子



- ・ 測定端子には、その端子とアースの間に表示されている値を超える信号を入力しないでください。本器内部が破損するおそれがあります。

住宅環境での使用について

本器は、工業環境用に設計されています。住宅環境で使用すると、無線障害を起こすことがあります。その場合、使用者は適切な対策を施す必要があります。

腐食性雰囲気内での使用について

誤動作や故障の原因となりますので、硫化水素・亜硫酸ガス・塩化水素などの腐食性ガスにさらさないようにしてください。また、有機溶剤の中には腐食性ガスを発生させるものがありますので、事前に確認してください。

品質証明

アンリツ株式会社は、本製品が出荷時の検査により公表規格を満足していること、ならびにそれらの検査には、産業技術総合研究所（National Institute of Advanced Industrial Science and Technology）および情報通信研究機構（National Institute of Information and Communications Technology）などの国立研究所によって認められた公的校正機関にトレーサブルな標準器を基準として校正した測定器を使用したことを証明します。

保証

アンリツ株式会社は、納入後 1 年以内に製造上の原因に基づく故障が発生した場合は、本製品を無償で修復することを保証します。

ソフトウェアの保証内容は別途「ソフトウェア使用許諾」に基づきます。

ただし、次のような場合は上記保証の対象外とさせていただきます。

- ・ この取扱説明書に別途記載されている保証対象外に該当する故障の場合。
- ・ お客様の誤操作、誤使用または無断の改造もしくは修理による故障の場合。
- ・ 通常の使用を明らかに超える過酷な使用による故障の場合。
- ・ お客様の不適當または不十分な保守による故障の場合。
- ・ 火災、風水害、地震、落雷、降灰またはそのほかの天災地変による故障の場合。
- ・ 戦争、暴動または騒乱など破壊行為による故障の場合。
- ・ 本製品以外の機械、施設または工場設備の故障、事故または爆発などによる故障の場合。
- ・ 指定外の接続機器もしくは応用機器、接続部品もしくは応用部品または消耗品の使用による故障の場合。
- ・ 指定外の電源または設置場所での使用による故障の場合。
- ・ 特殊環境における使用^(注)による故障の場合。
- ・ 昆虫、くも、かび、花粉、種子またはそのほかの生物の活動または侵入による故障の場合。

また、この保証は、原契約者のみ有効で、お客様から再販売されたものについては保証しかねます。

なお、本製品の使用、あるいは使用不能によって生じた損害およびお客様の取引上の損失については、責任を負いかねます。ただし、その損害または損失が、当社の故意または重大な過失により生じた場合はこの限りではありません。

注：

「特殊環境における使用」には、以下のような環境での使用が該当します。

- ・ 直射日光が当たる場所
- ・ 粉じんが多い環境
- ・ 屋外
- ・ 水、油、有機溶剤もしくは薬液などの液中、またはこれらの液体が付着する場

所

- ・ 潮風、腐食性ガス（亜硫酸ガス、硫化水素、塩素、アンモニア、二酸化窒素、塩化水素など）がある場所
- ・ 静電気または電磁波の強い環境
- ・ 電源の瞬断または異常電圧が発生する環境
- ・ 部品が結露するような環境
- ・ 潤滑油からのオイルミストが発生する環境
- ・ 高度 2000 m を超える環境
- ・ 車両、船舶または航空機内など振動または衝撃が多く発生する環境

当社へのお問い合わせ

本製品の故障については、「お問い合わせ窓口」へすみやかにご連絡ください。
「お問い合わせ窓口」は、当社ホームページのお問い合わせページで確認できます。

国外持出しに関する注意

- 本製品は、特定の外国の安全規格などに準拠していない場合がありますので、当社の承諾なく日本国外へ持ち出して使用された場合、当社は一切の責任を負いかねます。
- 本製品および添付マニュアル類は、輸出および国外持ち出しの際には、「外国為替及び外国貿易法」により、日本国政府の輸出許可や役務取引許可を必要とする場合があります。また、米国の「輸出管理規則」により、日本からの再輸出には米国政府の再輸出許可を必要とする場合があります。詳細は当社ホームページを参照してください。

<https://www.anritsu.com/support/export-procedures>

本製品や添付マニュアル類を輸出または国外持ち出しする場合は、事前に必ず当社の営業担当までご連絡ください。

輸出規制を受ける製品やマニュアル類を廃棄処分する場合は、軍事用途等に不正使用されないよう、破碎または裁断処理していただきますようお願い致します。

寿命のある部品について

本器には、動作回数または通電時間により決まった寿命がある部品を使用しています。長時間連続して使用する場合は、これらの部品の寿命に注意してください。これらの部品は、保証期間内であっても寿命の場合は有償交換になります。

同軸スイッチ： 1000 万回 (BUJ, RJ のジッタ可変回数)

ソフトウェア使用許諾

お客様は、ご購入いただいたソフトウェア（プログラム、データベース、電子機器の動作・設定などを定めるシナリオ等を含み、以下「本ソフトウェア」と総称します）を使用（実行、インストール、複製、記録等を含み、以下「使用」と総称します）する前に、本「ソフトウェア使用許諾」（以下「本使用許諾」といいます）をお読みください。お客様から本使用許諾の規定にご同意いただいた場合のみ、お客様は、本使用許諾に定められた範囲において本ソフトウェアをアンリツが推奨または指定する装置（以下、「本装置」といいます）に使用することができます。お客様が本ソフトウェアを使用したとき、当該ご同意をいただいたものとします。

第1条（許諾、禁止内容）

1. お客様は、本ソフトウェアを有償・無償にかかわらず第三者へ販売、開示、移転、譲渡、賃貸、リース、頒布し、または再使用させる目的で複製、開示、使用許諾することはできません。
2. お客様は、本ソフトウェアをバックアップの目的で、1部のみ複製を作成できます。
3. 本ソフトウェアのリバースエンジニアリング、逆アセンブルもしくは逆コンパイル、または改変もしくは派生物（二次的著作物）の作成は禁止させていただきます。
4. お客様は、本ソフトウェアを本装置1台で使用できます。

第2条（免責）

アンリツは、お客様による本ソフトウェアの使用または使用不能から生ずる損害、第三者からお客様に請求された損害を含め、一切の損害について責任を負わないものとします。ただし、当該損害がアンリツの故意または重大な過失により生じた場合はこの限りではありません。

第3条（修補）

1. お客様が、取扱説明書に書かれた内容に基づき本ソフトウェアを使用していたにもかかわらず、本ソフトウェアが取扱説明書もしくは仕様書に書かれた内容どおりに動作しない場合（以下「不具合」といいます）には、アンリツは、アンリツの判断に基づいて、本ソフトウェアを無償で修補、交換し、または不具合回避方法のご案内をするものとします。ただし、以下の事項による本ソフトウェアの不具合および破損、消失したお客様のいかなるデータの復旧を除きます。
 - a) 取扱説明書・仕様書に記載されていない使用目的での使用
 - b) アンリツが指定した以外のソフトウェアとの相互干渉
 - c) アンリツの承諾なく、本ソフトウェアまたは本装置の修理、改造がされた場合

d) 他の装置による影響、ウイルスによる影響、災害、その他の外部要因などアンリツの責めとみなすことができない要因があった場合

2. 前項に規定する不具合において、アンリツが、お客様ご指定の場所で作業する場合の移動費、宿泊費および日当に係る現地作業費については有償とさせていただきます。
3. 本条第1項に規定する不具合に係る保証責任期間は本ソフトウェア購入後6か月または修補後30日いずれか遅い方の期間とさせていただきます。

第4条（法令の遵守）

お客様は、本ソフトウェアを、直接、間接を問わず、核、化学・生物兵器およびミサイルなど大量破壊兵器および通常兵器、ならびにこれらの製造設備等・関連資機材等の拡散防止の観点から、日本国の「外国為替及び外国貿易法」およびアメリカ合衆国「輸出管理法」その他国内外の関係する法律、規則、規格等に違反して、いかなる仕向け地、自然人もしくは法人に対しても輸出しないものとし、また輸出させないものとします。

第5条（規定の変更）

アンリツは、本使用許諾の規定の変更が、お客様の一般の利益に適う場合、または本使用許諾の目的および変更に係る諸事情に照らして合理的な場合に、お客様の承諾を得ることなく変更を実施することができます。変更にあたりアンリツは、原則として45日前までに、その旨（変更後の内容および実施日）を自己のホームページに掲載し、またはお客様に書面もしくは電子メールで通知します。

第6条（解除）

1. アンリツは、お客様が、本使用許諾のいずれかの条項に違反したとき、アンリツの著作権およびその他の権利を侵害したとき、暴力団等反社会的な団体に属しもしくは当該団体に属する者と社会的に非難されるべき関係があることが判明したとき、または法令に違反したとき等、本使用許諾を継続できないと認められる相当の事由があるときは、直ちに

本使用許諾を解除することができます。

2. お客様またはアンリツは、30 日前までに書面で相手方へ通知することにより、本使用許諾を終了させることができます。

第 7 条（損害賠償）

お客様が本使用許諾の規定に違反した事に起因してアンリツが損害を被った場合、アンリツはお客様に対して当該損害の賠償を請求することができます。

第 8 条（解除後の義務）

お客様は、第 6 条により、本使用許諾が解除されまたは終了したときは直ちに本ソフトウェアの使用を中止し、アンリツの求めに応じ、本ソフトウェアおよびそれらに関する複製物を含めアンリツに返却または廃棄するものとします。

第 9 条（協議）

本使用許諾の条項における個々の解釈について生じた疑義、または本使用許諾に定めのない事項について、お客様およびアンリツは誠意をもって協議のうえ解決するものとします。

第 10 条（準拠法）

本使用許諾は、日本法に準拠し、日本法に従って解釈されるものとします。本使用許諾に関する紛争の第一審の専属的合意管轄裁判所は、東京地方裁判所とします。

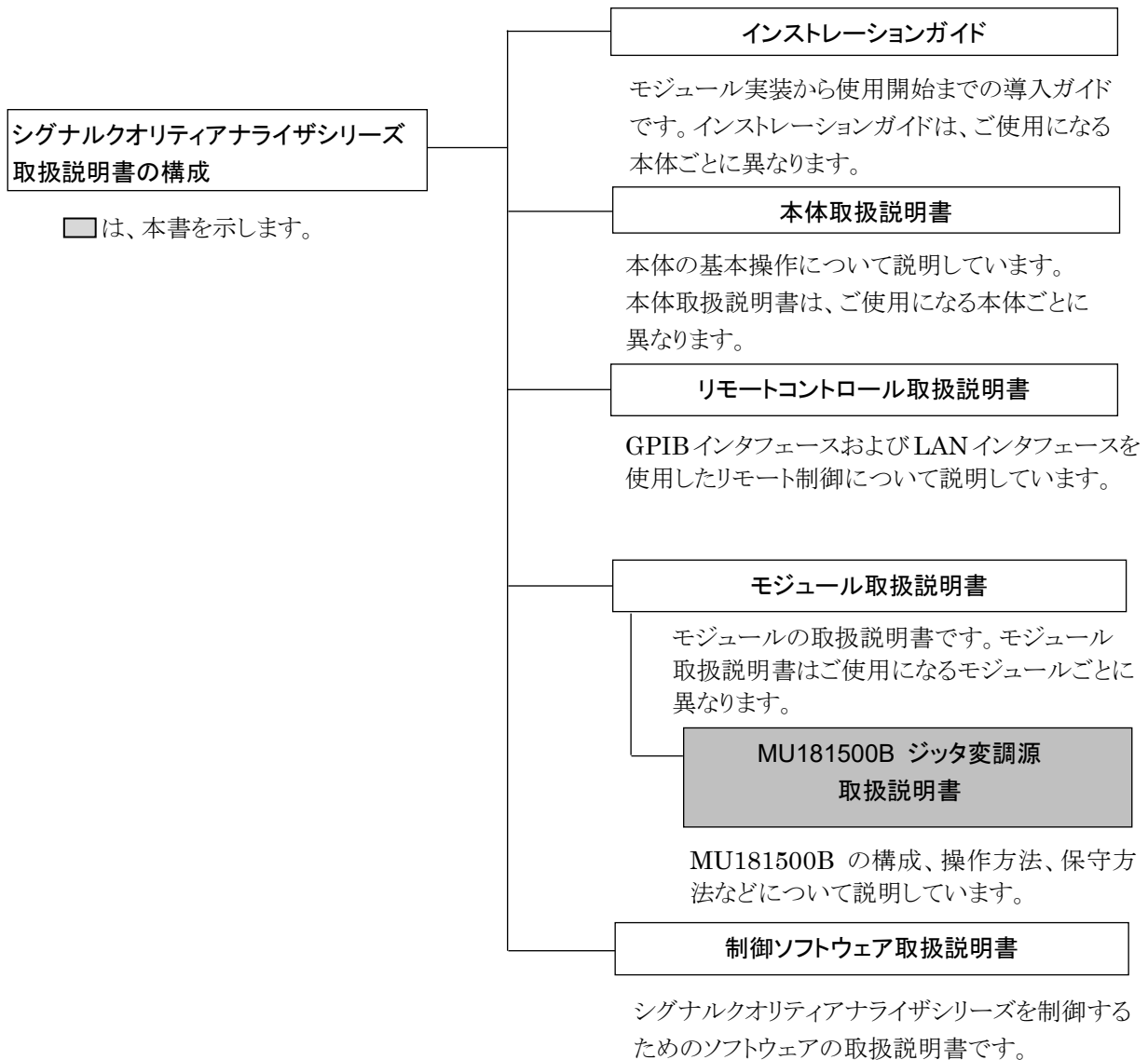
（改定履歴）

2020 年 2 月 29 日

2022 年 2 月 22 日

はじめに

MP1800A シグナルクオリティアナライザ本体、MT1810A 4 スロットシャーシ本体、モジュール、および制御ソフトウェアを組み合わせた試験システムをシグナルクオリティアナライザシリーズといいます。シグナルクオリティアナライザシリーズの取扱説明書は、以下のように、インストールガイド、本体、リモートコントロール、モジュール、および制御ソフトウェアに分かれて構成されています。



MP1900A シグナルクオリティアナライザ-R 本体、モジュール、および制御ソフトウェアを組み合わせた試験システムをシグナルクオリティアナライザ-R シリーズといいます。シグナルクオリティアナライザ-R シリーズの取扱説明書は、以下のように、MP1900A、モジュール、および制御ソフトウェアに分かれて構成されています。

シグナルクオリティアナライザ-Rシリーズ取扱説明書の構成

■ は、本書を示します。

MP1900A シグナルクオリティアナライザ-R 取扱説明書

MP1900A の基本操作、パネルの説明、保守、モジュール装着から使用開始までの手順を説明しています。

モジュール取扱説明書

MP1900A シグナルクオリティアナライザ-R 用 プラグインモジュール 取扱説明書

MP1900A に装着するモジュール (MU191000A、MU195020A、MU195040A、MU195050A、MU196020A/C、MU196040A/B、MU196050B、MU196060A) のパネルの説明、操作方法、性能試験、保守、およびトラブルシューティングについて説明しています。

MU181000A 12.5GHz シンセサイザ MU181000B 12.5GHz 4 ポートシンセサイザ 取扱説明書

MU181000A/B のパネルの説明、操作方法、性能試験、保守、およびトラブルシューティングについて説明しています。

MU181500B ジッタ変調源 取扱説明書

MU181500B のパネルの説明、操作方法、性能試験、および保守について説明しています。

MU183020A 28G/32G bit/s PPG MU183021A 28G/32G bit/s 4ch PPG 取扱説明書

MU183020A、MU183021A のパネルの説明、性能試験、保守、およびトラブルシューティングについて説明しています。

MU183040A 28G/32G bit/s ED MU183041A 28G/32G bit/s 4ch ED MU183040B 28G/32G bit/s High Sensitivity ED MU183041B 28G/32G bit/s 4ch High Sensitivity ED 取扱説明書

MU183040A、MU183041A、MU183040B、MU183041B のパネルの説明、操作方法、性能試験、保守、およびトラブルシューティングについて説明しています。

MX190000A シグナルクオリティアナライザ-R 制御ソフトウェア 取扱説明書

シグナルクオリティアナライザ-R シリーズを制御するためのソフトウェアの取扱説明書です。

拡張アプリケーション取扱説明書

シグナルクオリティアナライザ-R シリーズの拡張アプリケーションソフトウェアの取扱説明書です。

MX183000A ハイスピード シリアルデータ テスト ソフトウェア取扱説明書

ハイスピード シリアルデータ テスト ソフトウェアの設定と操作方法を説明します。

本書では、モジュールの形名および品名を略称で記載します。

略称	形名および品名
MU181000A	MU181000A 12.5GHz シンセサイザ
MU181000B	MU181000B 12.5GHz 4 ポートシンセサイザ
MU181000A/B	MU181000A 12.5GHz シンセサイザまたは MU181000B 12.5GHz 4 ポートシンセサイザ
MU181020A	MU181020A 12.5Gbit/s PPG
MU181020B	MU181020B 14Gbit/s PPG
MU181020A/B	MU181020A 12.5Gbit/s PPG or MU181020B 14Gbit/s PPG
MU181040A	MU181040A 12.5Gbit/s ED
MU183020A	MU183020A 28G/32G bit/s PPG
MU183021A	MU183021A 28G/32G bit/s 4ch PPG
MU183040A	MU183040A 28G/32G bit/s ED
MU183040B	MU183040B 28G/32G bit/s High Sensitivity ED
MU183040A/B	MU183040A 28G/32G bit/s ED or MU183040B 28G/32G bit/s High Sensitivity ED
MU183041B	MU183041B 28G/32G bit/s 4ch High Sensitivity ED
MU191000A	MU191000A Synthesizer
MU195020A	MU195020A 21G/32G bit/s SI PPG
MU195040A	MU195040A 21G/32G bit/s SI ED
MU195050A	MU195050A Noise Generator
MU196020A/C	MU196020A PAM4 PPG MU196020C PAM4 PPG
MU196040A	MU196040A PAM4 ED
MU196040B	MU196040B PAM4 ED
MU196040A/B	MU196040A PAM4 ED または MU196040B PAM4 ED
MU196050B	MU196050B Noise Generator
MU196060A	MU196060A 32 G baud NRZ/PAM4 Re-Driver

オプション番号の **x** は数値を表します。オプション番号の詳細については各モジュールの取扱説明書を参照してください。

MU196020A-x11	
└───┘	└──┘
形名	オプション番号

目次

安全にお使いいただくために.....	iii
--------------------	-----

はじめに	i
------------	---

第1章 概要.....	1-1
-------------	-----

1.1 製品の概要	1-2
1.2 機器の構成	1-3
1.3 規格	1-5

第2章 ご使用になる前に	2-1
--------------------	-----

2.1 本体への装着	2-2
2.2 パネルの説明	2-3
2.3 アプリケーションの操作方法	2-4
2.4 破損防止処理	2-5

第3章 ジッタを設定する.....	3-1
-------------------	-----

3.1 設定手順.....	3-2
3.2 画面の構成	3-3
3.3 入力信号の設定	3-9
3.4 ジッタの設定	3-14
3.5 データ出力の設定	3-33
3.6 補助出力の設定	3-36
3.7 他モジュールの設定制限	3-37
3.8 設定内容の保存と読み込み	3-38

第4章 使用例	4-1
---------------	-----

4.1 ジッタ耐力の測定	4-2
4.2 スペクトラム拡散の測定	4-5
4.3 スペクトラム拡散 (USB4 Gen2/3 SSC Profile) の測定	4-7

1

2

3

4

5

6

7

付
録

索
引

第5章 リモートコマンド.....	5-1
-------------------	-----

第6章 性能試験	6-1
----------------	-----

6.1 性能試験.....	6-2
6.2 性能試験用機器.....	6-2
6.3 性能試験方法	6-2

第7章 保守.....	7-1
-------------	-----

7.1 日常の手入れ	7-2
7.2 保管上の注意	7-3
7.3 輸送方法.....	7-4
7.4 校正	7-5
7.5 廃棄.....	7-6

付録 A 初期設定値.....	A-1
-----------------	-----

付録 B 性能試験記録表.....	B-1
-------------------	-----

付録 C 参考文献	C-1
-----------------	-----

付録 D ジッタ測定用ケーブル接続例	D-1
--------------------------	-----

索引	索引-1
----------	------

この章では、MU181500B ジッタ変調源（以下、本器と呼びます。）の概要を説明します。

- 1.1 製品の概要 1-2
- 1.2 機器の構成 1-3
 - 1.2.1 標準構成 1-3
 - 1.2.2 応用部品 1-4
- 1.3 規格 1-5
 - 1.3.1 入出力信号 1-5
 - 1.3.2 ジッタ変調性能 1-8
 - 1.3.3 一般性能 1-38

1.1 製品の概要

本器は、シグナルクオリティアナライザシリーズまたはシグナルクオリティアナライザ-Rシリーズに内蔵可能なプラグインモジュールです。

本器は入力されたクロック、または内蔵クロックに対して、次のジッタを付加したクロックを発生します。

- | | |
|------------------------------------|--------------|
| • BUJ: Bounded Uncorrelated Jitter | 拘束無相関ジッタ |
| • RJ: Random Jitter | ランダムジッタ |
| • SJ: Sinusoidal Jitter | 正弦波ジッタ |
| • SSC: Spread Spectrum Clock | 拡散スペクトラムクロック |
| • Ext: External Jitter | 外部ジッタ |

本器の出力クロックをパルスパターン発生器に入力すると、ジッタを付加した信号のビット誤り率測定ができます。

本器の特長は下記のとおりです。

- 800 MHz から 15 GHz のクロックに SJ、SSC、BUJ、RJ を個別に付加可能
- 同じ MP1800A シグナルクオリティアナライザ（以下、MP1800A と呼びます）に装着した MU181000A または MU181000B と連動操作可能
- 同じ MP1900A シグナルクオリティアナライザ-R（以下、MP1900A と呼びます）に装着した MU181000A、MU181000B、または MU191000A と連動操作可能
- 入力クロック、付加されるジッタ、出力データ信号が直感的にイメージできる設定画面
- 被測定物、または測定系に必要とされる無変調の分周クロックを出力可能
- MP1900A に装着することで Built-in SJ2 を印可することが可能*1、*2
- MP1900A に装着することで SSC Profile を変更することが可能*3
- MP1900A に装着することで SJ3 を印加することが可能*4

*1: 本機能は MX190000A シグナルクオリティアナライザ-R 制御ソフトウェア（以下、MX190000A と呼びます。）バージョン 2.0.0 以降で使用可能、従来機能の SJ2 とは排他で動作

*2: MU191000A 使用時は、Built-in SJ2 のみ使用可能で、従来機能の SJ2 は使用不可

*3: 本機能は MX190000A バージョン 7.02.00 以降で使用可能

*4: 本機能は MX190000A バージョン 10.01.00 以降で使用可能

1.2 機器の構成

1.2.1 標準構成

本器の標準構成を表 1.2.1-1 に示します。

表 1.2.1-1 MU181500B 標準構成

項目	形名・記号	品名	数量	備考
本体	MU181500B	ジッタ変調源	1	
添付品	J1137	同軸終端器	6	
	J1341A	オープン	2	
	J1624A	同軸ケーブル 0.3 m (SMA コネクタ)	1	
	J1508A	BNC-SMA コネクタケーブル (30 cm)	2	
	Z0897A	MP1800A Manual CD*	1	CD-ROM
	Z0918A	MX180000A Software CD*	1	CD-ROM

*: MP1900A に装着される場合は、添付されません。

1.2.2 応用部品

本器の応用部品を表 1.2.2-1 に示します。これらはすべて別売りです。

表 1.2.2-1 応用部品

形名	品名	備考
J1137	同軸終端器	
J1342A	同軸ケーブル 0.8 m	APC 3.5 mm コネクタ
J1625A	同軸ケーブル 1 m (SMA コネクタ)	
J1359A	同軸アダプタ (K-P, K-J, SMA 互換)	
41KC-3	精密固定減衰器 3 dB	
41KC-6	精密固定減衰器 6 dB	
41KC-10	精密固定減衰器 10 dB	
41KC-20	精密固定減衰器 20 dB	
K240C	精密パワーディバイダ	
J1624A	同軸ケーブル 0.3 m (SMA コネクタ)	SMA コネクタ
J1550A	同軸スキューマッチケーブル (0.8 m、APC 3.5 コネクタ)	APC 3.5 mm コネクタ、2 本セット 1 組
J1551A	同軸スキューマッチケーブル (0.8 m、K コネクタ)	K コネクタ、2 本セット 1 組
J1611A	同軸ケーブル (1.3 m、K コネクタ)	K コネクタ
J1741A	電気長規定同軸ケーブル (0.8 m、K コネクタ)	K コネクタ
J1615A*	同軸ケーブルセット (Jitter-PPG-Emphasis)	ジッタ耐力測定用ケーブルセット
J1618A*	同軸ケーブルセット (Jitter-2chPPG-Emphasis)	ジッタ耐力測定用ケーブルセット
J1620A	同軸ケーブル (0.9 m K コネクタ)	K コネクタ
W3481AW	取扱説明書	冊子

*： 同軸ケーブルセットの接続例は、付録 D を参照してください。

1.3 規格

1.3.1 入出力信号

表 1.3.1-1 入出力信号

項目	規格												
外部クロック入力 コネクタ数 周波数範囲 入力振幅 終端 コネクタ	1 6.400 001～12.5 GHz (Clock Source: MU181000A/B、MU191000A) 0.8～15 GHz (Clock Source: External) 0.4～1.0 V _{p-p} 50 Ω/AC SMA(f.)												
外部ジッタ入力 対応ジッタ コネクタ数 変調周波数 入力振幅 終端 コネクタ	入力信号に応じた各種変調 1 10 kHz～1 GHz 0～2 V _{p-p} 50 Ω/GND SMA(f.)												
ジッタクロック出力*1 コネクタ数 周波数 設定範囲	2 Clock Source が MU181000A/B または MU191000A の場合 <table><tr><th>設定範囲 (GHz)</th><th>ステップ</th></tr><tr><td>0.800 001～1.562 500</td><td>1 kHz</td></tr><tr><td>1.600 001～3.125 000</td><td>1 kHz</td></tr><tr><td>3.200 001～6.250 000</td><td>1 kHz</td></tr><tr><td>6.400 001～12.500 000</td><td>1 kHz</td></tr><tr><td>12.800 002～15.000 000</td><td>2 kHz</td></tr></table> Clock Source が External の場合 0.8～15 GHz Ext Jitter Input コネクタに入力されるクロックの周波数と同じ	設定範囲 (GHz)	ステップ	0.800 001～1.562 500	1 kHz	1.600 001～3.125 000	1 kHz	3.200 001～6.250 000	1 kHz	6.400 001～12.500 000	1 kHz	12.800 002～15.000 000	2 kHz
設定範囲 (GHz)	ステップ												
0.800 001～1.562 500	1 kHz												
1.600 001～3.125 000	1 kHz												
3.200 001～6.250 000	1 kHz												
6.400 001～12.500 000	1 kHz												
12.800 002～15.000 000	2 kHz												

*1: 応用部品 J1342A 同軸ケーブル 0.8 m を使用して規定。

表 1.3.1-1 入出力信号 (続き)

項目	規格
ジッタクロック出力 (続き) 周波数オフセット	Clock Source が MU181000A/B または MU191000A の場合 -1000～+1000 ppm、1 ppm ステップ Clock Source が External の場合 規定無し
振幅	0.4～1.0 Vp-p ^{*2}
残留ジッタ	≤ 350 fs ^{*3}
終端	50 Ω/AC
コネクタ	SMA(f.)
IQ 出力/Clock Switch Trigger	MX190000A バージョン 10.03.00 以降で Clock Switch Trigger 機能と IQ 出力は排他で設定可能です。
コネクタ数	2 (I, Q)
出力振幅	≤ 1 Vp-p
終端	50 Ω/GND
コネクタ	SMA(f.)
Clock Switch Trigger	Clock Switch Trigger の ON、OFF を切り替えます。 OFF: 従来どおり、同相/直交位相信号を出力します。 ON: コネクタ別に異なる信号を出力します。 - I コネクタ: SSC Profile の繰り返し開始信号 - Q コネクタ: パターン切り替えトリガ信号 Clock Switch Trigger 機能使用時は、SJ2 via MU181000 は設定できません。
IQ 出力	MU181000x-001 Ext IQ Input へ接続
AUX 入力	
コネクタ数	1
周波数	Ext Clock Input に入力されたクロック周波数と同じ
入力振幅	0.4～1.1 Vp-p
終端	50 Ω/AC
コネクタ	SMA(f.)

*2: 振幅は変更できません。

*3: 4.25、7.0125、10、12.5、14、15 GHz において

表 1.3.1-1 入出力信号 (続き)

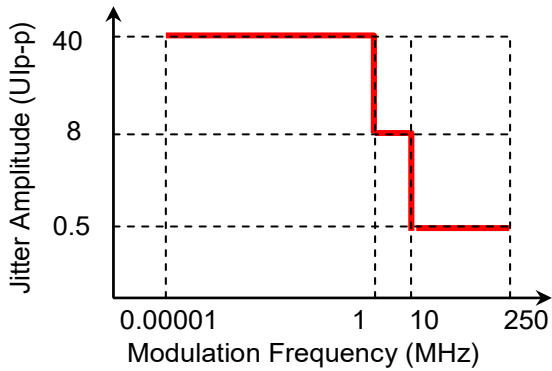
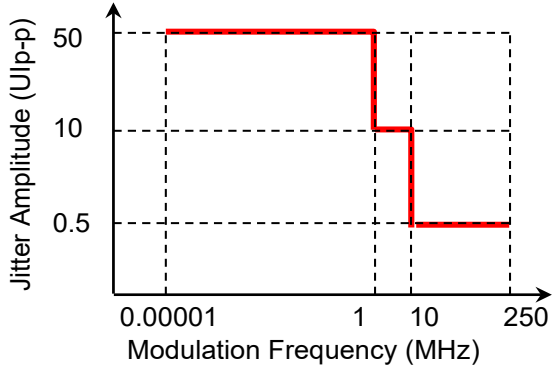
項目	規格
基準クロック出力 ^{*1}	
コネクタ数	2
基準クロック	Ext Clock Input または AUX Input (Clock Source: MU181000A/B、MU191000A) Ext Clock Input (Clock Source: External)
周波数設定範囲	ジッタクロック出力周波数の 1/1、1/2、または 1/4
出力振幅	出力クロック周波数 < 4 GHz: 0.4~1.2 V _{p-p} ^{*2} 出力クロック周波数 ≥ 4 GHz: 0.4~1.0 V _{p-p} ^{*2}
終端	50 Ω/AC
コネクタ	SMA(f.)
Sub-rate クロック出力 ^{*1}	
コネクタ数	2 (差動出力)
周波数	ジッタクロック出力周波数の 1/N (N=8~256、1 ステップ)
出力振幅	
設定範囲	0.1~0.7 V _{p-p} 、10 mV ステップ
確度	±70 mV ±設定振幅の 20% ^{*4}
終端	50 Ω/AC
コネクタ	SMA(f.)

*4: ジッタクロック周波数 12.5 GHz、分周比 1/8 にて

1.3.2 ジッタ変調性能

MU195020A または MU196020A/C と連動して本器を使用する場合、クロックの設定や動作ビットレートによって、設定できる変調周波数、ジッタ振幅は異なります。『MP1900A シグナルクオリティアナライザ-R 用 プラグインモジュール取扱説明書』の「1.3 規格」を必ず参照し、使用する条件での設定可能範囲を確認してください。

表 1.3.2-1 正弦波ジッタ (SJ1)*¹

項目	規格								
マスク設定範囲									
Full-rate (PPG)									
Full-rate (MUX)	<table border="1"> <thead> <tr> <th>変調周波数 (MHz)</th><th>ジッタ振幅 (Ulp-p)</th></tr> </thead> <tbody> <tr> <td>0.00001～1</td><td>≤ 40</td></tr> <tr> <td>1.001～10</td><td>≤ 8</td></tr> <tr> <td>10.01～250</td><td>≤ 0.5</td></tr> </tbody> </table> 	変調周波数 (MHz)	ジッタ振幅 (Ulp-p)	0.00001～1	≤ 40	1.001～10	≤ 8	10.01～250	≤ 0.5
変調周波数 (MHz)	ジッタ振幅 (Ulp-p)								
0.00001～1	≤ 40								
1.001～10	≤ 8								
10.01～250	≤ 0.5								
Half-rate (MUX)									
Quarter-rate (MUX)	<table border="1"> <thead> <tr> <th>変調周波数 (MHz)</th><th>ジッタ振幅 (Ulp-p)</th></tr> </thead> <tbody> <tr> <td>0.00001～1</td><td>≤ 50</td></tr> <tr> <td>1.001～10</td><td>≤ 10</td></tr> <tr> <td>10.01～250</td><td>≤ 0.5</td></tr> </tbody> </table> 	変調周波数 (MHz)	ジッタ振幅 (Ulp-p)	0.00001～1	≤ 50	1.001～10	≤ 10	10.01～250	≤ 0.5
変調周波数 (MHz)	ジッタ振幅 (Ulp-p)								
0.00001～1	≤ 50								
1.001～10	≤ 10								
10.01～250	≤ 0.5								

*1: 次の図の MU182020A または MU182021A のデータ出力で規定、
8~28 Gbit/s

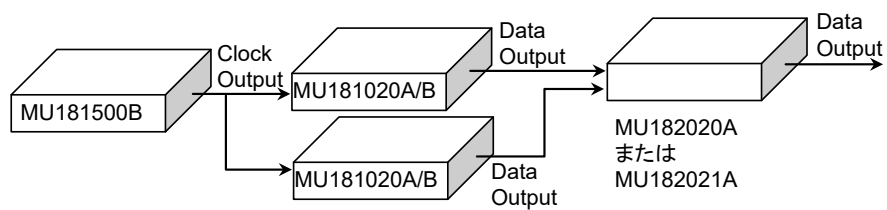


表 1.3.2-1 正弦波ジッタ (SJ1)*¹ (続き)

項目	規格	
変調周波数 設定範囲	設定範囲	ステップ
	10 Hz～10 kHz	1 Hz
	10～100 kHz	10 Hz
	100 kHz～1 MHz	100 Hz
	1～10 MHz	1 kHz
	10～100 MHz	10 kHz
	100～250 MHz	100 kHz
帯域幅	クロック周波数	帯域幅
	$0.800001 < F_c \leq 1.2 \text{ GHz}$	10 Hz～50 MHz
	$1.200001 < F_c \leq 4 \text{ GHz}$	10 Hz～100 MHz
	$4.000001 < F_c \leq 8.5 \text{ GHz}$	10 Hz～150 MHz
	$8.500001 < F_c \leq 15 \text{ GHz}$	10 Hz～250 MHz
確度	$\pm 100 \text{ ppm}$	

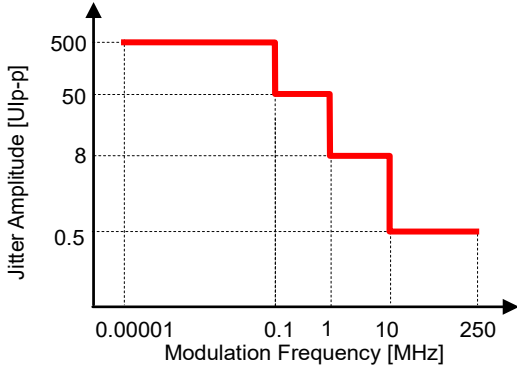
表 1.3.2-1 正弦波ジッタ (SJ1)*¹ (続き)

項目	規格																																	
振幅 設定範囲	<table><tr><th colspan="5">Data Pattern Generator</th></tr><tr><th colspan="2">Full-rate (PPG)、Full-rate (MUX)</th><th colspan="2">Half-rate (MUX) * 16</th></tr><tr><th>変調周波数</th><th>設定範囲 (UIp-p)</th><th>ステップ (UI)</th><th>設定範囲 (UIp-p)</th><th>ステップ (UI)</th></tr><tr><td>10 Hz～1 MHz</td><td>0～40</td><td>0.001</td><td>0～50</td><td>0.001</td></tr><tr><td>1.001～10 MHz</td><td>0～8</td><td>0.001</td><td>0～10</td><td>0.001</td></tr><tr><td>10.01～250 MHz</td><td>0～0.5</td><td>0.001</td><td>0～0.55</td><td>0.001</td></tr></table>					Data Pattern Generator					Full-rate (PPG)、Full-rate (MUX)		Half-rate (MUX) * 16		変調周波数	設定範囲 (UIp-p)	ステップ (UI)	設定範囲 (UIp-p)	ステップ (UI)	10 Hz～1 MHz	0～40	0.001	0～50	0.001	1.001～10 MHz	0～8	0.001	0～10	0.001	10.01～250 MHz	0～0.5	0.001	0～0.55	0.001
						Data Pattern Generator																												
						Full-rate (PPG)、Full-rate (MUX)		Half-rate (MUX) * 16																										
						変調周波数	設定範囲 (UIp-p)	ステップ (UI)	設定範囲 (UIp-p)	ステップ (UI)																								
						10 Hz～1 MHz	0～40	0.001	0～50	0.001																								
						1.001～10 MHz	0～8	0.001	0～10	0.001																								
	10.01～250 MHz	0～0.5	0.001	0～0.55	0.001																													
	<table><tr><th colspan="3">Data Pattern Generator</th></tr><tr><th colspan="3">Quarter-rate (MUX) * 16</th></tr><tr><th>変調周波数</th><th>設定範囲 (UIp-p)</th><th>ステップ (UI)</th></tr><tr><td>10 Hz～1 MHz</td><td>0～50</td><td>0.001</td></tr><tr><td>1.001～10 MHz</td><td>0～10</td><td>0.001</td></tr><tr><td>10.01～250 MHz</td><td>0～0.550</td><td>0.001</td></tr></table>					Data Pattern Generator			Quarter-rate (MUX) * 16			変調周波数	設定範囲 (UIp-p)	ステップ (UI)	10 Hz～1 MHz	0～50	0.001	1.001～10 MHz	0～10	0.001	10.01～250 MHz	0～0.550	0.001											
						Data Pattern Generator																												
						Quarter-rate (MUX) * 16																												
						変調周波数	設定範囲 (UIp-p)	ステップ (UI)																										
						10 Hz～1 MHz	0～50	0.001																										
1.001～10 MHz						0～10	0.001																											
10.01～250 MHz	0～0.550	0.001																																
<table><tr><th>設定振幅</th><th>確度</th></tr><tr><td>0.001～2.199 UIp-p</td><td>±(設定振幅 × Q%)±0.03 UI</td></tr><tr><td>2.2～21.999 UIp-p</td><td>±(設定振幅 × Q%)±0.2 UI</td></tr><tr><td>22～50 UI</td><td>±(設定振幅 × Q%)±2 UI</td></tr><tr><td colspan="2">Q の値を次の表に示します。</td></tr><tr><td><table><tr><th>変調周波数</th><th>Q</th></tr><tr><td>10 Hz～500 kHz</td><td>7</td></tr><tr><td>500 kHz～2 MHz</td><td>10</td></tr><tr><td>2～80 MHz</td><td>13</td></tr><tr><td>80～250 MHz</td><td>15</td></tr></table></td><td></td></tr></table>					設定振幅	確度	0.001～2.199 UIp-p	±(設定振幅 × Q%)±0.03 UI	2.2～21.999 UIp-p	±(設定振幅 × Q%)±0.2 UI	22～50 UI	±(設定振幅 × Q%)±2 UI	Q の値を次の表に示します。		<table><tr><th>変調周波数</th><th>Q</th></tr><tr><td>10 Hz～500 kHz</td><td>7</td></tr><tr><td>500 kHz～2 MHz</td><td>10</td></tr><tr><td>2～80 MHz</td><td>13</td></tr><tr><td>80～250 MHz</td><td>15</td></tr></table>	変調周波数	Q	10 Hz～500 kHz	7	500 kHz～2 MHz	10	2～80 MHz	13	80～250 MHz	15									
					設定振幅	確度																												
					0.001～2.199 UIp-p	±(設定振幅 × Q%)±0.03 UI																												
					2.2～21.999 UIp-p	±(設定振幅 × Q%)±0.2 UI																												
					22～50 UI	±(設定振幅 × Q%)±2 UI																												
					Q の値を次の表に示します。																													
<table><tr><th>変調周波数</th><th>Q</th></tr><tr><td>10 Hz～500 kHz</td><td>7</td></tr><tr><td>500 kHz～2 MHz</td><td>10</td></tr><tr><td>2～80 MHz</td><td>13</td></tr><tr><td>80～250 MHz</td><td>15</td></tr></table>	変調周波数	Q	10 Hz～500 kHz	7	500 kHz～2 MHz	10	2～80 MHz	13	80～250 MHz	15																								
変調周波数	Q																																	
10 Hz～500 kHz	7																																	
500 kHz～2 MHz	10																																	
2～80 MHz	13																																	
80～250 MHz	15																																	
出力設定	ON、OFF 切り替えあり																																	

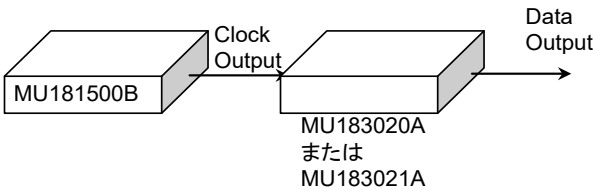
表 1.3.2-1 正弦波ジッタ (SJ1)*2、*3 (続き)

項目	規格										
マスク設定範囲	32G PPG Full rate Clock Out 設定、データレート 15～32.1 Gbit/s										
	32G PPG Half rate Clock Out 設定、データレート 2.4～32.1 Gbit/s										
	64G PPG Full rate Clock Out 設定、データレート 15～32.1 Gbit/s										
	64G PPG Half rate Clock Out 設定、データレート 2.4～64.2 Gbit/s										
	64G PPG Quarter rate Clock Out 設定、データレート 2.4～64.2 Gbit/s										
	<table border="1"> <thead> <tr> <th>変調周波数 (MHz)</th><th>ジッタ振幅 (Ulp-p)</th></tr> </thead> <tbody> <tr> <td>0.00001～0.1</td><td>≤ 2000</td></tr> <tr> <td>0.1001～1</td><td>≤ 200</td></tr> <tr> <td>1.001～10</td><td>≤ 16</td></tr> <tr> <td>10.01～250</td><td>≤ 1.0</td></tr> </tbody> </table>	変調周波数 (MHz)	ジッタ振幅 (Ulp-p)	0.00001～0.1	≤ 2000	0.1001～1	≤ 200	1.001～10	≤ 16	10.01～250	≤ 1.0
変調周波数 (MHz)	ジッタ振幅 (Ulp-p)										
0.00001～0.1	≤ 2000										
0.1001～1	≤ 200										
1.001～10	≤ 16										
10.01～250	≤ 1.0										
	32G PPG Full rate Clock Out 設定、データレート 4～15 Gbit/s 64G PPG Full rate Clock Out 設定、データレート 4～15 Gbit/s <table border="1"> <thead> <tr> <th>変調周波数 (MHz)</th><th>ジッタ振幅 (Ulp-p)</th></tr> </thead> <tbody> <tr> <td>0.00001～0.1</td><td>≤ 1000</td></tr> <tr> <td>0.1001～1</td><td>≤ 100</td></tr> <tr> <td>1.001～10</td><td>≤ 8</td></tr> <tr> <td>10.01～250</td><td>≤ 0.5</td></tr> </tbody> </table>	変調周波数 (MHz)	ジッタ振幅 (Ulp-p)	0.00001～0.1	≤ 1000	0.1001～1	≤ 100	1.001～10	≤ 8	10.01～250	≤ 0.5
変調周波数 (MHz)	ジッタ振幅 (Ulp-p)										
0.00001～0.1	≤ 1000										
0.1001～1	≤ 100										
1.001～10	≤ 8										
10.01～250	≤ 0.5										

表 1.3.2-1 正弦波ジッタ (SJ1)*2、*3 (続き)

項目	規格										
マスク設定範囲	32G PPG Full rate Clock Out 設定、データレート 2.4～4 Gbit/s 64G PPG Full rate Clock Out 設定、データレート 2.4～4 Gbit/s										
	<table><tr><th>変調周波数 (MHz)</th><th>ジッタ振幅 (Ulp-p)</th></tr><tr><td>0.00001～0.1</td><td>≤ 500</td></tr><tr><td>0.1001～1</td><td>≤ 50</td></tr><tr><td>1.001～10</td><td>≤ 8</td></tr><tr><td>10.01～250</td><td>≤ 0.5</td></tr></table>	変調周波数 (MHz)	ジッタ振幅 (Ulp-p)	0.00001～0.1	≤ 500	0.1001～1	≤ 50	1.001～10	≤ 8	10.01～250	≤ 0.5
	変調周波数 (MHz)	ジッタ振幅 (Ulp-p)									
0.00001～0.1	≤ 500										
0.1001～1	≤ 50										
1.001～10	≤ 8										
10.01～250	≤ 0.5										
											

*2: 次の図の MU183020A または MU183021A のデータ出力で規定



*3: MX180000A バージョン 7.09.00 以降で設定範囲が拡張されます。

表 1.3.2-1 正弦波ジッタ (SJ1)*²、*³ (続き)

項目	規格				
振幅* ⁴ 設定範囲	Data Pattern Generator				
	32G PPG* ⁵ 、 64G PPG* ⁵		32G PPG* ⁶ 、 64G PPG* ⁶		
	変調周波数	設定範囲 (Ulp-p)	ステップ (UI)	設定範囲 (Ulp-p)	ステップ (UI)
	10 Hz～100 kHz	0～1000	0.001	0～500	0.001
	100.1 kHz～1 MHz	0～100	0.001	0～50	0.001
	1.001～10 MHz	0～8	0.001	0～8	0.001
	10.01～100 MHz	0～0.5	0.001	0～0.5	0.001
	Data Pattern Generator				
	32G PPG* ⁷ 、* ¹⁶ 、 64G PPG* ⁹ 、* ¹⁶		32G PPG* ⁸ 、* ¹⁶ 、 64G PPG* ¹⁰ 、* ¹⁶		
	変調周波数	設定範囲 (Ulp-p)	ステップ (UI)	設定範囲 (Ulp-p)	ステップ (UI)
	10 Hz～1 00 kHz	0～2000	0.001	0～2000	0.001
	100.1 kHz～1 MHz	0～200	0.001	0～200	0.001
	1.001～10 MHz	0～16	0.001	0～16	0.001
	10.01～250 MHz	0～1	0.001	0～1	0.001

*4: Built-in SJ2 を使用するときは、制約を受け SJ1 のジッタ振幅は設定範囲が半分になります。

*5: Full rate Clock Out 設定時のデータレートが 4～15 Gbit/s の場合

*6: Full rate Clock Out 設定時のデータレートが 2.4～4 Gbit/s の場合

*7: Full rate Clock Out 設定時のデータレートが 15～30 Gbit/s、または Half rate Clock Out 設定時のデータレートが 2.4～30 Gbit/s の場合

*8: Full rate Clock Out、または Half rate Clock Out 設定時のデータレートが 30～32.1 Gbit/s の場合

*9: Full rate Clock Out 設定時のデータレートが 15～30 Gbit/s、または Half rate Clock Out 設定時のデータレートが 2.4～30 Gbit/s、または Quarter rate Clock Out 設定時のデータレートが 2.4～30 Gbit/s の場合

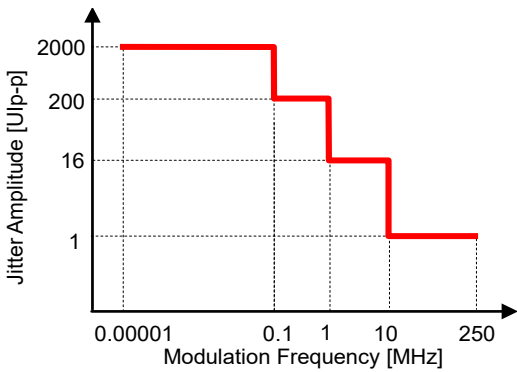
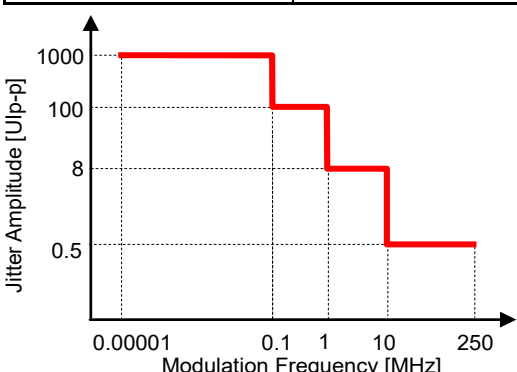
*10: Full rate Clock Out 設定時のデータレートが 30～32.1 Gbit/s、または Half rate Clock Out 設定時のデータレートが 30～60 Gbit/s、または Quarter rate Clock Out 設定時のデータレートが 30～60 Gbit/s の場合

表 1.3.2-1 正弦波ジッタ (SJ1)*²、*³ (続き)

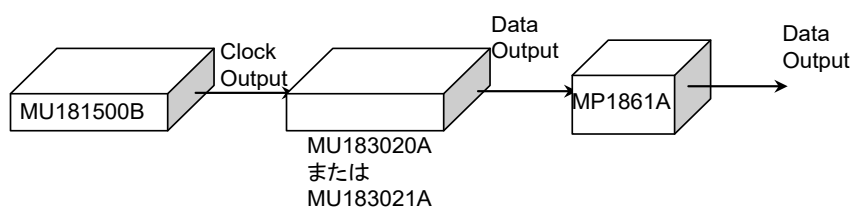
項目	規格		
振幅*4 (続き) 設定範囲	Data Pattern Generator		
	64G PPG * 11、* 16		
	変調周波数	設定範囲 (UIp-p)	ステップ (UI)
	10 Hz～1 00 kHz	0～2000	0.002
	100.1 kHz～1 MHz	0～200	0.002
	1.001～10 MHz	0～16	0.002
	10.01～150 MHz	0～1	0.002
確度	設定振幅	確度	
	0.001～2.199 UIp-p	±(設定振幅 × Q%)±0.03 UI	
	2.2～21.999 UIp-p	±(設定振幅 × Q%)±0.2 UI	
	22～219.999 UIp-p	±(設定振幅 × Q%)±2 UI	
	220～2000 UIp-p	±(設定振幅 × Q%)±20 UI	
	Q の値を次の表に示します。		
	変調周波数	Q	
	10 Hz～500 kHz	7	
	500.1 kHz～2 MHz	10	
	2.001～80 MHz	13	
	80.01～250 MHz	15	
出力設定	ON、OFF 切り替えあり		

*¹¹: Half rate Clock Out 設定時のデータレートが 60～64.2 Gbit/s、または
Quarter rate Clock Out 設定時のデータレートが 60～64.2 Gbit/s の場合

表 1.3.2-1 正弦波ジッタ (SJ1)*12、*13 (続き)

項目	規格																				
マスク設定範囲 64G MUX*13	MP1861A のデータレート 30~64 Gbit/s <table border="1"> <thead> <tr> <th>変調周波数 (MHz)</th><th>ジッタ振幅 (Ulp-p)</th></tr> </thead> <tbody> <tr> <td>0.00001~0.1</td><td>≤ 2000</td></tr> <tr> <td>0.1001~1</td><td>≤ 200</td></tr> <tr> <td>1.001~10</td><td>≤ 16</td></tr> <tr> <td>10.01~250</td><td>≤ 1.0</td></tr> </tbody> </table>  MP1861A のデータレート 8~30 Gbit/s <table border="1"> <thead> <tr> <th>変調周波数 (MHz)</th><th>ジッタ振幅 (Ulp-p)</th></tr> </thead> <tbody> <tr> <td>0.00001~0.1</td><td>≤ 1000</td></tr> <tr> <td>0.1001~1</td><td>≤ 100</td></tr> <tr> <td>1.001~10</td><td>≤ 8</td></tr> <tr> <td>10.01~250</td><td>≤ 0.5</td></tr> </tbody> </table> 	変調周波数 (MHz)	ジッタ振幅 (Ulp-p)	0.00001~0.1	≤ 2000	0.1001~1	≤ 200	1.001~10	≤ 16	10.01~250	≤ 1.0	変調周波数 (MHz)	ジッタ振幅 (Ulp-p)	0.00001~0.1	≤ 1000	0.1001~1	≤ 100	1.001~10	≤ 8	10.01~250	≤ 0.5
変調周波数 (MHz)	ジッタ振幅 (Ulp-p)																				
0.00001~0.1	≤ 2000																				
0.1001~1	≤ 200																				
1.001~10	≤ 16																				
10.01~250	≤ 1.0																				
変調周波数 (MHz)	ジッタ振幅 (Ulp-p)																				
0.00001~0.1	≤ 1000																				
0.1001~1	≤ 100																				
1.001~10	≤ 8																				
10.01~250	≤ 0.5																				

*12:次の図の MP1861A のデータ出力で規定



*13:MP1861A 64G MUX は、MX180000A バージョン 8.00.00 以降でサポートされます。

表 1.3.2-1 正弦波ジッタ (SJ1)*12、*13 (続き)

項目	規格																													
振幅 設定範囲	<table><tr><td rowspan="7"> 変調周波数 10 Hz～1 00 kHz 100.1 kHz～1 MHz 1.001～10 MHz 10.01～250 MHz </td><td colspan="4">Data Pattern Generator</td></tr><tr><td colspan="2">64G MUX</td><td colspan="2">64G MUX*¹⁴</td></tr><tr><td>設定範囲 (UIp-p)</td><td>ステップ (UI)</td><td>設定範囲 (UIp-p)</td><td>ステップ (UI)</td></tr><tr><td>0～1000</td><td>0.002</td><td>0～2000</td><td>0.004</td></tr><tr><td>0～100</td><td>0.002</td><td>0～200</td><td>0.004</td></tr><tr><td>0～8</td><td>0.002</td><td>0～16</td><td>0.004</td></tr><tr><td>0～0.5</td><td>0.002</td><td>0～1</td><td>0.004</td></tr></table>	変調周波数 10 Hz～1 00 kHz 100.1 kHz～1 MHz 1.001～10 MHz 10.01～250 MHz	Data Pattern Generator				64G MUX		64G MUX* ¹⁴		設定範囲 (UIp-p)	ステップ (UI)	設定範囲 (UIp-p)	ステップ (UI)	0～1000	0.002	0～2000	0.004	0～100	0.002	0～200	0.004	0～8	0.002	0～16	0.004	0～0.5	0.002	0～1	0.004
	変調周波数 10 Hz～1 00 kHz 100.1 kHz～1 MHz 1.001～10 MHz 10.01～250 MHz		Data Pattern Generator																											
			64G MUX		64G MUX* ¹⁴																									
			設定範囲 (UIp-p)	ステップ (UI)	設定範囲 (UIp-p)	ステップ (UI)																								
			0～1000	0.002	0～2000	0.004																								
			0～100	0.002	0～200	0.004																								
			0～8	0.002	0～16	0.004																								
		0～0.5	0.002	0～1	0.004																									
	<table><tr><td rowspan="7"> 変調周波数 10 Hz～1 00 kHz 100.1 kHz～1 MHz 1.001～10 MHz 10.01～250 MHz </td><td colspan="2">Data Pattern Generator</td></tr><tr><td colspan="2">64G MUX*¹⁵</td></tr><tr><td>設定範囲 (UIp-p)</td><td>ステップ (UI)</td></tr><tr><td>0～2000</td><td>0.008</td></tr><tr><td>0～200</td><td>0.008</td></tr><tr><td>0～16</td><td>0.008</td></tr><tr><td>0～1</td><td>0.008</td></tr></table>	変調周波数 10 Hz～1 00 kHz 100.1 kHz～1 MHz 1.001～10 MHz 10.01～250 MHz	Data Pattern Generator		64G MUX* ¹⁵		設定範囲 (UIp-p)	ステップ (UI)	0～2000	0.008	0～200	0.008	0～16	0.008	0～1	0.008														
	変調周波数 10 Hz～1 00 kHz 100.1 kHz～1 MHz 1.001～10 MHz 10.01～250 MHz		Data Pattern Generator																											
			64G MUX* ¹⁵																											
			設定範囲 (UIp-p)	ステップ (UI)																										
			0～2000	0.008																										
			0～200	0.008																										
			0～16	0.008																										
0～1		0.008																												
<table><tr><th>設定振幅</th><th>確度</th></tr><tr><td>0.001～2.199 UIp-p</td><td>±(設定振幅 × Q%)±0.03 UI</td></tr><tr><td>2.2～21.999 UIp-p</td><td>±(設定振幅 × Q%)±0.2 UI</td></tr><tr><td>22～219.999 UIp-p</td><td>±(設定振幅 × Q%)±2 UI</td></tr><tr><td>220～2000 UIp-p</td><td>±(設定振幅 × Q%)±20 UI</td></tr></table>	設定振幅	確度	0.001～2.199 UIp-p	±(設定振幅 × Q%)±0.03 UI	2.2～21.999 UIp-p	±(設定振幅 × Q%)±0.2 UI	22～219.999 UIp-p	±(設定振幅 × Q%)±2 UI	220～2000 UIp-p	±(設定振幅 × Q%)±20 UI																				
設定振幅	確度																													
0.001～2.199 UIp-p	±(設定振幅 × Q%)±0.03 UI																													
2.2～21.999 UIp-p	±(設定振幅 × Q%)±0.2 UI																													
22～219.999 UIp-p	±(設定振幅 × Q%)±2 UI																													
220～2000 UIp-p	±(設定振幅 × Q%)±20 UI																													
Q の値を次の表に示します。																														
<table><tr><th>変調周波数</th><th>Q</th></tr><tr><td>10 Hz～500 kHz</td><td>7</td></tr><tr><td>500.1 kHz～2 MHz</td><td>10</td></tr><tr><td>2.001～80 MHz</td><td>13</td></tr><tr><td>80.01～250 MHz</td><td>15</td></tr></table>	変調周波数	Q	10 Hz～500 kHz	7	500.1 kHz～2 MHz	10	2.001～80 MHz	13	80.01～250 MHz	15																				
変調周波数	Q																													
10 Hz～500 kHz	7																													
500.1 kHz～2 MHz	10																													
2.001～80 MHz	13																													
80.01～250 MHz	15																													
出力設定	ON、OFF 切り替えあり																													

*14:MP1861A のデータレートが 30～60 Gbit/s の場合

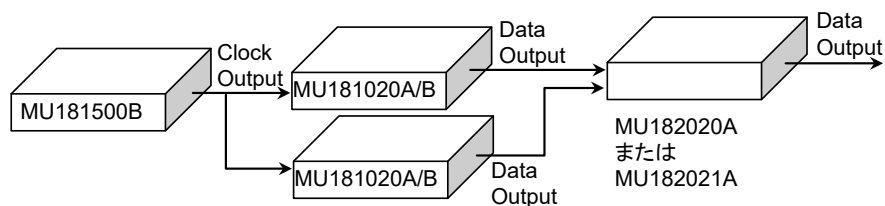
*15:MP1861A のデータレートが 60～64.2 Gbit/s の場合

*16:MX190000A バージョン 11.00.00 以降でステップが拡張されます。

表 1.3.2-2 正弦波ジッタ (SJ2) *1、*2

項目	規格								
マスク設定範囲									
Full-rate (PPG)									
Full-rate (MUX)									
32G PPG *3									
64G PPG *3									
64G MUX									
	<table border="1"> <thead> <tr> <th>変調周波数 (MHz)</th><th>ジッタ振幅 (Ulp-p)</th></tr> </thead> <tbody> <tr> <td>0.00001~1</td><td>≤ 40</td></tr> <tr> <td>1.001~10</td><td>≤ 6</td></tr> <tr> <td>10.01~250</td><td>≤ 0.4</td></tr> </tbody> </table>	変調周波数 (MHz)	ジッタ振幅 (Ulp-p)	0.00001~1	≤ 40	1.001~10	≤ 6	10.01~250	≤ 0.4
変調周波数 (MHz)	ジッタ振幅 (Ulp-p)								
0.00001~1	≤ 40								
1.001~10	≤ 6								
10.01~250	≤ 0.4								
Half-rate (MUX)									
Quarter-rate (MUX)									
32G PPG *10									
64G PPG *11									
64G MUX									
	<table border="1"> <thead> <tr> <th>変調周波数 (MHz)</th><th>ジッタ振幅 (Ulp-p)</th></tr> </thead> <tbody> <tr> <td>0.00001~1</td><td>≤ 50</td></tr> <tr> <td>1.001~10</td><td>≤ 10</td></tr> <tr> <td>10.01~250</td><td>≤ 0.5</td></tr> </tbody> </table>	変調周波数 (MHz)	ジッタ振幅 (Ulp-p)	0.00001~1	≤ 50	1.001~10	≤ 10	10.01~250	≤ 0.5
変調周波数 (MHz)	ジッタ振幅 (Ulp-p)								
0.00001~1	≤ 50								
1.001~10	≤ 10								
10.01~250	≤ 0.5								

*1: 次の図の MU182020A または MU182021A のデータ出力で規定、
8~28 Gbit/s



*2: SJ2 は、MX190000A バージョン 2.00.00 以降において Built-in SJ2 と排他で設定できます。

表 1.3.2-2 正弦波ジッタ (SJ2)*¹、*² (続き)

項目		規格					
変調周波数 設定範囲		設定範囲		ステップ			
		10 Hz～10 kHz		1 Hz			
		10～100 kHz		10 Hz			
		100 kHz～1 MHz		100 Hz			
		1～10 MHz		1 kHz			
		10～100 MHz		10 kHz			
		100～250 MHz		100 kHz			
帯域幅		クロック周波数		帯域幅			
		0.800001 ≤ Fc ≤ 1.5625 GHz		10 Hz～10 MHz			
		1.600001 ≤ Fc ≤ 1.8 GHz		10 Hz～100 MHz			
		1.800001 ≤ Fc ≤ 6.25 GHz		10 Hz～150 MHz			
		6.400001 ≤ Fc ≤ 15 GHz		10 Hz～250 MHz			
確度		±100 ppm					
振幅							
設定範囲							
Data Generator:	Pattern	ジッタ振幅 (Ulp-p)/ステップ(UI)					
Full-rate (PPG)	ジッタクロック 周波数 (GHz) 変調 周波数(MHz)	6.400001 ～ 15	3.200001 ～ 6.25	1.800001 ～ 3.125	1.600001 ～ 1.8	0.800001 ～ 1.5625	
Full-rate (MUX)		0.00001～1	0～40 /0.001	0～20 /0.001	0～10 /0.001	0～10 /0.001	0～5 /0.001
32G PPG*3		1.001～10	0～6 /0.001	0～3 /0.001	0～1.5 /0.001	0～1.5 /0.001	0～0.75 /0.001
64G PPG*3		10.01～100	0～0.4 /0.001	0～0.2 /0.001	0～0.1 /0.001	0～0.1 /0.001	—
		100.1～150				—	
		150.1～250		—	—		

*3: Full rate Clock Out 設定時のデータレートが 2.4～15 Gbit/s の場合

表 1.3.2-2 正弦波ジッタ (SJ2)*¹、*² (続き)

項目	規格					
振幅（続き） 設定範囲 Data Pattern Generator: Half-rate (MUX)* 15 32G PPG *4、*15 64G MUX*5、*15 64G PPG *6、*15 Data Pattern Generator: Quarter-rate (MUX)*15 32G PPG *7、*15 64G MUX*8、*15 64G PPG *9、*15	ジッタ振幅 (Ulp-p)/ステップ (UI)					
	ジッタクロック 周波数 (GHz) 変調 周波数(MHz)	6.400001 ～ 15	3.200001 ～ 6.25	1.800001 ～ 3.125	1.600001 ～ 1.8	0.800001 ～ 1.5625
	0.00001～1	0～50 /0.001	0～50 /0.001	0～25 /0.001	0～25 /0.001	0～12.4 /0.001
	1.001～10	0～10 /0.001	0～10 /0.001	0～5 /0.001	0～5 /0.001	0～2.5 /0.001
	10.01～100	0～0.55 /0.001	0～0.4 /0.001	0～0.2 /0.001	0～0.2 /0.001	—
	100.1～150				—	
	150.1～250				—	
	ジッタ振幅 (Ulp-p)/ステップ (UI)					
	ジッタクロック 周波数 (GHz) 変調 周波数(MHz)	6.400001 ～ 15	3.200001 ～ 6.25	1.800001 ～ 3.125	1.600001 ～ 1.8	0.800001 ～ 1.5625
	0.00001～1	0～50 /0.001	0～50 /0.001	0～25 /0.001	0～25 /0.001	0～12.4 /0.001
	1.001～10	0～10 /0.001	0～10 /0.001	0～5 /0.001	0～5 /0.001	0～2.5 /0.001
	10.01～100	0～0.550 /0.001	0～0.4 /0.001	0～0.2 /0.001	0～0.2 /0.001	—
	100.1～150				—	
	150.1～250				—	

*4: Full rate Clock Out 設定時のデータレートが 15~30 Gbit/s、または Half rate Clock Out 設定時のデータレートが 2.4~30 Gbit/s の場合

*5: MP1861A のデータレートが 8~30 Gbit/s

*6: Full rate Clock Out 設定時のデータレートが 15~30 Gbit/s、または Half rate Clock Out 設定時のデータレートが 2.4~30 Gbit/s、または Quarter rate Clock Out 設定時のデータレートが 2.4~30 Gbit/s の場合

*7: Full rate Clock Out、または Half rate Clock Out 設定時のデータレートが 30~32.1 Gbit/s の場合

*8: MP1861A のデータレートが 30~60 Gbit/s

- *9: Full rate Clock Out 設定時のデータレートが 30～32.1 Gbit/s、または Half rate Clock Out 設定時のデータレートが 30～60 Gbit/s、または Quarter rate Clock Out 設定時のデータレートが 30～60 Gbit/s の場合
- *10: Full rate Clock Out 設定時のデータレートが 15～32.1 Gbit/s、または Half rate Clock Out 設定時のデータレートが 2.4～32.1 Gbit/s の場合
- *11: Full rate Clock Out 設定時のデータレートが 15～32.1 Gbit/s、または Half rate Clock Out 設定時のデータレートが 2.4～64.2 Gbit/s、または Quarter rate Clock Out 設定時のデータレートが 2.4～64.2 Gbit/s の場合

表 1.3.2-2 正弦波ジッタ (SJ2)*¹、*² (続き)

項目	規格		
振幅（続き） 設定範囲 Data Pattern Generator: 64G MUX ^{*12、*15} 64G PPG ^{*13、*15}			
		ジッタ振幅 (UIp-p)/ ステップ (UI)	
	ジッタクロック 周波数 (GHz)	6.400001～15	
	変調 周波数(MHz)		
	0.00001～1		0～50/0.002
	1.001～10		0～10/0.002
	10.01～250	0～0.544/0.002	
確度 ^{*14}	設定振幅	確度	
	0.002～2.19 UIp-p	±(設定振幅 × Q%)±0.03 UI	
	2.2～21.9 UIp-p	±(設定振幅 × Q%)±0.2 UI	
	22～50 UIp-p	±(設定振幅 × Q%)±2 UI	
	Q の値を次の表に示します。		
出力設定	ON、OFF 切り替えあり		

*¹²:MP1861A のデータレートが 60～64.2 Gbit/s*¹³:Half rate Clock Out 設定時のデータレートが 60～64.2 Gbit/s、または
Quarter rate Clock Out 設定時のデータレートが 60～64.2 Gbit/s の場合*¹⁴:組み合わせて校正した MU181000A/B をクロック源に使用した場合の確度*¹⁵:MX190000A バージョン 11.00.00 以降でステップが拡張されます。

表 1.3.2-3 正弦波ジッタ (Built-in SJ2) *2、*3、*4、*5

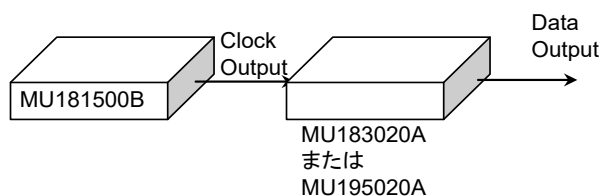
項目	規格										
SJ2 切り替え *6	Built-in SJ2 と SJ2 via MU181000 (MU181000A/B を使用する SJ2) の切り替え機能										
変調周波数 設定範囲 帯域幅	33 kHz、87 MHz、100 MHz、210 MHz <table border="1"> <thead> <tr> <th>クロック周波数</th><th>帯域幅</th></tr> </thead> <tbody> <tr> <td>$0.800001 < F_c \leq 1.2 \text{ GHz}$</td><td>33 kHz</td></tr> <tr> <td>$1.200001 < F_c \leq 8.5 \text{ GHz}$</td><td>33 kHz、87 MHz、100 MHz</td></tr> <tr> <td>$4.000001 < F_c \leq 8.5 \text{ GHz}^{*1}$</td><td>33 kHz、87 MHz、100 MHz、210 MHz</td></tr> <tr> <td>$8.500001 < F_c \leq 15 \text{ GHz}$</td><td>33 kHz、87 MHz、100 MHz、210 MHz</td></tr> </tbody> </table>	クロック周波数	帯域幅	$0.800001 < F_c \leq 1.2 \text{ GHz}$	33 kHz	$1.200001 < F_c \leq 8.5 \text{ GHz}$	33 kHz、87 MHz、100 MHz	$4.000001 < F_c \leq 8.5 \text{ GHz}^{*1}$	33 kHz、87 MHz、100 MHz、210 MHz	$8.500001 < F_c \leq 15 \text{ GHz}$	33 kHz、87 MHz、100 MHz、210 MHz
クロック周波数	帯域幅										
$0.800001 < F_c \leq 1.2 \text{ GHz}$	33 kHz										
$1.200001 < F_c \leq 8.5 \text{ GHz}$	33 kHz、87 MHz、100 MHz										
$4.000001 < F_c \leq 8.5 \text{ GHz}^{*1}$	33 kHz、87 MHz、100 MHz、210 MHz										
$8.500001 < F_c \leq 15 \text{ GHz}$	33 kHz、87 MHz、100 MHz、210 MHz										
確度	$\pm 100 \text{ ppm}$										

*1: Data Pattern Generator が 32G PPG、SI PPG のとき

*2: Built-in SJ2 は、MX190000A バージョン 2.00.00 以降において SJ2 via MU181000 と排他で設定できます。

*3: Data Pattern Generator が 32G PPG、SI PPG のとき、つまり本器と 32G PPG、SI PPG が連動しているとき

*4: 次の図の MU183020A または MU195020A のデータ出力で規定



*5: SJ2 via MU181000 は、MX190000A バージョン 10.03.00 以降において Clock Switch Trigger 機能と排他で設定できます。

*6: MU191000A 使用時は、Built-in SJ2 のみ使用可能

表 1.3.2-3 正弦波ジッタ (Built-in SJ2) *2、*3、*4、*5 (続き)

項目	規格				
振幅 設定範囲					
	Data Pattern Generator				
	Full-rate (PPG)、 Full-rate (MUX)			Half-rate (MUX) * 14	
	変調周波数	設定範囲 (Ulp-p)	ステップ (UI)	設定範囲 (Ulp-p)	ステップ (UI)
	33 kHz	0～40	0.001	0～50	0.001
	87 MHz	0～0.25	0.001	0～0.5	0.001
	100 MHz	0～0.25	0.001	0～0.5	0.001
	210 MHz	0～0.1	0.001	0～0.2	0.001
	Data Pattern Generator				
	Quarter-rate (MUX) * 14				
	変調周波数	設定範囲 (Ulp-p)		ステップ (UI)	
	33 kHz	0～50		0.001	
	87 MHz	0～0.5		0.001	
	100 MHz	0～0.5		0.001	
	210 MHz	0～0.2		0.001	
	Data Pattern Generator				
	32G PPG * 7、 64G PPG * 7			32G PPG * 8、 64G PPG * 8	
	変調周波数	設定範囲 (Ulp-p)	ステップ (UI)	設定範囲 (Ulp-p)	ステップ (UI)
	33 kHz	0～500	0.001	0～500	0.001
87 MHz	0～0.25	0.001	0～0.25	0.001	
100 MHz	0～0.25	0.001	0～0.25	0.001	
210 MHz	0～0.1	0.001	—	—	

*7: Full rate Clock Out 設定時のデータレートが 4～15 Gbit/s の場合

*8: Full rate Clock Out 設定時のデータレートが 2.4～4 Gbit/s の場合

表 1.3.2-3 正弦波ジッタ (Built-in SJ2) *2、*3、*4、*5 (続き)

項目	規格				
振幅 (続き) 設定範囲	Data Pattern Generator				
	32G PPG *9、*14、 64G PPG *11、*14		32G PPG *10、*14、 64G PPG *12、*14		
	変調周波数	設定範囲 (UIp-p)	ステップ (UI)	設定範囲 (UIp-p)	ステップ (UI)
	33 kHz	0～1000	0.001	0～1000	0.001
	87 MHz	0～0.5	0.001	0～0.5	0.001
	100 MHz	0～0.5	0.001	0～0.5	0.001
	210 MHz	0～0.2	0.001	0～0.2	0.001
	Data Pattern Generator				
	64G PPG *13、*14				
	変調周波数	設定範囲 (UIp-p)	ステップ (UI)		
	33 kHz	0～1000	0.002		
	87 MHz	0～0.500	0.002		
	100 MHz	0～0.500	0.002		
	210 MHz	0～0.2	0.002		

*9: Full rate Clock Out 設定時のデータレートが 15～30 Gbit/s、または Half rate Clock Out 設定時のデータレートが 2.4～30 Gbit/s の場合

*10: Full rate Clock Out または Half rate Clock Out 設定時のデータレートが 30～32.1 Gbit/s の場合

*11: Full rate Clock Out 設定時のデータレートが 15～30 Gbit/s、または Half rate Clock Out 設定時のデータレートが 2.4～30 Gbit/s、または Quarter rate Clock Out 設定時のデータレートが 2.4～30 Gbit/s の場合

*12: Full rate Clock Out 設定時のデータレートが 30～32.1 Gbit/s、または Half rate Clock Out 設定時のデータレートが 30～60 Gbit/s、または Quarter rate Clock Out 設定時のデータレートが 30～60 Gbit/s の場合

*13: Half rate Clock Out 設定時のデータレートが 60～64.2 Gbit/s、または Quarter rate Clock Out 設定時のデータレートが 60～64.2 Gbit/s の場合

*14: MX190000A バージョン 11.00.00 以降でステップが拡張されます。

表 1.3.2-3 正弦波ジッタ (Built-in SJ2) *2、*3、*4、*5 (続き)

項目	規格																
確度	<table><tr><th>設定振幅</th><th>確度</th></tr><tr><td>0.001～2.199 UIp-p</td><td>$\pm(\text{設定振幅} \times Q\%) \pm 0.03 \text{ UI}$</td></tr><tr><td>2.2～21.999 UIp-p</td><td>$\pm(\text{設定振幅} \times Q\%) \pm 0.2 \text{ UI}$</td></tr><tr><td>22～219.999 UI</td><td>$\pm(\text{設定振幅} \times Q\%) \pm 2 \text{ UI}$</td></tr><tr><td>220～1000 UI</td><td>$\pm(\text{設定振幅} \times Q\%) \pm 20 \text{ UI}$</td></tr></table> ただし、Fc 4.000001～8.500000 GHz における 210 MHz の確度は Nominal とする。 <table><tr><th>Fm [Hz]</th><th>Q</th></tr><tr><td>33k</td><td>6.3</td></tr><tr><td>87M、100M、210M</td><td>14.3</td></tr></table>	設定振幅	確度	0.001～2.199 UIp-p	$\pm(\text{設定振幅} \times Q\%) \pm 0.03 \text{ UI}$	2.2～21.999 UIp-p	$\pm(\text{設定振幅} \times Q\%) \pm 0.2 \text{ UI}$	22～219.999 UI	$\pm(\text{設定振幅} \times Q\%) \pm 2 \text{ UI}$	220～1000 UI	$\pm(\text{設定振幅} \times Q\%) \pm 20 \text{ UI}$	Fm [Hz]	Q	33k	6.3	87M、100M、210M	14.3
設定振幅	確度																
0.001～2.199 UIp-p	$\pm(\text{設定振幅} \times Q\%) \pm 0.03 \text{ UI}$																
2.2～21.999 UIp-p	$\pm(\text{設定振幅} \times Q\%) \pm 0.2 \text{ UI}$																
22～219.999 UI	$\pm(\text{設定振幅} \times Q\%) \pm 2 \text{ UI}$																
220～1000 UI	$\pm(\text{設定振幅} \times Q\%) \pm 20 \text{ UI}$																
Fm [Hz]	Q																
33k	6.3																
87M、100M、210M	14.3																
出力設定	ON、OFF 切り替えあり																

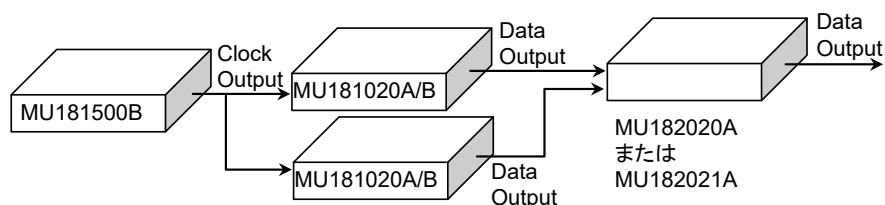
表 1.3.2-4 ランダムジッタ (RJ)*¹

1

概要

項目	規格																																																																															
帯域幅	10 kHz～1 GHz																																																																															
クレストファクタ	16 dB																																																																															
フィルタ	User、PCIe (Data clocked)、PCIe (Common Ref. clock)																																																																															
ユーザフィルタ																																																																																
3 dB 帯域幅	HPF: スルー、10 MHz、20 MHz LPF: スルー、100 MHz																																																																															
振幅																																																																																
設定範囲	<table><tr><td colspan="5">Data Pattern Generator</td></tr><tr><td colspan="5">Full-rate (PPG)、 Full-rate (MUX)、 32G PPG *2、*11、 64G PPG *2、*11</td></tr><tr><td>ジッタクロック 周波数</td><td colspan="2">設定範囲 (Ulp-p)</td><td colspan="2">ステップ (mUI)</td></tr><tr><td>≥ 2.5 GHz</td><td colspan="2">0～0.5</td><td colspan="2">1</td></tr><tr><td>< 2.5 GHz</td><td colspan="2">0～0.2f</td><td colspan="2">1</td></tr></table> <table><tr><td colspan="5">Data Pattern Generator</td></tr><tr><td colspan="5">Half-rate (MUX)、 32G PPG *3、*11、 64G MUX *4、*11、 64G PPG *5、*11</td></tr><tr><td>ジッタクロック 周波数</td><td colspan="2">設定範囲 (Ulp-p)</td><td colspan="2">ステップ (mUI)</td></tr><tr><td>≥ 1.25 GHz</td><td colspan="2">0～0.5</td><td colspan="2">1</td></tr><tr><td>< 1.25 GHz</td><td colspan="2">0～0.2f</td><td colspan="2">1</td></tr></table> <table><tr><td colspan="5">Data Pattern Generator</td></tr><tr><td colspan="3">Quarter-rate (MUX)、 32G PPG *6、*11、 64G MUX *7、*11、 64G PPG *8、*11</td><td colspan="2">64G MUX *9、*11、 64G PPG *10、*11</td></tr><tr><td>ジッタクロック 周波数</td><td>設定範囲 (Ulp-p)</td><td>ステップ (mUI)</td><td>設定範囲 (Ulp-p)</td><td>ステップ (mUI)</td></tr><tr><td>≥ 2.5 GHz</td><td>0～0.500</td><td>1</td><td>0～0.500</td><td>2</td></tr><tr><td>< 2.5 GHz</td><td>0～0.2f</td><td>1</td><td>—</td><td>—</td></tr></table>					Data Pattern Generator					Full-rate (PPG)、 Full-rate (MUX)、 32G PPG *2、*11、 64G PPG *2、*11					ジッタクロック 周波数	設定範囲 (Ulp-p)		ステップ (mUI)		≥ 2.5 GHz	0～0.5		1		< 2.5 GHz	0～0.2f		1		Data Pattern Generator					Half-rate (MUX)、 32G PPG *3、*11、 64G MUX *4、*11、 64G PPG *5、*11					ジッタクロック 周波数	設定範囲 (Ulp-p)		ステップ (mUI)		≥ 1.25 GHz	0～0.5		1		< 1.25 GHz	0～0.2f		1		Data Pattern Generator					Quarter-rate (MUX)、 32G PPG *6、*11、 64G MUX *7、*11、 64G PPG *8、*11			64G MUX *9、*11、 64G PPG *10、*11		ジッタクロック 周波数	設定範囲 (Ulp-p)	ステップ (mUI)	設定範囲 (Ulp-p)	ステップ (mUI)	≥ 2.5 GHz	0～0.500	1	0～0.500	2	< 2.5 GHz	0～0.2f	1	—	—
Data Pattern Generator																																																																																
Full-rate (PPG)、 Full-rate (MUX)、 32G PPG *2、*11、 64G PPG *2、*11																																																																																
ジッタクロック 周波数	設定範囲 (Ulp-p)		ステップ (mUI)																																																																													
≥ 2.5 GHz	0～0.5		1																																																																													
< 2.5 GHz	0～0.2f		1																																																																													
Data Pattern Generator																																																																																
Half-rate (MUX)、 32G PPG *3、*11、 64G MUX *4、*11、 64G PPG *5、*11																																																																																
ジッタクロック 周波数	設定範囲 (Ulp-p)		ステップ (mUI)																																																																													
≥ 1.25 GHz	0～0.5		1																																																																													
< 1.25 GHz	0～0.2f		1																																																																													
Data Pattern Generator																																																																																
Quarter-rate (MUX)、 32G PPG *6、*11、 64G MUX *7、*11、 64G PPG *8、*11			64G MUX *9、*11、 64G PPG *10、*11																																																																													
ジッタクロック 周波数	設定範囲 (Ulp-p)	ステップ (mUI)	設定範囲 (Ulp-p)	ステップ (mUI)																																																																												
≥ 2.5 GHz	0～0.500	1	0～0.500	2																																																																												
< 2.5 GHz	0～0.2f	1	—	—																																																																												
確度	f: ジッタクロック出力周波数 (GHz) ジッタクロック出力周波数 ≥ 4 GHz:±(設定振幅 × 15%)±4.9 ps ジッタクロック出力周波数 < 4 GHz:±(設定振幅 × 15%)±7 ps																																																																															

- *1: 次の図の MU182020A または MU182021A のデータ出力で規定、
8～28 Gbit/s



- *2: Full rate Clock Out 設定時のデータレートが 2.4～15 Gbit/s の場合
- *3: Full rate Clock Out 設定時のデータレートが 15～30 Gbit/s、または Half rate Clock Out 設定時のデータレートが 2.4～30 Gbit/s の場合
- *4: MP1861A のデータレートが 8～30 Gbit/s
- *5: Full rate Clock Out 設定時のデータレートが 15～30 Gbit/s、または Half rate Clock Out 設定時のデータレートが 2.4～30 Gbit/s、または Quarter rate Clock Out 設定時のデータレートが 2.4～30 Gbit/s の場合
- *6: Full rate Clock Out、または Half rate Clock Out 設定時のデータレートが 30～32.1 Gbit/s の場合
- *7: MP1861A のデータレートが 30～60 Gbit/s
- *8: Full rate Clock Out 設定時のデータレートが 30～32.1 Gbit/s、または Half rate Clock Out 設定時のデータレートが 30～60 Gbit/s、または Quarter rate Clock Out 設定時のデータレートが 30～60 Gbit/s の場合
- *9: MP1861A のデータレートが 60～64.2 Gbit/s
- *10: Half rate Clock Out 設定時のデータレートが 60～64.2 Gbit/s、または Quarter rate Clock Out 設定時のデータレートが 60～64.2 Gbit/s の場合
- *11: MX190000A バージョン 11.00.00 以降でステップが拡張されます。

表 1.3.2-4 ランダムジッタ (RJ)*¹ (続き)

1

概要

項目	規格																
PCIe フィルタ ユーザ設定	LF (10～1500 kHz)、および HF (1.5～100 MHz) ジッタクロック出力周波数 > 4 GHz、LF Amplitude≥HF Amplitude																
BPF 帯域幅																	
振幅																	
設定範囲																	
	<table><tr><th colspan="4">Data Pattern Generator</th></tr><tr><td colspan="2">Full-rate (PPG)、 Full-rate (MUX)、 32G PPG *²、 64G PPG *²</td><td colspan="2">Half-rate (MUX)、 32G PPG *³、 64G MUX *⁴、 64G PPG *⁵</td></tr><tr><td>設定範囲 (ps rms)</td><td>ステップ (ps rms)</td><td>設定範囲 (ps rms)</td><td>ステップ (ps rms)</td></tr><tr><td>0～8.8</td><td>0.1</td><td>0～8.8</td><td>0.2</td></tr></table>	Data Pattern Generator				Full-rate (PPG)、 Full-rate (MUX)、 32G PPG * ² 、 64G PPG * ²		Half-rate (MUX)、 32G PPG * ³ 、 64G MUX * ⁴ 、 64G PPG * ⁵		設定範囲 (ps rms)	ステップ (ps rms)	設定範囲 (ps rms)	ステップ (ps rms)	0～8.8	0.1	0～8.8	0.2
Data Pattern Generator																	
Full-rate (PPG)、 Full-rate (MUX)、 32G PPG * ² 、 64G PPG * ²		Half-rate (MUX)、 32G PPG * ³ 、 64G MUX * ⁴ 、 64G PPG * ⁵															
設定範囲 (ps rms)	ステップ (ps rms)	設定範囲 (ps rms)	ステップ (ps rms)														
0～8.8	0.1	0～8.8	0.2														
	<table><tr><th colspan="4">Data Pattern Generator</th></tr><tr><td colspan="2">Quarter-rate (MUX)、 32G PPG *⁶、 64G MUX *⁷、 64G PPG *⁸</td><td colspan="2">64G MUX *⁹、 64G PPG *¹⁰</td></tr><tr><td>設定範囲 (ps rms)</td><td>ステップ (ps rms)</td><td>設定範囲 (ps rms)</td><td>ステップ (ps rms)</td></tr><tr><td>0～8.8</td><td>0.4</td><td>0～8.8</td><td>0.8</td></tr></table>	Data Pattern Generator				Quarter-rate (MUX)、 32G PPG * ⁶ 、 64G MUX * ⁷ 、 64G PPG * ⁸		64G MUX * ⁹ 、 64G PPG * ¹⁰		設定範囲 (ps rms)	ステップ (ps rms)	設定範囲 (ps rms)	ステップ (ps rms)	0～8.8	0.4	0～8.8	0.8
Data Pattern Generator																	
Quarter-rate (MUX)、 32G PPG * ⁶ 、 64G MUX * ⁷ 、 64G PPG * ⁸		64G MUX * ⁹ 、 64G PPG * ¹⁰															
設定範囲 (ps rms)	ステップ (ps rms)	設定範囲 (ps rms)	ステップ (ps rms)														
0～8.8	0.4	0～8.8	0.8														
確度	±(設定振幅 × 10%)±0.6 ps																
出力設定	ON、OFF 切り替えあり																

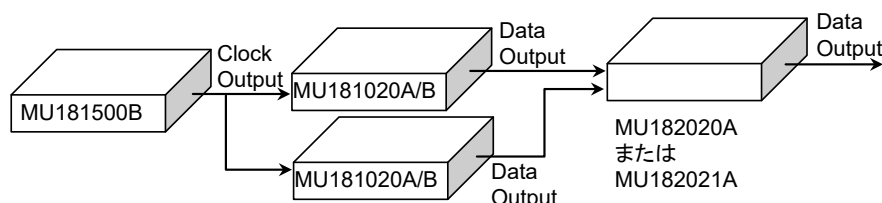
表 1.3.2-5 有界非相関ジッタ (BUJ)*¹

項目	規格				
PRBS パターン長	2 ⁿ -1 (n=7、9、11、15、23、31)				
BUJ rate					
設定範囲	ビットレート (Gbit/s)		ステップ (kbit/s)		
	0.1～3.2		1		
	4.9～6.25* ²		1		
	9.8～12.5* ²		1		
LPF 帯域幅* ³	スルー、500 MHz* ² 、300 MHz、200 MHz、100 MHz、50 MHz				
振幅					
設定範囲					
	Data Pattern Generator				
	Full-rate (PPG)、 Full-rate (MUX)、 32G PPG* ⁴ 、 64G PPG* ⁴				
ジッタクロック 出力周波数	設定範囲 (Ulp-p)		ステップ (mUI)		
≥ 2.5 GHz	0～0.5		2		
< 2.5 GHz	0～0.2f		2		
	Data Pattern Generator				
	Half-rate (MUX)、 32G PPG* ⁵ 、 64G MUX* ⁶ 、 64G PPG* ⁷				
ジッタクロック 出力周波数	設定範囲 (Ulp-p)		ステップ (mUI)		
≥ 1.25 GHz	0～0.5		4		
< 1.25 GHz	0～0.2f		4		
	Data Pattern Generator				
	Quarter -rate (MUX)、 32G PPG* ⁸ 、 64G MUX* ⁹ 、 64G PPG* ¹⁰		64G MUX* ¹¹ 、 64G PPG* ¹²		
ジッタクロック 出力周波数	設定範囲 (Ulp-p)	ステップ (mUI)	設定範囲 (Ulp-p)	ステップ (mUI)	
≥ 2.5 GHz	0～0.496	8	0～0.496	16	
< 2.5 GHz	0～0.2f	8	—	—	
f:ジッタクロック出力周波数 (GHz)					

表 1.3.2-5 有界非相関ジッタ (BUJ)*¹ (続き)

項目	規格
確度* ¹³	ジッタクロック出力周波数 ≥ 4 GHz: $\pm(\text{設定振幅} \times 15\%) \pm 4.9$ ps ジッタクロック出力周波数 < 4 GHz: $\pm(\text{設定振幅} \times 15\%) \pm 7$ ps
出力設定	ON、OFF 切り替えあり

*1: 次の図の MU182020A または MU182021A のデータ出力で規定、
8~28 Gbit/s



*2: ジッタクロック出力周波数が 4 GHz を超える場合

*3: 3 dB 帯域幅

*4: Full rate Clock Out 設定時のデータレートが 2.4~15 Gbit/s の場合

*5: Full rate Clock Out 設定時のデータレートが 15~30 Gbit/s、または
Half rate Clock Out 設定時のデータレートが 2.4~30 Gbit/s の場合

*6: MP1861A のデータレートが 8~30 Gbit/s

*7: Full rate Clock Out 設定時のデータレートが 15~30 Gbit/s、または Half
rate Clock Out 設定時のデータレートが 2.4~30 Gbit/s、または Quarter
rate Clock Out 設定時のデータレートが 2.4~30 Gbit/s の場合

*8: Full rate Clock Out または、Half rate Clock Out 設定時のデータレート
が 30~32.1 Gbit/s の場合

*9: MP1861A のデータレートが 30~60 Gbit/s

*10: Full rate Clock Out 設定時のデータレートが 30~32.1 Gbit/s、または
Half rate Clock Out 設定時のデータレートが 30~60 Gbit/s、または
Quarter rate Clock Out 設定時のデータレートが 30~60 Gbit/s の場合

*11: MP1861A のデータレートが 60~64.2 Gbit/s

*12: Half rate Clock Out 設定時のデータレートが 60~64.2 Gbit/s、または
Quarter rate Clock Out 設定時のデータレートが 60~64.2 Gbit/s の場合

*13: PRBS パターン長 2^7-1 または 2^9-1 、次の BUJ Rate と LPF で規定

BUJ Rate (Gbit/s)	LPF 帯域幅
4.9、5.5、6	500 MHz
3、3.2	300 MHz
2、3.2	200 MHz
1.1、2	100 MHz

表 1.3.2-6 外部ジッタ (Ext Jitter)

項目	規格
帯域幅	10 kHz～1 GHz ^{*1}
確度	$\pm 0.5 \text{ UI} \pm 10\%$ ^{*1, *2}
直線性	$\pm(\text{設定値} \times 10\%) \pm 6 \text{ ps}$ ^{*1}
出力設定	ON、OFF 切り替えあり

*1: MU181000A/B または MU191000A と組み合わせ、かつ、ジッタクロック出力周波数 5 GHz、入力ジッタ 0.5 GHz 正弦波で規定

*2: 入力振幅 2 V_{p-p}

表 1.3.2-7 スペクトラム拡散クロック (SSC)

項目	規格																														
SSC Profile*1	Triangular、USB4 Gen2/3*2、USB4 Gen4*2、Variable																														
SSC 変調 ON/OFF	ON、OFF 切り替えあり																														
Type	Down-Spread、Center-Spread、Up-Spread、Asymmetric																														
	<table><tr><td></td><th colspan="4">Profile の設定</th></tr><tr><td></td><th>Triangular</th><th>USB4 Gen2/3</th><th>USB4 Gen4</th><th>Variable</th></tr><tr><td>Down-Spread</td><td>✓</td><td>—</td><td>—</td><td>—</td></tr><tr><td>Center-Spread</td><td>✓</td><td>—</td><td>—</td><td>—</td></tr><tr><td>Up-Spread</td><td>✓</td><td>—</td><td>—</td><td>—</td></tr><tr><td>Asymmetric</td><td>—</td><td>✓</td><td>✓</td><td>✓</td></tr></table>		Profile の設定					Triangular	USB4 Gen2/3	USB4 Gen4	Variable	Down-Spread	✓	—	—	—	Center-Spread	✓	—	—	—	Up-Spread	✓	—	—	—	Asymmetric	—	✓	✓	✓
	Profile の設定																														
	Triangular	USB4 Gen2/3	USB4 Gen4	Variable																											
Down-Spread	✓	—	—	—																											
Center-Spread	✓	—	—	—																											
Up-Spread	✓	—	—	—																											
Asymmetric	—	✓	✓	✓																											
Modulation Frequency																															
設定範囲	28～37 kHz、1 Hz ステップ																														
確度	±100 ppm																														
Deviation*3	0～7000 ppm、1 ppm ステップ																														
Modulation*1、*4	Periodic Burst、Continuous、Clock switching*2 Periodic Burst: Asymmetric SSC を繰り返し出力 Continuous: Asymmetric SSC を 1 回出力後、Triangular 波形を出力 Clock switching: Clock switching 出力後 SSC 変調を停止 SSC 変調中に Periodic Burst から Continuous に変更することで切り替え後から Triangular 波形を出力																														
Start/Stop*1、*4	SSC 変調中は Continuous から Periodic Burst への変更は不可能 SSC 変調を開始、停止。SSC ON のときのみ有効																														
Initial Frequency*1、*4																															
設定範囲	–1000～1000 ppm、1 ppm ステップ																														
Min. Deviation*1、*4、*5																															
設定範囲	–7000～1000 ppm、1 ppm ステップ																														
Max. Deviation*1、*4、*5	Min. Deviation + Deviation の値を表示する																														
Image/List*1、*4	Image: SSC の変調設定を変調波形イメージから設定する List: SSC の変調設定を時間 List ごとに設定する Variable の時は List 固定となります。																														

*1: MX190000A バージョン 7.02.00 以降で表示されます。

*2: MX190000A バージョン 10.03.00 以降で表示されます。

*3: MX180000A バージョン 8.07.00、および MX190000A バージョン 2.03.00 以降で設定範囲が拡張されます。

*4: SSC Profile で [USB4 Gen2/3]、[USB4 Gen4] または [Variable] を選択したときに表示されます。

*5: SSC Profile で [USB4 Gen2/3] または [USB4 Gen4] を選択し、かつ [Modulation] で [Periodic Burst] または [Continuous] を選択したときに表示されます。

表 1.3.2-7 スペクトラム拡散クロック (SSC) (続き)

項目	規格																									
Overshoot Peak ^{*1、*6} 設定範囲	−1000～7000 ppm、1 ppm ステップ ただし、Initial Frequency と Deviation の値により設定範囲が変わります。																									
St1 Deviation ^{*1、*6} 設定範囲	0～14000 ppm、1 ppm ステップ ただし、St2 Deviation の値により設定範囲が変わります。																									
St2 Deviation ^{*1、*6} 設定範囲	0～14000 ppm、1 ppm ステップ ただし、St1 Deviation、Overshoot Peak、Min. Deviation の値により設定範囲が変わります。																									
dt1 ^{*1、*6} 設定範囲	0.1～1.5 μs、0.01 μs ステップ																									
dt2 ^{*1、*6} 設定範囲	0.1～1.5 μs、0.01 μs ステップ																									
dt3 ^{*1、*6} 設定範囲	0.1～1.5 μs、0.01 μs ステップ																									
Slope ^{*1、*6}	Steady-State の傾きを表示する																									
Frame Frequency ^{*1、*5、*7}	Frame 周波数を表示する																									
セル行列 ^{*1、*7}	dt0～dt7、Steady-State の設定するセル行列を表示する (dt2～dt7 は Delete 可能)																									
Shape ^{*1、*7}	<table><tr><th></th><th>Flat</th><th>Linear</th><th>Sinusoidal</th><th>Quadratic</th></tr><tr><td>dt0</td><td>✓</td><td>—</td><td>—</td><td>—</td></tr><tr><td>dt1</td><td>✓</td><td>✓</td><td>✓</td><td>✓</td></tr><tr><td>dt2～dt7</td><td>✓</td><td>✓</td><td>—</td><td>—</td></tr><tr><td>Steady-State</td><td>—</td><td>✓</td><td>—</td><td>—</td></tr></table>		Flat	Linear	Sinusoidal	Quadratic	dt0	✓	—	—	—	dt1	✓	✓	✓	✓	dt2～dt7	✓	✓	—	—	Steady-State	—	✓	—	—
	Flat	Linear	Sinusoidal	Quadratic																						
dt0	✓	—	—	—																						
dt1	✓	✓	✓	✓																						
dt2～dt7	✓	✓	—	—																						
Steady-State	—	✓	—	—																						
δ Deviation ^{*1、*7} 設定範囲 ^{*9}	−14000～14000 ppm、1 ppm ステップ ただし、各 Step で Deviation および Min .Deviation を超えない範囲で変わります。																									
Time ^{*1、*7} 設定範囲 ^{*9}	0.1～1.5 μs、0.01 μs ステップ																									
Slope ^{*1、*7}	δ区間の傾きを表示する																									
Add/Delete ^{*1、*8}	セル行を追加/削除する Add: 最大 dt7 までセル行の追加が可能 Delete: dt2～dt7 のセル行を削除可能 (dt0、dt1、Steady-State は削除不可)																									
Graph ^{*1、*4}	現在設定されている SSC Profile 全体のグラフを表示する																									

表 1.3.2-7 スペクトラム拡散クロック (SSC) (続き)

項目	規格
Wait ^{*2, *10} 設定範囲	0.00～20.00 μ s、0.01 μ s ステップ
Constant Frequency ^{*2, *11}	Clock switching 完了後の定常状態周波数を表示します。
Clock Switch Trigger ^{*2, *4}	ON/OFF 切り替えあり SSC Profile の繰り返し周期のタイミングでトリガ信号を出力します。

*6: SSC Profile で [USB4 Gen2/3] または [USB4 Gen4] を選択し、かつ [Image] を選択したときに表示されます。

*7: SSC Profile で [USB4 Gen2/3]、[USB4 Gen4]、[Variable] のいずれかを選択し、かつ [List] を選択したときに表示されます。

*8: SSC Profile で [Variable] を選択し、かつ [List] を選択したときに表示されます。

*9: dt1～dt7 のセル行に設定可能。dt0 と Steady-State のセル行は変更不可。

*10: SSC Profile で [USB4 Gen4] を選択したときに表示されます。

*11: SSC Profile で [USB4 Gen2/3] または [USB4 Gen4] を選択し、かつ [Modulation] で [Clock switching] を選択したときに表示されます。

表 1.3.2-8 正弦波ジッタ (SJ3)*1、*2、*3

項目	規格				
振幅 設定範囲					
	Data Pattern Generator				
	Full-rate (PPG)、 Full-rate (MUX)、 32G PPG*4、 64G PPG*4				
	ジッタクロック 出力周波数	設定範囲 (Ulp-p)		ステップ (mUI)	
	≥ 2.5 GHz	0～0.5		2	
	< 2.5 GHz	0～0.2f		2	
	Data Pattern Generator				
	Half-rate (MUX)、 32G PPG*5、 64G MUX*6、 64G PPG*7				
	ジッタクロック 出力周波数	設定範囲 (Ulp-p)		ステップ (mUI)	
	≥ 1.25 GHz	0～0.5		4	
	< 1.25 GHz	0～0.2f		4	
	Data Pattern Generator				
	Quarter -rate (MUX)、 32G PPG*8、 64G MUX*9、 64G PPG*10		64G MUX*11、 64G PPG*12		
ジッタクロック 出力周波数	設定範囲 (Ulp-p)	ステップ (mUI)	設定範囲 (Ulp-p)	ステップ (mUI)	
≥ 2.5 GHz	0～0.496	8	0～0.496	16	
< 2.5 GHz	0～0.2f	8	—	—	
f:ジッタクロック出力周波数 (GHz)					
出力設定	ON、OFF 切り替えあり				

*1: MX190000A バージョン 10.01.00 以降で表示されます。

*2: MU181000A/B または MU191000A との組み合わせで規定する DDR5 用の 200MHz 正弦波ジッタ。

*3: 有界非相関ジッタ(BUJ)と排他で設定可能。

*4: Full rate Clock Out 設定時のデータレートが 2.4～15 Gbit/s の場合

*5: Full rate Clock Out 設定時のデータレートが 15～30 Gbit/s、または

Half rate Clock Out 設定時のデータレートが 2.4～30 Gbit/s の場合

- *6: MP1861A/MU19620A のデータレートが 8～30 Gbit/s
- *7: Full rate Clock Out 設定時のデータレートが 15～30 Gbit/s、または Half rate Clock Out 設定時のデータレートが 2.4～30 Gbit/s、または Quarter rate Clock Out 設定時のデータレートが 2.4～30 Gbit/s の場合
- *8: Full rate Clock Out または、Half rate Clock Out 設定時のデータレートが 30～32.1 Gbit/s の場合
- *9: MP1861A/MU196020A/C のデータレートが 30～60 Gbit/s
- *10: Full rate Clock Out 設定時のデータレートが 30～32.1 Gbit/s、または Half rate Clock Out 設定時のデータレートが 30～60 Gbit/s、または Quarter rate Clock Out 設定時のデータレートが 30～60 Gbit/s の場合
- *11: MP1861A/MU196020A/C のデータレートが 60～64.2 Gbit/s
- *12: Half rate Clock Out 設定時のデータレートが 60～64.2 Gbit/s、または Quarter rate Clock Out 設定時のデータレートが 60～64.2 Gbit/s の場合

1.3.3 一般性能

表 1.3.3-1 一般性能

項目		規格
寸法		234 mm (W) × 42 mm (H) × 175 mm (D) (Compact-PCI 2 スロット、ただし、突起物を含まず)
質量		5.0 kg 以下
動作環境	動作温度範囲	+15～+35°C (MP1800A、MT1810A、または MP1900A 装着時の機器周辺温度)
	保管温度範囲	−20～+60°C

この章では、次の項目を説明します。

- 本体への装着
- パネルの名称と操作
- アプリケーションの操作方法

2.1	本体への装着	2-2
2.2	パネルの説明	2-3
2.3	アプリケーションの操作方法	2-4
2.4	破損防止処理	2-5

2.1 本体への装着

本体への装着方法と電源の投入手順については、『MP1800A シグナルクオリティアナライザ インストレーションガイド』の「2.3 モジュールの装着と取り外し」または『MP1900A シグナルクオリティアナライザ-R 取扱説明書』の「第 3 章 使用前の準備」を参照してください。

装着するスロットの位置は、本器添付のリリースノートを参照してください。または、インターネットのアンリツホームページ (<https://www.anritsu.com>) の MP1800 Series Signal Quality Analyzers または MP1900 Series Signal Quality Analyzers-R から該当地域にアクセスしてください。

注意

本器は、MU181000A/B または MU191000A と同じユニットに装着してください。

2.2 パネルの説明

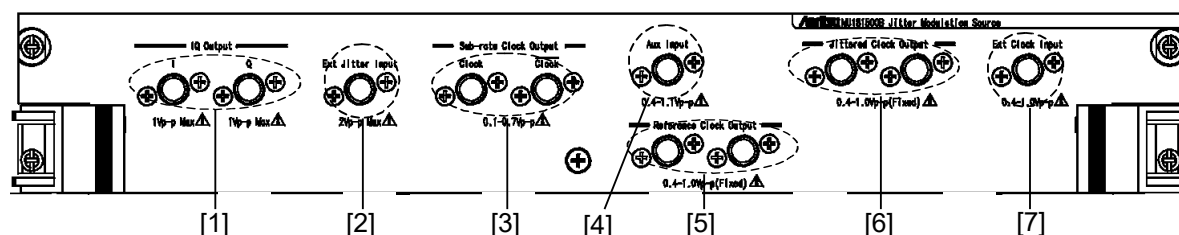


図2.2-1 MU181500B パネル

表2.2-1 MU181500B 各部の名称および機能

番号	名称	説明
[1]	IQ Output コネクタ	IQ データが出力されます。MU181000A/B の IQ 入力に接続することにより、システムクロックに正弦波ジッタ (SJ2) を加えることができます。
[2]	Ext Jitter Input コネクタ	ジッタ変調する信号を入力します。 この入力信号に応じた各種変調を加えることができます。
[3]	Sub rate Clock Output コネクタ	次のどちらかに入力されたクロックが 1/8～1/256 分周された作動クロックが出力されます。クロック入力に使用しないコネクタには、添付品の同軸終端器 (J1137) を必ず接続してください。 - Ext Clock Input コネクタ - Aux Input コネクタ 無変調クロックが入力された場合、本コネクタには無変調の分周クロックが出力されます。
[4]	Aux Input コネクタ	クロック信号を入力します。
[5]	Reference Clock Output コネクタ	次のどちらかに入力されたクロックが 1/1、1/2、または 1/4 に分周されて出力されます。 - Ext Clock Input コネクタ - Aux Input コネクタ 無変調クロックが入力された場合、本コネクタには無変調の分周クロックが出力されます。
[6]	Jittered Clock Output コネクタ	ジッタ変調されたクロック信号が出力されます。
[7]	Ext Clock Input コネクタ	外部クロックを入力します。 このクロック信号がジッタ変調されて、Jittered Clock Output コネクタに出力されます。

2

使用になる前に

2.3 アプリケーションの操作方法

本体に装着したモジュールの制御は、MX180000A シグナルクオリティアナライザ 制御ソフトウェア（以下、MX180000A と呼びます。）または MX190000A によって行います。

制御ソフトウェアの立ち上げやシャットダウンの手順、アプリケーションの操作方法については、『MX180000A シグナルクオリティアナライザ 制御ソフトウェア 取扱説明書』、または『MX190000A シグナルクオリティアナライザ-R 制御ソフトウェア 取扱説明書』を参照してください。

2.4 破損防止処理

本器の入出力接続の際には、必ず定格電圧の範囲内で使用してください。範囲外で使用した場合、故障するおそれがあります。

注意

- ・ 本器に信号を入力する場合は、定格を超える過大な電圧が掛からないようにしてください。回路が破損するおそれがあります。
- ・ 出力は 50 Ω /GND 終端で使用し、電流を流し込んだり、電気信号を加えたりすることは決してしないでください。
- ・ 静電気対策として入出力コネクタを接続する前に、接続されるほかの機器（実験回路も含む）との間をアース線で必ず接地してください。
- ・ 同軸ケーブルの外導体と芯線はコンデンサとして帯電することがありますので、外導体と芯線は金属などを用いて電荷を放電してから使用してください。
- ・ 本器を絶対に開けないでください。開けたために故障、または性能低下が発生した場合、メンテナンスをお断りする場合がありますので注意してください。
- ・ 本器には MMIC など重要な回路、部品が内蔵されています。これらの部品は静電気に非常に弱いので、本器を開けて触るようなことは絶対にしないでください。
- ・ 本器を静電気破壊から守るため、作業机の上に導電マットを敷き、作業者はリストストラップを装着してください。リストストラップの反対側は導電マットまたは本体のアースジャックに接続してください。

この章では、画面の構成と操作方法を説明します。

3.1	設定手順.....	3-2
3.2	画面の構成.....	3-3
3.2.1	画面全体の構成	3-3
3.2.2	MU181500B 制御画面	3-5
3.3	入力信号の設定.....	3-9
3.3.1	MU183020A+MU181000A/B+MU181500B....	3-12
3.3.2	MU183020A+MU181500B+外部クロック源.....	3-13
3.4	ジッタの設定.....	3-14
3.4.1	正弦波ジッタ (SJ).....	3-14
3.4.2	スペクトラム拡散クロック (SSC).....	3-16
3.4.3	ランダムジッタ (RJ).....	3-18
3.4.4	有界非相関ジッタ (BUJ).....	3-20
3.4.5	正弦波ジッタ (SJ2).....	3-21
3.4.6	正弦波ジッタ (Built-in SJ2).....	3-24
3.4.7	スペクトラム拡散クロック (Variable SSC Profile)	3-25
3.4.8	正弦波ジッタ (SJ3).....	3-32
3.5	データ出力の設定	3-33
3.6	補助出力の設定.....	3-36
3.7	他モジュールの設定制限	3-37
3.8	設定内容の保存と読み込み	3-38

3.1 設定手順

クロック源が外部クロック源または MU181000A/B である場合の、基本的な手順を次の図に示します。

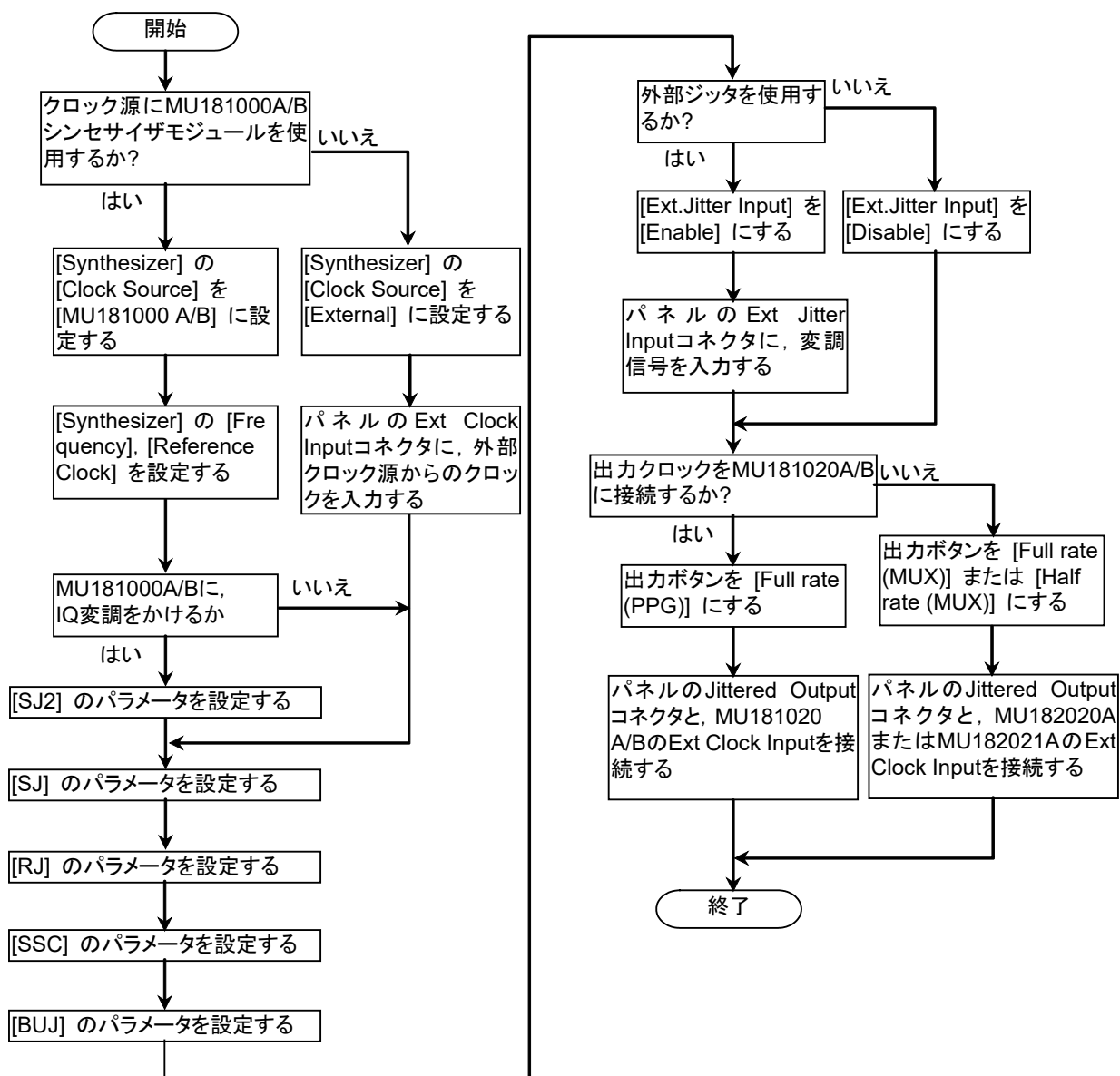


図 3.1-1 ジッタ変調源の基本的な設定手順

3.2 画面の構成

3.2.1 画面全体の構成

本器が MP1800A に装着されている場合の画面構成を以下に示します。

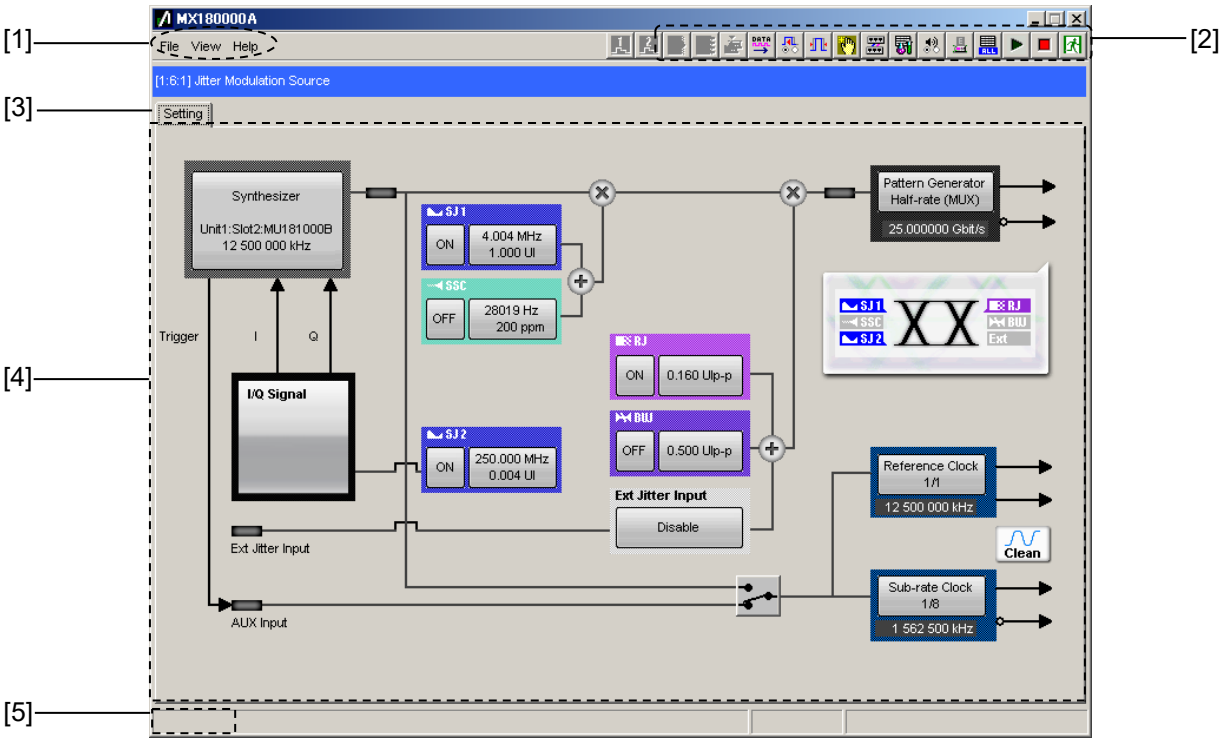


図 3.2.1-1 全体画面の構成

全体画面は、図 3.2.1-1 に示すように 5 つの基本ブロックで構成しています。各ブロックの説明を表 3.2.1-1 に示します。

表 3.2.1-1 画面ブロック機能

番号	ブロック名称	機能
[1]	メニューバー	機器全体に関連する設定機能を選択します。
[2]	モジュール ファンクションボタン	表示しているモジュール固有の機能項目へのショートカットボタンです。あらかじめ定義された機能ボタンをユーザカスタマイズにより最大 17 個まで選択できます。
[3]	機能設定選択タブ	モジュール操作設定の画面を機能項目ごとに切り替えるタブです。
[4]	制御画面	モジュール固有の設定を行います。
[5]	Tree View 呼び出しエリア	本エリアにマウスカーソルを移動すると、Tree View 画面を呼び出すことができます。

本器が MP1900A に装着されている場合の画面構成を以下に示します。

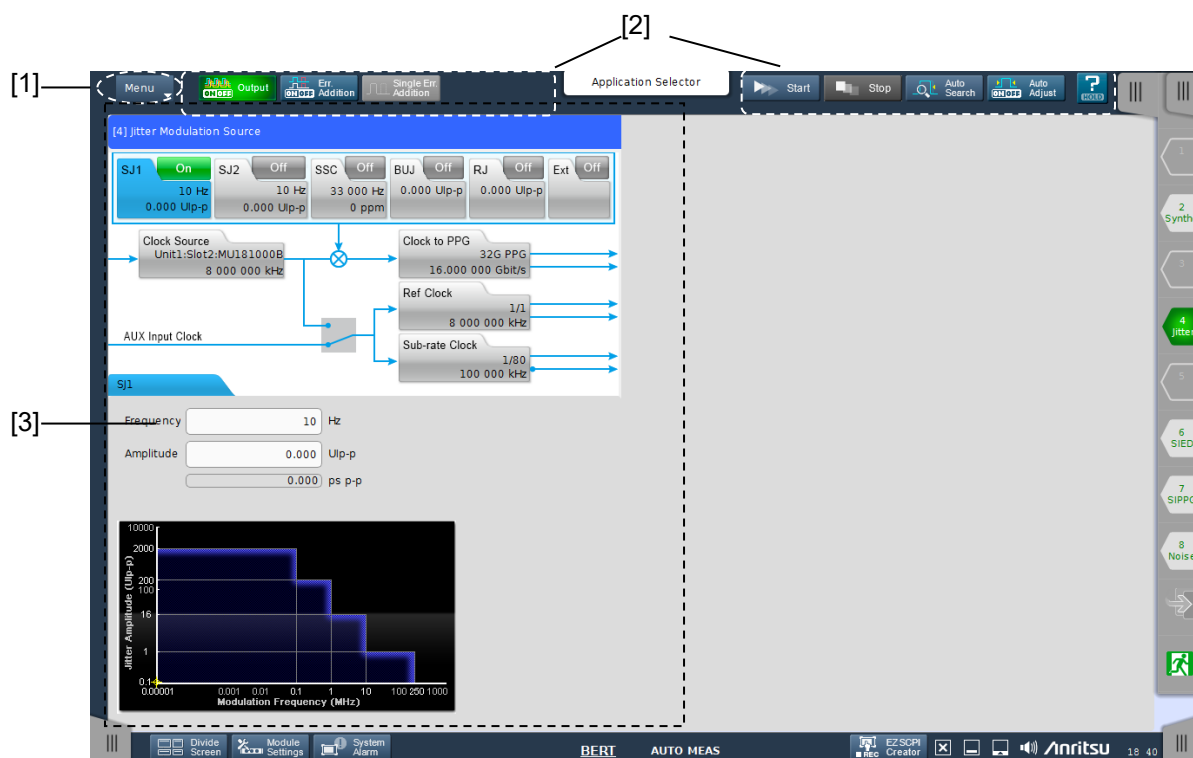


図 3.2.1-2 全体画面の構成

全体画面は、図 3.2.1-2 に示すように 3 つの基本ブロックで構成しています。各ブロックの説明を表 3.2.1-2 に示します。

表 3.2.1-2 画面ブロック機能

番号	ブロック名称	機能
[1]	メニュー	機器全体に関連する設定機能を選択します。
[2]	ショートカットボタン	BERT 画面固有の機能項目 へのショートカットボタンです。『MX190000A シグナルクオリティアナライザ-R 制御ソフトウェア 取扱説明書』の「3.2 ワークスペースでの操作方法」を参照してください。
[3]	制御画面	モジュール固有の設定を行います。

3.2.2 MU181500B制御画面

図 3.2.2-1 に、本器を MP1800A に装着した場合の制御画面を示します。
MU181500B の画面が他のモジュール画面の陰に隠れている場合は、スロット
キーや Tree View を押すと前面に表示されます。

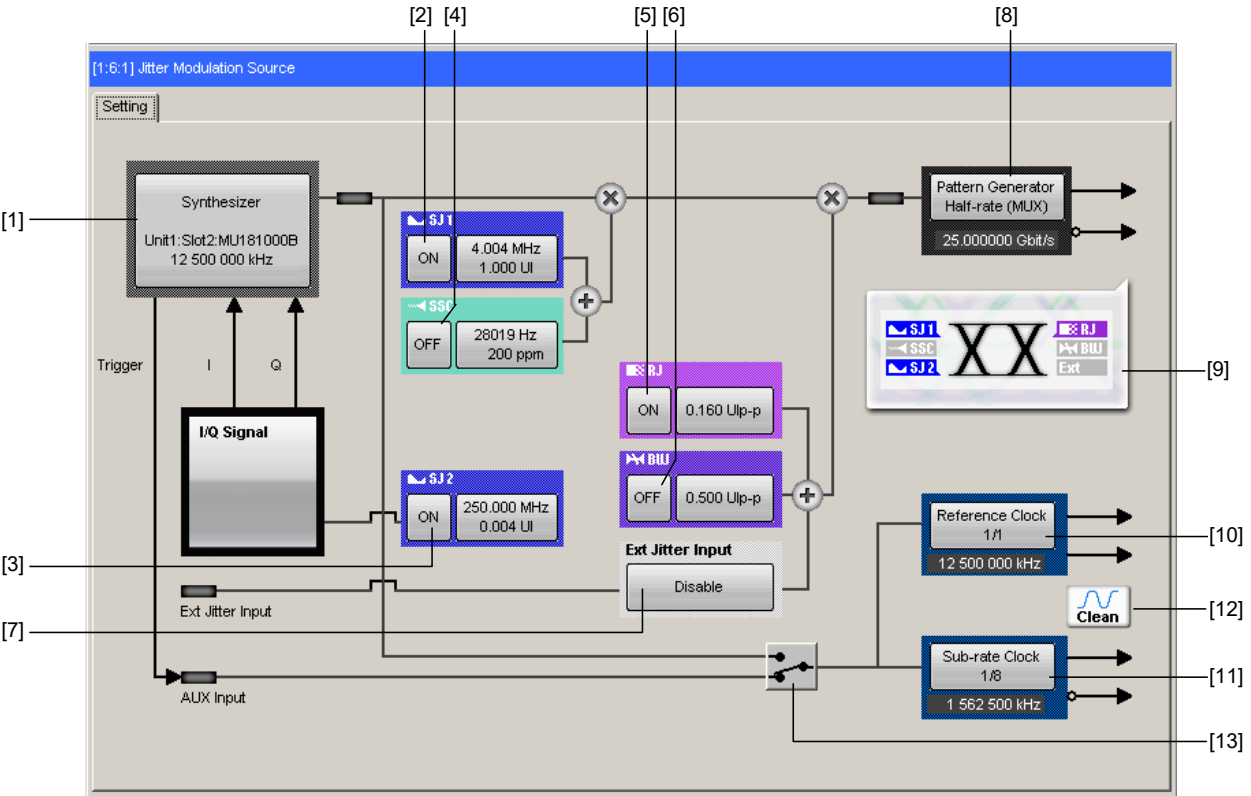


図 3.2.2-1 MP1800A に装着したときの MU181500B 制御画面

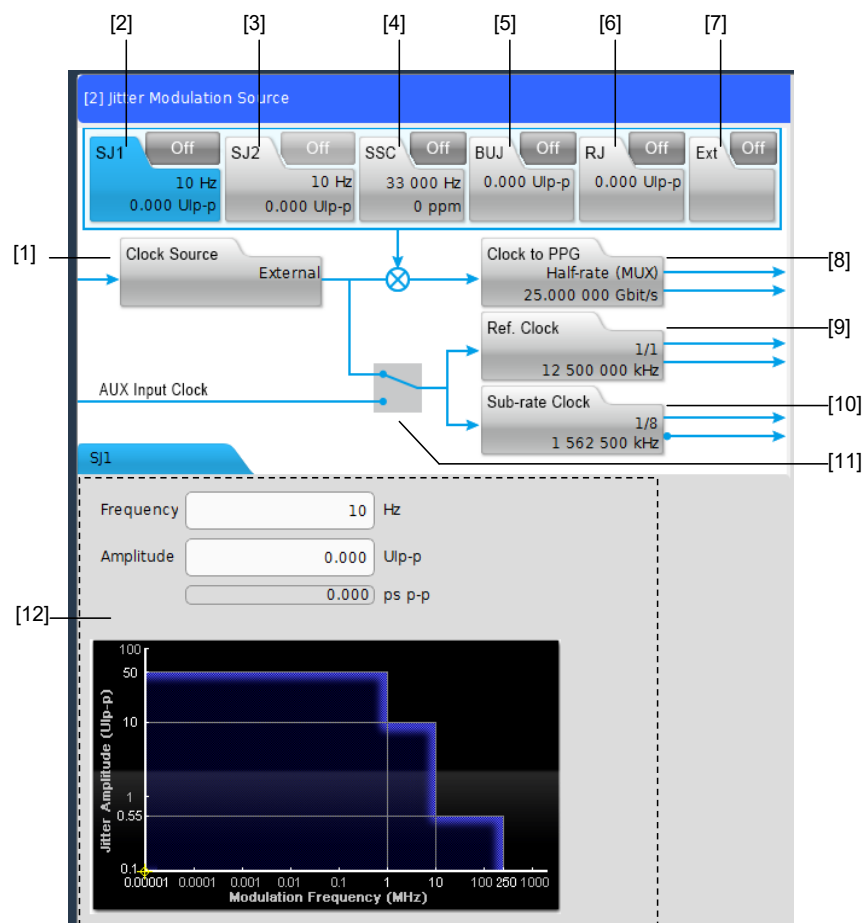
表 3.2.2-1 MU181500B 画面構成

番号	名称	機能
[1]	Synthesizer	ジッタ変調するクロック源を設定します。
[2]	SJ1	正弦波ジッタのオン/オフを設定します。
[3]	SJ2	MU181000A/B の外部ジッタ変調信号に使用する正弦波信号のオン/オフを設定します。 クロック源が MU181000A/B-x01 の場合に操作できます。
[4]	SSC	スペクトラム拡散クロックのオン/オフを設定します。
[5]	RJ	ランダムジッタのオン/オフを設定します。
[6]	BUJ	有界非相関ジッタのオン/オフを設定します。
[7]	Ext Jitter Input	Ext Jitter Input コネクタに入力した信号のオン/オフを設定します。
[8]	Pattern Generator	Jittered Clock Output コネクタに接続する機器を設定します。
[9]	データ出力表示	加えられているジッタの種類がアイコンで表示されます。
[10]	Reference Clock	Reference Clock コネクタに出力するクロックの分周比を設定します。

表 3.2.2-1 MU181500B 画面構成 (続き)

番号	名称	機能
[11]	Sub-rate Clock	Sub-rate Clock コネクタに出力するクロックの分周比を設定します。
[12]	クロックアイコン	出力波形の状態を表示します。
[13]	AUX スイッチ	補助クロックの入力信号を切り替えます。

図 3.2.2-2 に、本器を MP1900A に装着した場合の制御画面を示します。



3
ジッタを設定する

図 3.2.2-2 MP1900A に装着したときの MU181500B 制御画面

表 3.2.2-2 MU181500B 画面構成

番号	名称	機能
[1]	Clock Source	ジッタ変調するクロック源を設定します。
[2]	SJ1	正弦波ジッタのオン/オフを設定します。
[3]	SJ2	MU181000A/B の外部ジッタ変調信号に使用する正弦波信号のオン/オフを設定します。 クロック源が MU181000A/B-x01 の場合に操作できます。 MX190000A バージョン 2.0.0 以降では外部ジッタ変調信号を使用する SJ2 via MU181000 と Built-in SJ2 の切り替えができます。Built-in SJ2 使用時はクロック源に MU181000A/B-x01 を用いる必要はありません。 MU191000A を実装している場合は設定できません。「Built-in SJ2」固定です。
[4]	SSC	スペクトラム拡散クロックのオン/オフを設定します。
[5]	BUJ	有界非相関ジッタのオン/オフを設定します。 MX190000A バージョン 10.01.00 以降では BUJ と SJ3 の切り替えができます。

表 3.2.2-2 MU181500B 画面構成 (続き)

番号	名称	機能
[6]	RJ	ランダムジッタのオン/オフを設定します。
[7]	Ext	Ext Jitter Input コネクタに入力した信号のオン/オフを設定します。
[8]	Clock to PPG	Jittered Clock Output コネクタに接続する機器を設定します。 Expert BERT で起動すると、Half-rate および Full-rate を設定できます。
[9]	Ref Clock	Reference Clock コネクタに出力するクロックの分周比を設定します。
[10]	Sub-rate Clock	Sub-rate Clock コネクタに出力するクロックの分周比を設定します。
[11]	AUX スイッチ	補助クロックの入力信号を切り替えます。
[12]	詳細設定エリア	[1]～[10] を選択することで詳細設定ができるようになります。

MP1800A と MP1900A で名称が異なる機能を次の表に示します。本器を MP1900A に装着した場合は、以降の説明を次のとおり読み替えてください。

表 3.2.2-3 名称の読み替え

MP1800A	MP1900A
Synthesizer	Clock Source
Ext. Jitter Input	Ext
Pattern Generator	Clock to PPG
Reference Clock	Ref. Clock

3.3 入力信号の設定

この節以降は、MP1800A に本器と MU181000A/B を装着した場合の画面について説明します。MP1900A に本器と MU181000A/B を装着した場合でも、機能に違いはありません。

ジッタ変調をかけるクロック源を設定します。
本器が使用できるクロック源は 2 種類あります。

- ・ MU181000A/B または MU191000A の出力クロック
- ・ Ext Clock Input コネクタに入力されるクロック

MU181000A/B または MU191000A の周波数、基準クロックなどの項目は、MU181500B の画面から設定します。MU181000A/B または MU191000A の画面から設定できません。

MU181000A/B にオプション x01 が追加されている場合、本器と組み合わせてジッタ波形を校正したモジュールの形名とシリアル番号が画面に表示されます。

図 3.3-1 Synthesizer 設定 (MU181000B の場合)

図 3.3-2 Synthesizer 設定 (External のとき)

表 3.3-1 Synthesizer 画面

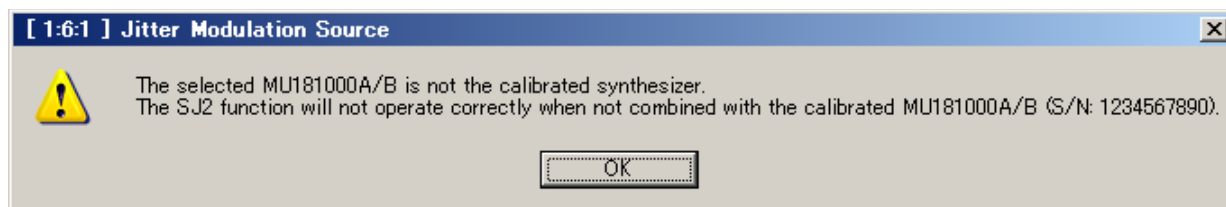
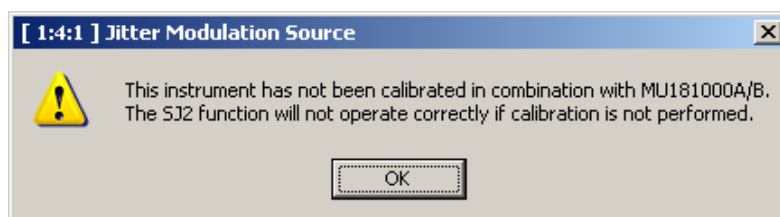
項目	機能
Clock Source	クロック信号源を選択します。 [External] MU181000A/B および MU191000A 以外のクロック源 [X:Y:MU181000A/B] シンセサイザモジュール [X:Y:MU191000A] シンセサイザモジュール X はユニット番号、Y はスロット番号です。

表 3.3-1 Synthesizer 画面 (続き)

項目	機能
Center Frequency	[Clock Source] が、[X:Y:MU181000A/B] または [X:Y:MU191000A] の場合に 表示されます。 MU181000A/B または MU191000A の周波数を、kHz 単位で設定します。
Input Clock Frequency	[Clock Source] が、[External] の場合に表示されます。 Ext Clock Input コネクタに入力したクロックの周波数が、kHz 単位で表示されま す。
Offset	[Clock Source] が、[X:Y:MU181000A/B] または [X:Y:MU191000A] の場合に 表示されます。 MU181000A/B または MU191000A の周波数オフセットを、ppm 単位で設定し ます。 設定範囲は-1000～1000 です。
Reference Clock	[Clock Source] が、[X:Y:MU181000A/B] または [X:Y:MU191000A] の場合に 表示されます。 MU181000A/B または MU191000A の基準クロックを選択します。 [Internal]: MU181000A/B または MU191000A 内蔵クロックを使用し ます。 [External 10 MHz]: MU181000A/B または MU191000A の Ref. Input (10 MHz) コネクタに入力するクロックを使用します。
Calibrated Module S/N	[Clock Source] が、[X:Y:MU181000A/B] または [X:Y:MU191000A] の場合に 表示されます。 本器と組み合わせて正弦波ジッタ (SJ2) を校正した MU181000A/B のシリアル ナンバーを表示します。

注:

MU181000A/B にオプション x01 が追加されている場合、本器と組み合わ
せて正弦波ジッタ (SJ2) が校正されていないときは、エラーメッセージが表示
されます。



エラーメッセージが表示された場合は、[Calibrated Module S/N] に表示
されているシリアルナンバーの MU181000A/B に交換してください。

本器と組み合わせて正弦波ジッタ (SJ2) が校正されていない
MU181000A/B を接続した場合は、SJ2 の性能を保証できません。

クロック接続と画面設定

ここでは本器とクロック源、MU183020A/MU183021A（以下 MU183020A と呼びます）との接続、および画面設定について、使用するクロック源ごとの説明をします。

本器を以下の機器構成で使用した場合の接続、設定について説明します。

- (1) MU183020A+MU181000A/B+本器
- (2) MU183020A+本器+外部クロック源

注:

ここで説明する構成で MU181000A/B と本器を使用する場合、本器と 32G PPG を同じ本体に装着してください。

ここでは、MP1800A に以下のモジュールを装着した構成で説明をします。

スロット 1、2:	MU181000B
スロット 3:	MU183020A
スロット 5、6:	MU181500B

3.3.1 MU183020A+MU181000A/B+MU181500B

クロックの接続:

MU183020A、MU181000A/B、および本器のクロック接続については、『MU183020A 28G/32G PPG MU183021A 28G/32G 4ch PPG 取扱説明書』の「3.2.2 ジッタを付加する場合」の接続図と説明を参照してください。

画面設定手順:

1. MU181500B 画面の [Clock Source] にて、[Unit1:Slot2: MU181000B] を選択すると、MU181500B と MU181000B が連動します (図 3.3.1-1 参照)。
2. MU183020A 画面の [Clock Source] にて、[Unit1:Slot6: MU181500B] を選択すると、MU183020A と MU181500B が連動します (図 3.3.1-2 参照)。
3. MU183020A 画面の [Bit Rate] にて、出力データのビットレートが設定できるようになります。図 3.3.1-2 の例では、出力データを 32.1 Gbit/s に設定しています。

注:

上記の手順どおり、先に MU181500B と MU181000B の連動設定をしてください。連動設定の順番が前後すると、図 3.3.1-3 のアラームダイアログボックスが表示されます。

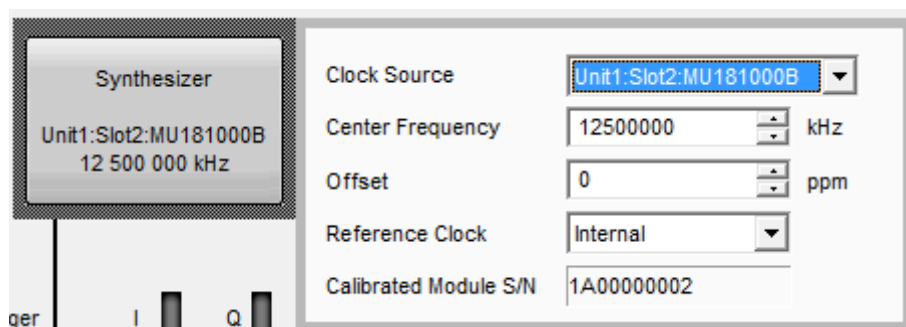


図 3.3.1-1 MU181500B Clock Source 設定

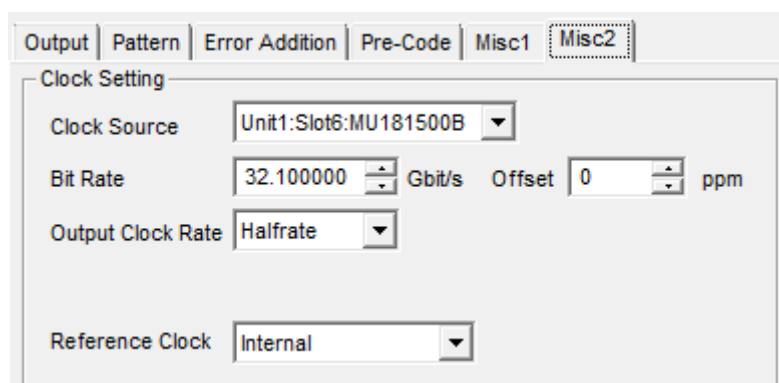


図 3.3.1-2 MU183020A Clock Source 設定 (ジッタ+シンセサイザ連動時)

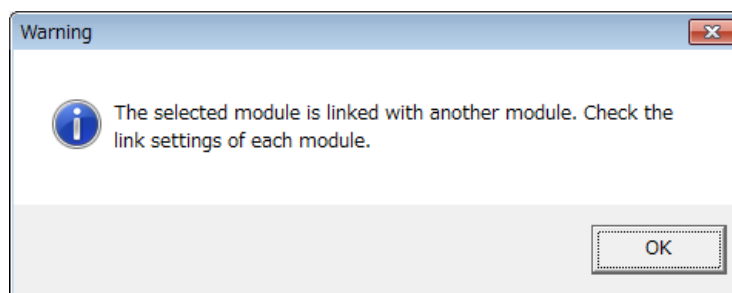


図 3.3.1-3 モジュール連動のアラームダイアログボックス

3.3.2 MU183020A+MU181500B+外部クロック源

クロックの接続:

MU183020A、MU181500B、および外部クロック源のクロック接続については、『MU183020A 28G/32G PPG MU183021A 28G/32G 4ch PPG 取扱説明書』の「3.2.2 ジッタを付加する場合」の接続図、説明を参照し、説明の中のMU181000Aを外部クロック源に置き換えてください。

画面設定手順:

1. MU183020A 画面の [Clock Source] にて、[Unit1:Slot6: MU181500B] を選択すると、MU183020A と MU181500B が連動します。
2. MU183020A 画面の [Operation Bitrate] にて、出力したいデータのビットレート範囲を選択します。図 3.3.2-1 の例では、28 Gbit/s のデータを出力するために、[2.4 to 30 Gbit/s] を選択します。
3. MU183020A 画面の [Input Clock Freq] に表示されている周波数のクロックを、MU181500B の Ext Clock Input コネクタに入力してください。図 3.3.2-1 の例では、28 Gbit/s のデータを出力するために、14 GHz のクロックを入力します。
4. MU183020A 画面の [Bit Rate] に出力データのビットレートが表示されます。手順 3 で入力しているクロックにより、出力データのビットレートを変更できることを確認してください。

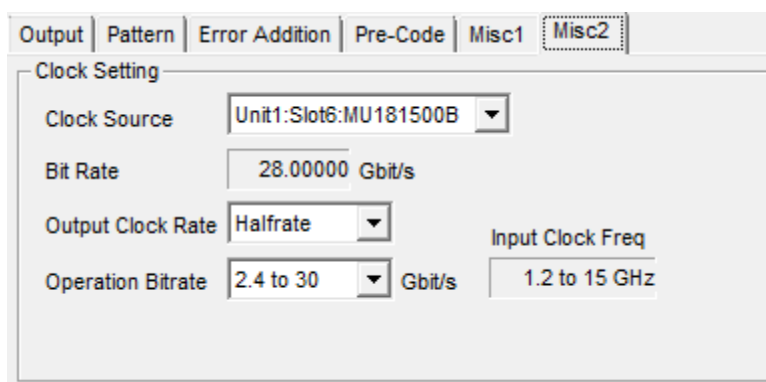


図 3.3.2-1 Clock Source 設定 (ジッタ+外部クロック源使用時)

3.4 ジッタの設定

ジッタのボタンをクリックすると、設定画面が表示されます。

ジッタの種類によって、設定項目が異なります。

3.4.1 正弦波ジッタ (SJ)

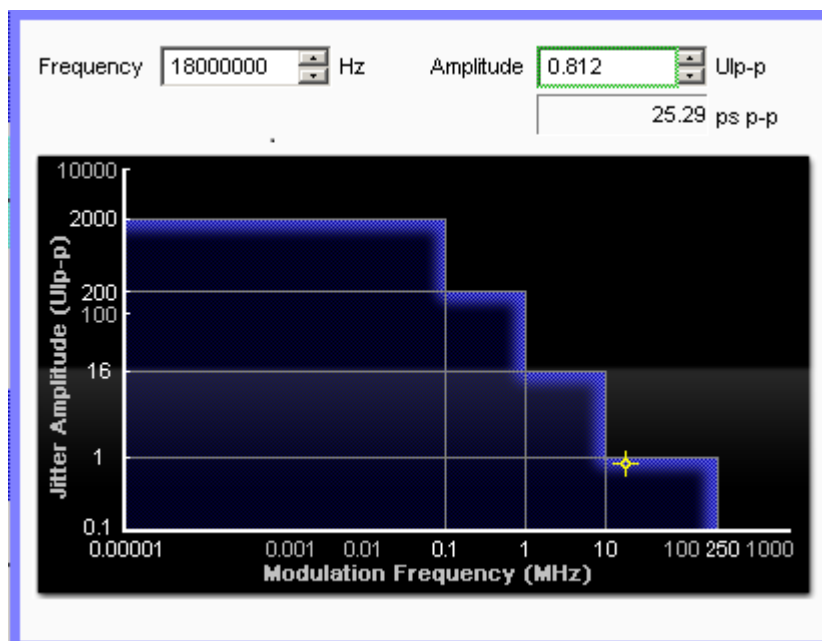


図 3.4.1-1 SJ 設定画面

表 3.4.1-1 SJ 画面構成

項目	機能
Frequency	ジッタ変調周波数を Hz 単位で設定します。
Amplitude	振幅を UIp-p 単位で設定します。

ジッタ変調周波数の設定範囲は、クロック周波数によって上限が変わります。また、ジッタ変調周波数とデータ出力の設定によって、振幅を設定できる範囲が変わります。詳しい設定範囲、およびステップは、「表 1.3.2-1 正弦波ジッタ (SJ および Built-in SJ2)」を参照してください。

表 3.4.1-2 周波数設定範囲

Clock Frequency (GHz)	Frequency (MHz)
0.800 001～1.200 000	0.000 010～50
1.200 001～4.000 000	0.000 010～100
4.000 001～8.500 000	0.000 010～150
8.500 001～15.000 000	0.000 010～250

表 3.4.1-3 振幅設定範囲

データ出力の設定 Frequency	Amplitude (Ulp-p)		
	[Full-rate(PPG)], [Full-rate(MUX)]	[Half-rate(MUX)]	[Quarter-rate (MUX)]
10 Hz～1 MHz	0～40	0～50	0～50
1.001～10 MHz	0～8	0～10	0～10
10.01～250 MHz	0～0.5	0～0.55	0～0.55

表 3.4.1-4 振幅設定範囲 (32G PPG 連動時)

32G PPG の設定 Frequency	Amplitude (Ulp-p)		
	Full rate 15～32.1G、 Half rate 2.4～32.1G	Full rate 4～15G	Full rate 2.4～4G
10 Hz～100 kHz	0～2000	0～1000	0～500
100.1 kHz～1 MHz	0～200	0～100	0～50
1.001～10 MHz	0～16	0～8	0～8
10.01～250 MHz	0～1.0	0～0.5	0～0.5

表 3.4.1-5 振幅設定範囲 (64G MUX+32G PPG 連動時)

64G MUX のビット レート設定 Frequency	Amplitude (Ulp-p)	
	30～64.2 Gbit/s	8～30 Gbit/s
10 Hz～100 kHz	0～2000	0～1000
100.1 kHz～1 MHz	0～200	0～100
1.001～10 MHz	0～16	0～8
10.01～250 MHz	0～1.0	0～0.5

表 3.4.1-6 振幅設定範囲 (64G PPG 連動時)

64G PPG の設定 Frequency	Amplitude (Ulp-p)		
	Full rate 15～32.1G、 Half rate 2.4～64.2G、 Quarter rate 2.4～64.2G	Full rate 4～15G	Full rate 2.4～4G
10 Hz～100 kHz	0～2000	0～1000	0～500
100.1 kHz～1 MHz	0～200	0～100	0～50
1.001～10 MHz	0～16	0～8	0～8
10.01～250 MHz	0～1.0	0～0.5	0～0.5

3.4.2 スペクトラム拡散クロック (SSC)

次の両方の条件に該当して Variable SSC Profile を使用する場合は、「3.4.7 スペクトラム拡散クロック (Variable SSC Profile)」を参照してください。

- 本器を MP1900A に実装したとき
- MX190000A バージョン 7.01.20 以降

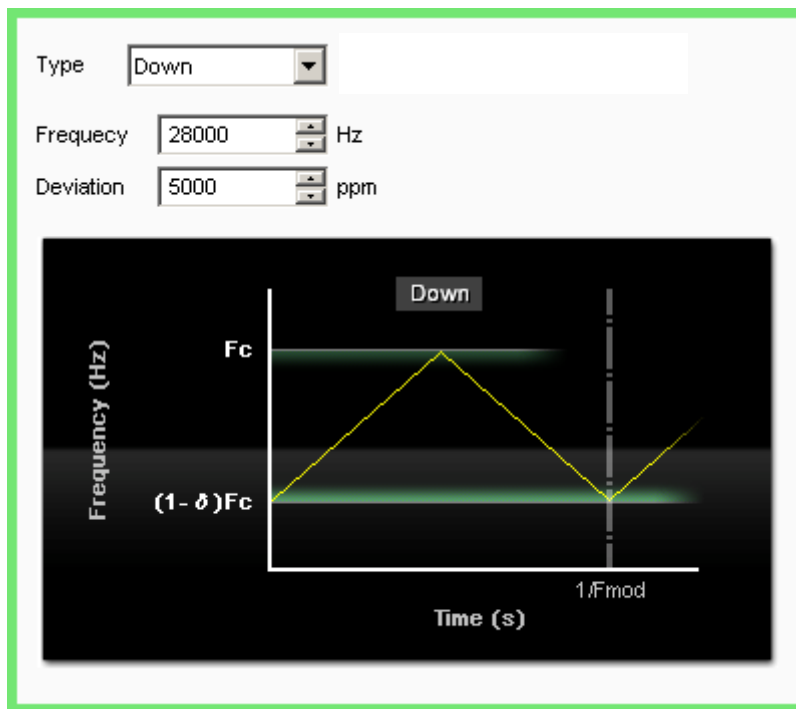


図 3.4.2-1 SSC 設定画面

表 3.4.2-1 SSC 画面構成

項目	機能
Type	拡散方法を設定します。 Down: 基準周波数から低周波側に、周波数を拡散します。 Center: 基準周波数を中心して、高周波側と低周波側に周波数を拡散します。 Up: 基準周波数から高周波側に、周波数を拡散します。
グラフエリア	クロック周波数の時間変化が模式図で表示されます。 F_c : 図 3.3-1 の [Center Frequency] または 図 3.3-2 の [Input Clock Frequency] δ : [Deviation] 設定値 $1/F_{mod}$: 変調周期 [Frequency] の逆数です。
Frequency	変調周波数です。設定範囲は 28～37 kHz です。 変調周期 $1/F_{mod}$ は、変調周波数の逆数となります。
Deviation	周波数偏差です。設定範囲は 0～7000 ppm です。

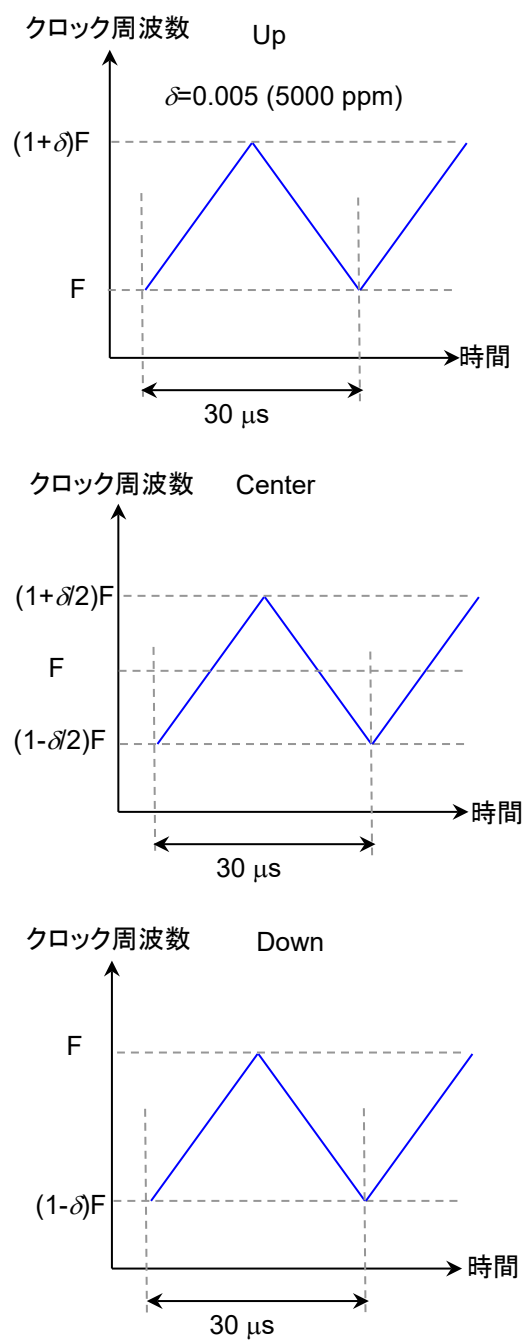


図 3.4.2-2 Type の設定と周波数の変化 (Frequency 33 kHz の場合)

3.4.3 ランダムジッタ (RJ)

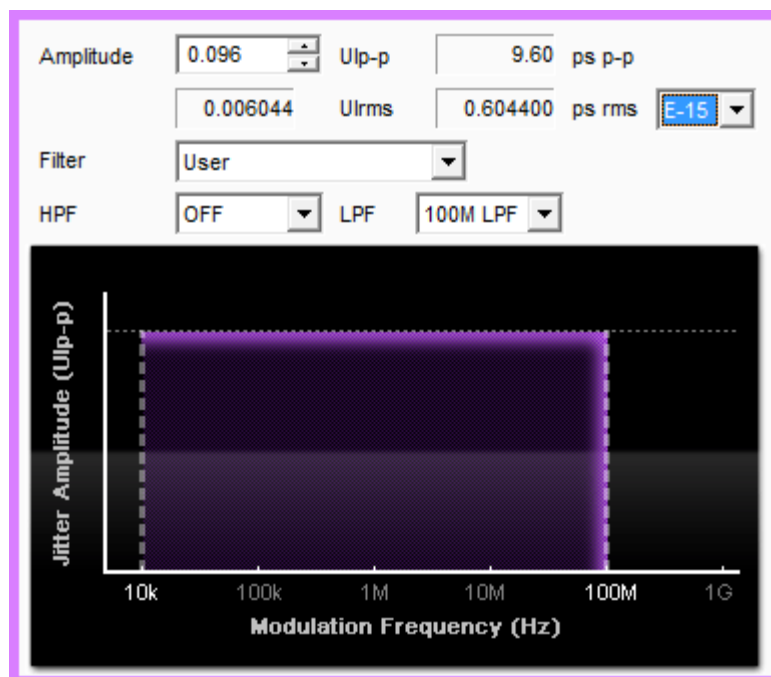


図 3.4.3-1 RJ 設定画面

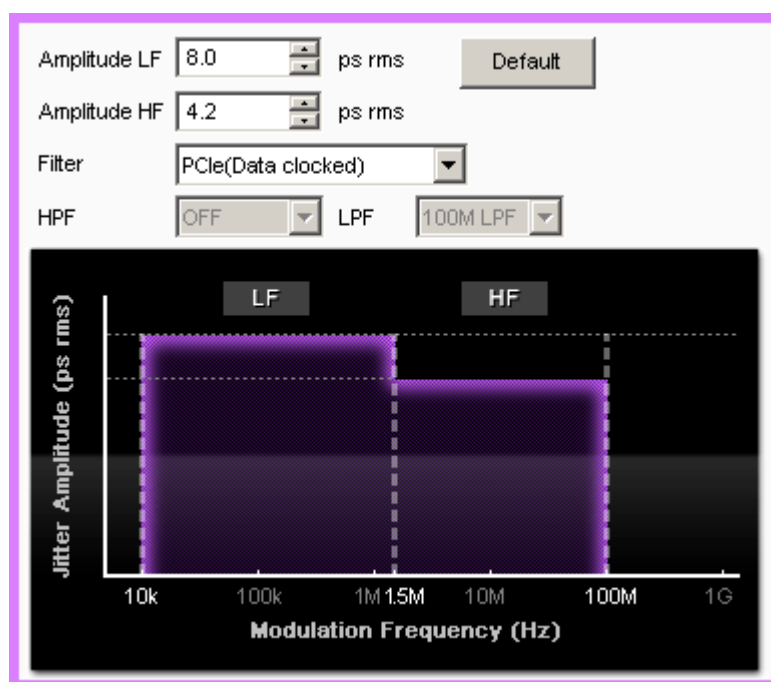


図 3.4.3-2 RJ 設定画面 (2)

表 3.4.3-1 RJ 画面構成

項目	機能
Amplitude	最大偏移量を、UIp-p 単位で設定します。 UIrms、ps p-p、および ps rms 換算値が表示されます。 また、p-p/rms 変換に使用する係数を BER で設定できます。 ^{*1} [E-8]～[E-16] に対応する変換係数は表 3.4.3-3 を参照してください。
Filter	ジッタ周波数を制限するフィルタを次から設定します。 [User]、[PCIe (Data clocked)] ^{*2} 、 [PCIe (Common Ref. Clock)] ^{*2}
HPF	ハイパスフィルタを次から設定します。 [OFF]、[10MHz]、[20MHz]
LPF	ローパスフィルタを次から設定します。 [OFF]、[100MHz]
Amplitude LF	Filter の設定が PCIe の場合に、低周波側の最大偏移量を、ps rms 単位で設定します。
Amplitude HF	Filter の設定が PCIe の場合に、高周波側の最大偏移量を、ps rms 単位で設定します。
Default	Filter の設定が PCIe の場合に、Amplitude LF と Amplitude HF を初期値に設定します。

*1: E-8 および E-9 への変換は、MX190000A バージョン 7.1.20 以降で使用できます。

*2: ジッタ出力周波数が 4 GHz を超える場合に設定できます。

MU181000A/B または MU191000A の周波数によって、偏移量を設定できる範囲が変わります。詳しい設定範囲、およびステップは、「表 1.3.2-4 ランダムジッタ (RJ)」を参照してください。

表 3.4.3-2 偏移量設定範囲

Frequency	Amplitude (UIp-p)
≥1.25 GHz	0～0.5
<1.25 GHz	0～0.2f

f: MU181000A/B または MU191000A の周波数 (GHz)

表 3.4.3-3 p-p と rms の変換係数

BER	変換係数 (p-p/rms)	BER	変換係数 (p-p/rms)
1E-8	11.224	1E-13	14.698
1E-9	11.996	1E-14	15.301
1E-10	12.723	1E-15	15.883
1E-11	13.412	1E-16	16.444
1E-12	14.069		

3.4.4 有界非相関ジッタ (BUJ)

BUJ

BUJ/SJ3 Mode: BUJ

PRBS: PRBS7

Amplitude: 0.000 Ulp-p 0.000 ps p-p

Bitrate: 12.500 000 Gbit/s

LPF: OFF

図 3.4.4-1 BUJ 設定画面

表 3.4.4-1 BUJ 画面構成

項目	機能
BUJ/SJ3 Mode	発生するジッタ種別をジッタ BUJ と SJ3 から選択します。 MX190000A バージョン 10.01.00 以降で使用できます。BUJ は SJ3 と排他で設定可能です。
PRBS	PRBS の種類を設定します。
Amplitude	最大偏移量を、UIp-p 単位で設定します。
Bitrate	BUJ の変調ビットレートを 0.1～3.2 Gbit/s の範囲で設定します。 ジッタ出力周波数が 4 GHz を超える場合、次のビットレートを設定できます。 4.9～6.25 Gbit/s、9.8～12.5 Gbit/s
LPF	ローパスフィルタを次から設定します。 [OFF]、[500MHz]、[300MHz]、[200MHz]、 [100MHz]、[50MHz]

MU181000A/B または MU191000A の周波数によって、偏移量を設定できる範囲が変わります。詳しい設定範囲、およびステップは、「表 1.3.2-5 有界非相関ジッタ (BUJ)」を参照してください。

表 3.4.4-2 偏移量設定範囲

Frequency	Amplitude (Ulp-p)
≥ 1.25 GHz	0～0.5
< 1.25 GHz	0～0.2f

f: MU181000A/B または MU191000A の周波数 (GHz)

注:

BUJ の振幅精度は、規格で規定したビットレートと、LPF の条件で保証します。これ以外の条件で BUJ の設定をする場合は、本器の出力信号をオシロスコープで観測して、ジッタ振幅を確認することをお勧めします。

3.4.5 正弦波ジッタ (SJ2)

[Synthesizer] が [X:Y:MU181000A] または [X:Y:MU181000B] に設定されていて、MU181000A/B にオプション x01 が追加されている場合に、SJ2 を設定できます。

MX190000A バージョン 2.0.0 以降では [SJ2 via MU181000] を設定できます。

注:

[SSC] タブの [Clock Switch Trigger] が有効の場合、[SJ2 via MU181000] は選択できなくなり、[Built-in SJ2] のみ使用可能です。

 注意

SJ2 を使用する場合は、Synthesizer 画面の Calibrated Module に表示されているシリアルナンバーの MU181000A/B を接続してください。

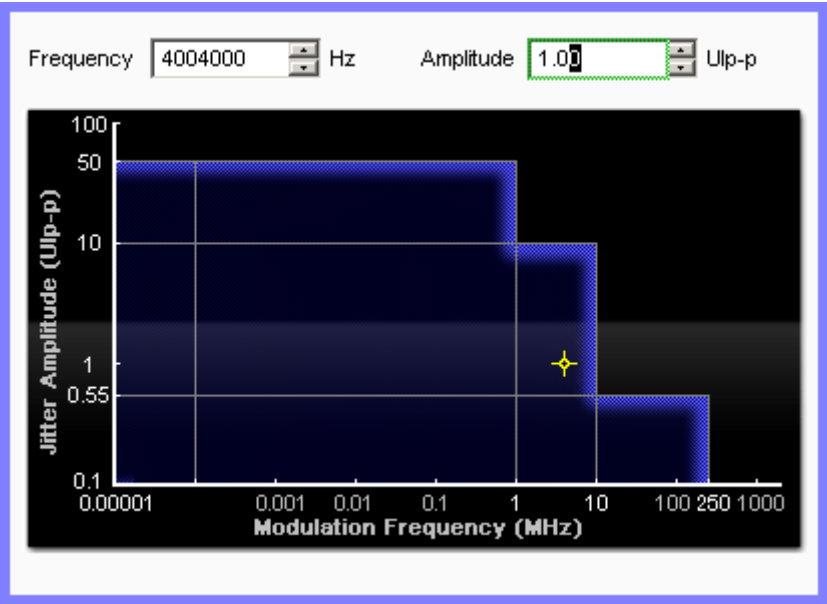


図 3.4.5-1 SJ2 設定画面

表 3.4.5-1 SJ2 画面構成

項目	機能
Frequency	ジッタ変調周波数を Hz 単位で設定します。
Amplitude	振幅を Ulp-p 単位で設定します。

ジッタ変調周波数は、クロック周波数によって、上限が変わります。

表 3.4.5-2 周波数設定範囲

Clock Frequency (GHz)	Frequency (MHz)
0.800 001～1.562 500	0.000 010～10
1.600 001～1.800 000	0.000 010～100
1.800 001～6.250 000	0.000 010～150
6.400 001～15.000 000	0.000 010～250

また、ジッタ変調周波数とデータ出力の設定によって、振幅の設定範囲が変わります。詳しい設定範囲、およびステップは、「表 1.3.2-2 正弦波ジッタ (SJ2)」を参照してください。

表 3.4.5-3 振幅設定範囲 (Clock Frequency 0.800001～1.562500 GHz)

データ出力の設定 Frequency	Amplitude (Ulp-p)		
	[Full-rate(PPG)]、 [Full-rate(MUX)]	[Half-rate(MUX)]	[Quarter-rate (MUX)]
10 Hz～1 MHz	0～5	0～12.4	0～12.4
1.001～10 MHz	0～0.75	0～2.5	0～2.5

表 3.4.5-4 振幅設定範囲 (Clock Frequency 1.600001～3.125000 GHz)

データ出力の設定 Frequency	Amplitude (Ulp-p)		
	[Full-rate(PPG)]、 [Full-rate(MUX)]	[Half-rate(MUX)]	[Quarter-rate (MUX)]
10 Hz～1 MHz	0～10	0～25	0～25
1.001～10 MHz	0～1.5	0～5	0～5
10.01～150 MHz	0～0.1	0～0.2	0～0.2

表 3.4.5-5 振幅設定範囲 (Clock Frequency 3.200001～6.250000 GHz)

データ出力の設定 Frequency	Amplitude (Ulp-p)		
	[Full-rate(PPG)]、 [Full-rate(MUX)]	[Half-rate(MUX)]	[Quarter-rate (MUX)]
10 Hz～1 MHz	0～20	0～50	0～50
1.001～10 MHz	0～3	0～10	0～10
10.01～150 MHz	0～0.2	0～0.4	0～0.4

表 3.4.5-6 振幅設定範囲 (Clock Frequency 6.400001~15.000000 GHz)

データ出力の設定 Frequency	Amplitude (Ulp-p)		
	[Full-rate(PPG)], [Full-rate(MUX)]	[Half-rate(MUX)]	[Quarter-rate (MUX)]
10 Hz~1 MHz	0~40	0~50	0~50
1.001~10 MHz	0~6	0~10	0~10
10.01~250 MHz	0~0.4	0~0.55	0~0.55

3

ジッタを設定する

3.4.6 正弦波ジッタ (Built-in SJ2)

本機能は MX190000A バージョン 2.0.0 以降で使用できます。

The screenshot shows a settings window titled 'Built-in SJ2'. It contains three main configuration areas:

- SJ2 Mode:** A dropdown menu currently showing 'Built-in SJ2'.
- Frequency:** A dropdown menu currently showing '33kHz'.
- Amplitude:** Two input fields. The top one shows '0.000' with the unit 'Ulp-p'. The bottom one shows '0.000' with the unit 'ps p-p'.

図 3.4.6-1 Built-in SJ2 設定画面

表 3.4.6-1 Built-in SJ2 画面構成

項目	機能
SJ2 Mode	SJ2 発生方法を選択します。MU191000A 搭載時は「Built-in SJ2」固定です。 SJ2 via MU181000: MU181000A/B-x01 を使用した SJ2 を使用します。「3.4.5 正弦波ジッタ (SJ2)」を参照してください。 Built-in SJ2: 本器単独で発生する SJ2 を使用します。MU181000B-x01 は不要ですが、設定範囲は下記となります。また、本機能使用時は SJ1 のジッタ変調量の設定範囲が半分になります。
Frequency	ジッタ変調周波数を選択します。 33 kHz、87 MHz、100 MHz、210 MHz
Amplitude	振幅を UIp-p 単位で設定します。 33 kHz: 0～1000 UI 87 MHz: 0～0.5 UI 100 MHz: 0～0.5 UI 210 MHz: 0～0.2 UI

ジッタ変調周波数の設定範囲は、クロック周波数によって上限が変わります。また、ジッタ変調周波数とデータ出力の設定によって、振幅を設定できる範囲が変わります。詳しい設定範囲およびステップは、「表 1.3.2-3 正弦波ジッタ (Built-in SJ2)」を参照してください。

3.4.7 スペクトラム拡散クロック (Variable SSC Profile)

本機能は MX190000A バージョン 7.02.00 以降で使用できます。

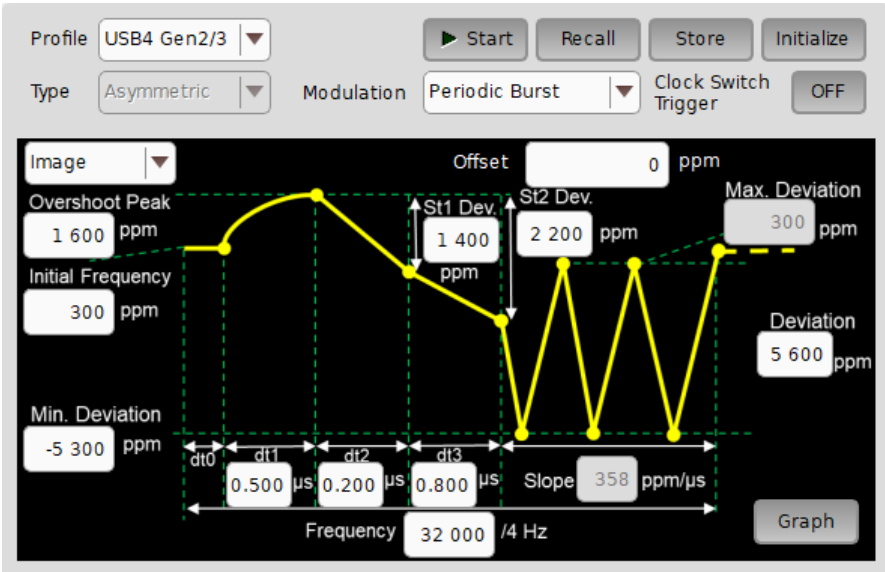


図 3.4.7-1 Variable SSC Profile 設定画面 (Image 設定)

表 3.4.7-1 Variable SSC Profile 画面構成 (Image/List 共通部)

項目	機能
Profile	SSC Profile を選択します。 Triangular: 三角波で変調します。「3.4.2 スペクトラム拡散クロック (SSC)」を参照してください。 USB4 Gen2/3: USB4 Gen2/3 規格に準拠した SSC Profile を設定します。 USB4 Gen4: USB4 Gen4 規格に準拠した SSC Profile を設定します。 MX190000A バージョン 10.03.00 以降で使用できます。 Variable: ユーザが SSC Profile の値を変更できます。
Type	スペクトラム拡散方式が表示されます。 Asymmetric: 基準周波数に対して非対称に周波数を拡散します。
START/STOP	SSC 変調の開始/停止をします。
Recall	SSC Profile をファイルから読み込みます。
Store	SSC Profile をファイルに保存します。
Initialize	SSC Profile の設定を初期値にします。

3
ジッタを設定する

表 3.4.7-1 Variable SSC Profile 画面構成 (Image/List 共通部) (続き)

項目	機能		
Modulation	SSC 変調の繰り返し定義を設定します。 Periodic Burst: 定義した SSC Profile により繰り返し変調します。 Continuous: 定義した SSC Profile による変調をした後、三角波変調を行います。 SSC 変調中に Periodic Burst から Continuous に変更することで、切り替え後から三角波変調を行います。 Clock switching: 定義した SSC Profile による変調をした後、SSC 変調を停止します。 MX190000A バージョン 10.03.00 以降で使用できます。		
Clock Switch Trigger	Clock Switch Trigger の ON、OFF を切り替えます。 OFF: 従来どおり、同相/直交位相信号を出力します。 ON: コネクタ別に異なる信号を出力します。 - I コネクタ: SSC Profile の繰り返し開始信号 - Q コネクタ: パターン切り替えトリガ信号 注: Clock Switch Trigger を ON に設定した場合、SJ2 Mode の [SJ2 via MU181000] は選択不可となります。 MU196020A において、以下のパターン選択時は ON 固定となります。 <table><tr><th>MU196020A Pattern</th></tr><tr><td>USB4 Gen4 Rx Frequency Variation Training Sequence</td></tr></table>	MU196020A Pattern	USB4 Gen4 Rx Frequency Variation Training Sequence
MU196020A Pattern			
USB4 Gen4 Rx Frequency Variation Training Sequence			

表 3.4.7-1 Variable SSC Profile 画面構成 (Image/List 共通部) (続き)

項目	機能												
Image/List	Image: クロック周波数偏移量の時間変化のグラフ上で SSC Profile の時間と偏移量を設定します。 List: SSC Profile の区間ごとに時間と偏移量を設定します。 [Profile] が [Variable] のときは[List] のみ設定できます。												
Frequency	繰り返し遷移部の変調周波数です。 設定範囲は 28～37 kHz です。 Frame 周波数は、ここで設定した値の 1/4 になります。												
Deviation	繰り返し遷移部の周波数偏差です。 設定範囲は 0～7000 ppm です。												
Offset	[Clock Source] が、[X:Y:MU181000A/B] または [X:Y:MU191000A] の場合に表示されます。 MU181000A/B または MU191000A の周波数オフセットを、ppm 単位で設定します。 設定範囲は-1000～1000 ppm です。												
Initial Frequency	SSC 変調開始時の偏移量を設定します。 設定範囲は-1000～1000 ppm です。												
Min. Deviation	SSC Profile の Steady-State Clock 部分で、クロック周波数が最小となる偏移量を設定します。 設定範囲は、SSC Profile の設定により異なります。 <table><tr><th>SSC Profile</th><th>最小</th><th>最大</th></tr><tr><td>USB4 Gen2/3</td><td>-7000</td><td>Overshoot Peak – St2 Dev.と Initial Frequency のいずれか小さい方</td></tr><tr><td>USB4 Gen4</td><td>-7000</td><td>Overshoot Peak – St2 Dev.と Initial Frequency のいずれか小さい方</td></tr><tr><td>Variable</td><td>-7000</td><td>Initial Frequency</td></tr></table>	SSC Profile	最小	最大	USB4 Gen2/3	-7000	Overshoot Peak – St2 Dev.と Initial Frequency のいずれか小さい方	USB4 Gen4	-7000	Overshoot Peak – St2 Dev.と Initial Frequency のいずれか小さい方	Variable	-7000	Initial Frequency
SSC Profile	最小	最大											
USB4 Gen2/3	-7000	Overshoot Peak – St2 Dev.と Initial Frequency のいずれか小さい方											
USB4 Gen4	-7000	Overshoot Peak – St2 Dev.と Initial Frequency のいずれか小さい方											
Variable	-7000	Initial Frequency											
Max. Deviation	SSC Profile の Steady-State Clock 部分で、クロック周波数が最大のときの偏移量が表示されます。 Max. Deviation = Min. Deviation + Deviation で表されます。												
Graph	別ウィンドウに SSC Profile の設定に従った Frequency Deviation のグラフを表示します (図 3.4.7-2 参照)。 グラフのアイコンの説明は、表 3.4.7-2 を参照してください。												

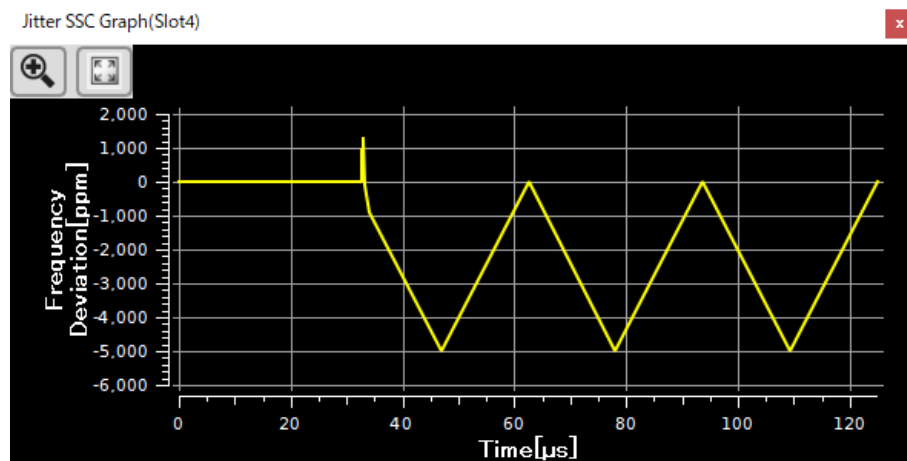


図 3.4.7-2 Frequency Deviation グラフ表示例

表 3.4.7-2 Frequency Deviation グラフのアイコン

項目	機能
	Frequency Deviation のグラフを選択した領域で拡大します。
	Frequency Deviation のグラフを Frame 全体表示にします。

図 3.4.7-1 の Image 設定のみに表示される項目を次の表に示します。

表 3.4.7-3 Variable SSC Profile 画面構成 (Image 設定部)

項目	機能
Overshoot Peak	SSC Profile の Overshoot Peak 偏移量を設定します。 設定範囲は (Initial Frequency)～(Deviation) ppm です。
St1 Dev.	Overshoot Peak から最初の変曲点までの偏移量を設定します。 設定範囲は 0～(St2 Dev.) ppm です。
St2 Dev.	Overshoot Peak から 2 回目の変曲点までの偏移量を設定します。 設定範囲は (St1 Dev.)～(Overshoot Peak – Min. Deviation) ppm です。
dt0	dt0 の値は、SSC 変調周期が Frame 周期と等しくなるように調整されます。 dt0 が 0 以下になる場合は SSC 変調を開始できません。
dt1	Initial Frequency の終わりから Overshoot Peak までの時間を設定します。 この区間の変調波形は Sinusoidal になります。 設定範囲は 0.10～1.50 μs です。
dt2	Overshoot Peak から最初の変曲点までの時間を設定します。 設定範囲は 0.10～1.50 μs です。
dt3	最初の変曲点から 2 回目の変曲点までの時間を設定します。 設定範囲は 0.10～1.50 μs です。
wait	2 回目の変曲点から SSC Profile の Steady-State Clock が開始されるまでの時間を設定します。 設定範囲は 0.00～20.00 μs です。
Slope	SSC Profile の Steady-State Clock 部分の傾きが表示されます。 $\text{Slope} = \text{Deviation} \times \text{SSC_Frequency} \times 2$ で表されます。

[List] を選択すると、次の画面が表示されます。

Window	Shape	δDeviation[ppm]	Time[μs]	Slope[ppm/μs]
dt0	Flat	0	32.560	0
dt1	Sinusoidal	1 300	0.500	---
dt2	Linear	-1 400	0.200	-7 000
dt3	Linear	-800	0.800	-1 000
Steady-State	Linear	5 000	90.940	320

図 3.4.7-3 Variable SSC Profile 設定画面 (List 設定)

図 3.4.7-3 の List 設定のみに表示される項目を次の表に示します。

表 3.4.7-4 Variable SSC Profile 画面構成 (List 設定部)

項目	機能																									
Frame Frequency	SSC 変調のフレーム周波数が表示されます。 フレーム周波数は変調周波数設定の 1/4 になります。																									
Shape	デルタ区間の変調波形の形状を設定します。 Flat: 水平の直線 Linear: 傾きのある直線 Sinusoidal: 正弦波曲線 Quadratic: 二次関数曲線 SSC Profile が [Variable] のときに、以下の設定表に従って変更することができます。 <table><tr><th>セル行</th><th>Flat</th><th>Linear</th><th>Sinusoidal</th><th>Quadratic</th></tr><tr><td>dt0</td><td>✓</td><td>—</td><td>—</td><td>—</td></tr><tr><td>dt1</td><td>✓</td><td>✓</td><td>✓</td><td>✓</td></tr><tr><td>dt2～dt7</td><td>✓</td><td>✓</td><td>—</td><td>—</td></tr><tr><td>Steady-State</td><td>—</td><td>✓</td><td>—</td><td>—</td></tr></table>	セル行	Flat	Linear	Sinusoidal	Quadratic	dt0	✓	—	—	—	dt1	✓	✓	✓	✓	dt2～dt7	✓	✓	—	—	Steady-State	—	✓	—	—
セル行	Flat	Linear	Sinusoidal	Quadratic																						
dt0	✓	—	—	—																						
dt1	✓	✓	✓	✓																						
dt2～dt7	✓	✓	—	—																						
Steady-State	—	✓	—	—																						

表 3.4.7-4 Variable SSC Profile 画面構成 (List 設定部) (続き)

項目	機能																																	
δ Deviation	δ 区間のクロック周波数偏移量を設定します。 設定範囲は SSC Profile 設定により異なります。 USB4 Gen2/3 Profile <table><tr><th>セル行</th><th>最小</th><th>最大</th></tr><tr><td>dt1</td><td>0</td><td>8000</td></tr><tr><td>dt2、dt3</td><td>-14000</td><td>0</td></tr><tr><td>dt0、Steady-State</td><td colspan="2">設定不可能</td></tr></table> USB4 Gen4 Profile <table><tr><th>セル行</th><th>最小</th><th>最大</th></tr><tr><td>dt1</td><td>0</td><td>8000</td></tr><tr><td>dt2、dt3</td><td>-14000</td><td>0</td></tr><tr><td>dt0、wait、Steady-State</td><td colspan="2">設定不可能</td></tr></table> Variable Profile <table><tr><th>セル行</th><th>最小</th><th>最大</th></tr><tr><td>dt1～dt7</td><td>-14000</td><td>14000</td></tr><tr><td>dt0、Steady-State</td><td colspan="2">設定不可能</td></tr></table>	セル行	最小	最大	dt1	0	8000	dt2、dt3	-14000	0	dt0、Steady-State	設定不可能		セル行	最小	最大	dt1	0	8000	dt2、dt3	-14000	0	dt0、wait、Steady-State	設定不可能		セル行	最小	最大	dt1～dt7	-14000	14000	dt0、Steady-State	設定不可能	
セル行	最小	最大																																
dt1	0	8000																																
dt2、dt3	-14000	0																																
dt0、Steady-State	設定不可能																																	
セル行	最小	最大																																
dt1	0	8000																																
dt2、dt3	-14000	0																																
dt0、wait、Steady-State	設定不可能																																	
セル行	最小	最大																																
dt1～dt7	-14000	14000																																
dt0、Steady-State	設定不可能																																	
Time	デルタ区間の時間を設定または表示します。 dt0: SSC 変調周期が Frame 周期と等しくなるように調整されます。 dt1～dt7: 設定範囲は 0.10～1.50 μs です。 wait: 設定範囲は 0.00～20.00 μs です。 Steady-State: Steady-State Clock Period の時間が表示されます。 Modulation の設定により時間が変化することがあります。																																	
Slope	Shape が [Flat] または [Linear] の場合にデルタ区間の傾きを表示します。																																	
Add	[Profile] が [Variable] のときに、セル行をリストに追加します。 最大 dt7 までセル行を追加できます。																																	
Delete	[Profile] が [Variable] のときに、選択しているセル行をリストから削除します。 削除できるセル行は dt2～dt7 です。																																	

3.4.8 正弦波ジッタ (SJ3)

本機能は MX190000A バージョン 10.01.00 以降で使用できます。SJ3 は BUJ と排他で設定可能です。

図 3.4.8-1 SJ3 設定画面

表 3.4.8-1 SJ3 画面構成

項目	機能
BUJ/SJ3 Mode	発生するジッタ種別をジッタ BUJ と SJ3 から選択します。
Preset	“DDR5”固定です。
Amplitude	最大偏移量を、Ulp-p 単位で設定します。
Frequency	DDR5 で使用する 200 MHz(200,000,000Hz) 固定です。

MU181000A/B または MU191000A の周波数によって、偏移量を設定できる範囲が変わります。詳しい設定範囲、およびステップは、「表 1.3.2-8 正弦波ジッタ (SJ3)」を参照してください。

表 3.4.8-2 偏移設定範囲

Frequency	Amplitude (Ulp-p)
≥ 1.25 GHz	0～0.5
< 1.25 GHz	0～0.2f

f: MU181000A/B または MU191000A の周波数 (GHz)

3.5 データ出力の設定

ジッタ変調したクロックの供給先によって、ジッタの計算方法が変わります。



図 3.5-1 データ出力設定画面

表 3.5-1 データ出力画面構成

項目	機能
Data Pattern Generator	Jittered Clock Output コネクタに接続する機器を設定します。 [Full-rate (PPG)] MU181020A、MU181020B [Half-rate (MUX)] MU182020A、MU182021A [Full-rate (MUX)] MU182020A、MU182021A [Quarter-rate (MUX)] MP1821A [32G PPG] MU183020A、MU183021A、MU195020A [64G MUX] MP1861A [64G PPG] MU196020A/C
Bitrate	出力されるデータのビットレートが表示されます。

3
ジッタを設定する

データ出力ボタンの下には、データ出力に付加されているジッタがアイコンで表示されます。RJ と BUJ/SJ3 の合計が 0.5UI を超えたとき、または各ジッタ (SJ、RJ、BUJ/SJ3) の合計振幅が表 3.5-2 と表 3.5-3 の合計変調量を超えると、“Overload”が表示されます。

MX190000A バージョン 2.0.0 以降では SJ1、Built-in SJ2、RJ、BUJ/SJ3 の合計振幅により“Overload”が表示されます。SJ1 と Built-in SJ2 は合計変調量マスクが同じ値の変調周波数であれば合算による“Overload”を、違う値の変調周波数であればそれぞれ個別に“Overload”を計算し、表示されます。



図 3.5-2 ジッタアイコンの表示 (Overload)

表 3.5-2 Overload が表示される合計変調量

SJ Frequency (MHz)	合計変調量 (Ulp-p)
0.000010～1.000000	50
1.001000～10.000000	10
10.010000～250.000000	0.7

表 3.5-3 Overload が表示される合計変調量 (32G PPG 連動時)

SJ Frequency (MHz)	合計変調量 (Ulp-p)
0.000010～0.0075	2000.3
0.007501～1.00000	20 dB/decade (図 3.5-3) + 0.3
1.001000～10.000000	20 dB/decade (図 3.5-3) + 0.3
10.010000～250.000000	1.3

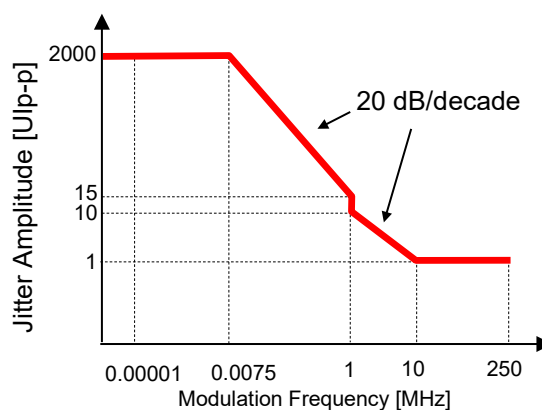


図 3.5-3 ジッタ付加総量 (32G PPG 連動時)

表 3.5-4 Overload が表示される合計変動量 (64G MUX 連動時)

SJ Frequency (MHz)	合計変動量 (Ulp-p)
0.000010~0.0075	2000.3
0.007501~1.00000	20 dB/decade (図 3.5-4) + 0.3
1.001000~10.000000	(図 3.5-4) + 0.3
10.010000~250.000000	0.85

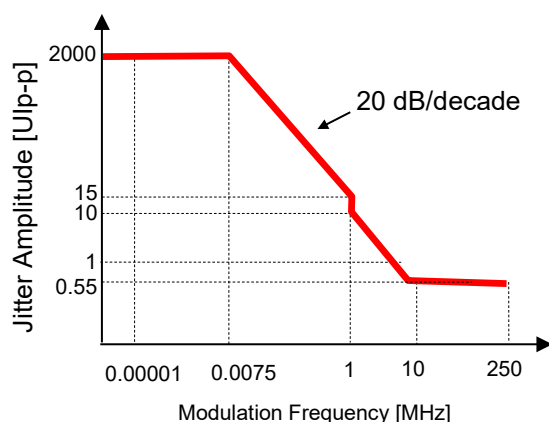


図 3.5-4 ジッタ付加総量 (64G MUX 連動時)

表 3.5-5 Overload が表示される合計変動量 (64G PPG 連動時)

SJ Frequency (MHz)	合計変動量 (Ulp-p)
0.000010~0.0075	1000.3
0.007501~1.00000	20 dB/decade (図 3.5-5) + 0.3
1.001000~10.000000	20 dB/decade (図 3.5-5) + 0.3
10.010000~250.000000	0.8

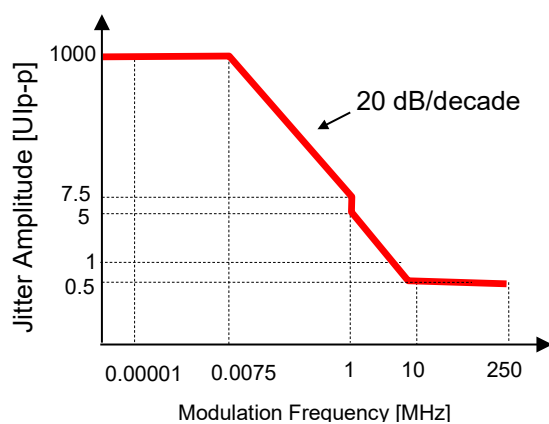


図 3.5-5 ジッタ付加総量 (64G PPG 連動時)

3.6 補助出力の設定

AUX Output、Reference Clock Output コネクタに出力されるクロックを設定します。

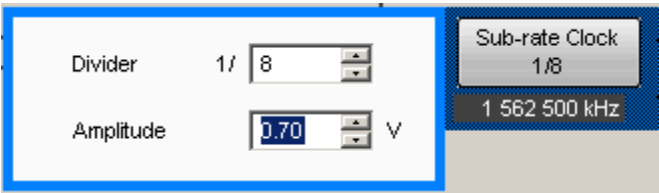


図 3.6-1 Sub-rate Clock 設定画面

表 3.6-1 Sub-rate Clock 画面構成

項目	機能
Divider	クロックの分周比を 1/8 から 1/256 の範囲で設定します。
Amplitude	振幅を 0.1～0.7 V の範囲で設定します。

ボタンの下に、出力されるクロックの周波数が表示されます。



図 3.6-2 Reference Clock 設定画面

表 3.6-2 Reference Clock 画面構成

項目	機能
Divider	クロックの分周比を次から設定します。 [1/1]、[1/2]、[1/4]

ボタンの下に、出力されるクロックの周波数が表示されます。

3.7 他モジュールの設定制限

「3.3 入力信号の設定」で、[Synthesizer] の [Clock Source] が [External] でない場合、選択されたモジュールの設定項目の一部が制限されます。制限される設定項目を次の表に示します。

表 3.7-1 他モジュールの制限項目

Clock Source の設定	制限される項目
X:Y:MU181000A/B*	すべての設定項目
X:Y:MU191000A*	すべての設定項目

※: X はユニット番号、Y はスロット番号が入ります。

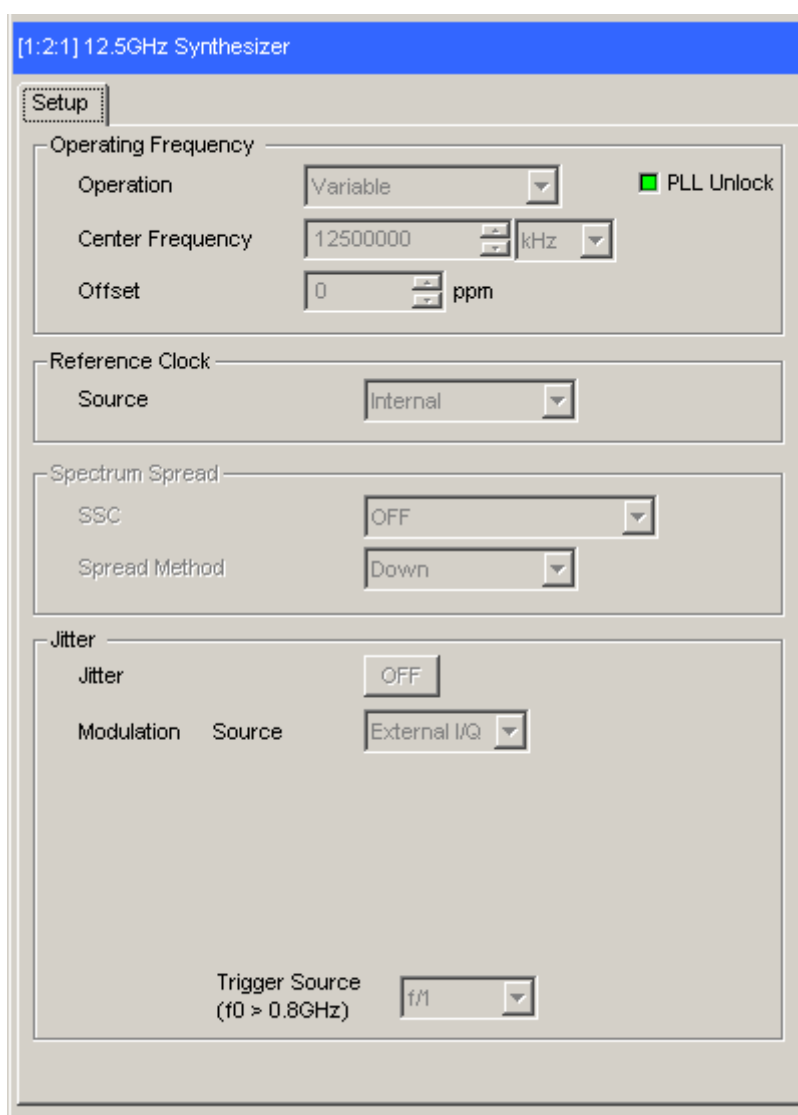


図 3.7-1 設定項目が制限された画面例

図 3.7-1 に、設定項目が制限されたモジュールの画面例を示します。設定できない項目のテキストボックス、またはボタンの文字がグレーで表示されます。ステータス領域には、本器との接続状況などのメッセージが表示されます。

3.8 設定内容の保存と読み込み

本器の設定条件をファイルに保存することができます。

1. メニューバーの [File] をクリックします。
2. [Save] をクリックします。Save 画面が表示されます。
3. [Modules] のプルダウンメニューを、[MU181500B] に設定します。
[File Type] が、[Binary] になります。
4. 保存先の [Drives] と [Directories] を設定します。
5. [File Name] にファイル名を入力します。拡張子はJMSです（省略可能）。
6. [OK] をクリックすると、本器の設定条件がファイル保存されます。

次の手順で保存した設定条件を読み出すことができます。

1. メニューバーの [File] をクリックします。
2. [Open] をクリックします。Open 画面が表示されます。
3. [Modules] のプルダウンメニューを、[MU181500B] に設定します。
4. ファイルが保存されている [Drives] と [Directories] を設定します。
5. [File List] からファイル名を選択します。
6. [OK] をクリックすると、ファイルの設定条件が本器に設定されます。

この章では、本器の使用例を説明します。

4.1	ジッタ耐力の測定	4-2
4.2	スペクトラム拡散の測定.....	4-5
4.3	スペクトラム拡散 (USB4 Gen2/3 SSC Profile) の測定 .	4-7

4.1 ジッタ耐力の測定

MP1800A 2 台に次のモジュールを使用して、CDR (クロックデータリカバリ) を内蔵するデジタルデータ受信器の、ジッタ耐力測定方法を説明します。

- MU181000A 12.5GHz シンセサイザ
- MU181500B ジッタ変調源
- MU181020A 12.5Gbit/s パルスパターン発生器 2 台
- MU181040A 12.5Gbit/s 誤り検出器 2 台
- MU182020A 25Gbit/s 1ch MUX
- MU182040A 25Gbit/s 1ch DEMUX

1. MU181000A の Clock Output と、本器の Ext Clock Input を、同軸ケーブルで接続します。
2. 本器の Jittered Clock Output と、MU182020A の Ext Clock Input とを、同軸ケーブルで接続します。
3. MU182020A の 1/2 Clock output と、MU181020A の Ext Clock Input を、同軸ケーブルで接続します (2 か所)。
4. MU181020A の Data Output と、MU182020A の 1/2 Data Input を、同軸ケーブルで接続します (2 か所)。
5. MU181020A の Clock Output と、MU182020A の 1/2 Clock Input を、同軸ケーブルで接続します。
6. 被測定物の入力コネクタと MU182020A の Data Output、 $\overline{\text{Data}}$ Output を同軸ケーブルで接続します。
被測定物の入力コネクタが 1 つだけのときは、MU182020A の Data Output に接続します。
7. 被測定物の出力コネクタと MU182040A の Data Input、 $\overline{\text{Data}}$ Input を同軸ケーブルで接続します。
被測定物の出力コネクタが 1 つだけのときは、MU182040A の Data Input に接続します。 $\overline{\text{Data}}$ Input には、何も接続しません。
8. MU182020A の Clock Output と、MU182040A の Ext Clock Input を、同軸ケーブルで接続します。
9. MU182040A の 1/2 Clock output と、MU181040A の Clock Input を、同軸ケーブルで接続します(2 か所)。
10. MU182040A の 1/2 Data Output と、MU181040A の Data Input を、同軸ケーブルで接続します (2 か所)。
11. MU181500B のスロットボタンを押します。
12. [Synthesizer] の [Clock Source] を [X:Y:MU181000A] にします。
Frequency と Offset を、設定します。
13. データ出力ボタンをクリックして、表示を [Half-rate(MUX)] にします。
14. [SJ]、[RJ]、[BUJ] のうち、付加するジッタのボタンをクリックして、ボタン表

示を [ON] にします。

15. 付加するジッタのボタンをクリックして、ジッタのパラメータ設定画面を表示します。
各ジッタのパラメータを設定します。
16. MU181020A のスロットボタンを押します。
17. [Pattern] タブをクリックします。データパターンを設定します。
18. MU182020A のスロットボタンを押します。
19. [Output] タブをクリックします。MU182020A の出力電圧を設定します。
20. MU181040A のスロットボタンを押します。
21. [Pattern] タブをクリックします。データパターンを設定します。
22. MU182040A のスロットボタンを押します。
23. [Input] タブをクリックします。MU181040A の入力電圧を設定します。
24. [Result] タブをクリックします。ビット誤り率を測定します。
25. 手順 14 のジッタのパラメータを変化させて、手順 23 のビット誤り率測定を繰り返します。

各モジュールの画面操作は、次の取扱説明書を参照してください。

『MU181020A/B パルスパターンアナライザ 取扱説明書』

『MU181040A/B 誤り検出器 取扱説明書』

『MU182020A 25Gbit/s 1ch MUX MU182021A 25Gbit/s 2ch MUX 取扱説明書』

『MU182040A 25Gbit/s 1ch DEMUX MU182041A 25Gbit/s 2ch DEMUX 取扱説明書』

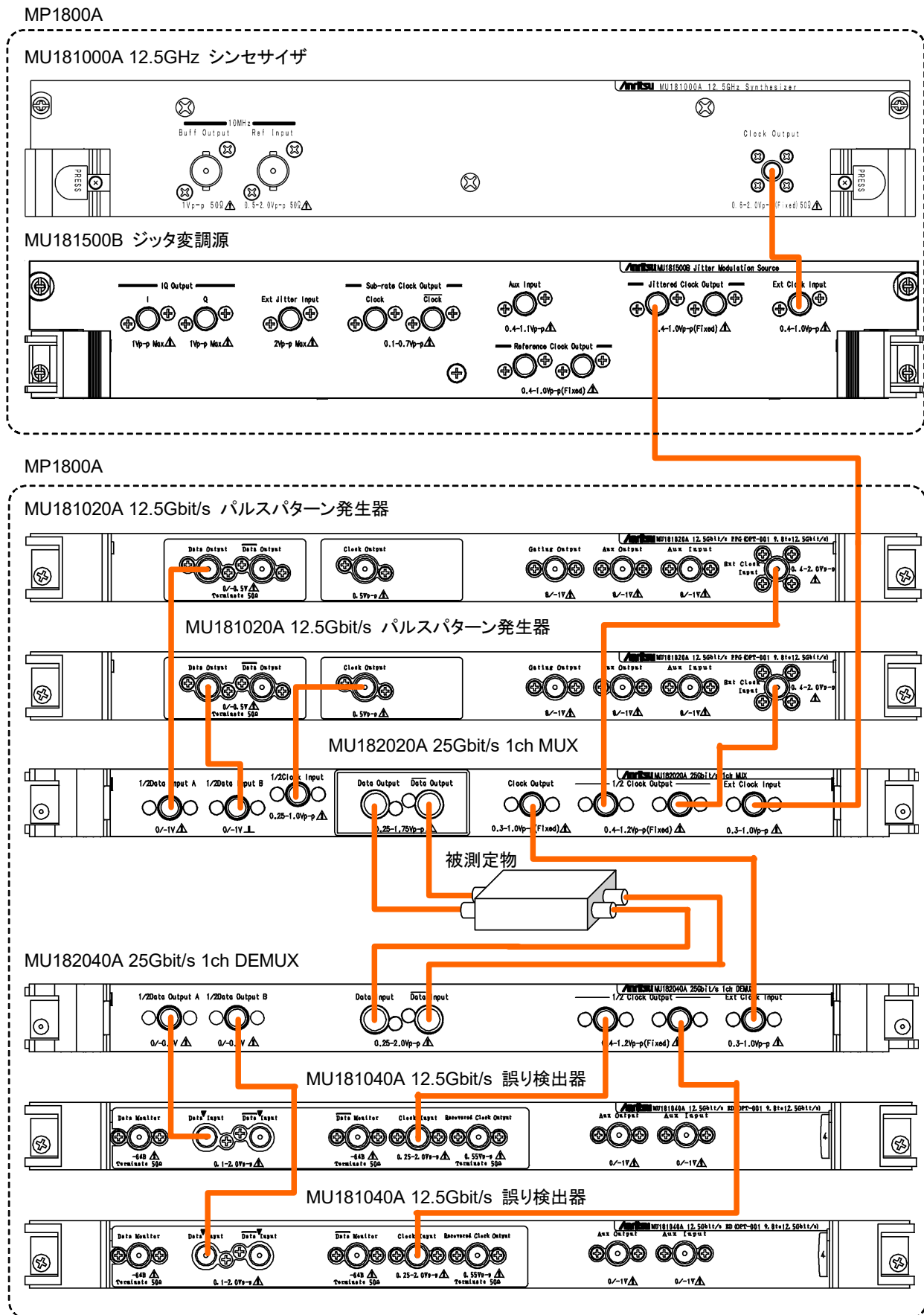


図4.1-1 ジッタ耐力の測定系

4.2 スペクトラム拡散の測定

次のモジュールとスペクトラムアナライザを使用して、デジタルデータ送信器のスペクトラム拡散の効果を測定する方法を説明します。

- MU181000A シンセサイザ
- MU181500B ジッタ変調源
- MU181020A 12.5Gbit/s パルスパターン発生器 2 台
- MU182020A 25Gbit/s MUX

この測定では 2 台の MP1800A を使用します。片方の MP1800A に、MU181000A と本器を装着します。もう一方の MP1800A に、MU181020A 2 台と MU182020A を装着します。

1. MU181000A の Clock Output と、本器の Ext Clock Input を、同軸ケーブルで接続します。
2. 本器の Jittered Clock Output と、MU182020A の Ext Clock Input を、同軸ケーブルで接続します。
3. MU182020A の 1/2 Clock output と、MU181020A の Ext Clock Input を、同軸ケーブルで接続します (2 か所)。
4. MU181020A の Data Output と、MU182020A の 1/2 Data Input を、同軸ケーブルで接続します (2 か所)。
5. MU181020A の Clock Output と、MU182020A の 1/2 Clock Input を、同軸ケーブルで接続します。
6. 被測定物の入力コネクタと MU182020A の Data Output、 $\overline{\text{Data}}$ Output を同軸ケーブルで接続します。
被測定物の入力コネクタが 1 つだけのときは、MU182020A の Data Output に接続します。
7. 被測定物の出力コネクタと、スペクトラムアナライザの入力コネクタとを、同軸ケーブルで接続します。
必要に応じて、減衰器を挿入します。
8. MU181500B のスロットボタンを押します。
9. [Synthesizer] の [Clock Source] を [X:Y:MU181000A] にします。
Frequency と Offset を、設定します。
10. データ出力ボタンをクリックして、表示を [Half-rate(MUX)] にします。
11. [SSC] をクリックして、ボタン表示を [ON] にします。
12. [SSC] をクリックして、パラメータ設定画面を表示します。
スペクトラム拡散クロックのパラメータを設定します。
13. MU181020A のスロットボタンを押します。
14. [Pattern] タブをクリックします。データパターンを設定します。
15. MU182020A のスロットボタンを押します。

16. [Output] タブをクリックします。MU181020A の出力電圧を設定します。
17. スペクトラムアナライザで、被測定物から出力される信号を測定します。

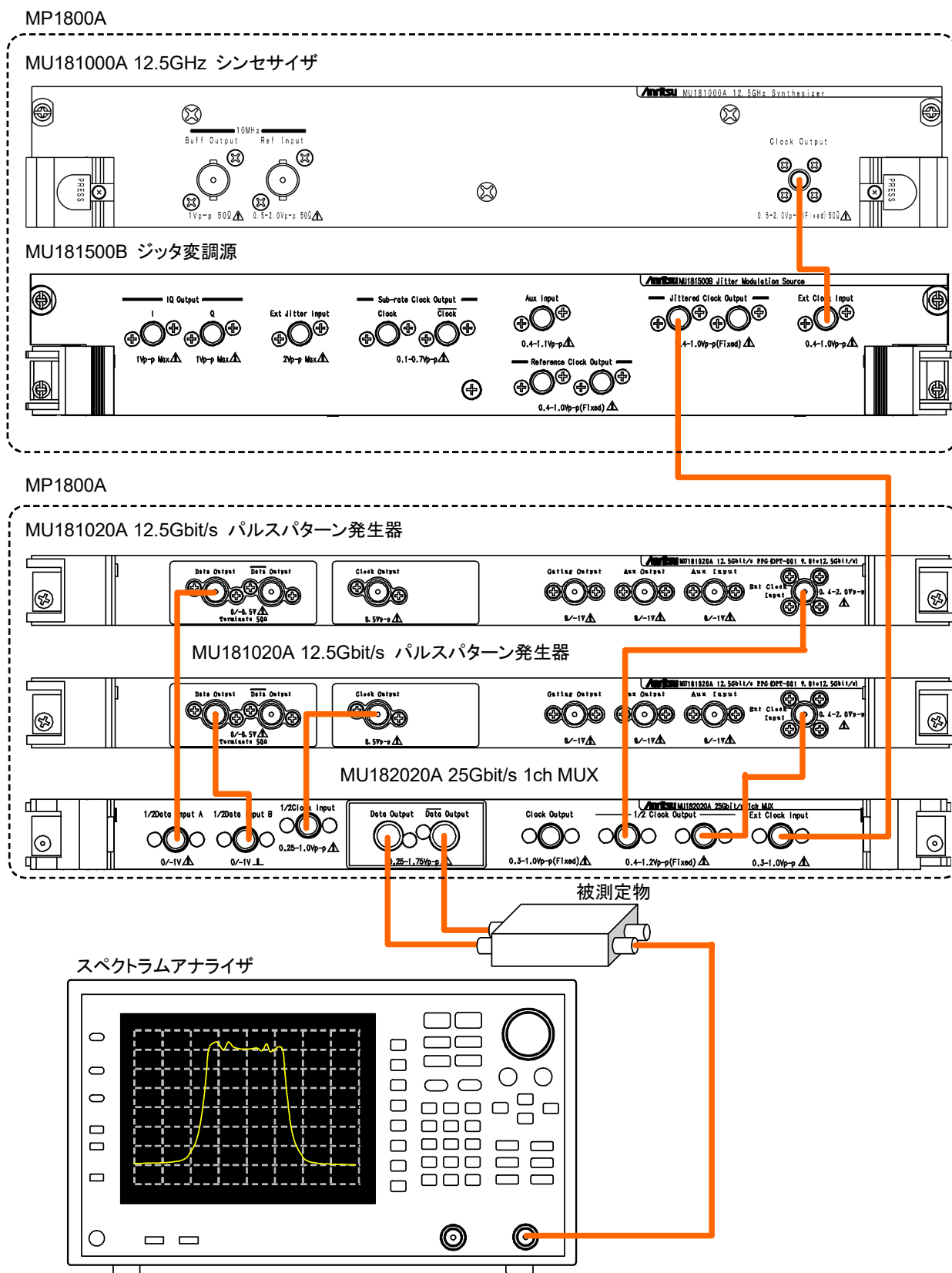


図4.2-1 スペクトラム拡散の測定系

4.3 スペクトラム拡散 (USB4 Gen2/3 SSC Profile) の測定

次の本体、モジュールとスペクトラムアナライザを使用して、デジタルデータ送信器のスペクトラム拡散の効果を測定する方法を説明します。

- MP1900A シグナルクオリティアナライザ R
- MU181000B 12.5GHz 4 ポート シンセサイザまたは MU191000A Synthesizer
- MU181500B ジッタ変調源
- MU195020A 21G/32G bit/s SI PPG

1. MU181000B または MU191000A の Clock Output と、本器の Ext Clock Input を、同軸ケーブルで接続します。
2. 本器の Jittered Clock Output と、MU195020A の Ext Clock Input を、同軸ケーブルで接続します。
3. 被測定物の入力コネクタと MU195020A の Data Output、Data Output を同軸ケーブルで接続します。
被測定物の入力コネクタが 1 つだけのときは、MU195020A の Data Output に接続します。
4. 被測定物の出力コネクタと、スペクトラムアナライザの入力コネクタとを、同軸ケーブルで接続します。
必要に応じて、減衰器を挿入します。
5. MX190000A のアプリケーションツールバーの [Jitter] をクリックして、MU181500B のウィンドウを表示します。
6. [Clock Source] を [X:Y:MU181000B] または [X:Y:MU191000A] にします。
7. [SSC] をクリックして、ボタン表示を [ON] にします。
8. [Profile] より [USB4 Gen2/3] を選択して、USB4 Gen2/3 Profile におけるスペクトラム拡散クロックのパラメータを設定します。このとき [Graph] をクリックすることで、SSC 変調イメージを表示しながらスペクトラム拡散クロックのパラメータを設定することができます。
9. MX190000A のアプリケーションツールバーの [SI PPG] をクリックして、MU195020A のウィンドウを表示します。
10. [Misc2] タブをクリックして、[Clock Source] を [X:Y:MU181500B] にします。
11. [Misc2] の [Bit Rate] より [USB4 Gen2] を選択します。
12. [Pattern] タブをクリックして、任意のテストパターンを選択します。
13. [Output] タブをクリックします。MU195020A の出力電圧を設定します。
14. MU181500B のウィンドウで [SSC] をクリックして、[START] をクリックします。これにより USB4 Gen2/3 Profile の SSC 変調が開始されます。
15. スペクトラムアナライザで、被測定物から出力される信号を測定します。

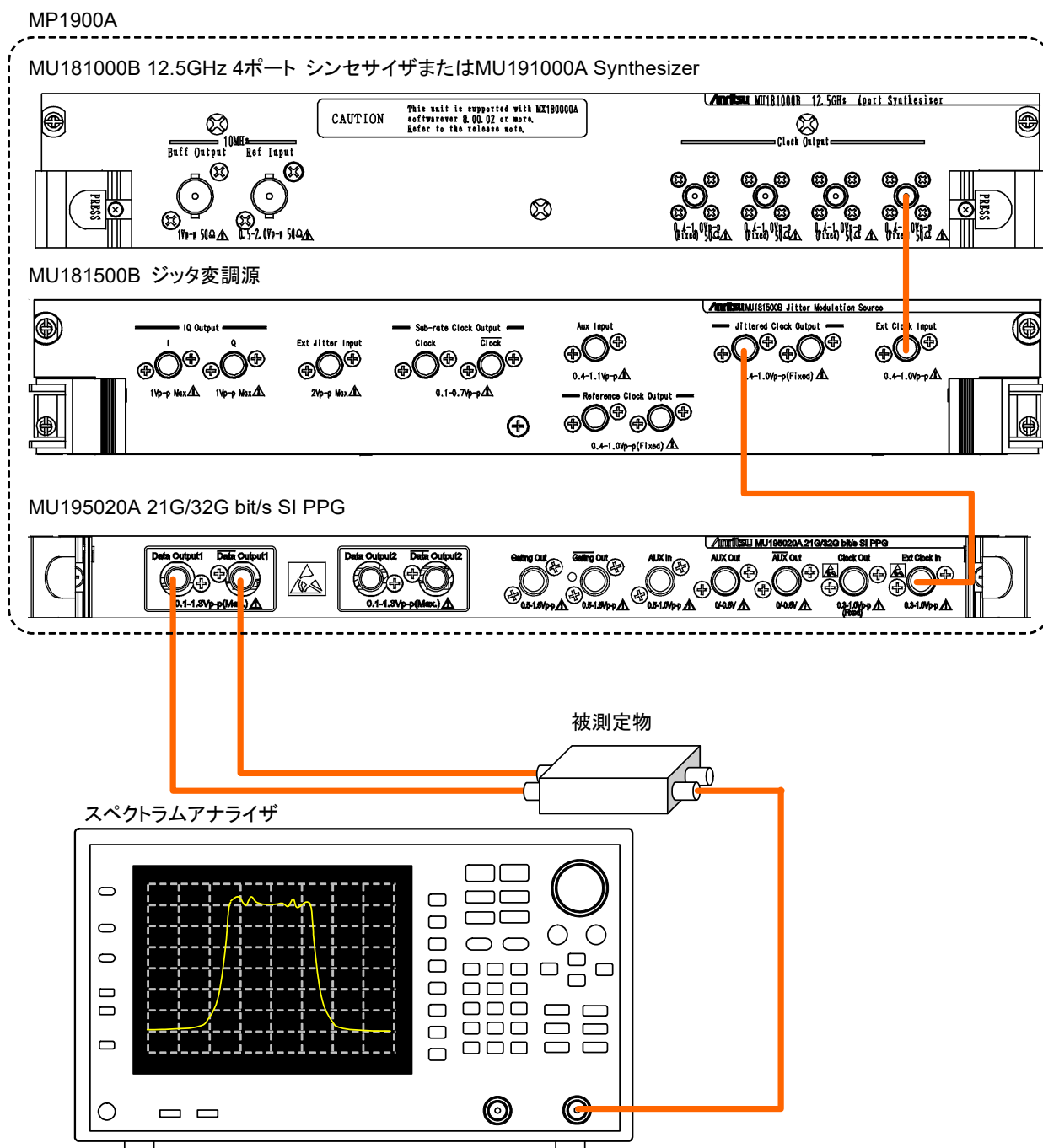


図4.3-1 スペクトラム拡散の測定系 (USB4 Gen2/3 SSC Profile)

MU181500B ジッタ変調源のリモート制御コマンドについては、『MX180000A シグナルクオリティアナライザ 制御ソフトウェア リモートコントロール取扱説明書』の「7.10 Jitter コマンド」を参照してください。MX190000A 使用時は、MX190000A オンスクリーンヘルプを参照してください。

この章では、本器の性能試験について説明します。

- 6.1 性能試験 6-2
- 6.2 性能試験用機器.....6-2
- 6.3 性能試験方法 6-2
 - 6.3.1 SJ 6-3
 - 6.3.2 RJ.....6-7
 - 6.3.3 BUJ.....6-10

6.1 性能試験

本器の主要性能が規格を満足していることを確認するために、性能試験を行います。性能試験は、本器の受入検査時、修理後の動作確認時、および定期試験時（6 か月ごと）に行ってください。

6.2 性能試験用機器

性能試験を始める前に本器と各測定器のウォーミングアップを 30 分以上行ってください。性能試験に必要な機器を下表に示します。

表6.2-1 性能試験に必要な機器

機器名	要求される性能	推奨機種
サンプリングオシロスコープ	帯域 40 GHz 以上 残留ジッタ 200 fs 以下	アンリツ MP2110A 以下のいずれかのオプションを搭載していること ・ オプション 021*+024 ・ オプション 033*+024 ・ オプション 043*+024 *:電気スコープオプション
スペクトラムアナライザ	帯域 26.5 GHz 以上	アンリツ MS2850A または MS2840A
分周器	2 分周以上 広帯域 20 GHz 以上	汎用品

注:

被測定装置と測定機器類は、特に指示する場合を除き少なくとも 30 分間は予熱を行い、十分に安定してから性能試験を行ってください。最高の測定確度を発揮するには、上記のほか、室温下での実施、AC 電源電圧の変動が少ないこと、騒音・振動・ほこり・湿度などについても問題がないことが必要です。

6.3 性能試験方法

以下の項目の試験方法について説明します。

- (1) SJ
- (2) RJ
- (3) BUJ

試験結果の記録には、「付録 B 性能試験記録表」をご利用ください。

6.3.1 SJ

SJ を ON にしたときの出力クロックのレベルと側波レベルをスペクトラムアナライザ測定し、計算により SJ の振幅を求めます。

SJ を測定する場合の測定装置との接続を、図 6.3.1-1 および図 6.3.1-3 に示します。

⚠ 注意

スペクトラムアナライザの入カネクタに信号を入力する際には、本器の出力信号を入力カネクタの最大入力レベル以下に減衰するアッテネータを使用してください。

最大入力レベルを超えるレベルの信号をスペクトラムアナライザに入力すると、スペクトラムアナライザが破損するおそれがあります。

<振幅が 0.4 Ulp-p 以下の場合の測定手順>

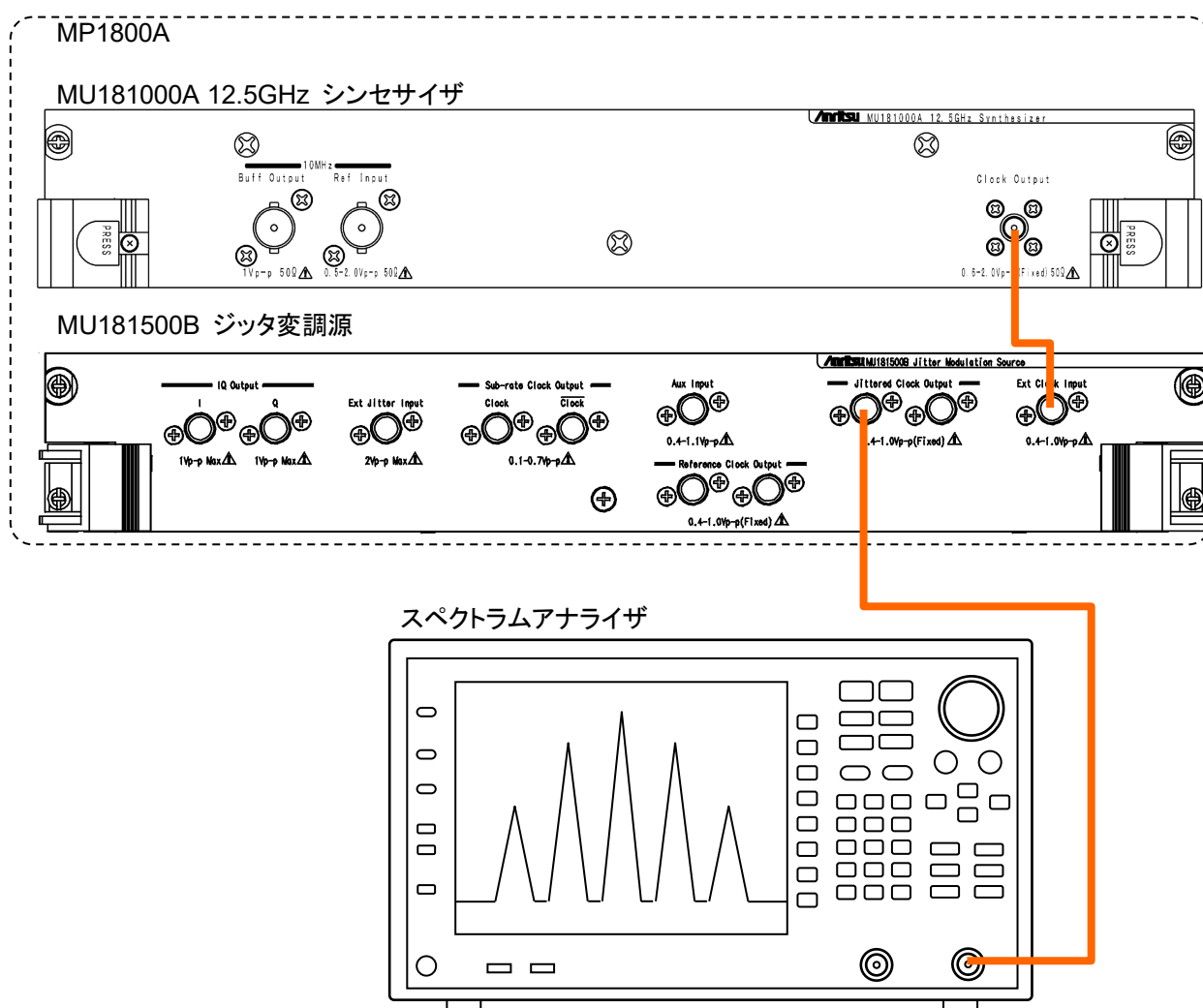


図 6.3.1-1 SJ の振幅が 0.4 Ulp-p 以下の場合の接続図

1. SJ の設定が 0.4 UIp-p 以下の場合は、Jittered Clock Output コネクタとスペクトラムアナライザの RF Input を同軸ケーブルで接続します。
2. MP1800A を次のとおり設定します。
 Synthesizer: 12 500 000 kHz
 SJ: Frequency 50 MHz、Amplitude 0.300 UI
 Pattern Generator: Full rate (PPG)
3. スペクトラムアナライザを次のとおり設定します。
 Center Frequency: 12 500 MHz、Span: 250 MHz、RBW: 1 MHz
4. スペクトラムアナライザで次のキャリアおよび側波パワーを測定します。
 J0: キャリアパワー (dBm)
 J1U: 第 1 側波の Upper Frequency のパワー (dBm)
 J1L: 第 1 側波の Lower Frequency のパワー (dBm)
 J2U: 第 2 側波の Upper Frequency のパワー (dBm)
 J2L: 第 2 側波の Lower Frequency のパワー (dBm)

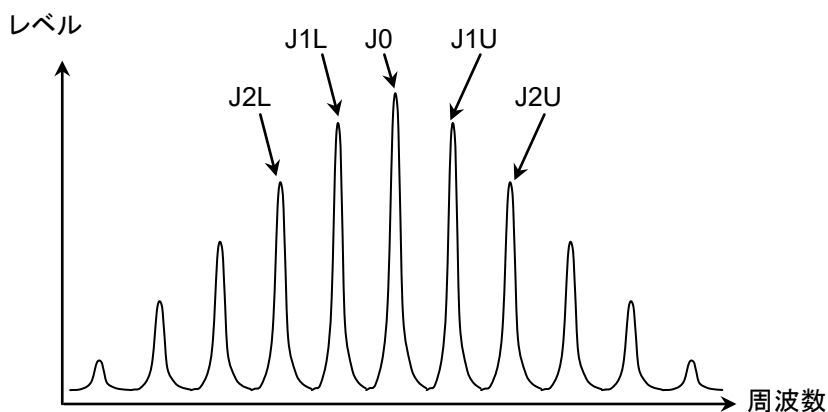


図6.3.1-2 スペクトラムアナライザで測定するパワー

5. 次の計算式で Jitter Amplitude を算出します。

$$J1 = \frac{J1U + J1L}{2} \text{ (dBm)}$$

$$J2 = \frac{J2U + J2L}{2} \text{ (dBm)}$$

$$j0 = 10^{\left(\frac{J0}{20}\right)}$$

$$j1 = 10^{\left(\frac{J1}{20}\right)}$$

$$j2 = 10^{\left(\frac{J2}{20}\right)}$$

$$\text{jitter_Amplitude} = \frac{1}{\pi} \times \frac{2 \times j1}{j0 + j2} \text{ (UIp-p)}$$

<振幅が 0.4 UIp-p を超える場合の測定手順>

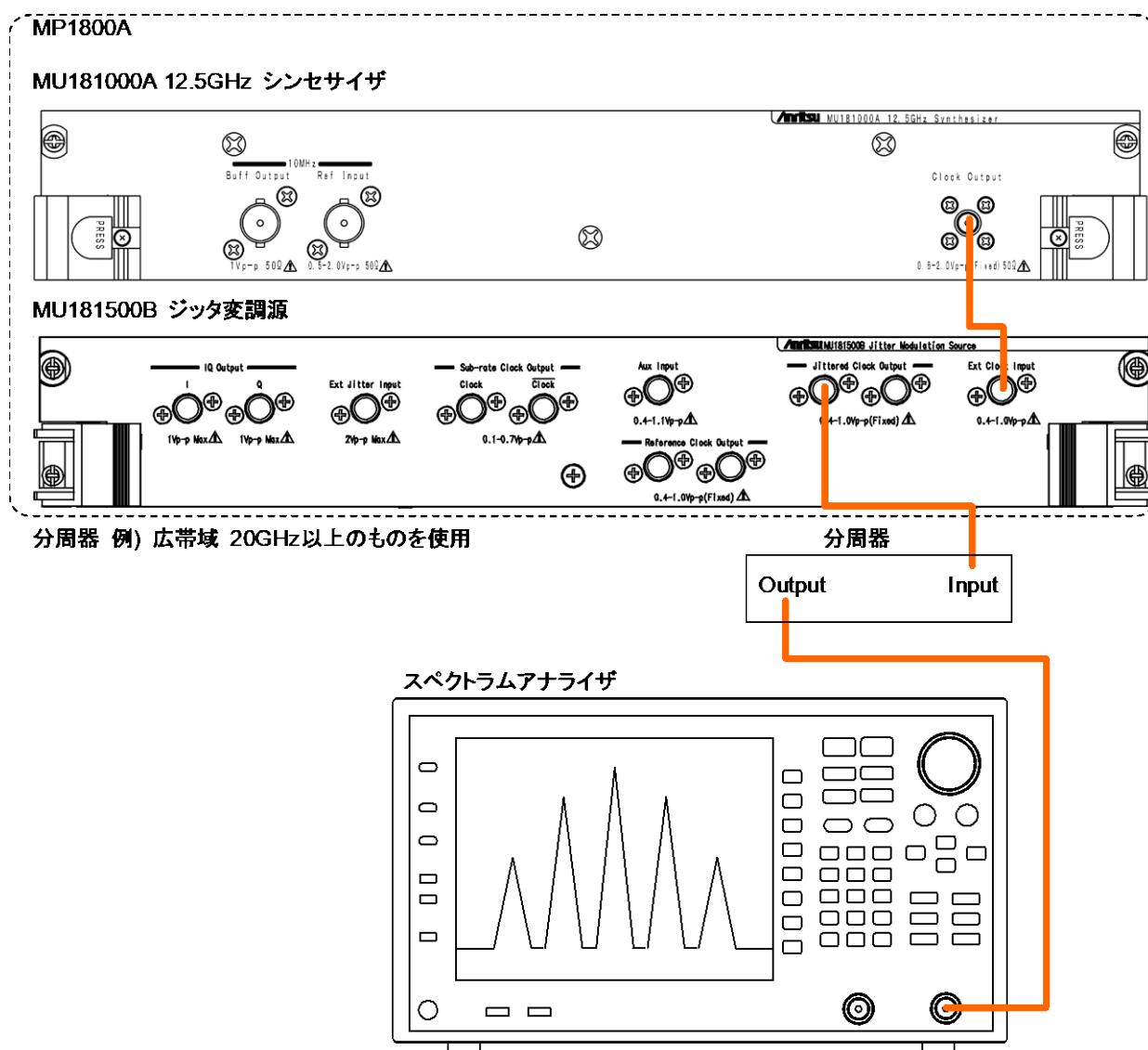


図6.3.1-3 SJの振幅が0.4 UIp-pを超える場合の接続図

1. SJの振幅が0.4 UIp-pを超える場合、Jittered Clock Output コネクタと分周器の Input を同軸ケーブルで接続します。
図6.3.1-3は、分周器として汎用品（2分周）を使用した場合の接続図です。
2. 分周器の Output とスペクトラムアナライザの RF Input を同軸ケーブルで接続します。
3. MP1800A を次のとおり設定します。
Synthesizer: 12 500 000 kHz
SJ: Frequency 50 MHz、Amplitude 0.500 UI
Pattern Generator: Full rate (PPG)

4. スペクトラムアナライザを次のとおり設定します。
Center Frequency: 6 250 MHz
Span: 250 MHz
5. <振幅が 0.4 UIp-p 以下の場合の測定手順>の手順 4 の測定をします。
6. <振幅が 0.4 UIp-p 以下の場合の測定手順>の手順 5 の計算をします。
ただし、ジッタ振幅は次の式で求めます。

$$jitter_Amplitude = \frac{2}{\pi} \times \frac{2 \times j1}{j0 + j2} \text{ (UIp-p)}$$

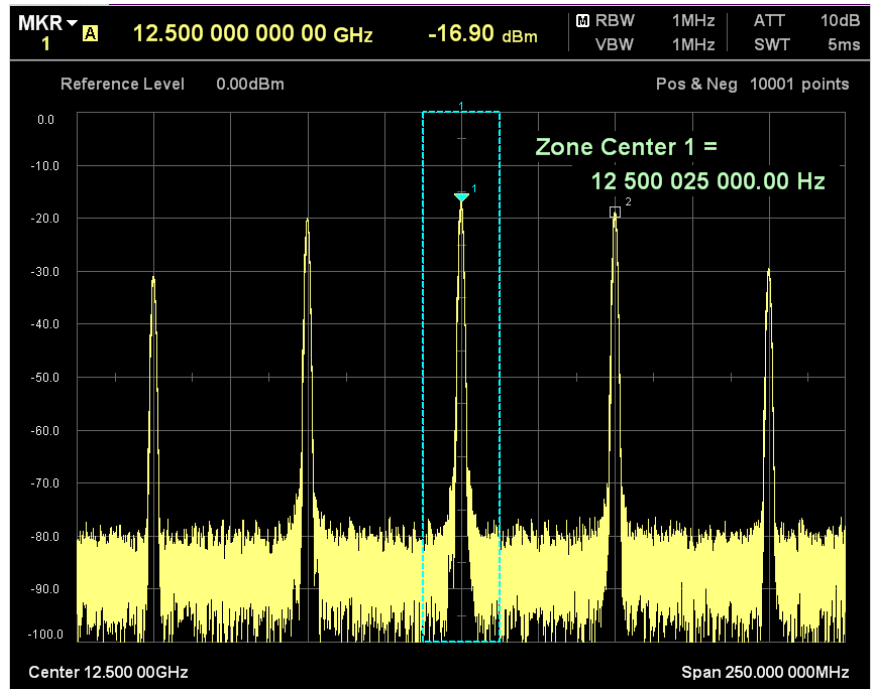
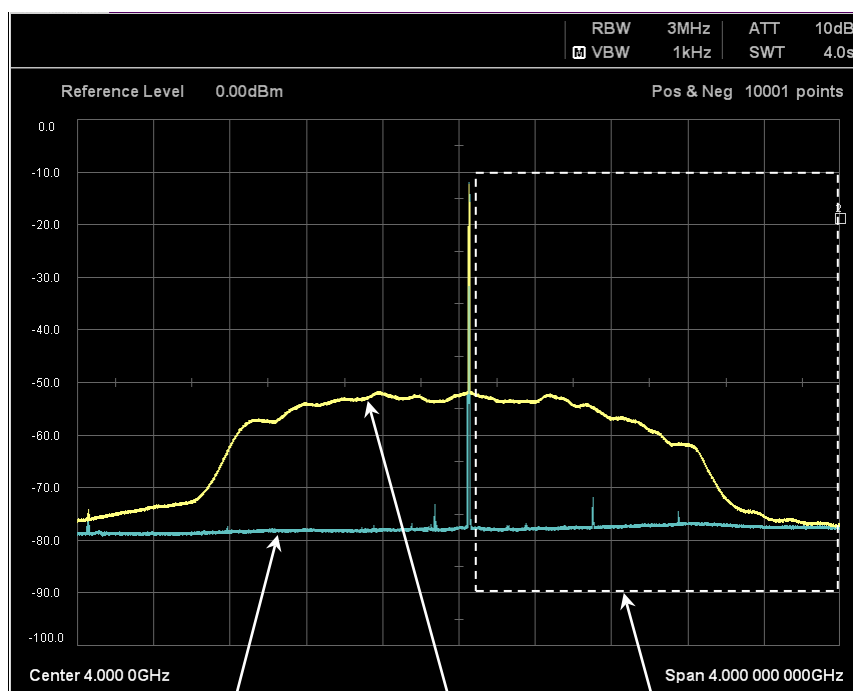


図6.3.1-4 スペクトラムアナライザの波形例

6.3.2 RJ

RJ を ON にしたときの出力クロックの SSB 雑音レベルをスペクトラムアナライザで測定し、その積分値から RJ の振幅を求めます。



RJがOFFの場合
のスペクトル

RJがONの場合 レベル測定範囲
のスペクトル

図6.3.2-1 スペクトラムアナライザで測定するパワー

RJ を測定する場合の測定装置との接続を、図6.3.2-2に示します。

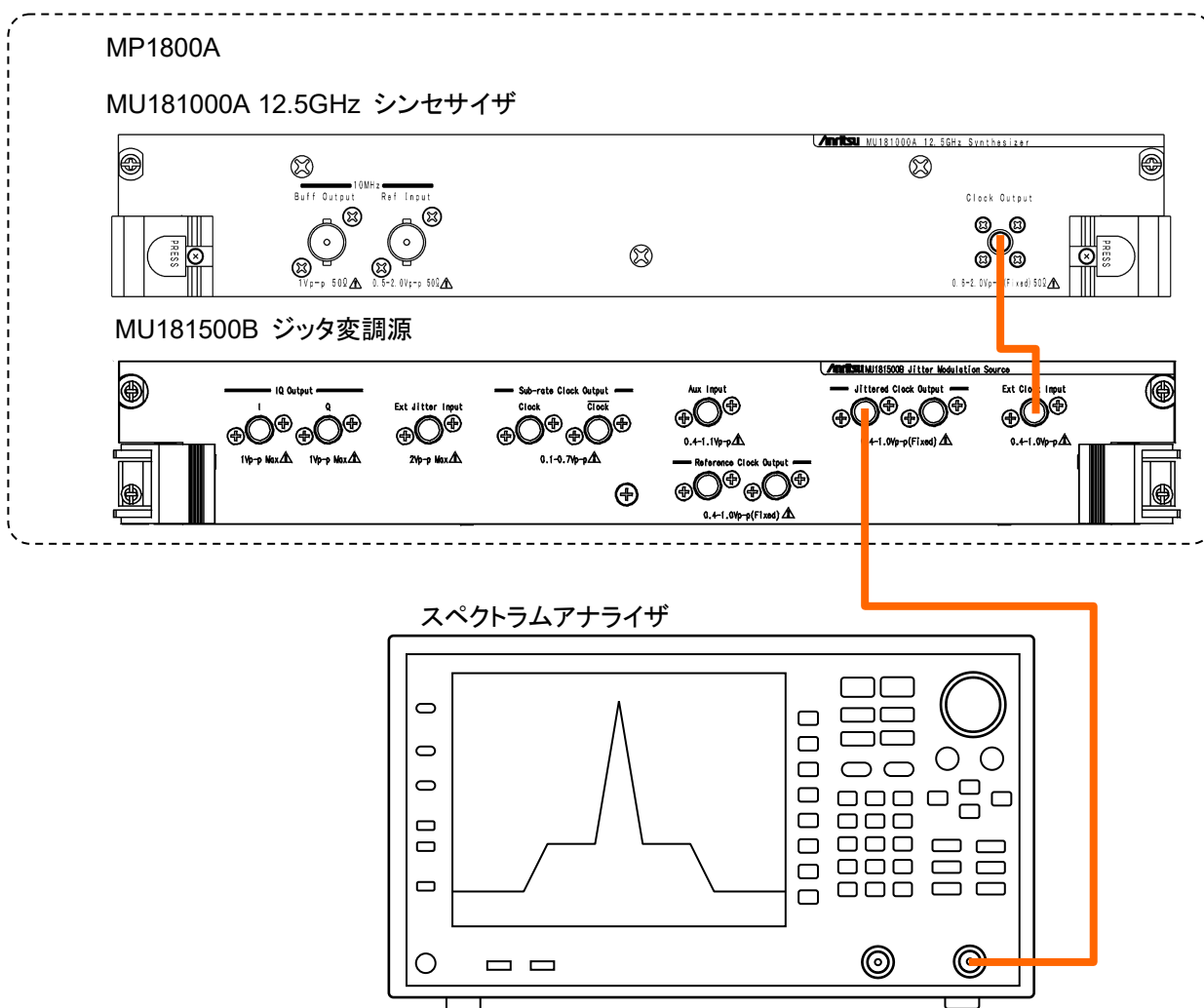


図6.3.2-2 RJ 測定の接続図

1. Jittered Clock Output コネクタとスペクトラムアナライザの RF Input を同軸ケーブルで接続します。
2. MP1800A を次のとおり設定します。
 Synthesizer: 4 000 000 kHz
 RJ: Amplitude 0.500 UIp-p, Filter User, HFP OFF, LPF 100 MHz
 Pattern Generator: Full rate (PPG)
3. スペクトラムアナライザを次のとおり設定します。
 RBW: 1 MHz
 VBW: 1 kHz
 Span: 100 MHz
4. スペクトラムアナライザの Center Frequency を 4050 MHz に設定します。
5. 4001 MHz から 4100 MHz まで、1 MHz 間隔でレベル L (♫) を測定します。
6. スペクトラムアナライザの Center Frequency を 5950 MHz まで 100 MHz ステップずつ増やして、5 の測定を繰り返します (2000 個のデータを測定し

ます)。

7. スペクトラムアナライザ SSB 雑音の積分値を計算して RJ の rms 値 σ を求めます。

$$Lin(f) = 10^{\left(\frac{L(f)}{10}\right)} \text{ (mW)}$$

$$\sigma = \frac{1}{2\pi f_0} \sqrt{2 \times \sum_{f=4001}^{6000} Lin(f)} \text{ (UIrms)}$$

f_0 : 4 000 MHz

$Lin(f)$: 周波数 f (MHz) のレベルのリア値:

6.3.3 BUJ

BUJ を測定する場合の測定装置との接続を、図6.3.3-1に示します。

⚠ 注意

サンプリングオシロスコープの入カコネクタに信号を入力する際には、本器の出力信号を入カコネクタの最大入力レベル以下に減衰するアッテネータを使用してください。

最大入力レベルを超えるレベルの信号をサンプリングオシロスコープに入力すると、サンプリングオシロスコープが破損するおそれがあります。

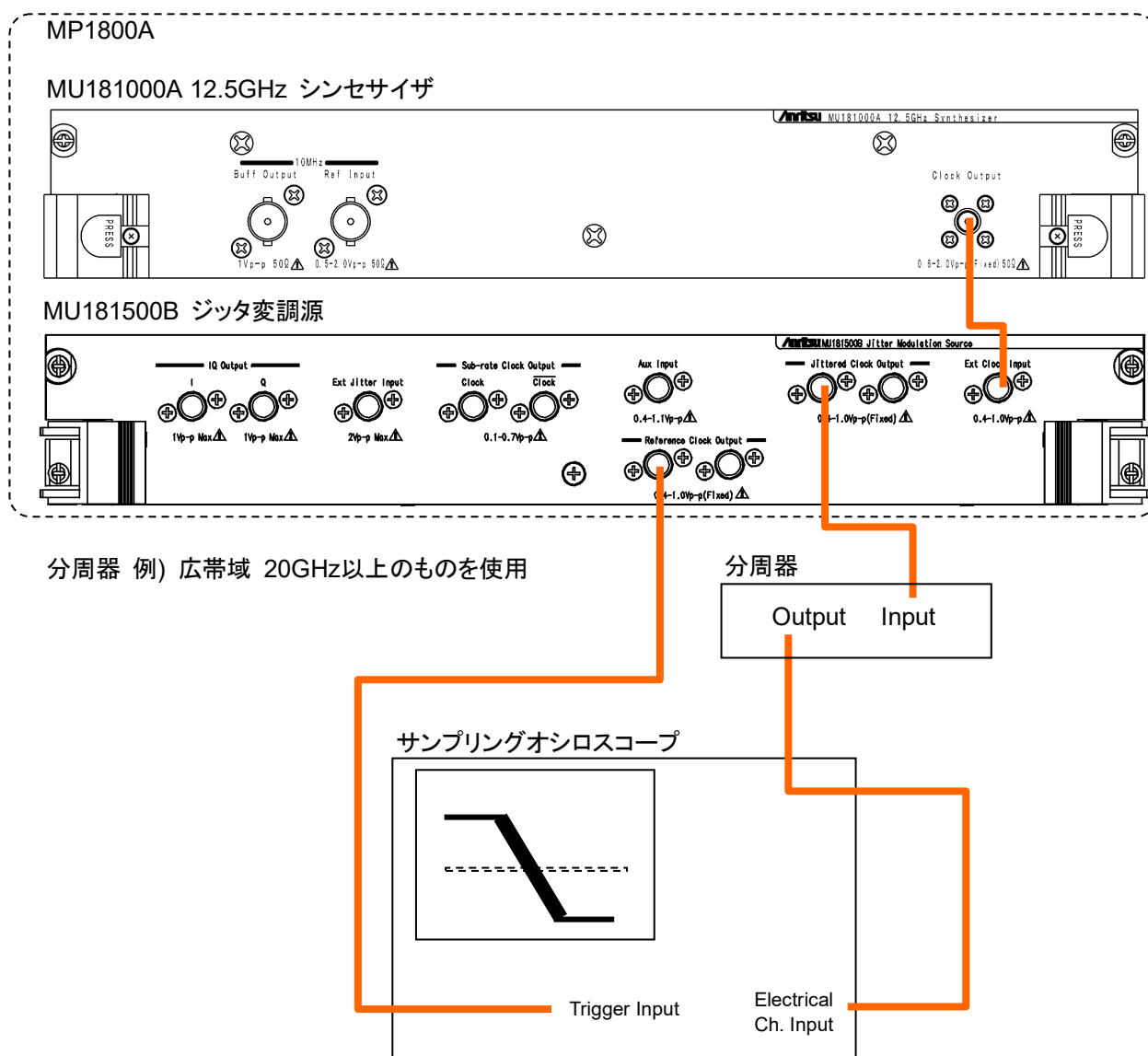


図6.3.3-1 BUJ 測定の接続図

1. Jittered Clock Output コネクタと分周器の Input コネクタを同軸ケーブルで接続します。
図6.3.3-1は、分周器として汎用品（2分周）を使用した場合の接続図です。
2. 分周器の Output コネクタとサンプリングオシロスコープの Electrical Ch. Input を同軸ケーブルで接続します。
3. Reference Clock Output コネクタとサンプリングオシロスコープの Trigger Input を同軸ケーブルで接続します。
4. MP1800A を次のとおり設定します。
Synthesizer: 12 500 000 kHz
BUJ: PRBS PRBS7、Amplitude 0.300 UIp-p、
Bitrate 3.200000 Gbit/s、LPF 300 MHz
Pattern Generator: Full rate (PPG)
5. サンプリングオシロスコープを次のとおり設定します。
振幅: 150 mV/div
時間: 2 UI
ヒストグラムウィンドウ: 10 mVp-p
6. サンプリングオシロスコープのヒストグラム機能を使って、ジッタのピーク値を測定します。
7. 次の計算式で Jitter Amplitude を算出します。

$$jitter_Amplitude = \frac{J_{pp}}{80} \text{ (UIp-p)}$$

J_{pp} : ジッタのピーク値 (ps)

クロック周波数が 12.5 GHz の場合、1 UI は 80 ps に相当します。

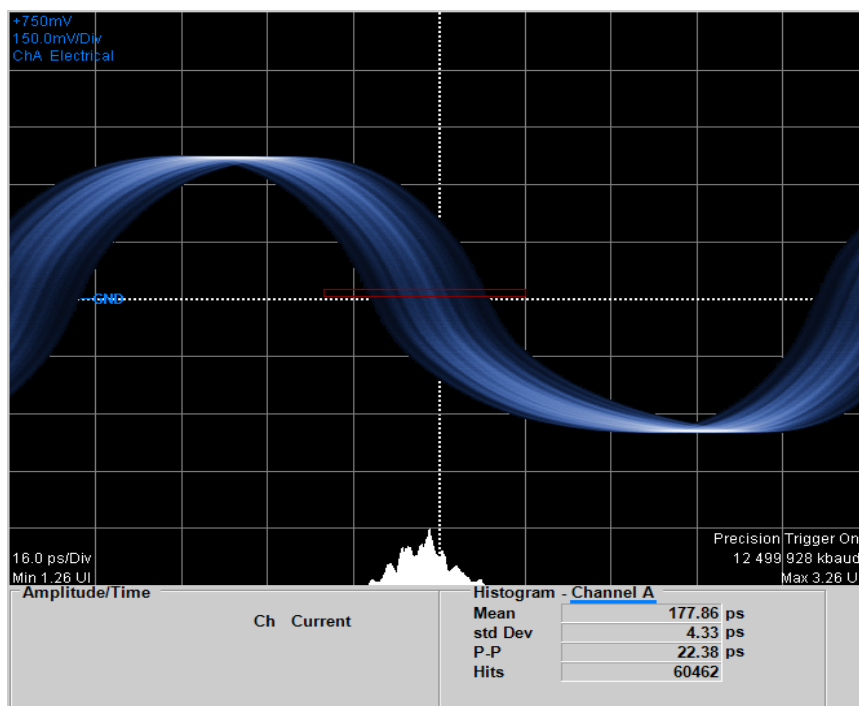


図6.3.3-2 ジッタの測定例

この章では、本器の保守について説明します。

7.1 日常の手入れ 7-2

7.2 保管上の注意 7-3

7.3 輸送方法 7-4

7.4 校正 7-5

7.5 廃棄 7-6

7.1 日常の手入れ

- ・ 外観の汚れは、薄めた中性洗剤を含ませた布で拭き取ってください。
- ・ ほこりやちりが付着した場合は、掃除機で吸い取ってください。
- ・ ネジなどの取り付け部品のゆるみは、規定の工具で締めてください。

7.2 保管上の注意

本器に付着したほこり、手あか、その他の汚れ、しみなどを拭き取ってから保管してください。また、以下の場所での保管は避けてください。

- ・ 直射日光のあたる場所
- ・ ほこりの多い場所
- ・ 水滴が付着するような高湿度の場所
- ・ 活性ガスにおかされる場所
- ・ 本器が酸化するおそれのある場所
- ・ 振動の激しい場所
- ・ 以下に示す温度と湿度の場所
 - 温度: -20°C 以下または 60°C 以上
 - 湿度: 85%以上

推奨保管条件

長期保管するときは、上記の保管前の注意条件を満たすほかに、以下の環境条件の範囲内で保管することをお勧めします。

- ・ 温度: $5\sim 30^{\circ}\text{C}$ の範囲
- ・ 湿度: 40～75%の範囲
- ・ 1日の温度、湿度の変化が少ないところ

7.3 輸送方法

本器を輸送する場合、開梱時の梱包材料を保管していれば、その材料を使用して梱包してください。保管していない場合は以下の手順で梱包してください。

なお、本器を取り扱う際は必ず清潔な手袋を着用し、傷などを付けないように静かに行ってください。

<手順>

1. 乾いた布で本器外面の汚れやちり、ほこりを清掃してください。
2. ネジのゆるみや脱落がないかを点検してください。
3. 構造上の突起部や変形しやすいと考えられる部分には保護を行い本器をポリエチレンシートで包んでください。さらに防湿紙などで包装してください。
4. 包装した本器を段ボール箱に入れ、合わせ目を粘着テープで留めてください。さらに輸送距離や輸送手段などの必要に応じて木箱などに収納してください。
5. 輸送時は「7.2 保管上の注意」の注意条件を満たす環境下においてください。

7.4 校正

長期間安定した性能でシグナルクオリティアナライザシリーズを使用する場合には、定期点検および校正などの日常のメンテナンスが欠かせません。常に最適の状態で使用していただくため、定期的な点検および校正を推奨します。納入後の推奨校正周期は 12 か月です。

納入後のサポートなどについては、「お問い合わせ窓口」へご連絡ください。「お問い合わせ窓口」は、当社ホームページのお問い合わせページで確認できます。

次の事項に該当する場合は、校正および修理を辞退させていただくことがあります。

- ・ 製造後、7 年以上を経過した測定器で部品入手が困難な場合、または摩耗が著しく、校正および修理後の信頼性が維持できないと判断される場合
- ・ 当社の承認なしに回路変更、修理または改造などが行われている場合
- ・ 修理価格が新品価格に対し高額になると判断される場合

7.5 廃棄

廃棄する場合は、『シグナルクオリティアナライザシリーズ インストレーションガイド』に記載の事項、各国の条例、および各地方の条例に従って処理するように注意してください。

表A-1 MU181500B の初期設定値

項目	初期値	備考
AUX Switch	Internal	
BUJ		
Amplitude	0	UIp-p
LPF	Off	
Output	Off	
PRBS	PRBS7	
Bitrate	12.500 000	Gbit/s
Data Pattern Generator* ¹	Half-rate (MUX)	
Ext Jitter Input		
Output	Disable* ²	
Reference Clock		
Divider	1/1	
RJ		
Amplitude	0	UIp-p
Amplitude HF	4.2* ³	ps rms
	3.4* ⁴	
Amplitude LF	8.0* ³	ps rms
	4.2* ⁴	
Filter	User	
HPF	Off	
LPF	Off	
Output	Off	
SJ1		
Amplitude	0	UIp-p
Frequency	10	Hz
Output	Off	
SJ2		
Amplitude	0	UIp-p
Frequency	10	Hz
Output	Off	

*1: MX190000A では Clock to PPG と表示されます。
Expert BERT で起動時。

*2: MX190000A では Off と表示されます。

*3: Filter 設定が PCIe (Data Clocked) の場合

*4: Filter 設定が PCIe (Common Ref. Clocked) の場合

表A-1 MU181500Bの初期設定値 (続き)

項目	初期値	備考
Built-in SJ2		
Amplitude	0	UIp-p
Frequency	33kHz	
Output	Off	
SSC		
Output	Off	
SSC Triangular Profile		
Deviation	0	ppm
Frequency	33 000	Hz
Type	Down	
SSC USB4 Gen2/3 Profile		
Modulation	Periodic Burst	
Display	Image	
Overshoot Peak	1 600	ppm
Initial Frequency	300	ppm
St1 Dev.	1 400	ppm
St2 Dev.	2 200	ppm
Min. Deviation	−5 300	ppm
Deviation	5 600	ppm
dt1	0.500	μs
dt2	0.200	μs
dt3	0.800	μs
Frequency	32 000	Hz

表A-1 MU181500Bの初期設定値 (続き)

項目	初期値	備考
SSC USB4 Gen4 Profile		
Modulation	Periodic Burst	
Display	Image	
Overshoot Peak	600	ppm
Initial Frequency	300	ppm
St1 Dev.	600	ppm
St2 Dev.	900	ppm
Min. Deviation	−3 300	ppm
Deviation	3 000	ppm
dt1	0.500	μs
dt2	0.200	μs
dt3	0.800	μs
wait	20.000	μs
Frequency	32 000	Hz
SJ3		
Amplitude	0	UIp-p
Output	Off	

表A-1 MU181500Bの初期設定値 (続き)

項目	初期値	備考
SSC Variable Profile		
Modulation	Periodic Burst	
Display	List	
Frequency	32 000	Hz
Initial Frequency	300	ppm
Min. Deviation	−5 300	ppm
Deviation	5 600	ppm
dt1 Shape	Sinusoidal	
dt1 Deviation	1 600	ppm
dt1 Time	0.500	μs
dt2 Shape	Linear	
dt2 Deviation	−1 400	ppm
dt2 Time	0.200	μs
dt3 Shape	Linear	
dt3 Deviation	−800	ppm
dt3 Time	0.800	μs
Sub Rate Clock		
Amplitude	0.7	Vp-p
Divider	1/8	
Synthesizer*5		
Center Frequency	12 500 000	kHz
Clock Source	External	
Offset	0	ppm
Reference Clock	Internal	

*5: MX190000A では Clock Source と表示されます。

付録 B 性能試験記録表

文書番号: _____

テスト場所: _____

実施年月日: _____

担当者: _____

機器名: MU181500B ジッタ変調源 _____

製造番号: _____

ソフトウェアバージョン: _____

オプション: _____

周囲温度 _____ °C

相対湿度 _____ %

使用機器: 形名	製造番号
----------	------

形名	製造番号
----	------

形名	製造番号
----	------

形名	製造番号
----	------

形名	製造番号
----	------

特記事項 _____

付録

付録 B

表B-1 SJ

設定振幅 (UIp-p)	測定値 (UIp-p)	仕様最大値 (UIp-p)	測定値-設定振幅 (UIp-p)	仕様最小値 (UIp-p)

仕様最大値と仕様最小値は次の表から求めます。

設定振幅	確度
0.002～2.19 UIp-p	$\pm(\text{設定振幅} \times Q\%) \pm 0.03 \text{ UI}$
2.2～21.9 UIp-p	$\pm(\text{設定振幅} \times Q\%) \pm 0.2 \text{ UI}$
22～50 UIp-p	$\pm(\text{設定振幅} \times Q\%) \pm 2 \text{ UI}$

Q の値を次の表に示します。

変調周波数	Q
10 Hz～500 kHz	7
500.1 kHz～2 MHz	10
2.001～80 MHz	13
80.01～250 MHz	15

表B-2 RJ

設定振幅 (Ulp-p)	測定値 (Ulp-p)	仕様最大値 (Ulp-p)	測定値-設定振幅 (Ulp-p)	仕様最小値 (Ulp-p)

仕様最大値と仕様最小値は次の式から求めます。
ジッタクロック出力周波数≥4 GHz:±(設定振幅 × 15%)±4.9 ps
ジッタクロック出力周波数<4 GHz:±(設定振幅 × 15%)±7 ps

表B-3 BUJ

設定振幅 (Ulp-p)	測定値 (Ulp-p)	仕様最大値 (Ulp-p)	測定値－設定振幅 (Ulp-p)	仕様最小値 (Ulp-p)

仕様最大値と仕様最小値は次の式から求めます。

ジッタクロック出力周波数 ≥ 4 GHz: $\pm(\text{設定振幅} \times 15\%) \pm 4.9$ ps

ジッタクロック出力周波数 < 4 GHz: $\pm(\text{設定振幅} \times 15\%) \pm 7$ ps

- (1) IEEE 802.3 *Local and metropolitan area networks— Specific requirements Part 3: Carrier sense multiple access with Collision Detection (CSMA/CD) Access Method and Physical Layer Specifications*
- (2) ITU-T G.825 *The control of jitter and wander within digital networks which are based on the synchronous digital hierarchy (SDH)*
- (3) ITU-T G.8251 *The control of jitter and wander within the optical transport network (OTN)*
- (4) ITU-T O.172 *Jitter and wander measuring equipment for digital systems which are based on the synchronous digital hierarchy (SDH)*
- (5) ITU-T O.173 *Jitter measuring equipment for digital systems which are based on the Optical Transport Network (OTN)*
- (6) アンリツ株式会社『ジッタ耐力試験の実践 MP1800A シリーズ シグナルクオリティアナライザ』
<https://www.anritsu.com/ja-JP/test-measurement/support/download/s/application-notes/dwl010884>
- (7) アンリツ株式会社『ジッタ耐力試験の実践 シグナルクオリティアナライザ-R MP1900A』
<https://www.anritsu.com/ja-JP/test-measurement/support/download/s/application-notes/dwl19236>
- (8) Kuo, A. Farahmand, T. Ou, N. Tabatabaei, S. Ivanov, A *Jitter models and measurement methods for high-speed serial interconnects* Test Conference, 2004. Proceedings. ITC 2004. International

付録 D ジッタ測定用ケーブル接続例

ここでは、MU183020A、MU183040A/B、MU181500B、MP1825B、MP1861A および MP1862A と応用部品の同軸ケーブルセットを使用した推奨接続例を示します。MU181500B を使用してジッタを加えた測定をする場合は、以下の接続でのみ機器の性能を保証します。

D.1	Jitter-PPG接続	D-2
D.2	Jitter-PPG-ED接続	D-3
D.3	Jitter-PPG-Emphasis接続	D-4
D.4	Jitter-PPG-Emphasis-ED接続	D-6
D.5	Jitter-2ch PPG-Emphasis2台接続	D-8
D.6	Jitter-2ch PPG-Emphasis2台-ED接続	D-11
D.7	Jitter-64G MUX-64G DEMUX接続	D-13

D.1 Jitter-PPG接続

[機器構成]

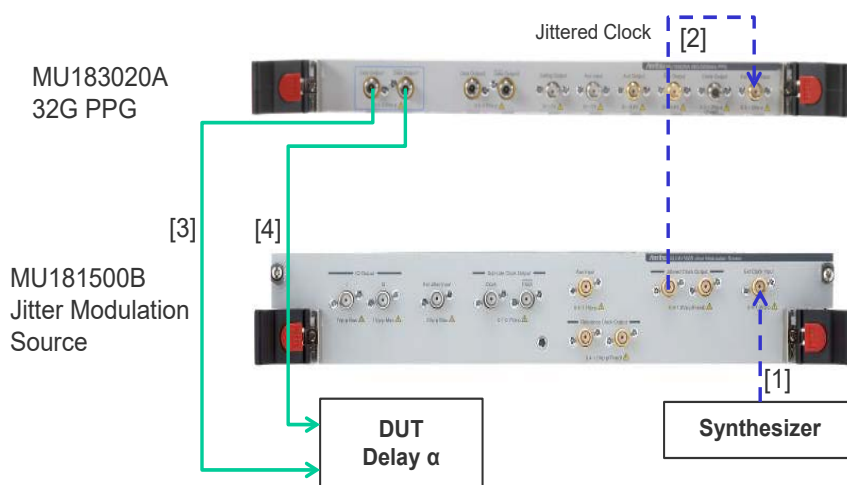
MU183020A

MU181500B

DUT

[接続方法、ケーブル長の規定]

1. MU181000A/BとMU181500BのExt. Clock Inputコネクタを接続します。
ケーブルの長さ規定はありません。
2. MU181500BのJittered Clock OutputコネクタとMU183020AのExt. Clock Inputコネクタを接続します。ケーブルの長さ規定はありません。
- 3、4. MU183020AのData Output、XData OutputコネクタとDUTを、応用部品のJ1551A 同軸スクューマッチケーブル（2本1組の0.8 mケーブル）で接続します。



図D.1-1 Jitter-PPG 接続例

D.2 Jitter-PPG-ED接続

[機器構成]

MU183020A

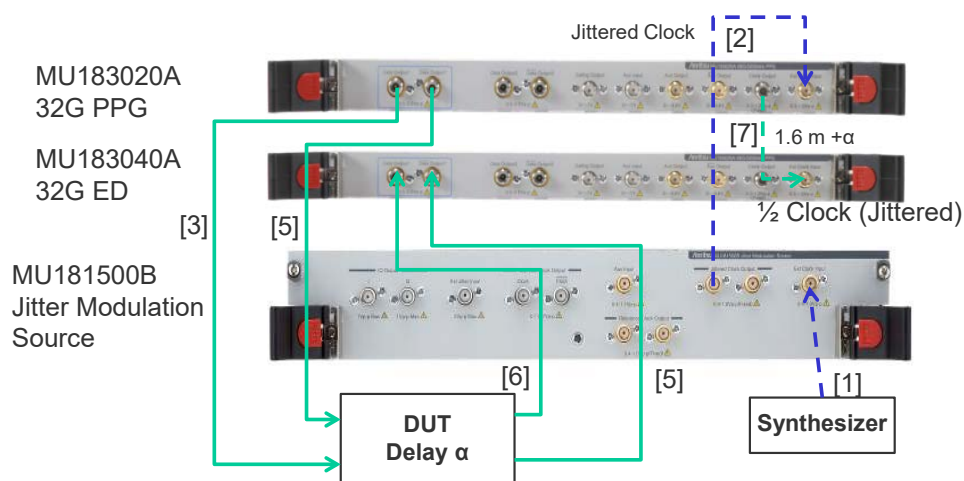
MU183040B

MU181500B

DUT

[接続方法、ケーブル長の規定]

1. MU181000A/BとMU181500Bの Ext. Clock Input コネクタを接続します。
ケーブルの長さに規定はありません。
2. MU181500Bの Jittered Clock Output コネクタとMU183020Aの Ext. Clock Input コネクタを接続します。ケーブルの長さ規定はありません。
- 3、4. MU183020Aの Data Output、XData Output コネクタとDUTを、応用部品の J1551A 同軸スクューマッチケーブル (2本1組の0.8 m ケーブル) で接続します。
- 5、6. DUTとMU183040Bの Data Input、XData Input コネクタを、応用部品の J1551A 同軸スクューマッチケーブル (2本1組の0.8 m ケーブル) で接続します。
7. ED へのクロック供給は、Clock Recovery オプション (MU183040B-022/023) の使用を推奨します。この場合ケーブル [7] の接続は不要です。ただし、Clock Recovery オプションがない場合は、MU183020Aの Clock Output コネクタとMU183040Bの Ext. Clock Input コネクタを、MU183020A Data Output とMU183040B Data Input 間を繋ぐケーブル長とDUTの遅延量 α に相当する長さのケーブルを使って接続します。本例では $1.6\text{ m} + \alpha$ のケーブルで接続します。



図D.2-1 Jitter-PPG-ED 接続例

D.3 Jitter-PPG-Emphasis接続

[機器構成]

MU183020A

MU181500B

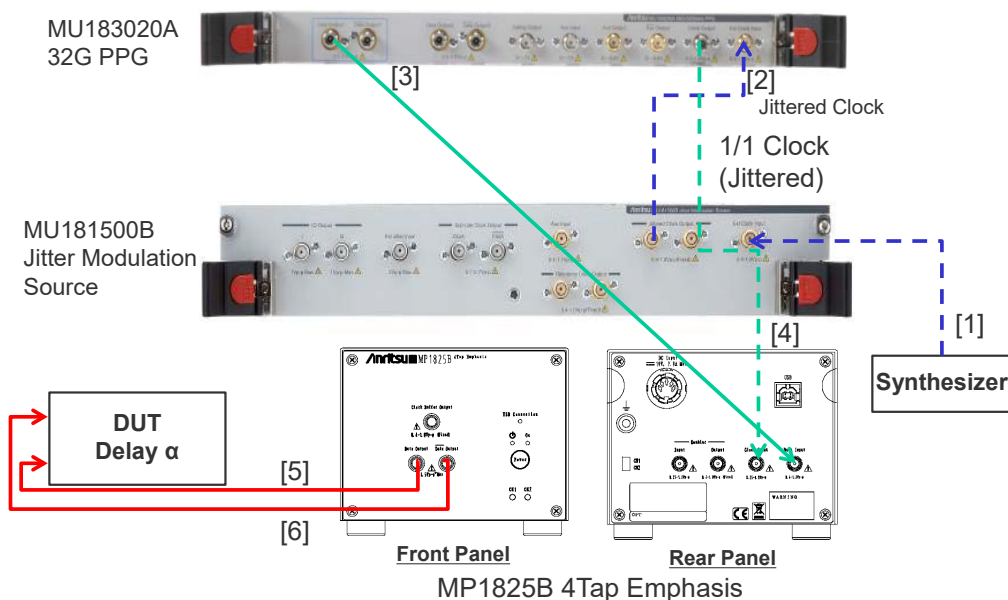
MP1825B

DUT

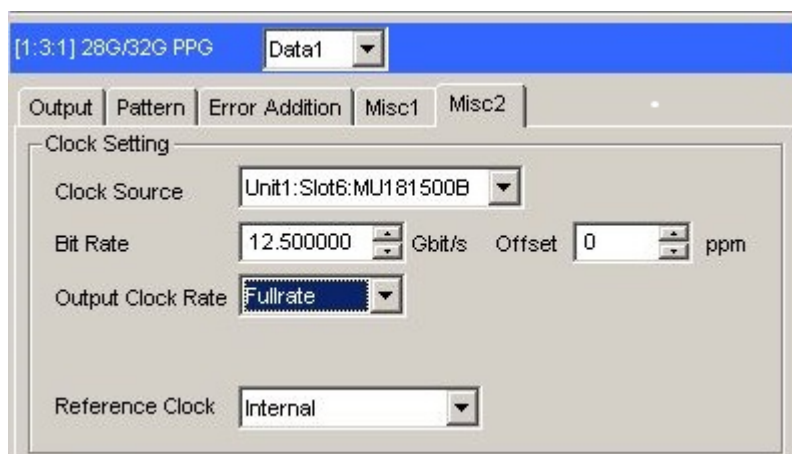
J1615A 同軸ケーブルセット (Jitter-PPG-Emphasis)

[接続方法、ケーブル長の規定]

1. MU181000A/BとMU181500BのExt. Clock Inputコネクタを接続します。
ケーブルの長さ規定はありません。
2. MU181500BのJittered Clock OutputコネクタとMU183020AのExt. Clock Inputコネクタを接続します。ケーブルの長さ規定はありません。
3. MU183020AのData OutputコネクタとMP1825BのData Inputコネクタを、ケーブルセットの0.8 m、Kコネクタケーブルで接続します。
4. MU183020AのClock OutputコネクタとMP1825BのClock Inputコネクタを、ケーブルセットの1.3 m、Kコネクタケーブルで接続します。このとき、MU183020Aの[Misc2]タブの[Output Clock Rate]は、[Full Rate Clock]にしてください。(図D.3-2)
- 5、6. MP1825BのDataOutput, XData OutputコネクタとDUTを、応用部品のJ1551A 同軸スキューマッチケーブル (2本1組の0.8 mケーブル) で接続します。



図D.3-1 Jitter-PPG-Emphasis 接続例



図D.3-2 MU183020A Misc2 Output Clock Rate 設定

D.4 Jitter-PPG-Emphasis-ED接続

[機器構成]

MU183020A

MU183040B

MU181500B

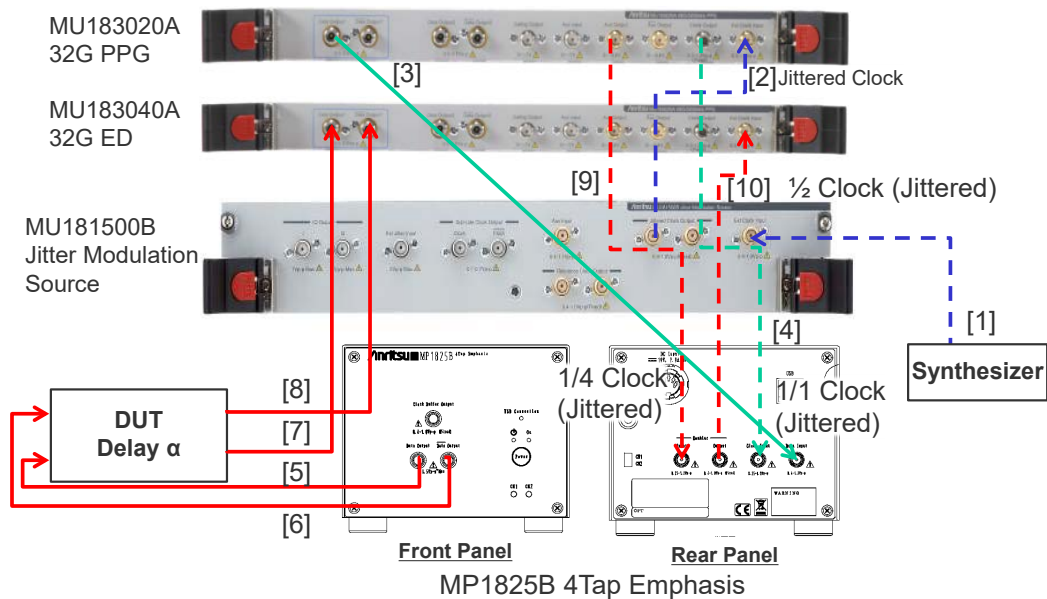
MP1825B

DUT

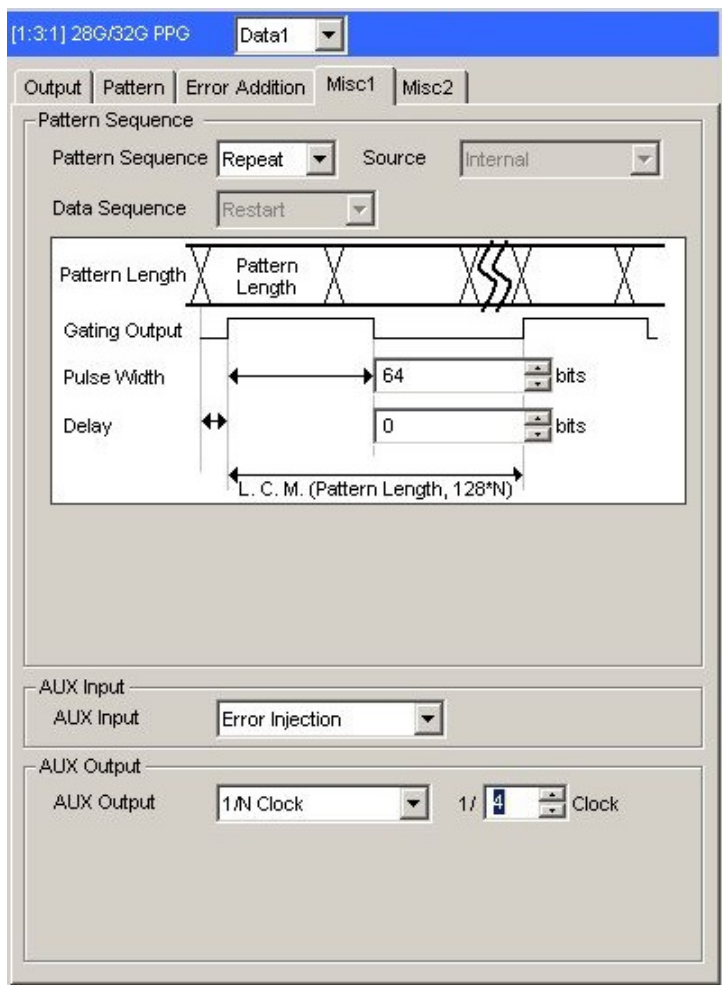
J1615A 同軸ケーブルセット (Jitter-PPG-Emphasis)

[接続方法、ケーブル長の規定]

1. MU181000A/BとMU181500Bの Ext. Clock Input コネクタを接続します。
ケーブルの長さ規定はありません。
2. MU181500Bの Jittered Clock Output コネクタとMU183020Aの Ext. Clock Input コネクタを接続します。ケーブルの長さ規定はありません。
3. MU183020Aの Data Output コネクタとMP1825Bの Data Input コネクタを、ケーブルセットの 0.8 m、K コネクタケーブルで接続します。
4. MU183020Aの Clock Output コネクタとMP1825Bの Clock Input コネクタを、ケーブルセットの 1.3 m、K コネクタケーブルで接続します。このとき、MU183020Aの [Misc2] タブの [Output Clock Rate] は、[Full Rate Clock] にしてください。(図 D.3-2)
- 5、6. MP1825Bの Data Output、XData Output コネクタとDUTを、応用部品の J1551A 同軸スキューマッチケーブル (2本1組の 0.8 m ケーブル) で接続します。
- 7、8. DUTとMU183040Bの Data Input、XData Input コネクタを、応用部品の J1551A 同軸スキューマッチケーブル (2本1組の 0.8 m ケーブル) で接続します。
- 9、10. ED へのクロック供給は、Clock Recovery オプションの使用を推奨します。
この場合ケーブル [9]、[10] の接続は不要です。ただし、Clock Recovery オプションがない場合は、MU183020Aの AUX Output コネクタとMP1825Bの Doubler Input コネクタ、およびMP1825Bの Doubler Output コネクタとMU183040Bの Ext. Clock Input コネクタを、MP1825Bの Data OutputとMU183040Bの Data Input 間を繋ぐケーブル長とDUTの遅延長 α に相当する長さマイナス 0.5 m のケーブルを使って接続します。本例では $1.6\text{ m} - 0.5\text{ m} + \alpha$ のケーブル長とします。このとき、MU183020Aの [Misc1] タブの [AUX Output] は、[1/4 Clock] にしてください。(図 D.4-2)



図D.4-1 Jitter-PPG-Emphasis-ED 接続例



図D.4-2 MU183020A Misc1 AUX Output 設定

D.5 Jitter-2ch PPG-Emphasis2台接続

[機器構成]

MU183020A-22/23 2ch PPG

MU181500B

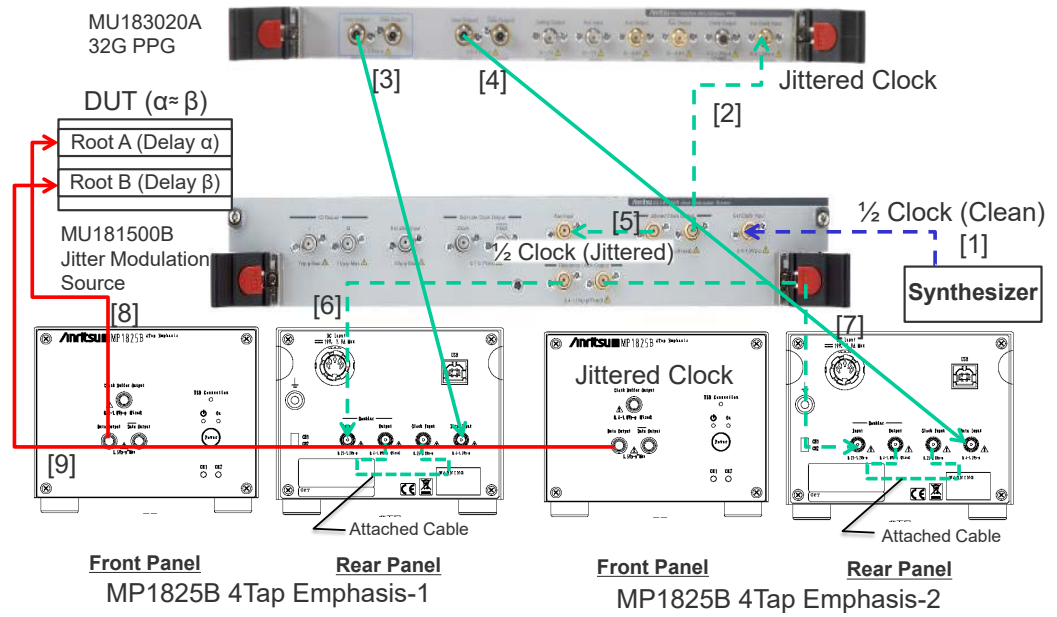
MP1825B-02 × 2 台

DUT

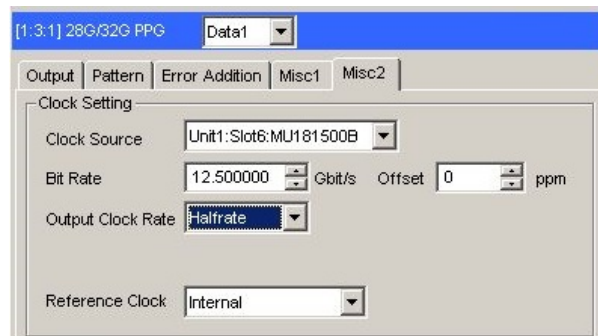
J1618A 同軸ケーブルセット (Jitter-2ch PPG-Emphasis)

[接続方法、ケーブル長の規定]

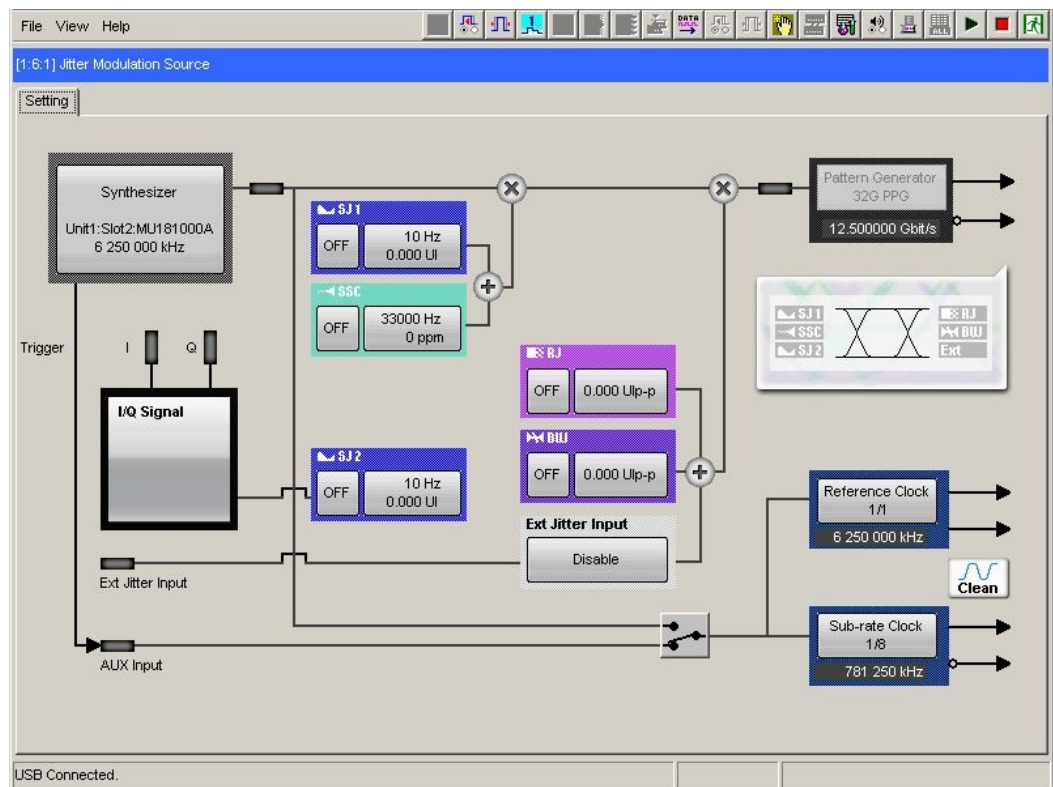
1. MU181000A/BとMU181500BのExt. Clock Inputコネクタを接続します。
ケーブルの長さ規定はありません。
2. MU181500BのJittered Clock OutputコネクタとMU183020AのExt. Clock Inputコネクタを、ケーブルセットの0.9 m、Kコネクタケーブルで接続します。
- 3、4. MU183020A Data1、2のData OutputコネクタとMP1825B No.1、2のData Inputコネクタを、ケーブルセットの0.8 m、Kコネクタケーブルで接続します。このとき、MU183020Aの[Misc2]タブの[Output Clock Rate]は、[Half Rate Clock]にしてください。(図D.5-2)
5. MU181500BのJittered Clock OutputコネクタとAUX Inputコネクタを、ケーブルセットの0.3 m、APC 3.5 mmコネクタケーブルで接続します。
- 6、7. MU181500BのReference Clock OutputコネクタとMP1825B No.1、2のDoubler Inputコネクタを、ケーブルセットの0.8 m、APC 3.5 mmコネクタケーブルで接続します。このとき、MP1825BのDoubler OutputコネクタとClock InputコネクタはMP1825B添付のケーブルで接続します。また、MU181500BのAUXスイッチを[AUX Input]にし、[Reference Clock]を[1/1]にします。(図D.5-3)
- 8、9. MP1825B No.1、2のData OutputコネクタとDUTを、応用部品のJ1439A同軸ケーブル0.8 mで接続します。



図D.5-1 Jitter-2ch PPG-Emphasis2 台接続例



図D.5-2 MU183020A Misc2 Output Clock Rate 設定



図D.5-3 MU181500B AUX、Reference Clock 設定

D.6 Jitter-2ch PPG-Emphasis2台-ED接続

[機器構成]

MU183020A-22/23 2ch PPG

MU181500B

MP1825B-02 × 2 台

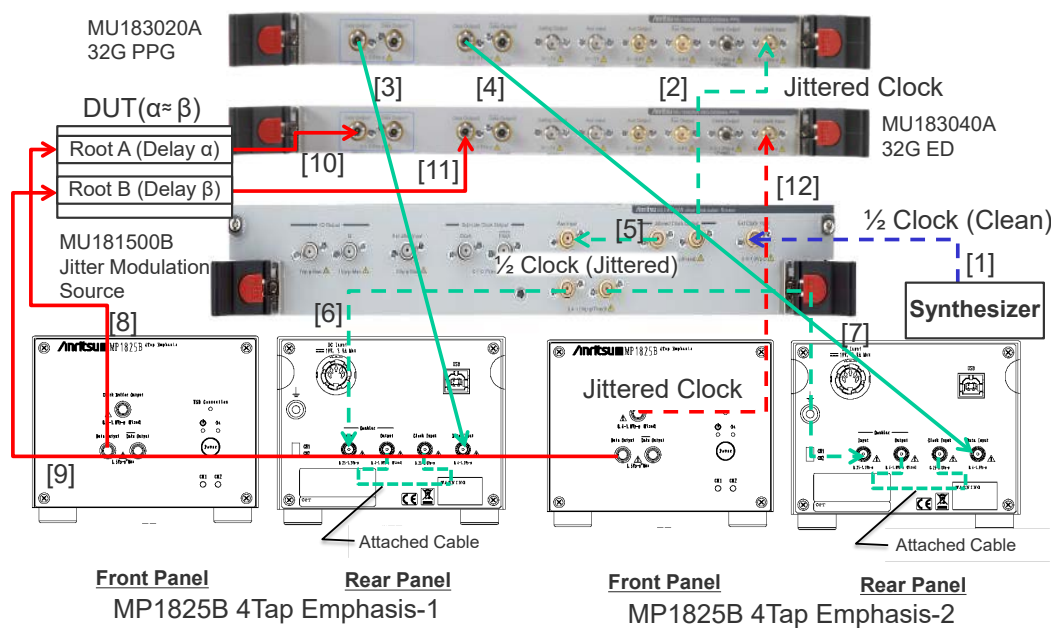
MU183040B-20 2ch ED

DUT

J1618A 同軸ケーブルセット (Jitter-2chPPG-Emphasis)

[接続方法、ケーブル長の規定]

1. MU181000A/BとMU181500BのExt. Clock Inputコネクタを接続します。
ケーブルの長さ規定はありません。
2. MU181500BのJittered Clock OutputコネクタとMU183020AのExt. Clock Inputコネクタを、ケーブルセットの0.9 m、Kコネクタケーブルで接続します。
- 3、4. MU183020A Data1、2のData OutputコネクタとMP1825B No.1、2のData Inputコネクタを、ケーブルセットの0.8 m、Kコネクタケーブルで接続します。このとき、MU183020Aの[Misc2]タブの[Output Clock Rate]は、[Half Rate Clock]にしてください。(図D.5-2)
5. MU181500BのJittered Clock OutputコネクタとAUX Inputコネクタを、ケーブルセットの0.3 m、APC 3.5 mmコネクタケーブルで接続します。
- 6、7. MU181500BのReference Clock OutputコネクタとMP1825B No.1、2のDoubler Inputコネクタを、ケーブルセットの0.8 m、APC 3.5 mmコネクタケーブルで接続します。このとき、MP1825BのDoubler OutputコネクタとClock InputコネクタはMP1825B添付のケーブルで接続します。また、MU181500BのAUXスイッチを[AUX Input]にし、[Reference Clock]を[1/1]にします。(図D.5-3)
- 8、9. MP1825B No.1、2のData OutputコネクタとDUTを、応用部品のJ1439A同軸ケーブル0.8 mで接続します。
- 10、11. DUTとMU183040B Data1、2のData Inputコネクタを、応用部品のJ1439A同軸ケーブル0.8 mで接続します。
12. EDへのクロック供給は、Clock Recoveryオプションの使用を推奨します。この場合、ケーブル[12]の接続は不要です。ただし、Clock Recoveryオプションがない場合は、MP1825BのClock Buffer OutputコネクタとMU183040BのExt. Clock Inputコネクタを、MP1825BのData OutputとMU183040B Data Input間を繋ぐケーブル長とDUTの遅延長($\alpha \approx \beta$)に相当する長さプラス0.5 mのケーブルを使って接続します。本例では $1.6 \text{ m} + 0.5 \text{ m} + \alpha$ のケーブル長とします。



図D.6-1 Jitter-2ch PPG-Emphasis2 台 -ED 接続例

D.7 Jitter-64G MUX-64G DEMUX接続

[機器構成]

MP1861A

MP1862A

MP1800A

MU183020A-x22/x23 + x31

MU183040B

MU181500B

MU181000A

DUT

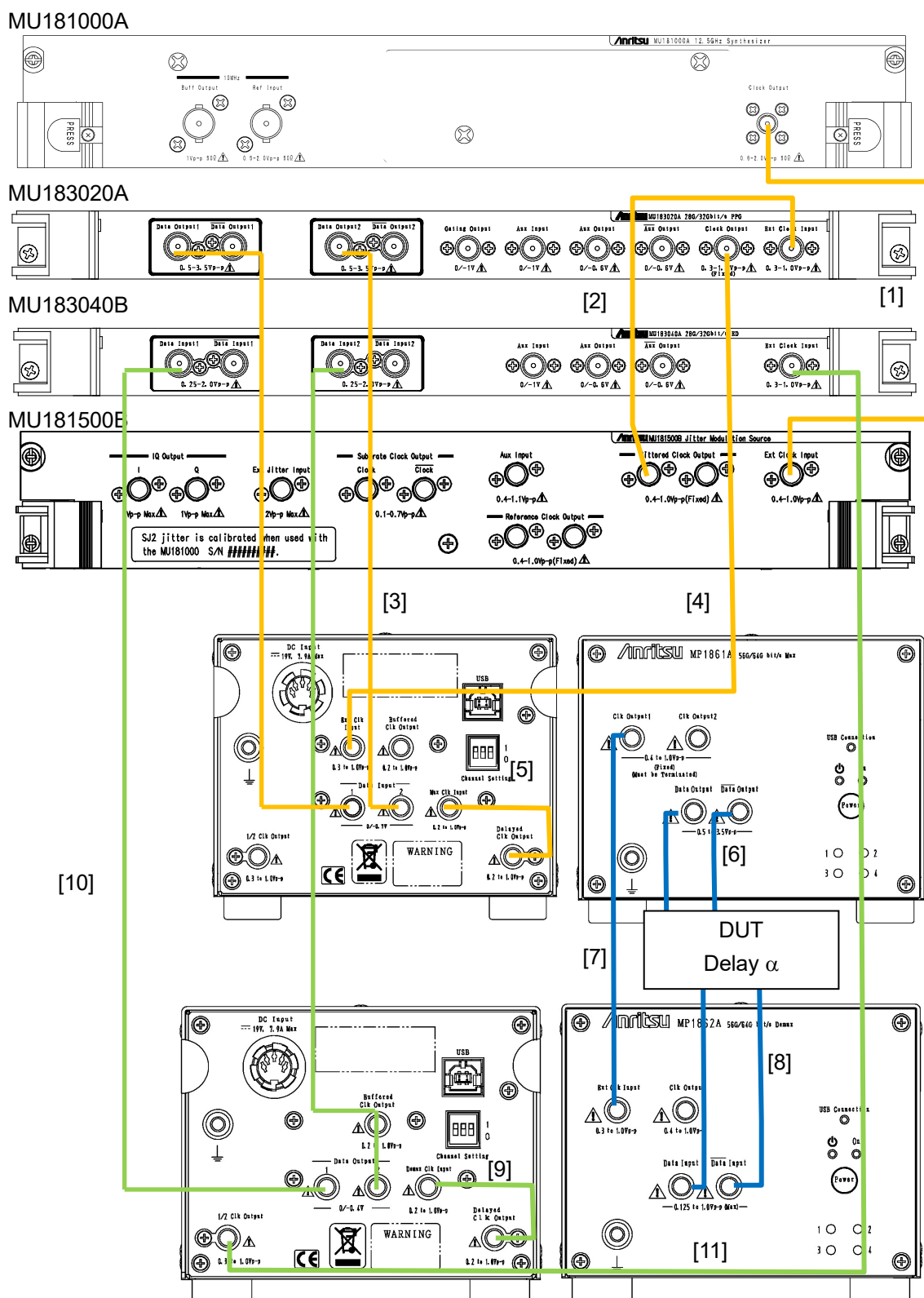
J1656A 同軸ケーブルセット (ジッタトレランス測定用 2 本組)

[接続方法、ケーブル長の規定]

1. MU181000A の Clock Output コネクタと MU181500B の Ext. Clock Input コネクタを同軸ケーブルで接続します。同軸ケーブルは MU181000A 添付品 (J1624A) を使用してください。
2. MU181500B の Jittered Clock Output コネクタと MU183020A の Ext. Clock Input コネクタを同軸ケーブルで接続します。同軸ケーブルは MU181500B 添付品 (J1624A) を使用してください。
3. MP1861A 背面の Data Input1/2 コネクタと MU183020A の Data Output1/2 コネクタを、それぞれ同軸ケーブルで接続します。同軸ケーブルは MP1861A の添付品 (J1658A)、またはすべて同じ長さのケーブルを使用してください。
4. MU183020A の Clock Output コネクタと MP1861A 背面の Ext. Clock Input コネクタを同軸ケーブルで接続します。同軸ケーブルは MP1861A の添付品 (J1652A) を使用してください。
5. MP1861A 背面の Delayed Clock Output コネクタと MUX Clock Input コネクタを MP1861A の添付品 (J1654A) のケーブルで接続します。
6. MP1861A 正面の Data Output (XData Output) コネクタと DUT を同軸ケーブルで接続します。同軸ケーブルは、応用部品の J1656A 同軸ケーブルセットを使用します。
7. MP1861A 正面の Clock Output コネクタと MP1862A 正面の Ext. Clock Input コネクタを同軸ケーブルで接続します。
このとき MP1861A の Clock Output コネクタと MP1862A の Ext. Clock Input コネクタを、MP1861A の Data Output と MP1862A Data Input 間を繋ぐケーブル長と DUT の遅延長 (α) に相当する長さプラス 0.5 m のケーブルを使って接続します。本例では $1.6 \text{ m} + 0.5 \text{ m} + \alpha$ のケーブル長とします。
8. DUT と MP1862A 正面の Data Input (XData Input) コネクタを同軸ケーブルで接続します。同軸ケーブルは、応用部品の J1656A 同軸ケーブルセットを使用します。
9. MP1862A 背面の Delayed Clock Output コネクタと DEMUX Clock Input

コネクタを、MP1862A 添付品 (J1654A) のケーブルで接続します。

10. MP1862A 背面の Data Output1/2 コネクタと MU183040B の Data Input1/2 コネクタを、それぞれ同軸ケーブルで接続します。同軸ケーブルは MP1862A 添付品 (J1657A)、またはすべて同じ長さのケーブルを使用してください。
11. MP1862A 背面の 1/2 Clock Output コネクタと MU183040B の Ext. Clock Input コネクタを同軸ケーブルで接続します。同軸ケーブルは MP1862A 添付品 (J1668A) を使用してください。



図D.7-1 Jitter-64G MUX-64G DEMUX 接続例

付録

付録D

参照先はページ番号です。

■アルファベット順

A

Aux Input..... 2-3

B

Built-in SJ2..... 3-24

BUJ 3-20, 3-32

C

Calibrated Module S/N 3-10

Center Frequency..... 3-10

Clock Source 3-9

D

Data Pattern Generator..... 3-33

Divider 3-36

E

Ext Clock Input 2-3

Ext Jitter Input 2-3

F

Frequency Deviation Graph 3-28

I

Input Frequency..... 3-10

IQ Output..... 2-3

J

Jittered Clock Output 2-3

O

Offset..... 3-10

Open 3-38

R

Reference Clock 3-10, 3-36

Reference Clock Output..... 2-3

RJ 3-19

S

Save..... 3-38

SJ..... 3-14

SJ2..... 3-21

SSC 3-16

Sub Rate Clock Output 2-3

Sub-rate Clock 3-36

Synthesizer 3-9

T

Type 3-17

V

Variable SSC Profile..... 3-25

■50音順

お

応用部品..... 1-4

か

外観の汚れ 7-2

画面構成..... 3-3, 3-4

き

規格 1-5

機能設定選択タブ 3-3

こ

校正 7-5

し

初期設定値 A-1

す

推奨保管条件 7-3

せ

性能試験..... 6-2

BUJ 6-10

RJ 6-7

SJ 6-3

そ

操作画面..... 3-3, 3-4

装着方法..... 2-2

て

データ出力設定..... 3-33

と

特長 1-2

は

廃棄 7-6

はじめに I

破損防止処理 2-5

ひ

標準構成 1-3

品質証明 v

ほ

保管上の注意 7-3

保証 v

め

メニュー 3-4

メニューバー 3-3

も

モジュールファンクションボタン 3-3

ゆ

輸送方法 7-4