MU195020A 21G/32G bit/s SI PPG MU195040A 21G/32G bit/s SI ED MU195050A Noise Generator 取扱説明書

第8版

・製品を適切・安全にご使用いいただくために,製品をご 使用になる前に,本書を必ずお読みください。
・本書に記載以外の各種注意事項は, MP1900A シグ
ナルクオリティアナライザ-R 取扱説明書に記載の事項
に準じますので,そちらをお読みください。
・本書は製品とともに保管してください。

アンリツ株式会社

安全情報の表示について ――

当社では人身事故や財産の損害を避けるために、危険の程度に応じて下記のようなシグナルワードを用いて安全に関す る情報を提供しています。記述内容を十分理解した上で機器を操作してください。 下記の表示およびシンボルは、そのすべてが本器に使用されているとは限りません。また、外観図などが本書に含まれる とき、製品に貼り付けたラベルなどがその図に記入されていない場合があります。

本書中の表示について



回避しなければ,軽度または中程度の人体の傷害に至るおそれがある潜在的危険,または, 物的損害の発生のみが予測されるような危険があることを示します。

機器に表示または本書に使用されるシンボルについて

機器の内部や操作箇所の近くに,または本書に,安全上および操作上の注意を喚起するための表示があります。 これらの表示に使用しているシンボルの意味についても十分理解して,注意に従ってください。



MU195020A 21G/32G bit/s SI PPG MU195040A 21G/32G bit/s SI ED MU195050A Noise Generator 取扱説明書

2017年(平成29年)6月19日(初版) 2020年(令和2年)2月13日(第8版)

・予告なしに本書の内容を変更することがあります。
 ・許可なしに本書の一部または全部を転載・複製することを禁じます。
 Copyright © 2017-2020, ANRITSU CORPORATION
 Printed in Japan

品質証明

アンリツ株式会社は、本製品が出荷時の検査により公表規格を満足していること、 ならびにそれらの検査には、産業技術総合研究所(National Institute of Advanced Industrial Science and Technology)および情報通信研究機構 (National Institute of Information and Communications Technology) など の国立研究所によって認められた公的校正機関にトレーサブルな標準器を基準と して校正した測定器を使用したことを証明します。

保証

アンリツ株式会社は、納入後1年以内に製造上の原因に基づく故障が発生した場合は、無償で修復することを保証します。

ただし、ソフトウェアの保証内容は別途「ソフトウェア使用許諾書」に基づきます。また、次のような場合は上記保証の対象外とさせていただきます。

- ・ この取扱説明書に別途記載されている保証対象外に該当する故障の場合。
- ・ お客様の誤操作, 誤使用または無断の改造もしくは修理による故障の場合。
- ・ 通常の使用を明らかに超える過酷な使用による故障の場合。
- ・ お客様の不適当または不十分な保守による故障の場合。
- ・ 火災,風水害,地震,落雷,降灰またはそのほかの天災地変による故障の場合。
- ・ 戦争,暴動または騒乱など破壊行為による故障の場合。
- 本製品以外の機械,施設または工場設備の故障,事故または爆発などによる 故障の場合。
- ・ 指定外の接続機器もしくは応用機器,接続部品もしくは応用部品または消耗 品の使用による故障の場合。
- ・ 指定外の電源または設置場所での使用による故障の場合。
- ・ 特殊環境における使用 (注) による故障の場合。
- ・ 昆虫, くも, かび, 花粉, 種子またはそのほかの生物の活動または侵入による故 障の場合。

また,この保証は,原契約者のみ有効で,再販売されたものについては保証しか ねます。

なお,本製品の使用,あるいは使用不能によって生じた損害およびお客様の取引 上の損失については,責任を負いかねます。

注:

「特殊環境における使用」には、以下のような環境での使用が該当します。

- 直射日光が当たる場所
- ・ 粉じんが多い環境
- ・ 屋外
- ・水,油,有機溶剤もしくは薬液などの液中,またはこれらの液体が付着する場 所

- ・ 潮風,腐食性ガス (亜硫酸ガス,硫化水素,塩素,アンモニア,二酸化窒素, 塩化水素など) がある場所
- ・ 静電気または電磁波の強い環境
- ・ 電源の瞬断または異常電圧が発生する環境
- ・ 部品が結露するような環境
- ・ 潤滑油からのオイルミストが発生する環境
- ・ 高度 2000 m を超える環境
- ・ 車両,船舶または航空機内など振動または衝撃が多く発生する環境

当社へのお問い合わせ

本製品の故障については、本書(紙版説明書では巻末、電子版説明書では別 ファイル)に記載の「本製品についてのお問い合わせ窓口」へすみやかにご連絡 ください。

国外持出しに関する注意

1. 本製品は日本国内仕様であり,外国の安全規格などに準拠していない場 合もありますので,国外へ持ち出して使用された場合,当社は一切の責 任を負いかねます。

 本製品および添付マニュアル類は、輸出および国外持ち出しの際には、 「外国為替及び外国貿易法」により、日本国政府の輸出許可や役務取引 許可を必要とする場合があります。また、米国の「輸出管理規則」により、 日本からの再輸出には米国政府の再輸出許可を必要とする場合があり ます。

本製品や添付マニュアル類を輸出または国外持ち出しする場合は,事前 に必ず弊社の営業担当までご連絡ください。

輸出規制を受ける製品やマニュアル類を廃棄処分する場合は,軍事用途 等に不正使用されないように,破砕または裁断処理していただきますよう お願い致します。

ソフトウェア使用許諾

お客様は、ご購入いただいたソフトウェア(プログラム、データベース、電子機器の動作・設定などを定めるシナリオ等、 以下「本ソフトウェア」と総称します)を使用(実行、複製、記録等、以下「使用」と総称します)する前に、本ソフトウェ ア使用許諾(以下「本使用許諾」といいます)をお読みください。お客様が、本使用許諾にご同意いただいた場合の み、お客様は、本使用許諾に定められた範囲において本ソフトウェアをアンリツが推奨・指定する装置(以下、「本装 置」といいます)に使用することができます。

第1条 (許諾,禁止内容)

- お客様は、本ソフトウェアを有償・無償にかかわら ず第三者へ販売、開示、移転、譲渡、賃貸、頒布、 または再使用する目的で複製、開示、使用許諾す ることはできません。
- お客様は、本ソフトウェアをバックアップの目的で、 1部のみ複製を作成できます。
- 本ソフトウェアのリバースエンジニアリングは禁止させていただきます。
- 4. お客様は、本ソフトウェアを本装置1台で使用でき ます。

第2条 (免責)

アンリツは、お客様による本ソフトウェアの使用また は使用不能から生ずる損害、第三者からお客様に なされた損害を含め、一切の損害について責任を 負わないものとします。

第3条(修補)

- お客様が、取扱説明書に書かれた内容に基づき 本ソフトウェアを使用していたにもかかわらず、本ソ フトウェアが取扱説明書もしくは仕様書に書かれた 内容どおりに動作しない場合(以下「不具合」と言 います)には、アンリツは、アンリツの判断に基づ いて、本ソフトウェアを無償で修補、交換、または回 避方法のご案内をするものとします。ただし、以下 の事項に係る不具合を除きます。
 - a) 取扱説明書・仕様書に記載されていない使用目的 での使用
 - b) アンリツが指定した以外のソフトウェアとの相互干渉
 - c) 消失したもしくは、破壊されたデータの復旧
 - d) アンリツの合意無く,本装置の修理,改造がされた場合
 - e) 他の装置による影響,ウイルスによる影響,災害,そ の他の外部要因などアンリツの責とみなされない要 因があった場合
- 前項に規定する不具合において、アンリツが、お客様ご指定の場所で作業する場合の移動費、宿泊費および日当に関る現地作業費については有償とさせていただきます。
- 3. 本条第1 項に規定する不具合に係る保証責任期

間は本ソフトウェア購入後6か月もしくは修補後30 日いずれか長い方の期間とさせていただきます。

第4条 (法令の遵守)

お客様は、本ソフトウェアを、直接、間接を問わず、 核、化学・生物兵器およびミサイルなど大量破壊兵 器および通常兵器およびこれらの製造設備等関連 資機材等の拡散防止の観点から、日本国の「外国 為替および外国貿易法」およびアメリカ合衆国「輸 出管理法」その他国内外の関係する法律、規則、 規格等に違反して、いかなる仕向け地、自然人もし くは法人に対しても輸出しないものとし、また輸出さ せないものとします。

第5条 (解除)

アンリツは、お客様が本使用許諾のいずれかの条 項に違反したとき、アンリツの著作権およびその他 の権利を侵害したとき、または、その他、お客様の 法令違反等、本使用許諾を継続できないと認めら れる相当の事由があるときは、本使用許諾を解除 することができます。

第6条 (損害賠償)

お客様が,使用許諾の規定に違反した事に起因し てアンリツが損害を被った場合,アンリツはお客様 に対して当該の損害を請求することができるものと します。

第7条 (解除後の義務)

お客様は、第5条により、本使用許諾が解除され たときはただちに本ソフトウェアの使用を中止し、ア ンリツの求めに応じ、本ソフトウェアおよびそれらに 関する複製物を含めアンリツに返却または廃棄す るものとします。

第8条(協議)

本使用許諾の条項における個々の解釈について 疑義が生じた場合,または本使用許諾に定めのな い事項についてはお客様およびアンリツは誠意を もって協議のうえ解決するものとします。

第9条 (準拠法)

本使用許諾は、日本法に準拠し、日本法に従って 解釈されるものとします。

はじめに

MP1900A シグナルクオリティアナライザ・R, モジュール, および制御ソフトウェア を組み合わせた試験システムをシグナルクオリティアナライザ・R シリーズといいま す。シグナルクオリティアナライザ・R シリーズの取扱説明書は, 以下のように, MP1900A, モジュール, および制御ソフトウェアに分かれて構成されています。

-	MP1900A シグナルクオリティアナライザ-R 取扱説明書
	MP1900A の基本操作, パネルの説明, 保守, モジュール装着から使用開始までの手 明しています。
	モジュール取扱説明書
	MU195020A 21G/32G bit/s SI PPG MU195040A 21G/32G bit/s SI ED MU195050A Noise Generator 取扱説明書
	MP1900A に装着するモジュールのパネルの説明,操作方法,性能試験,保守,およて ルシューティングについて説明しています。
	MU196020A PAM4 PPG MU196040A PAM4 ED MU196040B PAM4 ED 取扱説明書
	MU196020A, MU196040A, MU196040Bのパネルの説明, 性能試験, 保守, および ルシューティングについて説明しています。
	MU181000A 12.5GHz シンセサイザ MU181000B 12.5GHz 4 ポートシンセサイザ 取扱説明書
	MU181000A, MU181000B のパネルの説明, 操作方法, 性能試験, 保守, およびトシューティングについて説明しています。
	MU181500B ジッタ変調源 取扱説明書
	MU181500Bのパネルの説明,操作方法,性能試験,および保守について説明してい
	- MU183020A 28G/32G bit/s PPG MU183021A 28G/32G bit/s 4ch PPG 取扱説明書
	MU183020A, MU183021A のパネルの説明, 性能試験, 保守, およびトラブルシュー グについて説明しています。
	MU183040A 28G/32G bit/s ED MU183041A 28G/32G bit/s 4ch ED MU183040B 28G/32G bit/s High Sensitivity ED MU183041B 28G/32G bit/s High Sensitivity 4ch ED 取扱説明書
	MU183040A, MU183041A, MU183040B, MU183041B のパネルの説明, 操作方 能試験保守 およびトラブルシューティングについて説明しています

シグナルクオリティアナライザ-Rシリーズを制御するためのソフトウェアの取扱説明書です。

シグナルクオリティアナライザ-Rシリーズ取扱説明書の構成 (続き)

🔲 は, 本書を示します。

拡張アプリケーション取扱説明書

シグナルクオリティアナライザ・Rシリーズの拡張アプリケーションソフトウェアの取扱説明書です。

MX183000A ハイスピード シリアルデータ テスト ソフトウェア取扱説明書

ハイスピード シリアルデータ テスト ソフトウェアの設定と操作方法を説明します。

目次

はじめに	I
第1章	概要1-1
1.1 1.2 1.3	製品の概要1-2 機器の構成1-3 規格1-10
第2章	使用前の準備2-1
2.1 2.2 2.3	MP1900A への装着2-2 アプリケーションの操作方法2-2 破損防止処理2-3
第3章	パネルおよびコネクタの説明3-1
3.1 3.2	パネルの説明3-2 モジュール間の接続3-5
第4章	画面構成4-1
第4章 4.1 4.2	画面構成4-1 画面全体の構成4-2 操作画面の構成4-3
第4章 4.1 4.2 第5章	画面構成4-1 画面全体の構成4-2 操作画面の構成4-3 操作方法5-1
第4章 4.1 4.2 第5章 5.1	画面構成
第4章 4.1 4.2 第5章 5.1 5.2	画面構成
第4章 4.1 4.2 第5章 5.1 5.2 5.3	画面構成
第4章 4.1 4.2 第5章 5.1 5.2 5.3 5.4	画面構成
第4章 4.1 4.2 第5章 5.1 5.2 5.3 5.4 5.5	画面構成
第4章 4.1 4.2 第5章 5.1 5.2 5.3 5.4 5.5 5.6	画面構成
第4章 4.1 4.2 第5章 5.1 5.2 5.3 5.4 5.5 5.6 5.7	画面構成
第4章 4.1 4.2 第5章 5.1 5.2 5.3 5.4 5.5 5.6 5.7 5.8	画面構成 4-1 画面全体の構成 4-2 操作画面の構成 4-3 操作方法 5-1 出力インタフェースの設定 5-3 Emphasis/ISI の設定 5-11 Pattern の設定 (MU195020A) 5-20 Error 付加機能 5-47 Pre-Code 設定機能 5-50 Misc1 機能 (MU195020A) 5-52 Misc2 機能 5-61 モジュール間同期機能 5-72
第4章 4.1 4.2 第5章 5.1 5.2 5.3 5.4 5.5 5.6 5.7 5.8 5.9	 画面構成
第4章 4.1 4.2 第5章 5.1 5.2 5.3 5.4 5.5 5.6 5.7 5.8 5.9 5.10	画面構成 4-1 画面全体の構成 4-2 操作画面の構成 4-3 操作方法 5-1 出力インタフェースの設定 5-3 Emphasis/ISI の設定 5-11 Pattern の設定 (MU195020A) 5-20 Error 付加機能 5-47 Pre-Code 設定機能 5-50 Misc1 機能 (MU195020A) 5-52 Misc2 機能 5-61 モジュール間同期機能 5-72 Multi Channel Calibration 機能 5-72 測定結果を見るには 5-73
第4章 4.1 4.2 第5章 5.1 5.2 5.3 5.4 5.5 5.6 5.7 5.8 5.9 5.10 5.11	画面構成 4-1 画面全体の構成 4-2 操作画面の構成 4-3 操作方法 5-1 出力インタフェースの設定 5-3 Emphasis/ISI の設定 5-11 Pattern の設定 (MU195020A) 5-20 Error 付加機能 5-47 Pre-Code 設定機能 5-50 Misc1 機能 (MU195020A) 5-52 Misc2 機能 5-61 モジュール間同期機能 5-72 Multi Channel Calibration 機能 5-72 測定結果を見るには 5-73 測定条件の設定 5-95
第4章 4.1 4.2 第5章 5.1 5.2 5.3 5.4 5.5 5.6 5.7 5.8 5.9 5.10 5.11 5.12	画面構成 4-1 画面全体の構成 4-2 操作画面の構成 4-3 操作方法 5-1 出力インタフェースの設定 5-3 Emphasis/ISI の設定 5-11 Pattern の設定 (MU195020A) 5-20 Error 付加機能 5-47 Pre-Code 設定機能 5-50 Misc1 機能 (MU195020A) 5-52 Misc2 機能 5-61 モジュール間同期機能 5-72 Multi Channel Calibration 機能 5-72 測定結果を見るには 5-73 測定条件の設定 5-95 Pattern の設定 (MU195040A) 5-100

Ш

1

2

3

4

5

6

7

8

9

10

付録

5.14	Capture 機能	5-112
5.15	Misc1 機能 (MU195040A)	5-120
5.16	Auto Search 機能	5-127
5.17	Auto Adjust 機能	5-130
5.18	自動測定	5-132
5.19	Noise 発生機能	5-133

第6章 使用例 6-1

6.1	光トランシーバモジュールの測定6-2
6.2	56 Gbit/s DQPSK 信号の発生6-4

第8章	性能試験	 8-1
8.1	性能試験	 8-2
8.2	性能試験用機器	

8.3 性能試験項目......8-3

第9章	保守	9-1
9.1	日常の手入れ	
9.2	保管上の注意	
9.3	輸送方法	
9.4	校正	
9.5	廃棄	

第 10 章 トラブルシューティング 10-1

10.1	モジュール交換時の問題	10-2
10.2	出力波形観測時の問題	10-3
10.3	エラーレート測定時の問題	10-4
10.4	同期が確立しない問題	10-5

付録	A	擬似ランダムパターンA-1
付録	В	初期設定項目一覧B-1



この章では、次のモジュールの概要について説明します。

- ・ MU195020A 21G/32G bit/s SI PPG (以下, MU195020A と呼びます)
- ・ MU195040A 21G/32G bit/s SI ED (以下, MU195040A と呼びます)
- MU195050A Noise Generator (以下, MU195050A と呼びます)

1.1	製品の)概要	1-2
1.2	機器の)構成	1-3
	1.2.1	標準構成	1-3
	1.2.2	オプション	1-6
	1.2.3	応用部品	1-8
1.3	規格…		1-10
	1.3.1	MU195020A 規格	1-10
	1.3.2	MU195040A 規格	1-38
	1.3.3	MU195050A 規格	1-60

1

1.1 製品の概要

MU195020A, MU195040A, および MU195050A (以下, MP1900A モジュー ルと呼びます) は, MP1900A シグナルクオリティアナライザ-R に内蔵可能なプラ グインモジュールです。MP1900A モジュールは動作周波数範囲内で PRBS パ ターン, DATA パターン, Zero-Substitution パターン, および Mixed パターンの 各種パターンのエラー測定に対応します。MU195020A, MU195050A を組み合 わせ, シグナルインテグリティ評価に最適なコモンモードノイズ, ディファレンシャル モードノイズ, ホワイトノイズを印加したデータ生成に対応します。

MP1900A モジュールはさまざまなオプション構成が可能であり,各種ディジタル 通信機器,ディジタル通信用モジュール,およびデバイスの研究開発や製造用に 適しています。

MP1900A モジュールの特長は下記のとおりです。

MU195020A の特長

- PRBS パターン, DATA パターン, Zero-Substitution パターン, Mixed パ ターン, PAM4 パターンの発生が可能
- MU195020A-x20 によりモジュール内の 2 チャネル間での連携動作が可能 (Channel Combination)。
- この機能により、Multiplexer (MUX)を使用した多重用信号を発生可能
- MP1900A に装着されている複数の MU195020A を使用してチャネル間での 連携動作が可能 (Channel Combination)
 この機能により、Multi Channel を必要とするアプリケーションに対応した同期 データを発生可能
- 10TAP Emphasis を使用したシグナルインテグリティ評価が可能 (MU195020A-x11/x21)
- 10TAP Emphasis を使用した可変 ISI 機能を実現可能 (MU195020A-x40/x41)

MU195040A の特長

- PRBS パターン, DATA パターン, Zero-Substitution パターン, Mixed パ ターン, PAM4 パターンの測定が可能
- ・ 大容量のユーザプログラマブルパターン (256 Mbits)
- MU195040A-x20 の追加により 32 Gbit/s データ入力を最大 2ch 持ち, 64 Gbit/s シリアル通信の評価が可能
- ・ 代表値で25 mVp-pの入力感度を持ち,信号評価に最適
- ・ MU195040A-x22 の追加により、クロックリカバリまたはクロックアンドデータリカ バリが可能
- ・ MU195040A-x11/x21 の追加により、CTLE (Continues Time Linear Equalizer)を使用して Loss 信号の評価が可能

MU195050A の特長

- 入力データに、コモンモードノイズ、ディファレンシャルモードノイズを印加して 出力可能
- ・ MU195050A-x01 の追加により 10 MHz から 10 GHz の帯域を持ったホワイト ノイズを印加可能

1

概要

1.2 機器の構成

1.2.1 標準構成

MP1900Aモジュールの標準構成を表 1.2.1-1, 表 1.2.1-2, および表 1.2.1-3に示します。

項目	形名·記号	品名	数量	備考	
本体	MU195020A	21G/32G bit/s SI PPG	1		
添付品	J1632A	同軸終端器	5	Clock Output, Aux Output × 2, Gating Output × 2	
	J1341A	オープン	2	Ext Clock Input, AUX Input	
	J1359A	同軸アダプタ (K-P, K-J, SMA 互換)	1	Clock Output	
	J1717A	同軸アダプタ (SMA-P, SAM-J)	6	Ext Clock Input, Aux Output × 2, Gating Output × 2, AUX Input	
	MU195020A-x10 実装時				
	J1632A	同軸終端器	2	Data Output × 2	
	J1359A	同軸アダプタ (K-P, K-J, SMA 互換)	2	Data Output × 2	
	MU195020A-x2	0 実装時			
	J1632A	同軸終端器	4	Data Output × 4	
	J1359A	同軸アダプタ (K-P, K-J, SMA 互換)	4	Data Output × 4	

表1.2.1-1 MU195020A 標準構成

項目	形名·記号	品名	数量	備考	
本体	MU195040A	21G/32G bit/s SI ED	1		
添付品	J1632A	同軸終端器	2	Aux Output × 2,	
	J1341A	オープン	2	Ext Clock Input	
	J1717A	同軸アダプタ (SMA-P, SAM-J)	4	Ext Clock Input, Aux Output × 2, AUX Input	
	MU195040A-x1	0 実装時			
	J1341A	オープン	2	Data Input × 2, AUX Input	
	J1359A	同軸アダプタ (K-P, K-J, SMA 互換)	2	Data Input × 2 (出荷時に本体とは別に添付)	
	41KC-6	精密固定減衰器 6 dB	2	Data Input × 2 (出荷時に本体へ取り付け)	
	MU195040A-x20 実装時				
	J1341A	オープン	4	Data Input × 4, AUX Input	
	J1359A	同軸アダプタ (K-P, K-J, SMA 互換)	4	Data Input × 4 (出荷時に本体とは別に添付)	
	41KC-6	精密固定減衰器 6 dB	4	Data Input × 4 (出荷時に本体へ取り付け)	

表1.2.1-2 MU195040A 標準構成

項目	形名·記号	品名	数量	備考
本体	MU195050A	Noise Generator	1	
添付品	J1632A	同軸終端器	4	Data Output × 4^{*_1}
	J1359A	同軸アダプタ (K-P, K-J, SMA 互換)	4	Data Output × 4^{*_2}
	J1717A	同軸アダプタ (SMA-P, SAM-J)	2	External Input ^{*2}
	J1341A	オープン	6	Data Input $\times 4^{*1}$ External Input $\times 2^{*1}$
	J1746A	スキューマッチペアセミリジットケーブル (Kコネクタ, Data Input1)	1式	Data Input $1 \times 2^{*_3}$
	J1747A	スキューマッチペアセミリジットケーブル (Kコネクタ, Data Input2)	1式	Data Input $2 \times 2^{*_4}$
	J1792A	スキューマッチペアセミリジットケーブル (V-K コネクタ, Data Input1)	1式	Data Input $1 \times 2^{*_5}$

表1.2.1-3 MU195050A 標準構成

*1:出荷時には製品に取り付けられています。

- *2: MU195020A のコネクタに常時接続することを推奨します。
- *3: MU195020Aの DataOutput1とMU195050Aの Data Input1を最短で 接続するためのセミリジットケーブル
- *4: MU195020Aの DataOutput2とMU195050Aの Data Input2を最短で 接続するためのセミリジットケーブル
- *5: MU196020A PAM4 PPG の DataOutput と MU195050A の Data Input1 を最短で接続するためのセミリジットケーブル

1.2.2 オプション

MP1900A モジュールのオプションを表 1.2.2-1, 表 1.2.2-2, および表 1.2.2-3に 示します。これらはすべて別売りです。

注:

オプション形名について



表1.2.2-1 MU195020A オプション

形名	品名	備考
MU195020A-x01	32Gbit/s Extension	
MU195020A-x10	1ch Data Output	*1
MU195020A-x20	2ch Data Output	*1
MU195020A-x11	1ch 10Tap Emphasis	*2
MU195020A-x21	2ch 10Tap Emphasis	*3
MU195020A-x30	1ch Data Delay	*2
MU195020A-x31	2ch Data Delay	*3
MU195020A-x40	1ch Variable ISI	*2,*4
MU195020A-x41	2ch Variable ISI	*3,*5

*1: どちらか1つを選択します。

*2: MU195020A-x10 が必要です。

*3: MU195020A-x20 が必要です。

*4: MU195020A-x11 が必要です。

*5: MU195020A-x21 が必要です。

表1.2.2-2 MU195040A オプション

形名	品名	備考
MU195040A-x01	32Gbit/s Extension	
MU195040A-x10	1ch ED	*1
MU195040A-x20	2ch ED	*1
MU195040A-x11	1ch CTLE	*2
MU195040A-x21	2ch CTLE	*3
MU195040A-x22	Clock Recovery	

*1: どちらか1つを選択します。

*2: MU195040A-x10 が必要です。

*3: MU195040A-x20 が必要です。

表1.2.2-3 MU195050A オプション

形名	品名	備考
MU195050A-x01	White Noise	

1.2.3 応用部品

MP1900A モジュールの応用部品を表 1.2.3-1 に示します。これらはすべて別売りです。

形名·記号	品名	備考
J1449A	メジャメントキット (K コネクタ)	同軸ケーブル
		(Kコネクタ) 0.8 m×2
		同軸ゲーノル 0.8 m × 2 同軸ケーブル 1.0 m × 1
J1625A	同軸ケーブル1m	SMA コネクタ
J1342A	同軸ケーブル 0.8 m	APC3.5 mm コネクタ
J1439A	同軸ケーブル (0.8 m, Kコネクタ)	Кコネクタ
J1632A	同軸終端器	
J1359A	同軸アダプタ (K-P, K-J, SMA 互換)	
41KC-3	精密固定減衰器 3 dB	
41KC-6	精密固定減衰器 6 dB	
41KC-10	精密固定減衰器 10 dB	
41KC-20	精密固定減衰器 20 dB	
K240C	精密パワーディバイダ	
J1624A	同軸ケーブル 0.3 m (SMA コネクタ)	SMA コネクタ
J1550A	同軸スキューマッチケーブル (0.8 m, APC3.5 コネクタ)	APC3.5 mm コネクタ, 2 本セット1 組
J1551A	同軸スキューマッチケーブル (0.8 m, K コネクタ)	Kコネクタ,2本セット1組
W3915AW	MU195020/40/50A 取扱説明書	冊子,和文
Z0306A	リストストラップ	
MZ1834A	4PAM コンバータ	
MZ1838A	8PAM コンバータ	
J1678A	ESD プロテクションアダプタ-K	Kコネクタ
J1728A	同軸電気長規定ケーブル (0.4 m, K コネクタ)	
J1741A	同軸電気長規定ケーブル (0.8 m, K コネクタ)	
J1742A	同軸電気長規定ケーブル (0.84 m, K コネクタ)	
J1735A	コンバイナ	
J1758A	ISI Board	

表1.2.3-1 応用部品

形名·記号	品名	備考
G0375A	32Gbaud Power PAM4 Converter	
G0376A	32Gbaud PAM4 Decoder with CTLE	
G0374A	64Gbaud PAM4 DAC	
G0361A	64Gbaud 2-bit DAC with MUX	
J1748A	Power Splitter (1.5G-18GHz)	
Z1964A	トルクレンチ (ライトアングル)	

表1.2.3-1 応用部品 (続き)

1

1.3.1 MU195020A規格

表1.3.1-1 動作ビットレート

項目	規格	
MU181000A/B 連動オン	MU181000A/B が同じユニットに装着されている場合に設定可能	
設定範囲	$2.400\ 000 \sim 21.000\ 000\ \text{Gbit/s},\ 0.000\ 002\ \text{Gbit/s}\ \text{step}^{*_1}$	
	$2.400\ 000 \sim 25.000\ 000$ Gbit/s, 0.000 002 Gbit/s step *_2	
	$25.000\ 004{\sim}32.100\ 000\ { m Gbit/s}, 0.000\ 004\ { m Gbit/s}\ { m step}^{*_2}$	
オフセット	-1000 ~+1000 ppm, 1 ppm step *_3	
MU181500B 連動オン	MU181000A/B, MU181500B が同じユニットに装着されている場合に設定可 能	
設定範囲	$2.400\;000{\sim}3.125\;000$ Gbit/s, 0.000 002 Gbit/s step	
	$3.200\;002{\sim}6.250\;000$ Gbit/s, 0.000 002 Gbit/s step	
	$6.400\;002{\sim}12.500\;000$ Gbit/s, 0.000 002 Gbit/s step	
	$12.800\ 002{\sim}21.000\ 000\ { m Gbit/s}, 0.000\ 002\ { m Gbit/s}\ { m step}^{*_1}$	
	$12.800\ 002{\sim}25.000\ 000\ { m Gbit/s}, 0.000\ 002\ { m Gbit/s}\ { m step}^{*_2}$	
	$25.600\ 004{\sim}32.100\ 000\ { m Gbit/s}, 0.000\ 004\ { m Gbit/s}\ { m step}^{*_2}$	
オフセット	-1000 ~+1000 ppm, 1 ppm step *_3	

*1: オプション x01 無し

*2: オプション x01 有り

*3: ビットレート設定により、オフセットの設定範囲が異なります。以下のビットレート設定では、設定範囲が-1000~0 ppm になります。 フルレート: 12.500000 Gbit/s, 25.000000 Gbit/s ハーフレート: 25.000000 Gbit/s

1

概要

表1.3.1-1	動作ビットレート	(続き)
----------	----------	------

トと bの関係
动作
トと bの関係
动作
动作
动作
トと bの関係
动作
トと bの関係
动作
动作

項目	規格		
SJ1 Clock Output Rate	MU181000A/B + MU181500B 連動時 SJ2 選択を Built-in SJ2 にした場合, Amplitude 設定範囲が半分になります。		
Full Rate 設定時	$30 < Bit rate \le 32.1 Gbit/s, 15 < Bit rate \le 17 Gbit/s$		
	10000 1000 100 100 100 100 100 100 100	k 10k 100k 1M 10M 100M Modulation Frequency [Hz]	
	変調周波数 (Hz)	ジッタ振幅 (UIp-p)	
	10~100k	0~2000	
	100.1k~1M	0~200	
	1.001M~10M	0~16	
	$10.01 M \sim 150 M$	0~1	
	$17 < Bit rate \le 30 Gbit$:/s	
		10k 100k 10M 100M 100M Modulation Frequency [Hz] 100 100 100 100	
	変調周波数 (Hz)	ジッタ振幅 (UIp-p)	
	10~100k	0~2000	
	100.1k~1M	0~200	
	1.001M~10M	0~16	
	$10.01 M \sim 250 M$	0~1	

表1.3.1-2 ジッタ設定範囲

1







表 1.3.1-2 ジッタ設定範囲 (続き)



1-15



表 1.3.1-2 ジッタ設定範囲 (続き)

1

概要

		. ,	
項目		規格	
Built-in SJ2 Clock Output Rate	MU181000A/B + MU181500B 連動時		
Built-in SJ2 Clock Output	$30 < Bit rate \le 32.1 Gb$	oit/s	
Kate Full Rate 設定時	変調周波数 (Hz)	ジッタ振幅 (Ulp-p)	
	33k	0~1000	
	87M	$0{\sim}0.500$	
	100M	0~0.500	
	210M	0~0.200	
	$15 < Bit rate \le 30 Gbit$:/s	
	変調周波数 (Hz)	ジッタ振幅 (Ulp-p)	
	33k	0~1000	
	87M	0~0.500	
	100M	0~0.500	
	210M	0~0.200	
	$4 < Bit rate \le 15 Gbit/s$	3	
	変調周波数 (Hz)	ジッタ振幅 (Ulp-p)	
	33k	0~500	
	87M	0~0.250	
	100M	0~0.250	
	210M	0~0.100	
	$2.4 \le Bit rate \le 4 Gbit/$	s	
	変調周波数 (Hz)	ジッタ振幅 (Ulp-p)	
	33k	$0{\sim}500$	
	87M	$0{\sim}0.250$	
	100M	0~0.250	

表 1.3.1-2 ジッタ設定範囲 (続き)

1-17

項目		規格	
Built-in SJ2 Clock Output	$30 < Bit rate \le 32.1 Gbit/s$		
Rate Half Rate 設定時	変調周波数 (Hz)	ジッタ振幅 (Ulp-p)	
	33k	0~1000	
	87M	$0{\sim}0.500$	
	100M	$0{\sim}0.500$	
	210M	0~0.200	
	$8 < Bit rate \le 30 Gbit/s$	8	
	変調周波数 (Hz)	ジッタ振幅 (Ulp-p)	
	33k	0~1000	
	87M	$0{\sim}0.500$	
	100M	$0{\sim}0.500$	
	210M	0~0.200	
	$2.4 < Bit rate \le 8 Gbit/$'s	
	変調周波数 (Hz)	ジッタ振幅 (Ulp-p)	
	33k	0~1000	
	87M	$0{\sim}0.500$	
	100M	$0{\sim}0.500$	
	Bit rate 2.4 Gbit/s		
	変調周波数 (Hz)	ジッタ振幅 (Ulp-p)	
	33k	0~1000	

表 1.3.1-2 ジッタ設定範囲 (続き)







表 1.3.1-2 ジッタ設定範囲 (続き)





表 1.3.1-2 ジッタ設定範囲 (続き)



項目	規格
入力数	1 (シングルエンド)
周波数	$1.2 \sim 16.05 \text{ GHz}$
振幅	0.3~1.0 Vp-p (-6.5~+4.0 dBm)
終端	ΑC, 50 Ω
コネクタ	SMA コネクタ (f.)

表1.3.1-3 外部クロック入力

表1.3.1-4 補助入力, 補助出力

項目	規格
補助入力 (Aux Input)	
入力数	1 (シングルエンド)
信号の種類	Error Injection, Burst
最小パルス幅	データレートの 1/128
入力レベル	0/-1 V (H: -0.25~0.05 V, L: -1.1~-0.8 V)
	$0/-0.5 \text{ V} (\text{H}: -0.05 \sim 0.05 \text{ V}, \text{L}: -0.55 \sim -0.45 \text{ V})$
	Vth 0 V (入力振幅 0.5~1.0 Vp-p)
	いずれか選択
終端	GND, 50 Ω
コネクタ	SMA コネクタ (f.)
補助出力 (Aux Output)	
出力数	2(差動出力)
出力 ON/OFF	ON/OFF 切り替え有り
信号の種類	1/n Clock (n = 4, 6, 8, 10510, 512), Pattern Sync, Burst Out2
パターン同期	
PRBS, PRGM	Position: 1~(Pattern Length'と128の最小公倍数 – 135), 8 step
	Pattern Length'は Pattern Length が 511 以下のとき, 512 以上になるように 整数倍した値
Mixed Data	Block No 設定: 1~(Mixed Data 指定の Block No), 1 step
	Row No 設定: 1~(Mixed Data 指定の Row No), 1 step
Burst Out2	
バーストトリガディレイ	$0\sim$ (Burst Cycle – 128) bits, 8 bits step
パルス幅	$0\sim$ (Burst Cycle – 128) bits, 8 bits step
出力レベル	$0/-0.6 \text{ V} (\text{H}: -0.25 \sim 0.05 \text{ V}, \text{L}: -0.80 \sim -0.45 \text{ V})$
終端	GND, 50 Ω
コネクタ	SMA コネクタ (f.)
1.3 規格

1

概要

項目	
出力数	2(差動出力)
出力 ON/OFF	ON/OFF 切り替え有り
信号の種類	Burst, Repeat
Burst 時	Burst Output
バーストトリガディレイ	$0\sim$ (Burst Cycle – 128) bits, 8 bits step
イネーブルパルス幅	$128 \sim$ (Burst Cycle – 128) bits, 8 bits step
出力レベル	$0/-1 \text{ V} (\text{H}:-0.25\sim0.05 \text{ V}, \text{L}:-1.25\sim-0.8 \text{ V})^*$
Repeat 時	Timing Signal Output
タイミング信号周期	INT ($\frac{\text{PatternLength}}{128}$) × 128 (Mixed 以外)
タイミング信号パルス幅	PRBS, Zero-Substitution, Data 時:
	128~(Pattern Length'と128の最小公倍数 – 128)
	ただし, 最大 34 359 738 240 bits, 8 bits step
İ	Pattern Length'は Pattern Length が 511 以下のとき, 512 以上になるよう に整数倍した値
	Mixed 時:
ĺ	128~(Row Length × Block 数 × Row 数 – 128), 8 bits step ただし, 最大 2415918976 bits, 8 bits step
タイミング信号ディレイ	タイミング信号パルス幅と同じ値
出力レベル	0/−1 V (H: −0.25~0.05 V, L: −1.25~−0.8 V)*
終端	GND, 50 Ω
コネクタ	SMA コネクタ (f.)

表1.3.1-5 ゲート出力

*: L: Output Enable, H: Output Disable

項目	規格
PRBS	
パターン長	$2^{n}-1$ (n = 7, 9, 10, 11, 13, 15, 20, 23, 31)
マーク率	1/2 (論理反転により 1/2INV が可能)
Zero-Substitution	
付加ビット	0 bit, 1 bit
パターン長	2 ⁿ または 2 ⁿ -1 (n = 7, 9, 10, 11, 15, 20, 23)
開始位置	最大 "0" 連続ビット位置の次ビットから置換
ゼロビットの長さ	$1 \sim (Pattern Length - 1)$ bits
	"0" 置換後の次ビットが "0" の場合は, "1" に置換します。
Data	
データ長	$2\sim 268435456$ bits, 1 bit step
Mixed Pattern	
パターン切り替え	Data
Mixed Block	下記のいずれか小さい数まで
	$1{\sim}511$ Block, 1 Block step
	$INT\left(\frac{268435456}{ROW数}$ ×データ長) bits
	$INT\left(rac{268435456+2^{31}}{ROW}$ の長さ $\times ROW$ 数 bits
Mixed Row Length	$2048 \sim 268435456 + 2^{31}$, 1024 bits step (Data + PRBS Length)
データ長	$1024 \sim 268435456$ bits, 1 bit step
Row 数	1~16, 1 step
Block 数	1~511, 1 step
PRBS 段数, マーク率	PRBS と同様
PRBS Sequence	Restart, Consecutive
スクランブル	各 Block の PRBS, Data ごとに設定可能 (Block1 の Data 領域を除く)
PAM4*	
パターン種別	Square Wave, JP03A, JP03B, PRQS10, SSPR, QPRBS13, QPRBS13-CEI, SSPRQ, Transmitter Linearity, PRBS13Q, PRBS31Q, User Define
User Define 選択時	
Raw Data	PRBS, Data
PRBS 段数	PRBS と同様
PRBS Inversion	PRBS 部の Logic 設定
データ長	Data と同様
Gray Coding	グレイコード機能の ON/OFF 設定

表1.3.1-6 パターン発生

*: 2ch コンビネーションまたは 64G × 2ch コンビネーション設定時のみ設定可 能

1

概要

項目	規格	
Sequence	Repeat, Burst	
Repeat	連続 Pattern	
バースト		
トリガ源	Internal, External-Trigger (Aux Input), External-Enable (Aux Input)	
データシーケンス	Restart, Consecutive, Continuous	
バーストサイクル	$25600 \sim 2147483648$ bits, 1024 bits step	
周期	Internal: 12800~2147483392 bits, 256 bits step	
	Ext Trigger: 12800~2147483648 bits, 256 bits step	

表1.3.1-7 パターンシーケンス

表1.3.1-8 プリコード

項目	規格
ON/OFF	プリコード機能の ON/OFF 設定あり*
変調方式	2ch Combination: DQPSK
初期値	0/1 から選択

*: Pattern Sequence が Repeat 時のみ有効

表1.3.1-9 エラー付加

項目	規格
エラー付加範囲	ALL, Specific Block (Mixed の場合のみ選択可能)
内部トリガ	
付加方法	Repeat, Single
比率	*E-n (*=1~9, n=3~12), 上限は 5.0E-3
挿入チャネル	1~32, またはチャネルスキャン (Internal 時のみ)
外部トリガ	
制御方法	External-Trigger (Rise edge trigger), External-Disable (L: Disable)

項目	規格*1
出力数	オプション x10: 2 (Data, XData)
	オプション x20: 4 (Data1, XData1, Data2, XData2)
アイ振幅	
設定範囲	0.1~1.3 Vp-p, 2 mV step
確度	$\pm 50 \text{ mV} \pm 17\%$
オフセット	
設定範囲	$-2.0 - \frac{振幅}{2} \sim +3.3 - \frac{振幅}{2}$ Vth, 1mV step
確度	±65 mV ± (オフセットの 10%) (Vth) ± (アイ振幅確度 / 2)*2
定義済みインタフェース	NECL, SCFL, NCML, PCML, LVPECL
クロスポイント	50% Fixed
立ち上がり, 立ち下がり	12 ps $(20 \sim 80\%)^{*2,*3,*4}$, ≤ 15 ps $(20 \sim 80\%)^{*2,*3}$
Half Period Jitter	
設定範囲	$-20\sim20, 1 \text{ step}$
確度	$\pm 0.02 \text{ UI}^{*4,*5}$

表1.3.1-10 データ出力

*1: 記載がない限り, PRBS2³¹-1, マーク率 1/2, クロスポイント 50%にて規定

応用部品 J1439A 同軸ケーブル (0.8 m, Kコネクタ), およびサンプリングオシロスコープ帯域 70 GHz で観測したときの値

*2: オプション x11 またはオプション x21 有りの場合で, Emphasis 設定時は除く

- *3: オプション x01 無しの場合, 21 Gbit/s にて オプション x01 有りの場合, 32.1 Gbit/s にて 振幅 1.0 Vp-p
- *4: 代表値
- *5: 設定値が0のとき

表1.3.1-10 データ出力 (続き)			
項目			1
Jitter	Peak-to-Peak Jitter (p-p):6 ps p-p (測定カウント 30)*3,*4,*6		
	Random Jitter (RMS):	300 fs rms (1,0 繰り返しパターン)*3,*4,*6	HIII
	Random Jitter (RMS):	115 fs rms (28 Gbit/s 1,0 繰り返しパターン)*3,*4,*7	城要
	Total Jitter (Total):	6 ps (測定カウント 30)* ^{3,*4,*6,*8}	
Waveform Distortion (0-peak)	$\pm 25 \text{ mV} \pm 15\%^{*3,*4}$		
出力 ON/OFF	ON/OFF 切り替え有り		
Data/XData スキュー	$\pm 1 \text{ ps}^{*4,*9}$		
チャネル間スキュー*10	±0.25 UI		
終端	AC, DC 切り替え, 50 Ω		
	DC 時: GND, -2 V, +1.3	V, +3.3 V, Open (LVDS)	
コネクタ	K コネクタ (f.)		
オフセット基準	Vth		
Level Guard	Amplitude, Voh, Vol の設定可能		
External ATT Factor	$0{\sim}40$ dB, 1 dB step		
	*6: 残留ジッタ <200 fs	(RMS) のオシロスコープを使用	
	*7: 残留ジッタ <70 fs ((RMS) のオシロスコープを使用	

*8: PRBS2¹⁵--1, BER 10⁻¹²にて規定

*9: ケーブルの誤差は含まず

*10: オプション x20 有りの場合

項目	規格		
エンファシスタップ	10 (6 post-curso	10 (6 post-cursor, 3 pre-cursor)	
カーソル設定範囲	−20~20 dB, 0.1	$-20\sim 20 \text{ dB}, 0.1 \text{ dB step}^{*_2}$	
確度	$\pm 1 \ dB^{*_{3,}*_{4}}$		
エンファシスピーク電圧の設 定範囲	0.1∼1.5 Vp-p (S	0.1~1.5 Vp-p (シングルエンド)	
出力 オン,オフ	オン,オフ切り替え	え有り	
Idle 状態からの遷移時間	$ \leq 8 \text{ ns}^{*5}$		
Channel Emulator ^{*6,*7}	Normal:	PPG出力 Data信号に,読み込みSパラメータ相当の伝送路を 接続した波形をエミュレート出力する	
	Inverse:	PPG 出力 Data 信号に, 読み込み S パラメータ相当の伝送路 損失を補償する De-Emphasis を設定し, 波形をエミュレート出 力する	
Response	Normal, Inverse		
S-Parameter file	S2Pファイル (拡張子 "*.s2p"),		
	S4Pファイル (拡張子 "*.s4p") ベクトルネットワークアナライザ MS4640B Series の出力ファイルに対応		
Variable ISI ^{*6}	PPG 出力 Data 信号に, ISIを発生させるチャネルの損失を設定, そのエミュレート 波形を出力する		
	(出力波形振幅は	設定振幅で規格化)	
	応用部品 J17584 ルボードとの組み	A ISI Board との組み合わせ (J1758A 選択), または外部チャネ 合わせ (Not Specified 選択) で使用可能	
周波数設定	Nyquist, 1/2 Nyquist Frequency にて Insertion Loss を設定可能		
Insertion Loss 設定	$1.5{\sim}25~{ m dB}~0.01$	$1.5{\sim}25~\mathrm{dB}~0.01~\mathrm{dB}$ step @Nyquist Frequency	
	$0{\sim}25~\mathrm{dB}~0.01~\mathrm{dB}$ step @1/2Nyquist Frequency		
Insertion Loss Accuracy	±1dB Nominal	@Nyquist Frequency 10 dB, 1,0 繰り返しパターン,	
*8	±1dB Nominal	@1/2Nyquist Frequency 5 dB, 1, 1, 0, 0 繰り返しパターン,	
	Bit rate 16 Gbit/s, 25 Gbit/s (オプション 01 実装時), Eye Amplitude 1.0 Vp-p 各スペクトラムにて		

表1.3.1-11 10 タップエンファシス*¹

*1: オプション x11 またはオプション x21 を追加している場合

*2: Post-cursor: $20\log_{10}(\frac{V_a}{V_b})$, Pre-cursor: $20\log_{10}(\frac{V_c}{V_b})$



*3: 代表値

*4: 8, 16, 25 Gbit/s PCIe 3/4 各プリセットにて

1

概要

- *5: Electrical Idle から有効データが発生される最大時間
- *6: オプション x40 またはオプション x41 を追加している場合
- ***7:** Channel Emulator 機能で振幅を下げることなく補償できる最大伝送路損 失は以下のグラフのとおり



*8: Insertion Loss を, 25 dB@Nyquist Frequency, 12.5 dB@1/2 Nyquist Frequency に設定したときの Insertion Loss Accuracy 周波数特性は以下 のようになります。(Nominal)



項目	規格*1
周波数	
Full Rate	$2.4 \sim 21.0 \text{ GHz}^{*_2}$
	$2.4 \sim 32.1 \text{ GHz}^{*_3}$
	動作ビットレートはクロック出力周波数と同じです。
Half Rate	$1.2 \sim 10.5 \ \mathrm{GHz}^{*_2}$
	$1.2 \sim 16.05 \mathrm{~GHz}^{*_3}$
	動作ビットレートはクロック出力周波数の2倍です。
出力数	1
振幅	0.3~1.0 Vp-p
出力制御	ON, OFF 切り替え有り
終端	ΑC, 50 Ω
コネクタ	K コネクタ (f.)

表1.3.1-12 クロック出力

*1:応用部品 J1439A 同軸ケーブル (0.8 m, Kコネクタ) およびサンプリングオ シロスコープ帯域 70 GHz で観測したときの値

*2: オプション x01 無し

*3: オプション x01 有り

表1.3.1-13	データディレイ*1

項目	規格
位相設定範囲	–1000~+1000 mUI, 2 mUI step
確度	±50 mUIp-p ^{*2,*3}
mUI - ps 変換	有り
Calibration	有り
Calibration 推奨表示	次の状態になったときに画面に表示
	・ 1/1 Clock の周波数が±250 kHz 変化したとき
	・機器周囲温度が±5度変化した場合

*1: オプション x30 またはオプション x31 を追加している場合

*2: 残留ジッタ <200 fs (RMS) のオシロスコープを使用

*3: 代表値

1
概要

表131-14	ジッタ耐力
12 1.0.1-14	ノノノ川リノ」

項目	規格							
ジッタ耐力	ビットレー	ビットレート: 16 Gbit/s, 28.1 Gbit/s*, 32.1 Gbit/s*						
	パターン: PRBS2 ³¹ -1							
	MU181; 印加可能	MU181500Bを使用して, 振幅 5300 ppm の SSC と, 0.3 UI の RJ を同時に 印加可能。						
	MU1950	040A とのルージ	プバック接続, 20~30° (このある1つの温度で規定				
	RJ+BU. UIp-p ⊄	J > 0.5 UIp-p)とき, MU1815	, または SJ1+Built-in 600B の画面が Overloa	SJ2+RJ+BUJ > 規格値+0.3 ud 表示となる。				
	10	0000		最大印加可能量				
	l							
	5	1000						
	itude	100						
	ir Ampli	10 -						
	Jitte	1						
	l	0.1						
	l	10 100	1k 10k 100k	1M 10M 100M 1000M				
	l		Modulation Freq	uency [Hz]				
	l							
	変調	周波数 [Hz]	最大印加可能量 [Ulp-p]	規格値 [Ulp-p]				
		10	2,000	2,000				
		7,500	2,000	2,000				
		100,000	2,000	150				
	1,000000 200							
		10,000,000	16	1				
	250,000,000 1 1							
	i -							

*: オプション x01 有り

項目	規格		
コンビネーション*1,*2			
2ch コンビネーション	42/64 Gbit/s 帯信号源として, パターンのビットを2 つのチャネルに交互に出力		
チャネル同期*1			
チャネル数	2		
モジュール間コンビネーション	スロット1~4: 2 チャネル同期, チャネル同期*3		
64G×2chコンビネーション			
2 チャネル同期			
出力			
位相設定範囲	$-64\ 000$ ~+ $64\ 000\ mUI^{*_4}$		
位相設定分解能	2 mUI^{*_4}		
パターン			
Data			
データ長	$2 \times n \sim 268435456 \times n$ bits, n bits step ^{*5}		
Mixed			
列の長さ	$2048 \times n \sim (268435456 + 2^{31}) \times n, 1024 \times n \text{ bits step}^{*5}$		
データ長	$1024 \times n \sim 268435456 \times n$ bits, n bits step *5		
バースト			
バーストサイクル	$25600 \times n \sim 2147483648 \times n$ bits, $1024 \times n$ bits step ^{*5}		
周期	Internal: $12800 \times n \sim 2147483392 \times n$ bits, $256 \times n$ bits step ^{*5}		
	Ext Trigger: $12800 \times n \sim 2147483648 \times n$ bits, $256 \times n$ bits step ^{*5}		
パルス幅	$0 \sim (バーストサイクル - 128) imes n$ bits, 8 × n bits step ^{*5}		
ディレイ	$0\sim$ (バーストサイクル – 128) × n bits, 8 × n bits step ^{*5}		
Gating Output Repeat (Data)			
パルス幅	$0 \times n \sim 268435328 \times n$, $8 \times n$ bits step ^{*5}		
ディレイ	$0 \times n \sim 268435328 \times n$, $8 \times n$ bits step ^{*5}		
Repeat (Mixed)			
パルス幅	$0 \times n \sim (2^{31} + 268435456 - 128) \times n, 8 \times n$ bits step ^{*5}		
ディレイ	$0 \times n \sim (2^{31} + 268435456 - 128) \times n, 8 \times n$ bits step ^{*5}		

表1.3.1-15 マルチチャネル動作

*1:対象となるチャネルにオプション x31 が必要です。

- *2: 複数のスロットをまたいでコンビネーションを設定できません。
- *3: モジュール同士のオプションが同じで,対象となるモジュールがスロット1から 連続して装着されている場合
- *4: 各チャネル独立で設定可能,コンビネーションとチャネル同期で共通

*5: コンビネーション設定されているすべてのチャネルで共通

項目	規格	1
寸法	21 mm (H), 234 mm (W), 175 mm (D) ただし, 突起物含まず	
質量	2.5 kg 以下	-HBC
使用温度範囲	15~35°C	1950 - 19500 - 19500 - 1950 - 1950 - 1950 - 1950 - 1950 - 1950 - 1950 -
保存温度	$-20\sim 60^{\circ}\mathrm{C}$	

表1.3.1-16 一般性能

表1.3.1-17 拡張機能

項目	規格		
PCIe	MX183000A で制御されることで下記 PCIe のテストをサポートする		
対応規格	PCI Express Base Specification Revesion4.0 Version0.5, 0.7, 1.0		
	ビットレート: PCIe Gen1, Gen2, Gen3, Gen4		
	レーン数: ×1		
	テスト対象: Root Complex, End Point		
必要オプション	オプション x10/x11 または x20/x21		
必要ソフトウェア	MX183000A-PL011: PCIe LTSSM に従い, Loopback ステートに遷移させるために必要な Training Sequence を発生し, DUT を Loopback 状態にすることが可 能。		
	MX183000A-PL021: PCIe LTSSM に従い, DUT との Negotiation をサポートし, DUT を Loopback 状態にすることが可能。LTSSMの状態遷移はLogとして解 析可能。(MX183000A-PL021 では, MU195020A, MU195040A が 各1枚必要。)		
	上記ソフトウェアの各オプションに, MX183000A-PL001 を追加することで, MU195020A, MU181500B, MU195040A を制御し, Jitter Tolerance Test をサポート可能。		
Loopback Through	Configuration, Recovery		
テストパターン	Modified Compliance Pattern		
	Insert Delay Symbol: Enable, Disable (Gen1, Gen2 のとき有効)		
	Insert SRIS: Enable, Disable (Gen3, Gen4 のとき有効)		
	Compliance Pattern		
	Insert Delay Symbol: Enable, Disable (Gen1, Gen2 のとき有効)		
	User		
	PRSB, Data		
SKP Ordered Set Insertion	Enable, Disable		
SKP Length/Insertion	Gen1, Gen2 のとき		
	Length: COM+1, COM+2, COM+3, COM+4, COM+5		
	Interval: 768~3076, 1 step		
	Gen3, Gen4 のとき		
	Length: 8, 12, 16, 20, 24		
	Interval: 187~750, 1 step		
Dynamic Link Training	MX183000A-PL021 使用時対応		
Ling training repeat	1~15 (MX183000A-PL021 使用時)		

項目	規格			
カウンタ	Tx SKP Count,			
	Rx SKP Count (MX183000A-PL021 使用時)			
	Error Rate, Error Count (MX183000A-PL021 使用時)			
エラー付加	Modified Compliance Pattern, Compliance Pattern に対して規定			
付加方法	Repeat, Single			
比率	*E-n (*=1~9, n=3~12), 上限は 5.0E-3			
PAM4	MZ1834A/B, G0375A と組み合わせることにより, 下記をサポートする			
	PAM4 信号の発生			
	•Amplitude (Single-ended) 0.048~0.310 Vp-p (MZ1834A)			
	•Amplitude (Single-ended) 0.048~0.489 Vp-p (MZ1834B)			
	•Amplitude(Single-ended) 0.3~1.95 Vp-p (G0375A)			
	PAM4 Emphasis 信号の発生 (オプション x11 またはオプション x21 実装時)			
	•Emphasis Peak Voltage (Single-ended) 0.048~0.357 Vp-p (MZ1834A)			
	•Emphasis Peak Voltage (Single-ended) 0.048~0.564 Vp-p (MZ1834B)			
	•Emphasis Peak Voltage (Single-ended) 0.3~2.25 Vp-p (G0375A)			
USB	MX183000A で制御されることで下記 USB のテストをサポートする			
対応規格	USB3.0/3.1			
必要オプション	オプション x10/x11 または x20/x21			
必要ソフトウェア	MX183000A-PL022: USB LTSSM に従い, DUT との Negotiation をサポートし, DUT を Loopback 状態にすることが可能。LTSSM の状態遷移は Log として解 析可能。(MX183000A-PL022 では, MU195020A, MU195040A が 各1枚必要。)			
	上記ソフトウェアの各オプションに, MX183000A-PL001 を追加することで, MU195020A, MU181500B, MU195040A を制御し, Jitter Tolerance Test をサポート可能。			

表 1.3.1-17 拡張機能 (続き)

1.3.2 MU195040A規格

項目	規格
動作ビットレート	$2.4 \sim 21.0 \text{ Gbit/s}^{*1}$
	$2.4 \sim 32.1 \text{ Gbit/s}^{*2}$
;	*1: オプション x01 無し

表1.3.2-1 動作ビットレート

*2: オプション x01 有り

表1.3.2-2 システムクロック

項目	規格	
システムクロック	External, Clock Recovery, Clock and Data Recovery 選択可能*	

*: オプション x22 実装時に選択可能。未実装時は External のみ。Data1 Input に入力されたデータからクロック再生。

			_	
項目		規格		
入力数	2 (Data, XData) (Differen	$tial)^{*_1}$		
	4 (Data1, XData1, Data2	2, XData2) (Differential) $*_2$	-141	
Amplifier	Single-Ended 50 Ω , Diffe	erential 50 Ω, Differential 100 Ω選択可能	が要	
	Single-ended 50 Ω選択時	: Data, XData 選択可能		
	Differential 50/100 Ω設定時: Tracking, Independent, Alternate 選択可能			
	Alternate 設定時: Data-XData, XData-Data 選択可能*3			
	CTLE: オン,オフ切り替え有り*4			
フォーマット	NRZ, PAM4			
振幅*5	$0.05 \sim 1.0 \text{ Vp-p (NRZ)}$ $0.3 \sim 1.0 \text{ Vp-p (PAM4, } \leq 28.1 \text{ Gbaud)}$ $0.4 \sim 1.0 \text{ Vp-p (PAM4, } > 28.1 \text{ Gbaud)}$			
しきい値	-3.5~+3.3 V (1 mV step) (独立設定可能)			
	(Data, XData Threshold	の差分の絶対値は3V以下)		

表1.3.2-3 データ入力

*1: オプション x10

- *2: オプション x20
- *3: Data, XData Threshold の差分の絶対値は 1.5 V以下
- *4: オプション x11 またはオプション x21
- *5: NRZ 入力時の振幅は Auto Adjust 機能が動作する範囲です。PAM4 入力 時の振幅は PAM4 Auto Search 機能が動作する範囲です。感度はエラー フリーとなる最小入力振幅です。

項目	規格		
感度	$NRZ^{*5,*6*,7}$		
		ビット	レート
		21.0 Gbit/s	28.1 Gbit/s ^{*8}
	振幅	19 mVp-p [*] 9, ≤27 mVp-p	22 mVp-p [*] 9, ≤31 mVp-p
	アイ高さ*10	13 mV ^{*9}	15 mV [*] ⁹
	PAM4 ^{*5,*7,*11}		
		ボー	∠—ト
		21.0 Gbaud	28.1 Gbaud [*] 8
	振幅	120 mVp ⁻ p ^{*9} , 40 mV/Eye	150 mVp-p ^{*9} , 50 mV/Eye
	アイ高さ	24 mV [*] ⁹	26 mV [*] ⁹

表1.3.2-3 データ入力 (続き)

- *6: PRBS31, Single-Ended, マーク率 1/2, CTLE OFF
- *7:20~30°Cのある1つの温度で規定
- *8: オプション x01
- *9: 代表値
- *10: Eye Heightの感度です。

次の図に示す測定系(出力振幅の観測には帯域 70 GHz 以上のサンプリン グオシロスコープを使用)で, MU195020A + ATT の出力信号を受信したと きにエラーフリーとなる最小の Eye Height です。



*11: PRBS15, Single-Ended, マーク率 1/2 相当, CTLE OFF, MU195020A + G375A 対向

	1	

概要

Г

項目		規格					
位相マージン	$NRZ^{*6,*12}$						
		ビットレート					
		21.0 Gbit/s	G	25.0 bit/s ^{*8}	28.1 Gbit/s	*8	32.1 Gbit/s [*] ⁸
	位相マージン	33 ps^{*9}	27 j	ps^{*9}	20 ps*9		$18 \mathrm{ps}^{*9}$
	PAM4 Middle	ldle ^{*11,*13}					
				ボー	レート		
		21.0 Gbaud	G	25.0 baud ^{*8}	28.1 Gbaud] *8	32.1 Gbaud [*] 8
	位相マージン	$13 \ \mathrm{ps}^{*9}$	8 ps	5^{*9}	$5~{ m ps}^{*9}$		$2 \ \mathrm{ps^{*9}}$
	アイ幅	$26.5~\mathrm{ps}^{*9}$	20	ps^{*9}	15 ps^{*9}		$13 \mathrm{ps^{*9}}$
		21.0 Gba	ボーレート 0 Gbaud 25.0 Gbaud** 28.1 G 9 5 ps^{*9} 3 ps^{*9}		8.1 Gbaud*8 s*9		
	アイ幅	26.5 ps ^{*9}		20 ps *9		15 ps	ps ^{*9}
終端	GND, 50 Ω,	GND, 50 Ω,					
	Variable, 50 G	Variable, 50 Ω					
終端電圧	Termination V	Termination Variable 設定時: -2.5~+3.5 V, 10 mV step					
コネクタ	K コネクタ (f.)						
$CTLE^{*_4}$							
Band	OFF, 8-10 Gbi	OFF, 8-10 Gbit/s, 16-20 Gbit/s, 25-28 Gbit/s, PCIe3, PCIe4, PCIe5					
CTLE ゲイン							
設定範囲	$0 \sim -12 \text{ dB}, 0.1$	0∼–12 dB, 0.1 dB step					
確度	$\pm 0.5 \text{ dB}^{*9}$	$\pm 0.5 \text{ dB}^{*9}$					
振幅	0.05~0.4 Vp-	$0.05{\sim}0.4~{ m Vp}{\cdot}{ m p}^{*}{ m }^{14}$					

*12: 0.5 Vp-p Input, External Clock 使用時

*13: Emphasis ON (1Pre≤3 dB/1Post≤1 dB の範囲内の最良値), IEEE802.3bsの測定方法に準拠

*14: CTLE が ON 時に飽和しない入力範囲です。

Г

項目	規格
入力数	1 (シングルエンド)
周波数	$1.2 \sim 16.05 \mathrm{~GHz}$
振幅	0.3~1.0 Vp-p (-6.5~+4.0 dBm)
終端	ΑC, 50 Ω
コネクタ	SMA コネクタ (f.)

表1.3.2-4 クロック入力

項目	規格
補助入力 (Aux Input)	
入力数	1 (シングルエンド)
信号の種類	External Mask, Burst, Capture External Trigger
最小パルス幅	データレートの 1/128
入力レベル	• 0/−1 V (H: −0.25~0.05 V, L: −1.1~−0.8 V)
	• 0/−0.5 V (H: −0.05~0.05 V, L: −0.55~−0.45 V)
	・ Vth 0 V (入力振幅 0.5~1.0 Vp-p)
	いずれか選択
終端	GND, 50 Ω
コネクタ	SMA コネクタ (f.)
補助出力 (Aux Output)	
出力数	2 (差動出力)
信号の種類	1/n Clock (n = 4, 6, 8, 10510, 512), Pattern Sync, Sync. Gain, Error Output
パターン同期	
PRBS, PRGM	Position: 1~(Pattern Length'と128 の最小公倍数 – 135), 8 step
	Pattern Length'は Pattern Length が 511 以下のとき, 512 以上になるよう に整数倍した値
Mixed Data	Block No 設定: 1~(Mixed Data 指定の Block No), 1 step
	Row No 設定: 1~(Mixed Data 指定の Row No), 1 step
出力レベル	$0/-0.6 \text{ V} (\text{H}:-0.25\sim0.05 \text{V}, \text{L}:-0.80\sim-0.45 \text{ V})$
終端	GND, 50 Ω
コネクタ	SMA コネクタ (f.)

表1.3.2-5 補助入力, 補助出力

1.3 規格

項目	規格	
PRBS		
パターン長	$2^{n}-1$ (n = 7, 9, 10, 11, 13, 15, 20, 23, 31)	-Hant
マーク率	1/2 (論理反転により 1/2INV が可能)	燃要
Zero-Substitution		
付加ビット	0 bit, 1 bit	
パターン長	2 ⁿ または 2 ⁿ -1 (n = 7, 9, 10, 11, 15, 20, 23)	
開始位置	最大 "0" 連続ビット位置の次ビットから置換	
ゼロビットの長さ	$1 \sim (Pattern Length - 1)$ bits	
	"0" 置換後の次ビットが "0" の場合は, "1" に置換します。	
Data		
データ長	$2\sim 268435456$ bits, 1 bit step	
Mixed Pattern		
パターン切替	Data	
Mixed Block	下記のいずれか小さい数まで	
	$1{\sim}511$ Block, 1 Block step	
	$INT\left(\frac{268435456}{ROW数}$ ×データ長) bits	
	$INT\left(\frac{268435456+2^{31}}{ROW \mathcal{O} 長さ} \times ROW 数\right)$ bits	
Mixed Row Length	2048~268435456+2 ³¹ bits, 1024 bits step (Data + PRBS Length)	
データ長	1024~268435456 bits, 1 bit step	
Row 数	1~16, 1 step	
Block 数	1~511, 1 step	
PRBS 段数, マーク率	PRBS と同様	
PRBS Sequence	Restart, Consecutive	
デスクランブル	各 Block の PRBS, Data ごとに設定可能 (Block1 の Data 領域を除く)	
PAM4		
パターン種別	Square Wave, JP03A, JP03B, PRQS10, SSPR, QPRBS13, QPRBS13-CEI, SSPRQ, Transmitter Linearity, PRBS13Q, PRBS31Q, User Define	
User Define 選択時		
Raw Data	PRBS, Data	
PRBS 段数	PRBS と同様	
PRBS Inversion	PRBS 部の Logic 設定	
データ長	Data と同様	
Gray Coding	グレイコード機能の ON/OFF 設定	

表1.3.2-6 パターン検出

*: 2ch コンビネーション設定時のみ設定可能

項目		規格	
Sequence	Repeat, Burst		
Repeat	連続 Pattern		
バースト			
トリガ源	Internal, External-7	Frigger (Aux Input), External-Enable (Aux Input)	
ディレイ	Internal:	$0{\sim}2147483640$ bits, 8 bits step	
	Ext Trigger, Enable: $0 \sim 2147483520$ bits, 8 bits step		
	Adjust Method:	Auto, Manual	
周期	Internal:	$12800{\sim}2147482624$ bits, 256 bits step	
	Ext Trigger:	$12800{\sim}2147483392$ bits, 256 bits step	
バーストサイクル	$25600 \sim 2147483648$	8 bits, 1024 bits step	

表1.3.2-7 パターンシーケンス

1

概要

表1.3.2-8	測定
----------	----

項目	規格		
測定種別	エラーレート: 0.0001E-18~1.0000E00		
	エラー数:	0~9999999, 1.0000E07~9.9999E17	
	エラーインターバル:	0~9999999, 1.0000E07~9.9999E17	
	エラーフリーインターバル (%)	: 0.0000~100.0000	
	周波数:	$2400.000 \sim 32100.000 \text{ MHz}$	
	周波数測定確度:	±1 ppm ±1 kHz*	
	クロック数:	0~99999999, 1.0000E07~9.99999E17	
	同期ロスインターバル:	0~99999999, 1.0000E07~9.99999E17	
	クロックロスインターバル:	0~99999999, 1.0000E07~9.99999E17	
ゲート方法	Time, Clock Count, Error C	ount, Block Count	
ゲート単位,設定範囲	時間:	1 秒~99 日 23 時間 59 分 59 秒	
	クロック数:	> E+4~> E+16	
	エラー数:	> E+4~> E+16	
	ブロック数:	> E+2~> E+14	
サイクル	Single, Repeat, Untimed		
現在値表示	On, Off		
	Calculation:	Progressive, Immediate	
	Interval:	100 ms, 200 ms, 500 ms	
自動同期	On, Off		
	Sync. Threshold:	INT, E-2~E-8	
同期制御	PRBS:	読み込み方式	
	Data:	Frame On, Quick	
	Mixed-Data:	Frame On	
フレーム長	$4{\sim}64$ bits, 4 bits step		
フレームマスク	有り		
フレーム位置	$1 \sim$ (Pattern Length – Frame Length +1) bits, 1 bit step		
エラー/アラーム状態			
エラー検出	Total, Insertion, Omission		
	Transition, Non Transition		
EI/EFI インターバル	1 ms, 10 ms, 100 ms, 1 s		
SKP OS Filtering	以下の規格に準拠した SKP C	Sを除去する機能。	
	• PCIe:Gen1, Gen2, Gen3, Gen4, Gen5		
	それぞれの規格のビットレートでのみ動作可能。		

*: Gating 方式は MP1900A の基準クロック 10 MHz が校正された状態にて

項目	規格	
ブロックウィンドウ	Data パターンを設定に応じて測定対象から除外	
	Mixed Pattern 時は無効	
設定分解能	パターン長 (bits)	Step [bits]
	$2\sim 2097152$	1
	$2097153{\sim}4194304$	2
	$4194305{\sim}8388608$	4
	$8388609{\sim}16777216$	8
	$16777217{\sim}33554432$	16
	$33554433{\sim}67108864$	32
	$67108865 {\sim} 134217728$	64
	$134217729{\sim}268435456$	128
ビットウィンドウ	内部 32ch のうち任意の ch を測定対象から除外	
外部マスク	H: 測定	
	L: Mask	
キャプチャ機能		
ブロック数	1, 2, 4, 8, 16, 32, 64, 128	
ブロック長	$\frac{8 \text{Mbits}}{n}$ (n = ブロック数)	
トリガ	Error Detect, Match Pattern, Manual Trigger, Ext	ernal Trigger (Rising Edge)
トリガ位置	Top, Middle, Bottom	
マッチパターン	$4\sim 64, 4$ bits step	
自動測定	アイマージン*1, バスタブ曲線*1, Eye Contour*1, PAI	M4 BER 測定
	Auto Adjust ^{*2,*3,*4} , Auto Search ^{*2} , Auto Search PA	AM4 モード*5

表1.3.2-9 エラ一解析

*1: システムクロックを Clock and Data Recovery に設定したときは選択不可

- *2: NRZ, PRBS パターンかつマーク率 1/2
- *3: Auto Adjust 機能で得られる最適点は、電圧方向は (Voh + Vol) / 2 付近、 位相方向は (P1 + P2) / 2 付近のポイントです。Auto Adjust 機能は、オシ ロスコープで波形を観測したとき、Auto adjust operating point から電圧方 向に±25 mV 以内にサンプルポイントがない波形で正常に動作します。



- *4: 入力信号の Eye 波形が対称ではないときは, Auto Adjust 機能で最適点を 得られません。入力信号の Eye 波形が非対称のときは, Auto Search Fine の使用を推奨します。
- *5: PAM4 波形の各レベルが均等であること。PRBS パターンかつマーク率 1/2

項目	規格	1
PAM4 BER Measurement	下記パターンを設定可能	
	• GrayPRBS7, 9, 10, 11, 13Q-IEEE200G_400G[Draft2], 15,20	-1400
	GrayPrePRBS20	「「「「「「「」」「「」」「「」」「「」」「「」」「「」」「」」「」」「」」「
	• GrayPreQPRBS13-CEI	
	• GrayPreQPRBS13-IEEE100GBASE-KP4_Lane0, 1, 2, 3	
	• GrayPRQS10	
	• GrayQPRBS13-CEI	
	• GrayQPRBS13-IEEE100GBASE-KP4_Lane0, 1, 2, 3	
	• GraySSPR	
	• PRBS7, 9, 10, 11, 13Q-IEEE200G_400G[Draft2], 15, 20	
	• PrePRBS20	
	• PreQPRBS13-CEI	
	• PRQS10	
	• QPRBS13-CEI	
	• QPRBS13-IEEE100GBASE-KP4_Lane0, 1, 2, 3	
	• Squarewave	
	• SSPR	
	• SSPRQ	
	Transmitter_Linearity	

項目	規格
位相設定範囲	-1000~+1000 mUI, 2 mUI step
確度	±50 mUIp-p ^{*1,*2}
mUI - ps 変換	有り
Calibration	有り
Calibration 推奨表示	Calibration 実施後, 次の状態になったときに画面に表示
	・ 1/1 Clock の周波数が±250 kHz 変化した場合
	・機器周囲温度が±5°C 変化した場合

*1: 残留ジッタ <200 fs (RMS) のオシロスコープを使用

*2: 代表値

項目		規格
クロックソース切り替え	Clock Recovery, Clock ar	nd Data Recovery 選択可能*1
動作ビットレート	NRZ	PAM4
	2.4~21.0 Gbit/s ^{*2}	$2.4 \sim 21.0 \text{ Gbaud}^{*_2}$
	2.4~32.1 Gbit/s*3	$2.4{\sim}28.1~{ m Gbaud}^{*_3}$
		$28.100\ 001{\sim}32.1\ { m Gbaud}^{*_{3,}*_4}$
設定範囲	2.400000~21.000000 Gb	bit/s, 0.000001 Gbit/s step ^{*2}
	2.400000~32.100000 Gb	bit/s, 0.000001 Gbit/s step*3
対応規格ビットレート	オプション x22 実装時	,
	規格	Bit rate [Gbit/s]
	100G ULH	32.100000^{*3}
	PCI Express Gen5	32.000000^{*3}
	32GFC	28.050000^{*_3}
	100G OTU4	27.952496^{*3}
	100GbE(25.78x4)	25.781250^{*3}
	InfiniBand EDR	25.781250^{*3}
	SAS	24.000000^{*3}
	Thunderbolt2	20.625000
	PCI Express Gen4	16.000000
	InfiniBand FDR	14.062500
	16G FC	14.025000
	10G FC Over FEC	11.316800
	10GbE Over FEC	11.095700
	OTU2	10.709225
	G975 FEC	10.664228
	10G FC	10.518750
	10GbE	10.312500
	Thunderbolt1	10.312500
	InfiniBand QDR	10.000000
	USB3.1	10.000000
	OC-192/STM-64	9.953280
	8G FC	8.500000
	PCI Express Gen3	8.000000
	HSBI	6.250000
	SATA 6GD/S	5.000000
	ISP2 0	5.000000
	USD3.0	5.000000
	AC EC	4 250000
	XAIII	3 125000
	SATA 3Gb/s	3 00000
	OTU1	2 666060
	InfiniBand SDR	2.500000
	PCI Express Gen1	2.500000
		· · · · · · · · · · · · · · · · · · ·

表1.3.2-12 クロックリカバリ

*1: オプション x22 実装時に選択可能。 Data1 Input に入力されたデータからク ロック再生。

入力パターンは, NRZ, PRBS パターンかつマーク率 1/2。

PAM4 指定時は PRBS15 Data1 Middle でクロックリカバリを行い, Data2 にて Upper/Middle/Lower 測定を行う。MU195020A + J1741A + G0375A + J1728A 対向時, Target ループ帯域は各 Bit rate の最大設定 値で規定。

- *2: オプション x22 有り
- *3: オプション x01 有り
- *4: 代表値, BER 1.0E-7

表1.3.2-12 クロックリカバリ (続き)

項目		規格		
動作ビットレート追従機能	あり。 同一筐体内にある PPG の動作	ドビットレートに追従	します。	
0連続耐力*5	72 bit (Zero Substitution 2^{12}	5)		
ロック範囲*5	±200 ppm			
ターゲットループ帯域	Bitrate 1667MHz,Bitrate 2578M能。Wariable 選択時は下記の設定	Hz, Jitter Tolera Eが可能。	nce ^{*6} , Varia	ble から選択可
	Bit rate [Gbit/s]	設定範囲 [MHz]	Step [MHz]	
	$2.400000 {\sim} 5.500000$	3	-	
	$5.500001 {\sim} 7.500000$	$3\sim\!4$	1	
	$7.500001 \sim 9.500000$	$3 \sim 5$	1	
	$9.500001 {\sim} 10.500000$	3~6	1	
	$10.500001 \sim 12.500000$	$3\sim7$	1	
	$12.500001 \sim 14.500000$	$3 \sim 8$	1	
	$14.500001 \sim 15.500000$	3~9	1	
	$15.500001 \sim 17.500000$	3~10	1	
	$17.500001 \sim 19.500000$	3~11	1	
	$19.500001 \sim 20.500000$	3~12	1	
	$20.500001 \sim 22.500000$	$3 \sim 13$	1	
	$22.500001 \sim 24.500000$	$3 \sim 14$	1	
	$24.500001 \sim 25.500000$	$3 \sim 15$	1	
	$25.500001 \sim 27.500000$	$3 \sim 16$	1	
	$27.500001 \sim 29.500000$	$3 \sim 17$	1	
	$29.500001{\sim}30.500000$	11~18	1	
	$30.500001 \sim 32.100000$	11~19	1	

*5: オプション x22 実装時:

ターゲットループ帯域は各ビットレートの最大設定値で規定。

*6: Jitter Tolerance 測定用に、ループ帯域を広く設定します。

概要

1



表1.3.2-12 クロックリカバリ (続き)

- *7: MU195020A とのループバック, PRBS2^31-1, データ入力振幅 0.05 Vp-p にて規定
- *8: 代表値, 20~30°C にて規定





表1.3.2-12 クロックリカバリ (続き)

1.3 規格





表1.3.2-12 クロックリカバリ (続き)



項目		規格	
ジッタ耐力	ビットレート: 160	dbit/s, 28.1 Gbit/s*, 32	.1 Gbit/s*
外部クロック使用時	パターン: PRE	$3S2^{31}-1$	
	MU181500Bを使用し ⁻ 印加可能。	て, 振幅 5300 ppm の S	SCと, 0.3 UIの RJ を同時に
	MU195020A とのルーフ	プバック接続, 20~30°C	のある1つの温度で規定
	RJ+BUJ > 0.5 UIp-p,	または SJ + RJ + BUJ	> 規格値+0.3 UIp-p のとき,
	MU181500Bの画面が	Overload 表示となる。	
		1k 10k 100k Modulation Freque	● 最大印加可能量 ● 規格値 ● ● 規格値 ● ● ● 規格値 ● ● ● ● ● ● ● ● ● ● ● ● ● ● ● ● ● ● ●
	変調周波数 [Hz]	最大印加可能量 [Ulp-p]	規格值 [Ulp-p]
	10	2,000	2,000
	7,500	2,000	2,000
	100,000	2,000	150
	1,000000	200	15
	10,000,000	16	1
	250,000,000	1	1

表1.3.2-13 ジッタ耐力

*: オプション x01 有り

1.3 規格

項目		規格		
コンビネーション*1				
チャネル数	2	2		
パターン	Combination F	Combination 時の設定		
	以下, n = 2 (2c	ch Combination 時)とする		
Data				
データ長	$2 \times n \sim 268435$	$5456 \times n$ bits, n bits step *_2		
Mixed				
列の長さ	$2048 \times n \sim (26)$	8435456+2 ³¹) × n bits, 1024 × n	bits step *_2	
データ長	$1024 \times n \sim 268$	$3435456 \times n$ bits, n bits step *_2		
Block Window	Data パターンを	を設定に応じて測定対象から除外		
	Mixed Pattern	n時は無効		
	Zero-Substitut	tion が 2m-1 時は無効		
	以下, n = 2 (2c	ch Combination 時) とする		
設定分解能	八°	ターン長(bits)	Step [bits]	
		$2{\sim}2~097152 \times n$	$1 \times n$	
		$2097153 \sim 4194304 \times n$	$2 \times n$	
		$4194305 \sim 8388608 \times n$	$4 \times n$	
		$8388609 \sim 16777216 \times n$	$8 \times n$	
		$16777217 \sim 33554432 \times n$	$16 \times n$	
		$33554433 \sim 67108864 \times n$	$32 \times n$	
	6	57108865~134217728 × n	$64 \times n$	
	13	$34217729 \sim 268435456 \times n$	$128 \times n$	
バースト				
バーストサイクル	$25600 \times n \sim 21$	147483648 × n bits, 1024 × n bit	$s step^{*_2}$	
周期	Internal:	$12800 \times n \sim 2147482624 \times n$	bits, $256 \times n$ bits step *_2	
	Ext Trigger:	$12800 \times n \sim 2147483392 \times n$	bits, $256 \times n$ bits step *_2	
ディレイ	Internal:	0~2147483640 × n bits, 8 ×	n bits step ^{*2}	
	Ext Trigger, Enable:	0~2147483520 × n bits, 8 ×	n bits step [*] 2	
則定				
同期制御				
フレーム長	$4 \times n \sim 64 \times n$	$4 \times n \sim 64 \times n$ bits, $4 \times n$ bits step ^{*2}		
フレーム位置	1~(Pattern L	$1 \sim$ (Pattern Length' – Frame Length + n) bits, n bits step		
エラー検出	Total, Insertio	Total, Insertion, Omission		

表1.3.2-14 マルチチャネル動作

*2: コンビネーション設定されているすべてのチャネルで共通

項目	規格
Eye Contour	
測定対象	Data 1~Data n*3
Eye Margin	
測定対象	Data 1~Data n*3
Bathtub	
測定対象	Data 1~Data n*3
Capture	2ch コンビネーション可能*2

表1.3.2-14 マルチチャネル動作 (続き)

*3: 各チャネル独立

表1.3.2-15 一般	性能
--------------	----

項目	規格
寸法	21 mm (H), 234 mm (W), 175 mm (D) ただし, 突起物含まず
質量	2.5 kg 以下
使用温度範囲	$15\sim 35^{\circ}\mathrm{C}$
保存温度	$-20\sim 60^{\circ}\mathrm{C}$

表1.3.2-16 拡張機能

項目	規格
PCIe	
対応規格	PCI Express Base Specification Revesion 4.0 Version 0.5, 0.7, 1.0
	ビットレート: PCIe Gen1, Gen2, Gen3, Gen4
	レーン数: ×1
	テスト対象: Root Complex, End Point
必要オプション	オプション x10/x11/x22 または x20/x21/x22
必要ソフトウェア	MX183000A-PL011: PCIe LTSSM に従い, Loopback ステートに遷移させるために必要な Training Sequence を発生し, DUTを Loopback 状態にすることが可 能。
	MX183000A-PL021: PCIe LTSSM に従い, DUT との Negotiation をサポートし, DUT を Loopback 状態にすることが可能。LTSSMの状態遷移はLogとして解 析可能。(MX183000A-PL021 では, MU195020A, MU195040A が 各1枚必要。)
	上記ソフトウェアの各オプションに, MX183000A-PL001 追加することで, MU195020A, MU181500B, MU195040A を制御し, Jitter Tolerance Test をサポート可能。

1

概要

項目		規格	
Loopback Through	Configuration, Recovery		
テストパターン	Modified Compliance Pattern		
	Insert Delay Symbol:	Enable, Disable (Gen1, Gen2 のとき有効)	
	Insert SRIS:	Enable, Disable (Gen3, Gen4 のとき有効)	
	Compliance Pattern		
	Insert Delay Symbol:	Enable, Disable (Gen1, Gen2 のとき有効)	
	User		
	PRSB, Data		
SKP Ordered Set Insertion	Enable, Disable		
SKP Length/Insertion	Gen1, Gen2 のとき		
	Length: COM+1	, COM+2, COM+3, COM+4, COM+5	
	Interval: 768~30	076, 1 step	
	Gen3, Gen4 のとき		
	Length: 8, 12, 16	3, 20, 24	
	Interval: 187~75	50, 1 step	
Dynamic Link Training	MX183000A-PL021 使用時対応		
カウンタ	Tx SKP Count,		
	Rx SKP Count (MX183000A-PL021 使用時)		
	Error Rate, Error Count (MX183000A-PL021 使用時)		
LTSSM ログ			
Log Item	LTSSM State, Link Speed, Time[ns]		
Log Size	16384 回	16384 回	
停止条件	Memory full		

表 1.3.2-16 拡張機能 (続き)

1.3.3 MU195050A規格

表1.3.3-1 動作ビットレート

項目	規格
動作ビットレート	2.4~32.1 Gbit/s

表1.3.3-2 データ入力

項目	規格
チャネル数	2
チャネルあたりの入力数	2 (Data, XData) (Differential)
振幅	1.5 Vp-p max. (Single-ended)
	3.0 Vp-p max. (Differential)
オフセット	$-2.0\sim3.3$ V
インピーダンス	$50 \ \Omega$
コネクタ	K コネクタ (f.)

表1.3.3-3 データ出力*¹

項目	規格
チャネル数	2
チャネルあたりの出力数	2 (Data, XData) (Differential)
挿入損失	$-3 \text{ dB} + 1/-2.5 \text{ dB}^{*2}$
インピーダンス	$50 \ \Omega$
コネクタ	K コネクタ (f.)

*1: ノイズ発生源から出力される信号はAC 結合されています。

*2: 12.890625 GHz, 正弦波で規定

表1.3.3-4 外部入力*1

項目	規格
チャネル数	1^{*2}
入力数	2 (Differential)
振幅	1.5 Vp-p max. (Single-ended)
	3.0 Vp-p max. (Differential)
オン,オフ	Data Input 1 Channel のみオン,オフ切り替え可能
	(DMI/CMI および White Noise と排他で選択可能)
終端	50 Ω, AC 結合
コネクタ	SMA コネクタ (f.)

*1: G0373A USB3.1 Receiver Test Adapter または MU195020A の Gating Output 信号と接続して使用する。

*2: Data Input 1 Channel のみ対応
概要

項目	規格		
振幅	$4\sim 200 \text{ mVp-p (Differential)}^{*_2}$		
振幅のステップ	1 mV		
振幅確度	$\pm 20\% \pm 10 \text{ mV}^{*3}$		
周波数	$2{\sim}10\mathrm{GHz}$		
周波数ステップ	10 MHz		
波形	正弦波		
Presets	PCIe 3, PCIe 4, PCIe 5		
オン,オフ	Data Input 1 ChannelとData Input 2 Channelを同時にオン, オフ切り替え 可能		
	(Data Input 1 Channel は White Noise および External Input と排他で選 択可能)		
	(Data Input 2 Channel は White Noise と排他で選択可能)		

表1.3.3-5 差動モードインタフェース (DMI)*1

- *2: 設定は0mVp-pから可能(確度は4mVp-pから保証)
- *3: 周波数 2.1 GHz, 4.2 GHz, および 10 GHz において, 20~30°C のある 1 つの温度で規定

表1.3.3-6	コモンモードインタフェース	(CMI)* ¹

項目	規格		
振幅	$10{\sim}250$ mVp-p (Single-ended)* ₂		
振幅のステップ	2 mV		
振幅確度	$\pm 20\% \pm 25 \text{ mV}^{*3}$		
周波数	Low Band: 100 MHz~1 GHz		
	High Band: 1~6 GHz		
周波数ステップ	Low Band: 1 MHz		
	High Band: 10 MHz		
波形	正弦波		
Presets	TBT3, PCIe 4, PCIe 5		
オン, オフ	Data Input 1 ChannelとData Input 2 Channelを同時にオン, オフ切り替え 可能		
	(Data Input 1 Channel は White Noise および External Input と排他で選 択可能)		
	(Data Input 2 Channel は White Noise と排他で選択可能)		
*1: Data Input 2 Channel に対して設定は共通。			

- *2: 設定は0mVp-pから可能(確度は10mVp-pから保証)
- *3: 周波数 120 MHz, 400 MHz, 1 GHz, および 6 GHz において 20~30°C のある 1 つの温度で規定

項目	規格
フラットネス	$\pm 5 \text{ dB} (10 \text{ MHz} \sim 10 \text{ GHz})$
Crest Factor	> 5 (p-p/rms)
振幅	$0.2{\sim}25~{ m mV}~{ m rms}$
振幅のステップ	0.2 mV rms
振幅確度	$\pm 20\% \pm 2.5 \text{ mV rms}^{*2}$
オン,オフ	Data Input 1 Channel と Data Input 2 Channel を同時にオン, オフ切り替 え可能
	(Channel 1 は DMI/CMI および External Input と排他で選択可能)
	(Channel 2 は DMI/CMI と排他で選択可能)

表1.3.3-7 ホワイトノイズ*1

*1: Data Input 2 Channel に対して設定は共通。

*2: 帯域 50 GHz のサンプリングオシロスコープにおいて, 残留ノイズを差し引き, 20~30℃ のある1 つの温度で規定

表1.3.3-8 一般性能

項目	規格
寸法	21 mm (H), 234 mm (W), 175 mm (D) ただし, 突起物含まず
質量	1.2 kg 以下
使用温度範囲	15~35°C
保存温度	$-20\sim 60^{\circ}\mathrm{C}$

第2章 使用前の準備

この章では、MP1900Aモジュールの使用前の準備について説明します。

2.1	MP1900A への装着	2-2
2.2	アプリケーションの操作方法	2-2
2.3	破損防止処理	2-3

2.1 MP1900A への装着

MP1900A へのモジュール装着方法と電源の投入手順については、『MP1900A シグナルクオリティアナライザ-R 取扱説明書』の「第3章 使用前の準備」を参照してください。

2.2 アプリケーションの操作方法

MP1900A に装着したモジュールの制御は, MX190000A シグナルクオリティア ナライザ-R 制御ソフトウェア (以下, MX190000A と呼びます) で行います。

MX190000A の立ち上げやシャットダウンの手順, アプリケーションの操作方法については, 『MX190000A シグナルクオリティアナライザ-R 制御ソフトウェア 取扱説明書』を参照してください。

2.3 破損防止処理

MP1900A モジュールの入出力接続の際には必ず定格電圧の範囲内で使用して ください。

範囲外で使用した場合,故障するおそれがあります。



MP1900A モジュールを静電気破壊から守るため、作業机の上に導電マットを敷き、作業者はリストストラップを装着してください。リストストラップの反対側は導電マットまたは MP1900A のアースジャックに接続してください。

使用前の準備

<u> 注</u>意

MP1900A の電源起動/終了時, モジュール出力端子のサージに より, 接続先の機器や DUT を破損するおそれがあります。必ず以 下のことに留意して, 測定の準備を行ってください。

 MP1900A モジュールを,他の機器や DUT と接続した状態で, MP1900A の電源を起動/終了しないでください。

<電源起動時の手順>

- 1. MP1900A モジュールと, 他の機器や DUT との接続が 外れていることを確認する
- 2. MP1900A の電源を起動する
- 3. MP1900A モジュールと,他の機器や DUT を接続する

<電源終了時の手順>

- 1. MP1900A モジュールと, 他の機器や DUT との接続が 外れていることを確認する
- 2. MP1900A の電源を終了する



MP1900A モジュールの出力コネクタの外部に, バイアスティーなど を接続して, MP1900A モジュールの出力信号と直流電圧を合成す る場合, 直流電源の出力変動や負荷の変動によって, MP1900A モジュールの出力端子に信号が加わり, 内部回路を破損させてし まうことがあります。以下のことに留意して, 作業してください。

- 直流電圧を加えた状態で、各部品の接続、取り外しを行わない でください。
- ・ 直流電源の出力 ON/OFF は, すべての部品の接続が完了した あとに行ってください。

<参考手順>

測定準備例 1:

- 1. MP1900A モジュールおよびすべての部品を接続する
- 2. 直流電源の出力をONにする
- 3. MP1900Aモジュールの出力をONにし, 測定を終了する

測定準備例 2:

- 1. MP1900A モジュールの出力を OFF にする
- 2. 直流電源の出力を OFF にする
- 3. MP1900A モジュールおよび各部品の取り外し, または DUT のつなぎ換えを実行する

不慮の直流電圧変動や負荷変動時 (MP1900A モジュール出力側 でのオープンまたはショート, 高周波プローブを使っている場合はそ の接触状態の変化など) でも, DUT や MP1900A モジュールを破 損させないために, バイアスティーの直流端子には, 直列抵抗約 50 Ωを接続することを推奨します。 使用前の準備



図2.3-1 バイアスティーの接続例

第3章 パネルおよびコネクタの説明

この章では、MP1900A モジュールのパネル、およびモジュール間の接続について説明します。

3.1	パネルの説明		
	3.1.1	MU195020A	3-2
	3.1.2	MU195040A	3-3
	3.1.3	MU195050A	3-4
3.2	モジュー	ール間の接続	3-5
	3.2.1	エラー測定をする場合	3-6
	3.2.2	Noiseを付加してのエラー測定をする場合	3-7
	3.2.3	ジッタを付加する場合	3-8
	3.2.4	PPG の Multi Channel 同期をする場合	3-9

3.1 パネルの説明

3.1.1 MU195020A



図3.1.1-1 パネル外観図 (MU195020A-x10)



図3.1.1-2 パネル外観図 (MU195020A-x20)

番号	名称	機能		
[1]	Data Output,	差動の Data, Data 信号を出力するコネクタです。		
	Data Output	オプションによりさまざまなインタフェースの出力をすることができます。		
[2]	Gating Out,	Repeat時: タイミング信号出力となります。		
	Gating Out	Burst 時: Burst 用のタイミング信号出力となります。		
[3]	AUX In	補助信号入力用コネクタです。		
	Error Injection, Burst を選択できます。			
[4]	AUX Out,	補助信号出力用コネクタです。		
	AUX Out	設定により, 1/N Clock, Pattern Sync, Burst2 信号を出力します。		
		差動出力なので,使用しないコネクタは必ず同軸終端器 (J1632A) で終端してください。		
[5]	Clock Out	クロック信号を出力するコネクタです。		
[6]	Ext Clock In	次の機器から Clock 信号を入力するコネクタです。		
	MU181000A 12.5GHz シンセサイザ			
		MU181000B 12.5GHz 4 ポート シンセサイザ		
		MU181500B ジッタ変調源		
		外部シンセサイザ*		

*: 外部シンセサイザの推奨品は MG3690C シリーズです。

MG3690C シリーズの詳細は、当社または当社代理店にお問い合わせください。

3.1.2 MU195040A



図3.1.2-1 パネル外観図 (MU195040A-x10)





番号 名称 機能 Data, Data 信号を入力するコネクタです。 [1] Data Input, 差動およびシングル入力両方に対応します。 Data Input MU195040A-x22 クロックリカバリーを実装している場合, Data Input1 に 入力した信号からクロックが再生されます。 補助信号入力用コネクタです。 [2]AUX In 設定により External Mask, Burst, Capture External Trigger を選択 できます。 [3] AUX Out, 補助信号出力用コネクタです。 AUX Out 設定により 1/N Clock, Pattern Sync, Error, Sync Gain 信号を出力し ます。 差動出力なので、使用しないコネクタは必ず同軸終端器 (J1632A) で終 端してください。 クロック信号を入力するコネクタです。 [4]Ext Clock In

表3.1.2-1 各部の名称および機能

3.1.3 MU195050A



図3.1.3-1 パネル外観図 (MU195050A)

表3.1.3-1	各部の名称および機能
----------	------------

番号	名称	機能		
[1]	Data Output, Data Output	ノイズが付加された差動の Data, Data 信号を出力するコネクタです。		
[2]	Data Input, Data Input	ノイズを付加する Data, Data 信号を入力するコネクタです。 差動およびシングル入力両方に対応します。		
[3]	External Input, External Input	補助信号入力用コネクタです。 BSG4G USB TEST ADAPTER または MU195020A の Gating Output 信号と接続して使用します。		

3.2 モジュール間の接続

機器取り扱いの際は,静電気に注意してください。



- MP1900A モジュールに信号を入力する場合は定格を超える過 大な電圧がかからないようにしてください。回路が破損するおそ れがあります。
- 静電気対策として入出カコネクタを接続する前に、接続される ほかの機器 (実験回路も含む) との間をアース線で必ず接地し てください。
- 同軸ケーブルの外導体と芯線はコンデンサとして帯電すること がありますので、外導体と芯線は金属などを用いて電荷を放電 してから使用してください。
- ・ MP1900A の電源電圧は、背面に表示されています。必ず定格 電圧の範囲内で使用してください。範囲外の電圧を加えると破 損するおそれがあります。
- MP1900A モジュールを静電気破壊から守るため、作業机の上に導電マットを敷き、作業者はリストストラップを装着してください。リストストラップの反対側は導電マットまたは MP1900A のアースジャックに接続してください。
- MP1900A モジュールのコネクタからケーブルを取り外すとき は、コネクタに不要な力がかからないように注意してください。不 要な力がコネクタに加わると、特性劣化、故障の原因となる可 能性があります。また、ケーブルの取り付けおよび取り外しはト ルクレンチを使用してください(推奨トルク値:0.9 N-M)。



MU195020A-x10/x20の Data Output 最大設定出力レベルは 1.30 Vp-p (オプション x11/x21 実装時は 1.50 Vp-p) です。また, MU195050Aの Data Output レベルは Data Input により決まりま すが, 最大 1.50 Vp-p です。これに対して, MU195040Aの Data Input 最大入力レベルは 1.00 V です。

動作確認などの際に、MU195020A/MU195050Aの Data Output を MU195040Aの Data Input に直接接続する場合は、 MU195020A/MU195050Aの Data Outputが1V以下であること を必ず確認してください。

MU195040Aの Data Input に最大入力レベルを超える信号を入力 した場合,破損する原因となります。

3.2.1 エラー測定をする場合

同一の MP1900A に装着されている MU195020A, MU181000A 12.5GHz シン セサイザ (以下, MU181000Aと呼びます),および MU195040Aの接続例を示し ます。



被測定物

図3.2.1-1 モジュール間接続例

 MU181000A の場合、Clock Output コネクタに 6 dB 固定アッテネータ (ATT)を取り付けます。 次のモジュールおよびオプションの場合 6 dB 固定アッテネータは不要で す。

MU181000A-x01, MU181000B, MU181000B-x01

- 2. MU181000A の Clock Output コネクタと, MU195020A の Ext Clock Input コネクタを同軸ケーブルにて接続します。
- 3. MU195020A の Clock Output コネクタと, MU195040A の Ext Clock Input コネクタを同軸ケーブルにて接続します。
- MU195020Aの Data Output, Data Output コネクタと, 被測定物の入 カコネクタをそれぞれ同軸ケーブルにて接続します。
- 5. 被測定物の出力コネクタと, MU195040Aの Data Input, Data Inputコ ネクタをそれぞれ同軸ケーブルにて接続します。
- Main application を起動し、画面上のメニューバーから [Menu] → [Initialize] を選択し、機器全体の設定状態を初期化します。 初期化が行われると、すべての設定内容が工場出荷時と同じになりますので、 消去したくない設定がある場合には、初期化前に [Menu] → [Save] を選 択して設定状態を保存してください。

3.2.2 Noiseを付加してのエラー測定をする場合

同一の MP1900A に装着されている MU195020A, MU181000A, MU195050A, および MU195040Aの接続例を示します。



図3.2.2-1 モジュール間接続例

 MU181000A の場合, Clock Output コネクタに 6 dB 固定アッテネータ (ATT) を取り付けます。 次のモジュールおよびオプションの場合, 6 dB 固定アッテネータは不要で す。

MU181000A-x01, MU181000B, MU181000B-x01

- MU181000A の Clock Output コネクタと, MU195020A の Ext Clock Input コネクタを同軸ケーブルにて接続します。
- MU195020A の Data Output, Data Output コネクタと, MU195050A
 の Data Input, Data Input を MU195050A に付属の専用セミリジット ケーブル (J1746A, J1747A) を使用して接続します。
- 4. MU195050Aの Data Output, Data Output コネクタと, 被測定物の入 カコネクタをそれぞれ同軸ケーブルにて接続します。
- 5. 被測定物の出力コネクタと, MU195040Aの Data Input, Data Inputコ ネクタをそれぞれ同軸ケーブルにて接続します。
- Main application を起動し、画面上のメニューバーから [Menu] → [Initialize] を選択し、機器全体の設定状態を初期化します。 初期化が行われると、すべての設定内容が工場出荷時と同じになりますので、 消去したくない設定がある場合には、初期化前に [Menu] → [Save] を選 択して設定状態を保存してください。

パネルおよびコネクタの説明

3.2.3 ジッタを付加する場合

PPGの出力信号にジッタを付加するには、MU181000AまたはMU181000B(以下, MU181000A/B と呼びます)と MU181500B ジッタ変調源(以下, MU181500Bと呼びます)を使用します。

MU181000A, MU181500B, MU195020A, および MU195040A の接続例を示します。





図3.2.3-1 ジッタを付加する場合の接続例

- MU181000A の Clock Output コネクタと, MU181500B の Ext Clock Input コネクタを同軸ケーブルで接続します。
- MU181500Bの Jittered Clock Output コネクタと, MU195020Aの Ext Clock Input コネクタを同軸ケーブルで接続します。
- 3. MU195020A の Clock Output コネクタと, MU195040A の Ext Clock Input コネクタを同軸ケーブルで接続します。
- MU195020A の Data Output, Data Output コネクタと, MU195040A
 の Data Input, Data Input コネクタを同軸ケーブルで接続します (2 か所)。
- 5. Main application を起動し、画面上のメニューバーから [Menu] → [Initialize] を選択し、機器全体の設定状態を初期化します。 初期化が行われると、すべての設定内容が工場出荷時と同じになりますので、 消去したくない設定がある場合には、初期化前に [Menu] → [Save] を選 択して設定状態を保存してください。

3.2.4 PPGのMulti Channel同期をする場合

同一の MP1900A に装着されている複数の MU195020A を同期させるには, MU181000A/B または外部クロックを使用します。

MU181000B を使用し, MU195020A を 2 台同期させる場合の接続例を示しま す。



- 1. MU181000B の Clock Output コネクタと, MU195020A の Ext Clock Inputコネクタを同軸ケーブルにて接続します。
- MX190000A を起動し, 画面上のメニューバーから [Menu] → 2.[Combination Setting] を選択し, Inter module Combination で Sync ON/OFF を Channel Synchronization に設定してください。
- 注:
- ・ MU195020A は Slot1 から順に装着してください。
- ・ MU195020A に接続するケーブルの位相差は 10 ps 以内になるように してください。

第4章 画面構成

この章では、MP1900Aモジュールの画面構成について説明します。

4.1	画面 1	画面全体の構成		
4.2	2 操作函	画面の構成	4-3	
	4.2.1	MU195020A	4-3	
	4.2.2	2 MU195040A	4-4	
	4.2.3	3 MU195050A	4-5	

4.1 画面全体の構成

MP1900A モジュールが MP1900A に装着されている場合の画面構成を図 4.1-1 に示します。



図4.1-1 全体画面構成

全体画面は,図4.1-1に示すように4つの基本ブロック([1]~[4]) で構成しています。各ブロックの説明を表4.1-1に示します。

表4.1-1 画面ブロック機能

番号	ブロック名称	機能
[1]	メニューバー	機器全体に関連する設定機能を選択します。
[2]	モジュールファンクション	表示しているモジュール固有の機能項目へのショート カットボタンです。
[3]	機能設定選択 タブ	モジュール操作設定の画面を機能項目ごとに切り替える タブです。 詳細は「第5章 操作方法」を参照してください。
[4]	操作画面	モジュール固有の設定をします。 詳細は「第5章 操作方法」を参照してください。
[5]	システムコントロール	システムの基本的な機能を制御します。 詳細は「第5章 操作方法」を参照してください。

4.2 操作画面の構成

MP1900A モジュールの操作画面一覧を以下に示します。 各操作画面についての詳細は「第5章操作方法」を参照してください。

4.2.1 MU195020A



図4.2.1-1 MU195020A 機能設定選択タブ

タブ名称	機能	
Output	Data, XData, および Clock 出力を選択および設定します。 出力インタフェースの各種設定ができます。	
Emphasis	MU195020A-x11/x21の場合に表示されます。 Data, XDataのEmphasisを設定します。 MU195020A-x40/x41の場合はISIの設定もできます。	
Pattern	試験パターン関連を選択および設定します。 各種パターン選択およびパターン編集などができます。	
Error Addition	Error 付加を選択および設定します。 エラー付加機能を設定できます。	
Pre-Code	MU195020A-x20の場合に表示されます。	
	X Module で Combination を設定すると操作できます。	
Misc1	そのほかの設定をします。 パターン発生方法や補助入出力選択ができます。	
Misc2	クロック入力およびデータ出力との周波数比を設定します。	

表4.2.1-1 MU195020A 機能設定選択タブー覧表

4

4.2.2 MU195040A

 [6] 21G/32G SI ED
 Data1
 C
 S
 E
 Start
 Stop
 Stop

 Result
 Measurement
 C
 Pattern
 C
 Input
 Capture
 Misc1

図4.2.2-1 MU195040A 機能設定選択タブ

表4.2.2-1 MU195040A 機能設定選択タブー覧表

タブ名称	機能
Result	測定結果を表示します。
Measurement	各種測定条件を設定します。
Pattern	測定パターン種別を設定します。 各種パターン選択およびパターン編集などができます。
Input	試験信号の入力信号インタフェースを設定します。
Capture	測定パターンを内部メモリに取り込みます。
Misc1	そのほかの設定をします。 パターン発生方法や補助入出力選択ができます。

4.2.3 MU195050A

[8] Noise Gene	erator
Data Input 1 Data Input 1	Ext Off Data Output 1 Data Output 1
External Input External Input	
	CM Off 10 mVpp 100 MHz
	DM Off 4 mVpp 2.000 GHz
	WN Off
Data Input 2 Data Input 2	0.200 mVrms Data Output 2 Data Output 2
Common mode	e noise
Presets	Manual 🔽
	Amplitude Frequency Band 10 mVpp 100 MHz Low

図4.2.3-1 MU195050A 機能設定

MU195050Aは機能タブを持たず1画面で構成されます。

第5章 操作方法

本章では、MX190000Aの操作画面内にある機能について説明します。 MU195020Aの説明は、5.1節から5.9節を参照してください。 MU195040Aの説明は、5.10節から5.18節を参照してください。 MU195050Aの説明は、5.19節を参照してください。

5.1	出力イ	ンタフェースの設定5-3
	5.1.1	データの設定5-3
	5.1.2	Delay の設定5-6
	5.1.3	ジッタ変調された信号を入力する場合の設定5-8
	5.1.4	ビットレートの設定5-9
5.2	Empha	asis/ISI の設定5-11
	5.2.1	Emphasis Preset の設定5-13
	5.2.2	Emphasis Function の設定5-14
	5.2.3	Cursor 電圧の設定5-15
	5.2.4	Channel Emulator の設定5-16
	5.2.5	ISIの設定5-18
5.3	Patterr	nの設定 (MU195020A)5-20
	5.3.1	Test Pattern について5-20
	5.3.2	PRBS の設定5-21
	5.3.3	ZeroSubstitution の設定5-22
	5.3.4	Data の設定5-24
	5.3.5	Mixed の設定5-26
	5.3.6	PAM4 の設定5-30
	5.3.7	Pattern Editor による試験パターン編集5-35
5.4	Error f	寸加機能5-47
5.5	Pre-Co	ode 設定機能5-50
	5.5.1	Pre-Code の設定5-51
5.6	Misc1	機能 (MU195020A)5-52
	5.6.1	Pattern Sequence の設定5-53
	5.6.2	AUX Input の設定5-57
	5.6.3	AUX Output の設定5-58
	5.6.4	Gating Output の設定5-60
5.7	Misc2	機能
	5.7.1	クロックの設定5-62
	5.7.2	Multi Channel 機能5-68
5.8	モジュー	ール間同期機能5-72
5.9	Multi Channel Calibration 機能5-72	
5.10	測定結果を見るには5-73	
	5.10.1	Input 選択時の設定5-75
	5.10.2	Gating 選択時の設定5-77
	5.10.3	Condition 選択時の設定5-80
	5.10.4	Auto Sync 選択時の設定5-83
	5.10.5	Sync Control 選択時の設定5-88
	5.10.6	Error/Alarm 選択時の設定5-90
	5.10.7	ジッタ変調された信号を入力する場合の設定 5-94
5.11	測定条	件の設定5-95

操作方法

5.11.1 Gating について	5-96
5.11.2 Auto Sync について	5-96
5.11.3 SKP Ordered Set について	5-97
5.11.4 Sync Control について	5-98
5.11.5 Error/Alarm Condition について	5-99
Pattern の設定 (MU195040A)	5-100
5.12.1 マスク設定	5-101
入力インタフェースの設定	5-103
5.13.1 入力設定項目	5-103
5.13.2 Measurement Restart について	5-111
Capture 機能	5-112
5.14.1 設定画面	5-112
5.14.2 表示画面 (Bit Pattern)	5-117
Misc1 機能 (MU195040A)	5-120
5.15.1 Pattern Sequence の設定	5-121
5.15.2 AUX Input の設定	5-124
5.15.3 AUX Output の設定	5-125
Auto Search 機能	5-127
5.16.1 Auto Search 入力設定項目	5-127
Auto Adjust 機能	5-130
5.17.1 Auto Adjust 入力設定項目	5-130
自動測定	5-132
Noise 発生機能	5-133
5.19.1 MU195050Aの操作画面	5-133
	 5.11.1 Gating について

5.1 出力インタフェースの設定

出力インタフェースを設定するには, MU195020A 操作画面の [Output] タブを タッチします。

[Output] タブでは, Data および Clock 出力を設定します。 Data 信号は MU195020A の Data コネクタから出力され, XData 信号は Data コ ネクタから出力されます。また, Clock 信号は Clock コネクタから出力されます。

5.1.1 データの設定



図5.1.1-1 Output タブ

Delay は MU195020A-x30/x31 が追加されている場合に表示されます。

- [1] データを設定するチャネルを選択します。
- [2] クロック供給源が [External] の場合, データのビットレートが表示されます。 クロック供給源が MU181000A/B の場合, データのビットレートを設定できます。詳しくは「5.1.4 ビットレートの設定」、「5.7.1 クロックの設定」を参照して ください。

注:

- ・ 出力の設定によっては,被測定対象物を破損させてしまうおそれがあり ます。破損防止のため被測定対象物とのインタフェース条件を確認して 出力を設定するか,あらかじめ Level Guard を設定してください。
- PCML, LVPECL, NECLを選択した場合, MU195020Aの出力側で は被測定対象物の終端電圧に対応した電圧が加えられるため、インタ フェース条件が一致していない場合, 被測定対象物を壊してしまうおそ れがあります。必ずインタフェース条件が一致しているか確認してください。
- 市販の ECL ターミネータを使用して出力波形を観測した場合,波形歪 (リンギング)が見えることがありますが,それは ECL ターミネータの特性 によるものであり, MU195020A の出力に波形歪があるわけではありま せん。
- External ATT Factor を設定する場合,設定前に MU195020A と被 測定物との間に固定アッテネータが接続されていることを必ず確認して ください。固定アッテネータが接続されていない場合や,External ATT Factor で設定した減衰値よりも小さい減衰値の固定アッテネータ を接続すると,被測定物を破損させてしまうおそれがあります。
- [4] クロック出力を設定します。

注:

動作ビットレートによっては、クロック出力をオフに設定しても数十 mV のク ロック信号が出力されることがあります。

[5] Level Guard を設定します。

[Setup] をタッチすると、Level Guard を行う Amplitude (振幅の最大値), Offset Max (Voh) (オフセットの High レベルの最大値) と Offset Min (Vol) (オフセットの Low レベルの最小値) の設定ができます。これにより、必 要以上の電圧が被測定対象物にかからないようにできます。

[6] の External ATT Factor が設定されている場合, Level Guard の設定 は MU195020A と被測定物との間に接続された固定アッテネータ通過後の Amplitude, Offset Max (Voh), Offset Min (Vol) 設定値の出力レベルを 制限します。そのため, 固定アッテネータを接続しない状態で使用しますと 設定値を超える信号が出力されます。

[6] External ATT Factor を設定します。
 MU195020Aの Data, XData 出力コネクタの外部に固定アッテネータを接続した場合,固定アッテネータの値を加味して被測定対象物への設定値を表示します。設定範囲は、0~40 dB、1 dB ステップで設定できます。
 Defined Interface で Variable 以外を設定した場合は、0 にリセットされ、設定は無効となります。また、External ATT Factor-Amplitude、オフセット表示エリアに表示されている値は、アッテネータ通過後の振幅、オフセット値を表示しています。

[7] Defined Interface を設定します。 Level Guard 設定により, 選択できない項目がある場合があります。

項目	振幅	オフセット Vth
Variable	_	_
PCML	$0.5~\mathrm{V}$	+3.05 V
NCML	$0.5~\mathrm{V}$	$-0.25~\mathrm{V}$
SCFL	0.9 V	$-0.45 \mathrm{V}$
NECL	0.8 V	-1.3 V
LVPECL	0.8 V	+2.0 V

表5.1.1-1 振幅設定値

[8] Data, XData 共通の振幅を設定します。

Level Guard 設定や、オフセット設定値により設定範囲が変わります。

[9] Data, XData 共通のオフセットを設定します。

設定範囲は, $-2.000 - \frac{振幅}{2} \sim +3.300 - \frac{振幅}{2}$ V, 0.001 V ステップで設 定できます。また, [AC OFF] をタッチして [AC ON] にすると, AC 結合で 出力ができます。

[10] データ出力信号の Half Period Jitter 設定を行います。この設定により、ア イパターンを観測した場合、図 5.1.1-2のように Cross Point を時間軸方向に 調整することができ、初期値 0 で隣り合うアイパターンの幅が等しくなります。 5

表5.1.1-2 Half Period Jitter 設定範囲

設定値	設定ステップ
-20~20	1



図5.1.1-2 Half Period Jitter 設定

注:

MU195020A データ出力において、次のようなパターンでは出力振幅が約50%低下したり、オフセット電圧 (Vth) が変動することがあります。

- 5 µs 以上 "0" (または "1") が連続したあとの約 5 µs 区間のパターン このようなパターンは、連続した "0" または "1" の挿入によって生成さ れる可能性があります。また、バーストパターンなどによっても生成され る可能性があります。
- ・ マーク率が 1/2 以外のパターン

5.1.2 Delayの設定

MU195020A-x30 または MU195020A-x31 実装時は, Clock 出力に対して Data 出力の位相を相対的に可変できます。





[7	7] 21G/32G SI PPG Datal 🔻 🖻: OFF
	Output G Emphasis G Pattern Error Addition Pre-Code Misc1 Misc2
	Output
	Bitrate 28.000 000 Gbit/s
	Output Data 🛛 ON 💌 Clock ON 💌
	Level Guard © OFF Setup Ext ATT Factor ©
	Defined Interface 🖸 Variable 💌 0 dB
	Amplitude 🗃 1.000 Vpp
	Offset AC OFF 0.000 V Vth 0.000 V
	Half Period Jitter 🖸 🛛 0
_	Delay E Calibration mUI 0 ps 0.000
_	Jitter Input © OFF Relative 0 mUI

図5.1.2-2 Output タブの Delay 設定

[1] [Calibration] をタッチします。 このボタンをタッチすることで、位相可変機能の Calibration が実行されます。 電源をオンにしたとき、周波数を変更したとき、または周囲温度が変化したと きなど、Calibration 推奨アラームが点灯したときに、[Calibration] をタッ チして実行してください。Calibration は、およそ1秒以下で終了します。 [2] Delay に位相を mUI 単位または ps 単位で設定します。

<mUI 単位時>

-1000~1000 mUI までを 2 mUI ステップごとに設定できます。

2 ch Combination または Channel Synchronization 実行時は, -64,000 ~64,000 mUI までを 2 mUI ステップごとに設定できます。

<ps単位時>

2 mUI 相当する時間ごとに ps 単位で設定ができます。設定範囲は-1000 ~1000 mUI を ps 単位に換算した値です。

2ch Combination または Channel Synchronization 実行時は, -64,000 ~64,000 mUIをps 単位に換算した値になります。

	設定範囲	
ビットレート	通常時	2ch Combination Channel Synchronization 時
32.1 Gbit/s	$-31.14{\sim}31.14~{\rm ps}$	$-1993.74{\sim}1993.74~\mathrm{ps}$
25 Gbit/s	$-40{\sim}40~\mathrm{ps}$	$-2560\!\sim\!2560~\mathrm{ps}$
2.4 Gbit/s	$-416{\sim}416~\mathrm{ps}$	$-26665.6\!\sim\!26665.6~\mathrm{ps}$

表5.1.2-1 Delay 設定範囲

[3] ジッタ入力の設定をします。 ジッタ変調されたクロックを入力する場合は、DelayのJitter Inputを[ON] にしてください。

[4] [Relative] は, 現在の設定位相値を相対的に 0 として基準にする場合に タッチします。

注:

- ・ 周波数が変わった場合、または温度条件が変わった場合は、 Calibration 推奨アラームが点灯します。この状態で Calibration を実 行しないと、通常の位相設定より設定誤差が大きくなる場合があります。
- ・ MU195020Aの位相設定はmUI単位を内部基準としています。このため,周波数を変更すると,ps単位で表示されている値が変わります。

5

操作方法

Combination 時, Channel Synchronization 時の Delay 設定

複数の MU195020A をスロットに装着している場合, Combination や Channel Synchronization 実行時に, 図 5.1.2-3のように複数チャネル間の Delay を相対 的に変えることができます。



図5.1.2-3 Combination 時の Delay 設定

5.1.3 ジッタ変調された信号を入力する場合の設定

- ジッタ変調されたクロックを入力する場合は、MU181000A/BとMU181500B を使用します。モジュール間の接続は、「3.2.2 ジッタを付加する場合」を参照し てください。
- ・ Delay の Jitter Input を [ON] にします。
- Delay の Calibration を実行する場合は、入力信号のジッタ変調を無変調にします。
- Combination Setting を設定する場合は、Combination または Channel Synchronization に設定する前に、ジッタ変調を無変調にしてください。
- Combination または Channel Synchronization 設定時で、入力周波数を変 える場合は、周波数を変えたあとに Delay の Jitter Input を [ON]、ジッタ変 調を [ON] という手順で測定してください。

Delay 🔳 🛛 🗖 Calibration	• mUI • ps 0.000
Jitter Input 🗉 🛛 OFF	Relative 0 mUI

図5.1.3-1 Output タブの Delay 設定

注:

- Delay の Jitter Input が [OFF] のまま、ジッタ変調されたクロックを入 力すると、位相が不安定になる場合があります。
- ・ ジッタ変調されたクロックを入力すると、Delay ランプが点灯したり、位相 設定誤差が大きくなったりする場合があります。

5.1.4 ビットレートの設定

クロック供給源が MU181000A/B または MU181500B の場合, データ出力のビットレートを設定できます。このときのクロック供給源の設定方法は「5.7.1 クロックの設定」を参照してください。



図5.1.4-1 Output タブ ビットレート設定部

- クロック供給源が MU181000A/Bまたは MU181500Bの場合, Presetの規 格リスト(表 5.1.4·1)から選択または [Variable] より任意のビットレートに 設定することができます。
- [2] Preset 選択時はビットレートが表示されます。[Variable] 選択時は出力ビットレートの設定ができます。
- 注:
 - MU181500Bのクロック供給源がMU181000A/Bの場合のみ,ビットレート を設定できます。MU181500B に外部クロックを使用した場合は, PPG の ビットレートを設定できません。

操作方法

Preset 規格値	Bit rate [Gbit/s]
PCIe 1	2.500000
PCIe 2	5.000000
USB3.0	5.000000
PCIe 3	8.000000
8G FC	8.500000
OC-192/STM-64	9.953280
InfiniBand QDR	10.000000
USB3.1 Gen2	10.000000
10GbE	10.312500
10G FC	10.518750
G975 FEC	10.664228^{*2}
OTU2	10.709225^{*2}
10GbE over FEC	11.095700
10GFC over FEC	11.316800
16G FC	14.025000
InfiniBand FDR	14.062500
PCIe 4	16.000000
SAS	24.000000^{*1}
InfiniBand EDR	25.781250^{*1} *2
100GbE(25.78x4)	25.781250^{*1}
100G OTU4	27.952496^{*_1}
32G FC	28.050000^{*1}
PCIe 5	32.000000^{*1}
100G ULH	32.100000^{*1}

表5.1.4-1 ビットレート Preset 規格値

- *1: MU195020A x01 実装時のみ
- *2: 連動している 32G PPG の Misc2 設定 Output Clock Rate, および動作 ビットレートによって, ビットレートの設定分解能が 0.000002 Gbit/s または 0.000004 Gbit/sとなります。このため, 規格のビットレートちょうどに設定でき ないことがあります。

表5.1.4-2 [Variable] 時ビットレート設定範囲

Preset 規格値	Bit rate [Gbit/s]
Variable	2.400000~21.000000 Gbit/s (MU195020A-x01 実装時 32.100000 Gbit/s)
	0.000002 Gbit/s step で設定可能*

*: 連動している 32G PPG の Misc2 設定 Output Clock Rate, および動作ビットレートによって設定できない場合は分解能が 0.000004 Gbit/s となります。

5.2 Emphasis/ISIの設定

MU195020A-x11 または MU195020A-x21 実装時は、出力するデータに Emphasis を付加することができます。Emphasis の設定をするには、 MU195020A 操作画面の [Emphasis] タブをタッチし、Preset の選択および設 定をします。MX190000A バージョン 2.0.0 以降で MU195020A-x40 または MU195020A-x41 実装時は出力するデータに ISI を付加することができます。ISI の設定も Emphasis と同様に [Emphasis] タブから設定をします。

[7] 21G/32G SI PPG Data1 💌 🕒 OFF			
🛛 Output 🖾 Emphasis 🖾 Patte	ern Error Addition Pre-Code Misc1 Misc2		
Preset			
File Operation Recall	Store Initialize		
Standard 🖸 USER 💌 Preset0 💌			
Output			
Emphasis Function 🖬 OFF 🛛 🔻 De-Emphasis 🔍			
Amplitude 1.000 Vpp			
Output Monitor			
Pre dB 🖻			
Cursor3 0.000 Vpp	Simulated Pulse[Vpp]		
Cursor2 0.000 Va 1.000			
Cursor1 0.000 Vb 1.000			
Post Vc 1.000			
Cursor1 0.000 Vd 1.000			
Cursor2 0.000 Ve 1.000	Va Vb Vc Vd Ve Vf Vg Vh Vi Vj		
Cursor3 0.000 Vg 1.000			
Cursor4 0.000 Vh 1.000			
Cursor5 0.000 Vi 1.000			
Cursor6 0.000 Vj 1.000			

図5.2-1 Emphasis タブ (MX190000A バージョン 2.0.0 以前)

操作方法



- [1] Emphasis のマニュアル設定を行います。
- [2] 伝送 Channel のエミュレートを行います。
- [3] ISI の設定を行います。
- [4] [1]~[3] を選択することで詳細設定ができるようになります。
- [5] [1]~[3]のONになっているタブでそれぞれ設定された値が加算されて、出力されます。
5.2.1 Emphasis Presetの設定



図5.2.1-1 Emphasis タブ Preset 設定部

[1] Preset の設定を保存,呼び出し,初期化します。

表5.2.1-1 File Operation 項目

ボタン	機能
Recall	保存された Preset 設定を呼び出し設定します。
Store	Preset 設定を保存します。
Initialize	初期値を設定します。

[2] Preset の規格をリスト (下表) から選択します。また, [USER] を選択する と任意の Preset に設定することができます。規格により、使用できる Preset の種類に制約があります。

表5.2.1-2	Emphasis Preset 規格
120.2.1-2	

Preset 規格値	Preset
PCIe 3	Preset0~10
PCIe 4	Preset0~10
PCIe 5	Preset0~10
USB3.0	Preset0
USB3.1 Gen2	Preset0~1
TBT3	$Preset0 \sim 15$
USER	$Preset0 \sim 15$

操作方法

5.2.2 Emphasis Functionの設定



図5.2.2-1 Emphasis タブ Function 設定部





- [1] Emphasis Function のオン,オフを設定します。
 OFF: Emphasis 波形を編集できますが,正面パネルから出力される信号は Emphasis されません。
 ON: 正面パネルから出力される信号源が Emphasis されます。
 MX190000A バージョン 2.0.0 以降では Manual Setting の ON/OFF により設定を行います。
- [2] Emphasis Function の種別を設定します。 Coefficient, Pre-Emphasis, および De-Emphasis から設定可能です。

ただし、Presetの規格により選択できる Function が制限されます。

Preset 規格値	Emphasis Function		
PCIe 3	De-Emphasis		
PCIe 4	De-Emphasis		
PCIe 5	De-Emphasis		
USB3.0	De-Emphasis		
USB3.1 Gen2	De-Emphasis		
TBT3	Coefficient		
USER	Coefficient, Pre-Emphasis, De-Emphasis		

[3] Amplitude を設定します。

「図 5.1.1-1 Output タブ」の振幅設定と連動しており、どちらでも振幅を設定できます。

5.2.3 Cursor電圧の設定

Output Monitor [1] _ dB 🖸 Pre Simulated Pulse [Vpp] Cursor3 0.000 Vpp Cursor2 0.000 Va 1.000 1.000 Cursorl 0.000 Vb 1.000 Vc Post 1.000 Vd [2] Cursorl 0.000 1.000 Ve Va Vb Vc Vd Ve Vf Vg Vh Vi Vj Cursor2 0.000 1.000 Vf Cursor3 0.000 1.000 Vg Cursor4 0.000 Vh 1.000 Cursor5 0.000 Vi 1.000 1.000 Cursor6 0.000 v

図5.2.3-1 Emphasis タブ Cursor 設定部

[1] Cursor を設定します。

Pre-Emphasis または De-Emphasis の場合, 3Pre-6Post Cursor が設定 可能です。

Coefficient の場合, C3~C6の Cursor 設定が可能です。

- [2] 各 Cursor の電圧値モニタです。
 [Channel Emulator] タブおよび [ISI] タブが On の場合, 各タブ中設定 値の合成値がモニタに表示されます。
- 注:

各 Cursor 係数は, 次の設定によって Cursor 電圧値が 1.5 V を超えない または 0.1 V を下回らないよう設定範囲が制限されます。

- Amplitude
- ・ ほかの Cursor の係数

操作方法

5.2.4 Channel Emulatorの設定

MU195020A は DUT の S パラメータファイルを読み込み, S パラメータの逆特性 からその DUT に対する最適な Emphasis 設定を算出する, あるいは S パラメータ 特性から伝送 Channel の特性をエミュレートすることができます。次の機種で保存 された S パラメータ (s2p, s4p ファイル) を読み込みできます。

- ・ MICROWAVE NETWORK ANALYZER MS4640 シリーズ
- ・ バートウェーブ MP2100A/B シリーズ

注:

- Channel Emulator は MU195020A-x40 または MU195020A-x41 が実装されている場合にのみ有効となります。
- ・ 10Tap Emphasis による FIR フィルタでは鋭い減衰および増幅特性を 実現することはできません。そのため、本機能では急峻なフィルタ特性 を持つ S パラメータ正特性および逆特性を模擬することはできません。



図5.2.4-1 Emphasis タブ Channel Emulator 設定部

- Channel Emulator のオン,オフを設定します。
 本機能をオンにすると [Manual Setting] タブの Output Monitor に S パ ラメータ特性をエミュレートした結果をグラフ表示し,波形を出力します。
 Off: エミュレータの機能をオフにします。
 On: エミュレータの機能をオンにします。
- [2] DUT の S パラメータファイルを読み込みます。[Open] をタッチするとファイ ルの読み込み画面の [Open S-Parameter File] が表示されます。このダ イアログボックスで S パラメータファイルを選択することで [Response] 設定 に応じた Emphasis 設定をします。
- [3] [Clear] をタッチすると現在読み込まれている S パラメータファイルをクリアします。

- [4] s4p ファイルのファイル形式を指定します。
 [2] で読み込んだファイルが s4p ファイルのときに表示されます。
 - 1and3:以下のように入力ポートと出力ポートが割り当てられた s4p ファイルを読み込んでいる場合,本設定にします。
 入力ポート: Port 1, Port 3
 出力ポート: Port 2, Port 4
 - 注:

MICROWAVE NETWORK ANALYZER MS4640 の s4p ファイルを開く場合は本設定にします。

 1and2: 以下のように入力ポートと出力ポートが割り当てられた s4p ファイ ルを読み込んでいる場合,本設定にします。
 入力ポート: Port 1, Port 2
 出力ポート: Port 3, Port 4

- [5] Sパラメータファイルから得られたインパルス応答のエミュレーション方法について設定します。
 - Normal: 正特性のインパルス応答をエミュレートします。 Channel 特性そのものをエミュレートするときに使用します。
 - Inverse: 逆特性のインパルス応答をエミュレートします。 Channel の損失を補償する目的で使用します。
 - 注:

[Inverse] を選択すると Channel の逆特性がエミュレートされます。 Channel の逆特性は, Channel の周波数特性の逆数 (Channel の伝達関数の逆数) を逆フーリエ変換することによって得られます。 したがって, S パラメータファイルによっては, Hardwaer Limit を超 える Channel の逆応答がエミュレートされる可能性があります。 Channel Emulator では, Hardwaer Limit を回避するために, Amplitude 設定が 1.000 Vpp の場合, Output (Va-Vj) の最大値 が 1.000 Vpp になるように正規化が行われます。 したがって, Channel Emulator を Channel の補償に使用する場 合, 正規化によって出力レベルを下げることなく, 任意の S パラメータ ファイルのチャネル応答を補償することは保証されません。

- [6] MU195020Aの Bitrate を表示します。
- [7] [Transfer] をタッチすると Channel Emulator のエミュレート結果が [Manual Setting] タブに転送されます。
 転送されたエミュレート結果は Coefficient パラメータとして上書き設定されます。
 また,転送が完了したら Channel Emulator はオフへと変更されます。

操作方法

5.2.5 ISIの設定



図5.2.5-1 Emphasis タブ ISI 設定部

注:

ISIはMU195020A-x40 または MU195020A-x41 が実装されている場合 にのみ有効となります。

- [1] ISI のオン,オフを設定します。
 - Off: ISI 設定を行えますが波形には反映されません。
 - On: 正面パネルから出力される波形に ISI が付加されます。
- [2] Preset の設定を保存, 呼び出し, 初期化します。

表5.2.5-1 File Operation 項目

ボタン	機能
Recall	保存された Preset 設定を呼び出し設定します。
Store	Preset 設定を保存します。
Initialize	初期値を設定します。

[3] 参照する規格および Calibration Channel を選択します。規格および Calibration Channel の設定で自動的に Insertion Loss を設定します。

表5.2.5-2 設定可能な規格と Calibration Channel

Preset 規格値	Calibration Channel	
CEI-28G	Short Reach 300 mm	
	Medium Reach	
	Very Short Reach	
CEI-25G	Long Reach 686 mm	
USER	ユーザが任意の Insertion Loss を設定できます。	

[4] 使用する ISI Board の選択を行います。 リスト記載以外の ISI Board を使用 し, その ISI Board に損失を付加する場合は [Not Specified] を選択して ください。

[J1758A] を選択した場合, [5], [6] の設定は絶対値として扱われます。つまり, J1758A 通過後の出力が [5], [6] で設定した Insertion Loss 相当の出力となり, ナイキスト周波数における出力は, Insertion Loss の範囲 (1.5~25.0 dB) となります。

[Not Specified] を選択した場合, [5],[6] の設定は相対値として扱われま す。つまり,使用する ISI Board 通過後の出力はボード自身の損失量に加 え [5], [6] で設定した Insertion Loss の損失量が付加された出力となり, ナイキスト周波数における出力は, Insertion Loss の範囲 (1.5~25.0 dB) +xx Db (ボード自身の損失) となります。



表5.2.5-3 Board Type 一覧

- [5] ナイキスト周波数における Insertion Loss を設定します。Standard を
 [USER] とした場合は、ナイキスト周波数を Bit Rate から自動設定します。
 [USER] 以外を選択した場合は、各種規格に応じた周波数が表示されます。
- [6] ナイキスト周波数の半分の周波数における Insertion Loss を設定します。本 周波数の Insertion Loss はナイキスト周波数における Insertion Loss 値ま たはそれ以下の値を設定します。

操作方法

5

5.3 Pattern の設定 (MU195020A)

PPG の Pattern を設定するには、MU195020A 操作画面の [Pattern] タブを タッチし、試験パターンの選択および設定をします。

[7] 21G/32G SI PPG	Datal 🔻 🛛	: OFF				
🖾 Output 🖾 E	Emphasis 🖸	Pattern	Error Addition	Pre-Code	Misc1 Misc2	
Test Pattern @ PF	RBS	\	Logic C POS	Bit	Shift Ibit	
Length 🖻	2^15-1	v bit	s			
Mark Ratio 🖻	1/2					

図5.3-1 Pattern タブ

5.3.1 Test Patternについて

試験パターンとして、下記の4種類のパターンを設定できます。

- PRBS
- ZeroSubstitution
- Data
- Mixed
- PAM4

C Output C	Emphasis 🖸	Pattern	Error Addition	Pre-Code	Miscl	Misc2
Test Pattern 🖻	PRBS		Logic 🖻 POS	Bit s	Shift 1	bit 💌
	PRBS					
	ZeroSubstitutio	n				
Length 🖻	Data	bit	s			
Mark Ratio 🖻	Mixe d					
	PAM4					

図5.3.1-1 Test Pattern の選択

以降に各パターンの設定方法について説明します。

5.3.2 PRBSの設定

Test Pattern に [PRBS] を選択したときの、各種パラメータを設定します。



図5.3.2-1 Test Pattern (PRBS) 設定項目画面

- [1] [PRBS] を選択します。
- [2] PRBS パターンの段数を設定します。
 PRBS パターンのパターン長を 2n-1 (n = 7, 9, 10, 11, 13, 15, 20, 23, 31) で設定します。
- [3] 試験パターンの論理 (Logic) を設定します。

表5.3.2-1 試験パターン論理の設定

設定	設定内容
POS (正論理)	信号の High Level を "0" と規定します。
NEG (負論理)	信号の High Level を "1" と規定します。

PRBS 発生原理に関しては、「付録A 擬似ランダムパターン」を参照してください。

5.3.3 ZeroSubstitutionの設定

Test Pattern に [ZeroSubstitution] を選択したときの, 各種パラメータを設定します。





- [1] [ZeroSubstitution] を選択します。 パターンの Loading が開始され, Loading LED が点灯します。
- [2] "0"を挿入する対象となるパターン試験信号構成(段数)を設定します。
 以下のいずれかのパターン試験信号を選択します。
 2ⁿ (n = 7, 9, 10, 11, 15, 20, 23) [MP1800Aと互換],
 2ⁿ-1 (n = 7, 9, 10, 11, 15, 20, 23) [Pure PRBS 信号]
- [3] 試験パターンの論理 (Logic) を設定します。

表5.3.3-1 試験パターン論理の設定

設定	設定内容
POS (正論理)	信号の High Level を "1" と規定します。
NEG (負論理)	信号の High Level を "0" と規定します。

- [4] "0"を挿入(置換)するビット数を設定します。[2] で選択したパターン試験信号により、"0"を挿入可能なビット数が変わります。
 - (a) 2n-1 が設定されている場合: 1~2n-2まで1 bit ステップで設定できま す。
 - (b) 2n が設定されている場合: 1~2n-1まで1bitステップで設定できます。
- [5] "0" を挿入するパターン最終ビットを設定します。 ただし, Length が 2n-1 の場合は無効です。

表5.3.3-2 "0" を挿入するパターン最終ビットの設定

設定	設定内容
1	2 ⁿ ビット目を"1"とします (MP1800Aと互換)。
0	M 系列信号とするため,最大で "0" が連続する位置の次に "0" を1ビット加えたパターンとします。

注:

MU195020A データ出力において, 次のようなパターンでは出力振幅が約50%低下したり, オフセット電圧 (Vth) が変動することがあります。

- 5 µs 以上 "0" (または "1") が連続したあとの約 5 µs 区間のパターン このようなパターンは、連続した "0" または "1" の挿入によって生成さ れる可能性があります。また、バーストパターンなどによっても生成され る可能性があります。
- ・ マーク率が 1/2 以外のパターン

このデータ信号を MU195040A で受信した場合,スレッショルド電圧の最 適値が, MU195020A で設定しているオフセット電圧と一致しないことがあ ります。

これにより,ビットエラーが発生することがあります。そのような場合は,デー タ信号をオシロスコープなどで確認のうえ,スレッショルド電圧を調整してく ださい。

5.3.4 Dataの設定

Test Pattern に [Data] を選択したときの, 各種パラメータを設定します。



図5.3.4-1 Test Pattern (Data) 設定項目画面

- [1] [Data] を選択します。 試験パターンの Loading が開始され, Loading LED が点灯します。
- [2] 試験パターンの論理 (Logic) を設定します。

表5.3.4-1 試験パターン論理の設定

設定	設定内容				
POS (正論理)	信号の High Level を "1" と規定します。				
NEG (負論理)	信号の High Level を "0" と規定します。				

- [3] 試験パターンを編集します。
 [Edit] をタッチすると、Pattern Editor ダイアログボックスを表示し、試験パターンを編集できます。Pattern Editor ダイアログボックスにより、試験パターン編集後、[OK] をタッチして、Pattern Editor ダイアログボックスを閉じると、ハードウェアへの Loading を行います。Loading 中は、Loading LED が点灯します。Pattern Editor による試験パターン設定の説明に関しては、「5.3.7 Pattern Editorによる試験パターン編集」を参照してください。
- [4] 現在設定されている試験パターンデータのデータ長を表示します。
- 注:
- データ長が長い場合,試験パターンのLoading に時間がかかる場合が あります。

最大長を設定した場合の Loading 時間の参考値を以下に示します。この時間は目安であり、Loading 時間を保証するものではありません。

1ch 最大:	約4分
2ch 最大:	約8分

- ・ MU195020A データ出力において、次のようなパターンでは出力振幅 が約 50%低下したり、オフセット電圧 (Vth) が変動することがあります。
 - 1. 5 µs 以上 "0" (または "1") が連続したあとの約 5 µs 区間のパ ターン

このようなパターンは,連続した "0" または "1" の挿入によっ て生成される可能性があります。また,バーストパターンなどに よっても生成される可能性があります。 2. マーク率が 1/2 以外のパターン

このデータ信号を MU195040A で受信した場合, スレッショルド電圧の 最適値が, MU195020A で設定しているオフセット電圧と一致しないこ とがあります。

これにより、ビットエラーが発生することがあります。そのような場合は、 データ信号をオシロスコープなどで確認のうえ、スレッショルド電圧を調 整してください。

 Data や Mixed パターンなどで1.と同様な "0"連続後の PRBS パターンと, "1"連続後の PRBS パターンを組み合わせた信号を MU195040A で受信した場合, "0"連続後と "1"連続後の PRBS パ ターンは、スレッショルド電圧の最適値が異なります。このことにより、全 パターンのビット誤りを測定できないことがあります。

5.3.5 Mixedの設定

Test Pattern に [Mixed] を選択すると、プログラム可能な試験パターンと PRBS をあわせた Block を設定できます。

プログラム可能な試験パターンに、PRBSパターンを加えたパターンをRowと定義 します。複数 Rowを収容したものを1 Blockと定義します。複数の Blockを設定し、 試験パターンを設定します。



図5.3.5-1 Test Pattern (Mixed Data) 設定項目画面

- [1] [Mixed] を選択します。
- [2] Pattern Editor ダイアログボックスで設定した Row Length が表示されま す。
- [3] Pattern Editor ダイアログボックスで設定した Data Length が表示されま す。
- [4] Pattern Editor ダイアログボックスで設定した全 Block 数が表示されます。
 最大 Block 数は 511 です。
- [5] 1 ブロックあたりの Row 数が表示されます。
 Pattern Editor ダイアログボックスで設定した Number of Row が表示されます。
- [6] 試験パターンの論理 (Logic) を設定します。

設定	設定内容
POS (正論理)	信号の High Level を "1" と規定します。
NEG (負論理)	信号の High Level を "0" と規定します。

表5.3.5-1 試験パターン論理の設定

[7] 試験パターンを編集します。

[Edit] をタッチすると、Pattern Editor ダイアログボックスが表示され、試験 パターンを編集できます。Pattern Editor ダイアログボックスにより、試験パ ターン編集後、[OK] をタッチして、Pattern Editor ダイアログボックスを閉 じると、ハードウェアへ試験パターンが読み込まれます(Loading)。 Loading 中は、Loading LED が点灯します。Pattern Editor による試験パ ターン設定の説明に関しては、「5.3.7 Pattern Editor による試験パターン 編集」を参照してください。

- 注:
- データ長が長い場合,試験パターンのLoading に時間がかかる場合が あります。

最大長を設定した場合の Loading 時間の参考値を以下に示します。この時間は目安であり、Loading 時間を保証するものではありません。

 1ch 最大:
 約1分

 2ch 最大:
 約2分

- ・ MU195020A データ出力において、次のようなパターンでは出力振幅 が約 50%低下したり、オフセット電圧 (Vth) が変動することがあります。
 - 5 μs 以上 "0" (または "1") が連続したあとの約 5 μs 区間のパターン
 このようなパターンは,連続した "0" または "1" の挿入によって
 生成される可能性があります。また,バーストパターンなどによって
 も生成される可能性があります。
 - マーク率が 1/2 以外のパターン

このデータ信号を MU195040A で受信した場合, スレッショルド電圧の 最適値が, MU195020A で設定しているオフセット電圧と一致しないこ とがあります。

これにより,ビットエラーが発生することがあります。そのような場合は, データ信号をオシロスコープなどで確認のうえ,スレッショルド電圧を調 整してください。

- Data や Mixed パターンなどで "0"連続後の PRBS パターンと、"1"
 連続後の PRBS パターンを組み合わせた信号を MU195040A で受信 した場合、"0"連続後と "1"連続後の PRBS パターンは、スレッショル ド電圧の最適値が異なります。このことにより、全パターンのビット誤りを 測定できないことがあります。
- [8] PRBS パターンの段数を設定します。
 PRBS パターンのパターン長を 2ⁿ-1 (n = 7, 9, 10, 11, 15, 20, 23, 31)
 から設定できます。

5

[9] Scramble を設定します。

[10] の Setup で設定した部分に対して, PRBS7 段の Scramble をかけら れます。

[Scramble] 上の LED が消灯中に [Scramble] をタッチすると [Scramble] 上の LED が点灯し, 出力信号が Scramble されます。 Scramble されている箇所が画面上のブロック構成表示エリアに赤色で表示 されます。

[Scramble] 上の LED が点灯中に再度, [Scramble] をタッチすると [Scramble] 上の LED が消灯し, 出力信号への Scramble を停止します。

[10] Scramble の設定をします。

[Set All] をタッチすると、全領域有効となり、[Reset All] をタッチすると全領域無効となります。

Scramble をかけたい部分を選択すると、個別に Scramble が有効となります。

注:

各 Block の Row の 1 番目の Data 領域は, Scramble をかけられません。

 PRBS 信号発生方式を設定します。
 Mixed パターンにおける, PRBS 部分のパターン列の連続性有無について 設定を行います。

表5.3.5-2 PRBS 信号発生方式の設定

設定	設定内容
Restart	設定した最終 Block の PRBS の最後尾と, 次に繰り返される Block の PRBS の先頭が, 不連続となります。
Consecutive	設定した最終 Block の PRBS の最後尾と, 次に繰り返される Block の PRBS の先頭が, 連続となります。



図5.3.5-2 PRBS パターン列の連続性 (Restart 時)



図5.3.5-3 PRBS パターン列の連続性 (Consecutive 時)

5.3.6 PAM4の設定

Test Pattern に [PAM4] を選択したときの,各種パラメータを設定します。 [PAM4] は,モジュール間同期機能を使用して,[2ch Combination] または [64G × 2ch Combination] を設定にした場合のみ表示されます。 モジュール間同期機能の詳細は,「5.8 モジュール間同期機能」を参照してください。



図5.3.6-1 Test Pattern (PAM4) 設定項目画面

- [1] [PAM4] を選択します。
- [2] 試験パターン (Sequence) を設定します。
- [3] 試験パターンの論理 (Logic) を設定します。

表5.3.6-1 試験パターン論理の設定

設定設定					
POS (正論理)	信号の High Level を "1" と規定します。				
NEG (負論理)	信号の High Level を "0" と規定します。				

Sequence を [User Define] に選択した場合は任意のPRBS 段数やユーザ定義のパターンを設定することができます。

Raw Data に [PRBS] を設定すると、PRBS パターンを基にした試験パターンを 生成することができます。



図5.3.6-2 Test Pattern (PAM4-PRBS) 設定項目画面

- [1] 試験パターン [PAM4] を選択します。
- [2] 試験パターン (Sequence) を設定します。
- [3] 試験パターンの論理 (Logic) を設定します。
- [4] Raw Data [PRBS] を設定します。
- [5] PRBS パターンの段数 (Length) を設定します。
 PRBS パターンのパターン長 (Length) を 2n-1 (n = 7, 9, 10, 11, 13, 15, 20, 23, 31) で設定します。
- [6] PRBSパターンの論理反転 (PRBS Inversion)のオン,オフを設定します。 PRBS Inversion と試験パターンの論理 (Logic),および Gray Codingの 関係は下図のとおりです。



図5.3.6-3 パターン発生ブロック図

[7] PRBS パターンの初期値 (Seed) を設定します。

PAM4 信号を複数 (Lane0~3) で使用することを想定して, PRBS パターンの初期値 (Seed) を変更することにより, 各 Lane 間の位相をずらすことができます。

[8] Gray Coding のオン,オフを設定します。
 Gray Coding への変換は下表のとおりです。また、PAM4パターン波形のイメージ下図のとおりです。

表5.3.6-2 Gray Coding 変換表

Binary Code	Gray Code			
00	00			
01	01			
10	11			
11	10			

 00 01
 10
 11
 10
 01
 00
 11
 01
 00

 3(11) 2(10) 10 11 10 11 01 00 11 01 00

 1(01) 00 01 11 10 10 01 00

 3(11) 00 01 11 01 00 10 01 00

 3(11) 00 01 11 10 10 01 00

 3(11) 00 01 10 01 00 10 01 00

 3(11) 00 11 10 11 01 00 10 01 00

 3(10) 00 11 10 10 01 00 01 00

 1(01) 00 01 01 00 10 10 10 10 10 10 10 10 10 10 10 10 10 10

PRBS 発生原理に関しては、「付録A 擬似ランダムパターン」を参照してください。

Raw Data に [Data] を設定すると、編集可能なパターンファイルを基にした試験 パターンを生成することができます。



図5.3.6-5 Test Pattern (PAM4-Data) 設定項目画面

- [1] [PAM4] を選択します。
- [2] 試験パターン (Sequence) を設定します。
- [3] 試験パターンの論理 (Logic) を設定します。
- [4] Raw Data に [Data] を設定します。
 試験パターンの Loading が開始され, Loading LED が点灯します。
- [5] 設定しているパターンファイルのファイル名を表示します。 ファイル名を設定していない場合は、 "---" と表示されます。
- [6] 現在設定されている試験パターンデータのデータ長を表示します。
- [7] Gray Coding のオン,オフを設定します。
- 注:
- データ長が長い場合,試験パターンの Loading に時間がかかる場合が あります。

最大長を設定した場合の Loading 時間の参考値を以下に示します。この時間は目安であり、Loading 時間を保証するものではありません。

最大:約8分

- ・ MU195020A データ出力において、次のようなパターンでは出力振幅 が約 50%低下したり、オフセット電圧 (Vth) が変動することがあります。
 - 5 µs 以上 "0" (または "1") が連続したあとの約 5 µs 区間のパターン
 このようなパターンは,連続した "0" または"1" の挿入によって生成される可能性があります。また,バーストパターンなどによっても
 - マーク率が 1/2 以外のパターン

5

このデータ信号を MU195040A で受信した場合, スレッショルド電圧の 最適値が, MU195020A で設定しているオフセット電圧と一致しないこ とがあります。

これにより,ビットエラーが発生することがあります。そのような場合は, データ信号をオシロスコープなどで確認のうえ,スレッショルド電圧を調 整してください。

5.3.7 Pattern Editorによる試験パターン編集

[Pattern] タブで以下のパターンを選択した場合の, 試験パターン編集について 説明します。

- Data
- Mixed

5.3.7.1 共通項目

[Pattern] タブで [Edit] をタッチすると, Pattern Editor ダイアログボックスが表示されます。



図5.3.7.1-1 Pattern Editor ダイアログボックス

[1] 編集ボタン

表5.3.7.1-1 メニューバー構成

ボタン	項目	説明						
File	Open	バイナリパターン (Binary Pattern), バイナリテキストパターン (BIN Text Pattern), ヘキサテキストパターン (HEX Text Pattern) 形式 のいずれかで保存されている設定ファイルを開きます。 ファイル互換については,「5.3.7.7 既存機種パターンとの互換性」を参照してください。						
	Save	バイナリパターン (Binary Pattern), バイナリテキストパターン (BIN Text Pattern), ヘキサテキストパターン (HEX Text Pattern) 形式 で設定ファイルを保存します。						
		<i>注:</i> 保存したファイル名を変更すると,設定を読み込むことができなく なります。						

5

操作

方

ボタン	項目	説明				
Undo		直前の1作業を取り消し、もとの状態に戻します。				
Сору		Pattern View 上の選択されたパターンを内部メモリにコピーします。				
Cut		Over write: Pattern View 上の選択されたパターンを切り取ります。切り 取り後の領域は、"0" になります。				
		Insert: 選択されたパターンをアドレス領域ごと切り取ります。切り取り 後は、パターン長の末尾に切り取った領域分に0パターンが 追加されます。				
Paste		内部メモリ上のパターンをカーソル位置に貼り付けます。				
Jump		指定されたアドレスやパターンにカーソルを移動させます。				
	Head	カーソルを編集パターンの先頭に移動させます。				
	Tail	カーソルを編集パターンの最後尾に移動させます。				
	Address	Input Address ダイアログボックスが表示されます。 指定したアドレス位置にカーソルを移動します。				
	Pattern	Input Pattern ダイアログボックスが表示されます。				
		検索したいパターン列を2進数で指定します。				
		編集パターン上に一致したパターンがあれば,その位置にカーソルが 移動します。前方検索,後方検索ができます。				
		検索パターンを指定するには, Input Pattern ダイアログボックスの次のボタンをタッチします。				
		[Set ALL] ビットをすべて "1" にします。 [Reset ALL] ビットをすべて "0" にします。 検索する方向を [Forward], [Backward] で選択し, [OK] をタッチ します。				
	Forward Next	Input Pattern ダイアログボックスで設定したパターンに一致する前 方方向の次の候補を検索し,一致すれば,その位置にカーソルを移 動します。				
	Backward Next	Input Pattern ダイアログボックスで設定したパターンに一致する後 方方向の次の候補を検索し,一致すれば,その位置にカーソルを移 動します。				
Line		Pattern View に表示する、1 行あたりの表示数を指定します。パター ン設定項目の Display が Table に設定されている場合に有効です。				

表5.3.7.1-1 メニューバー構成

[2] パターン設定項目

表5.3.7.1-2 パターン設定項目

設定項目	説明							
Format	Pattern View	Pattern View でのパターン表示書式を指定します。						
	Bin: 2進	Bin: 2進数						
	Hex: 16 दे	Hex: 16 進数						
Edit Mode	パターンの編	集方法を指定します。						
	[Paste] を実 操作は対象タ	行する場合,あるいはPattern View領域で直接編集(Fill設定エリアの トです)する場合,あらかじめ Edit Modeを指定する必要があります。						
	Overwrite:選択したパターンを上書きします。Insert:選択したパターン位置に編集したパターンを挿入しまInsert を実行した場合, Data Length は変更されま このため, Insert した分のパターンが Data Length / 無効になってしまいます。							
Range	Editの範囲を設定します。							
	 Whole: すべての編集パターンがフォーカスされます。 Any: 図 5.3.7.1-2のInput Address 設定を表示し,編集範囲をアドロで指定できます。 Direct: アドレスを指定して任意の領域を選択領域にします。 							
	 詳細は, 「5.3.7.5 領域の編集」を参照してください。							
Fill	カーソルにより	カーソルによりフォーカスされている部分のパターンを編集します。						
	0:	Pattern View 領域で選択したフォーカス部分を "0" にします						
	1:	Pattern View 領域で選択したフォーカス部分を "1" にします。						
	Reverse:	Pattern View 領域で選択したフォーカス部分を論理反転します。						
	Pattern: Pattern View 領域で選択したフォーカス部分を編 InputPattern 設定を表示します。							
	Repeat: フォーカスしたアドレスを先頭に編集したパターンを Repeat で 回数だけ繰り返して設定します。							
	Length:	フォーカスした先頭アドレスからの編集ビット数を指定します。						
	Set All:	Length で選択されたすべてのビットを "1" に設定します。						
	Reset All	: Length で選択されたすべてのビットを "0" に設定します。						

	Input A	Address		×
Start Address	0	End Address	lfffff	
Distance = 1FF	FFFF			
				Cancel OK

図5.3.7.1-2 Input Address 設定

5

操作方法

			Input Patte	rn	×
HEX	00				
		Set All		Reset All	
	Repeat		1 Ler	ngth	8
					Cancel

図5.3.7.1-3 Input Pattern 設定

[3] Pattern View 領域 編集されたパターンを表示する領域です。

パターン上の編集したい bit 値をタッチすると編集できます。

5.3.7.2 Data選択時のパターン設定

試験パターンとして [Data] を選択している場合, [Edit] をタッチすると次のダイ アログボックスが表示されます。

	Pattern Editor									
File	Undo	Co	ру	Cut		Par	ste	Jum	P	Line
Number of Block		Range				F	əll			
Row Length	·	Whole	Any		Direct		0	1	Revers	e Pattern
Dat Length 26	8 435 456									
Number of Row			+00 +01 +02 +	03 +04 +05	+06 +07 +08	3 +09 +0A	+0B+0C+0E	+0E+0F+1	0 +11 +12 +13	8+14+15+16
Edit Block		0x0000000	00 00 00	00 00 00	00 00 00	00 00	00 00 00	00 00		
		0x0000010	00 00 00 00	00 00 00	00 00 00	00 00	00 00 00	00 00		
_Format		0x00000020	00 00 00 0	00 00 00	00 00 00	00 00	00 00 00	00 00		
Bin	Hex	0x00000030	00 00 00 0	00 00 00	00 00 00	00 00	00 00 00	00 00		
Edit Mode		0x00000040								
Overwrite	Insert	0x00000060	00 00 00 0		00 00 00		00 00 00	00 00		
		0x00000070	00 00 00 0	00 00 00	00 00 00	00 00	00 00 00	00 00		
		0x0000080	00 00 00 0	00 00 00	00 00 00	00 00	00 00 00	00 00		
		0x00000090	00 00 00 0	00 00 00	00 00 00	00 00	00 00 00	00 00		
		0x000000A0	00 00 00 0	00 00 00	00 00 00	00 00	00 00 00	00 00		
		0x00000080	00 00 00 0							
		0,0000000000000000000000000000000000000	00 00 00 0	00 00 00	00 00 00	00 00		00 00		
			Cursor Addr 0x	00000000						
		_Keypad								
		0 1	2	3	4	5	6	7	8	9 Forwar Next
									Delete E	Backwa

図5.3.7.2-1 Pattern Editor ダイアログボックス-Data

[1] パターン設定項目

表5.3.7.2-1 パターン設定項目 (Data 選択時)

設定項目	説明
Data Length	パターン長を設定します。設定単位は bit です。
	2~268 435 456 bits までを 1 bit ステップで設定します。
	2ch Combination 時: 4~536 870 912 bits までを 2 bit ステップで設定します。

操作方法

5.3.7.3 Mixed選択時のパターン設定

試験パターンとして [Mixed] を選択している場合, [Edit] をタッチすると次のダ イアログボックスが表示されます。

					Pattern E	ditor					
	File	Undo) C	ору	Cut		Past	e	Jump		Line
	Number of Block		_Range				Fill				
	Row Length	2 0 4 8	Whole	An	у	Direct		0	1	Reverse	Pattern
	Data Length	1 024									
[1] →	Number of Row	1		+00 +01 +02	+03 +04 +05	+06 +07 +0	8 +09 +0A+	+0B+0C+0D	+0E+0E+10) +11 +12 +13 +14	+15+16
	Edit Block	1	0x00000000	00 00 00	00 00 00	00 00 0	0 00 00	00 00 00	00 00		
	•		0x00000010	00 00 00	00 00 00	00 00 00	0 00 00	00 00 00	00 00		
	_Format		0x00000020	00 00 00	00 00 00	00 00 00	0 00 00	00 00 00	00 00		
	Bin	Hex	0x00000030	00 00 00	00 00 00	00 00 0	0 00 00	00 00 00	00 00		
	_Edit Mode	·	0x00000040	00 00 00	00 00 00	00 00 0	0 00 00	00 00 00	00 00		
	Overwrite	Insert	0x00000050	00 00 00							
			0x00000070	00 00 00			0 00 00				
			0x00000080			00 00 0.	0 00 00	00 00 00			
			0x00000090								
			0x000000x0								
			0x00000B0								
			0x000000C0								
				Curcor Addr 0	v0000024						
				Position 0	x00000024						
			Keypad								-
			0 1	1 2	3	4	5	6	7	8 9	Next
			A	s C	D	E	F			Delete Enter	Backward Next
											Cancel OK

図5.3.7.3-1 Pattern Editor ダイアログボックス--Mixed

[1] パターン設定項目

表5.3.7.3-1 パターン設定項目 (Mixed 選択時)

設定項目	説明
Number of Block	Block 数を設定します。1~511 までを 1 Block ステップで設定できます。
Row Length	Row Length を設定します。
	2 048~2415 919 104 bits まで 256 bit ステップで設定できます。
	2ch Combination 時: 4 096~4 831 838 208 bits までを 512 bit ステップで設定できます。
Data Length	パターン長を設定します。
	1 024~268435456 bits まで 1 bit ステップで設定できます。
	2ch Combination 時: 2 048~536 870 912 bits までを 2 bit ステップで設定します。
Number of Row	Row 数を設定します。1~16 Row までを 1 Row ステップで設定します。
Edit Block	編集する Block の番号を指定します。

注:

Block 数, Row 数には以下の制約があります。 Block 数 1~以下 a), b), c), d) のいずれか小さい数, 1 Step a) 511 $256\,\mathrm{Mbits}\,{\times}\,\mathrm{x}$ b) INT (Row数×Data Length') ここで、Data Length'は Data Length に余りがある場合 $256 \times x$ = (INT ($\frac{\text{Data Length}}{256 \times x}$) +1) × 256 × x Data Length に余りがない場合 $256 \times x$ = Data Length ただし, Data Length' × Row 数 × Block 数≦256 Mbits となる最大 Block 数。 c) INT ($\frac{(256 \text{ Mbits} + 2^{31}) \times x}{\text{Row Length} \times \text{Row} }$) xは,以下のとおりになります。 Independent 時, 1 2ch Combination 時, 2 d) (Row Length – Data Length) × Block 数≧2^31 (2 147 483 648) Row 数 1~以下 a), b), c) のいずれか小さい数, 1 Step a) 16 b) INT ($\frac{256 \text{ Mbits} \times x}{\text{Data Length'}}$) ここで、Data Length'は Data Length に余りがある場合 $256 \times x$ = (INT ($\frac{\text{Data Length}}{256 \times x}$) + 1) × 256 × x $256 \times x$ Data Length に余りがない場合 $256 \times x$ = Data Length ただし, Data Length' × Row 数× Block 数≦256 Mbits となる最大 Row 数。 $\frac{(256\,{\rm Mbits}+2^{31})\times{\rm x}}{\rm x}$ c) INT (Row Length xは,以下のとおりになります。 Independent 時, 1 2ch Combination 時, 2

5.3.7.4 試験パターンの作成・編集をするには

ここでは、Pattern Editor ダイアログボックスで試験パターンを作成および編集する方法を説明します。



図5.3.7.4-1 Pattern Editor ダイアログボックス

[1] 表示形式を選択します。

Pattern Editor ダイアログボックスの Format のボタンをタッチしてください。

表5.3.7.4-1 表示フォーマット設定

設定	説明
Bin	2進数で表示,および編集します。
Hex	16 進数で表示,および編集します。

 [2] 1 行に表示するデータ量を変更できます。
 [Line] をタッチして、Line ダイアログボックスを開いてください。1 行あたりの バイト数を入力して、[OK] をタッチしてください。

Line	×
	16 Bytes/Line
	Cancel

図5.3.7.4-2 Line ダイアログボックス

- [3] 編集モードを設定します。 [Insert] をタッチすると挿入モードで編集でき, [Overwrite] をタッチすると 上書きモードで編集できます。
- [4] パターンの入力は2進数表示時には、ボタンの0,1を使います。 16進数表示時には、ボタンの0~9,A~Fを使います。

5.3.7.5 領域の編集

Pattern Editor ダイアログボックスでは、複数のビットからなる選択領域を指定し、 この領域に対して一括して編集作業ができます。Fill フレーム内のボタンを使った 置き換え入力をするとき、編集操作のCut, Copy, Pasteを使うときなどに使用しま す。

ここでは Range フレーム内の各ボタンを使って選択領域を設定する方法について 説明します。

ボタンの機能は以下のとおりです。

表5.3.7.5-1 領域指定ボタン

ボタン	機能	
Whole	パターン全体を選択領域に指定します。	
Any	アドレスを指定して任意の領域を選択領域にします。 アドレスの指定は Input Address ダイアログボックスで入力し ます。	操作方法
Direct	アドレスを指定して任意の領域を選択領域にします。 アドレスの指定はカーソルで行います。	12

[Any] による選択領域の指定方法を説明します。

	Input A	ddress		X
Start Address	0	End Address	1FFFFF	
Distance = 1F	FFFF		Cancel	ж

図5.3.7.5-1 Input Address ダイアログボックス

- 1. [Start Address] に, 選択領域の始点アドレスを入力してください。
- 2. [End Address] に, 選択領域の終点アドレスを入力してください。
- 3. [OK] をタッチすると指定した領域が選択領域となり、反転表示します。

[Direct] による選択領域の指定方法を説明します。

- 1. [Direct] をタッチしてください。 ボタンの色が緑色になり、Direct モードになります。Direct モードでは パターンの入力および編集はできません。
- 選択領域の始点を指定します。
 選択領域の始点を2回タッチしてください。
- 選択領域の終点を指定します。
 選択領域の終点をタッチしてください。
- 4. 選択領域を設定しました。

ドラッグによって選択領域を指定できます。

5.3.7.6 パターンの入力

ここでは Fill フレーム内のボタンを使ってパターンを入力する方法について説明します。Fill フレームの各ボタンの機能は以下のとおりです。

表5.3.7.6-1	Fill の機能
------------	----------

ボタン	機能
0	カーソル位置のビットまたは選択された領域のビットを "0" に置き換えます。
1	カーソル位置のビットまたは選択された領域のビットを "1" に置き換えます。
Reverse	カーソル位置のビットまたは選択された領域のビットを反転します。
Pattern	任意のパターンの繰り返しを入力します。

■ [Pattern] による、パターンの入力について説明します。



図5.3.7.6-1 Input Pattern ダイアログボックス

- [1] 入力するビット数を入力してください。
- [2] 指定したパターンを繰り返す回数を入力してください。
- [3] [Set All] をタッチすると、ビットをすべて "1" に設定します。
- [4] [Reset All] をタッチすると、ビットをすべて "0" に設定します。
- [5] BIN または HEX のパターンを入力してください。
- [6] [OK] をタッチすると、カーソルの位置にパターンを入力します。
- 注:

選択領域を指定した状態で Input Pattern ダイアログボックスを開くと, Repeat で指定した繰り返し数とは無関係に,選択領域が指定パターンの 繰り返しで置き換わります。 5

操作方法

5.3.7.7 既存機種パターンとの互換性

MU195020Aの Pattern Editor では既存機種のパターンファイル (.PTN) を読 み込むことができます。ファイル互換対象機種は以下のとおりです。

MP1632C	ディジタルデータアナライザ
MP1761A/B/C	パルスパターン発生器
MP1762A/C/D	誤り検出器
MP1775A	パルスパターン発生器
MP1776A	誤り検出器
MU181020A/B	パルスパターン発生器
MU181040A/B	誤り検出器
MU183020A	パルスパターン発生器
MU183021A	パルスパターン発生器
MU183040A/B	誤り検出器
MU183041A/B	誤り検出器

5

操作方法

5.4 Error 付加機能



Error 付加をするには, MU195020A 操作画面の [Error Addition] タブにおいて, エラー発生の設定をすることにより, 出力データにエラーの付加ができます。

図5.4-1 Error Addition タブ

[1] 試験パターンに対して, Bit Error を発生させる機能です。

ON:Error 付加機能を, 実行します。OFF:Error 付加機能を, 禁止します。

ただし、本設定はすべての Error 付加機能に影響し、[OFF] では外部 Error 信号に応じた Bit Error 付加も禁止します。

[2] Error 付加 Source を選択します。 試験パターンに対して,所定のBit Errorを付加するタイミングを生成する方 法を選択します。

[Misc1] タブの AUX Input 設定で Error Injection が設定されている場合 に、Source の設定ができます。

表5.4-1 Error 付加 Source の設定

選択項目	説明
Internal	内部回路で Error 付加 Timing を生成します。
External-Trigger	Error 付加 Timing 生成を, 外部信号 (Auxiliary Input) の Trigger Edge に同期させます。
External-Disable	Error 付加 Timing は内部回路で発生させますが,外部 信号 (Auxiliary Input) が Low の区間はエラーを付加し ません。

5-47

[3] Source に Internal, External-Disable を設定した場合, Error 付加 Variation を選択します。Error 付加 (内部 Gating) 時の挿入方法を選択 します。

選択項目	説明
Repeat	Error を継続的に挿入します。
Single	Error をボタン操作にて 1 shot 挿入します。 Combination 時は, ボタン操作により Combination 数のエラー が挿入されます。

表5.4-2 Error 挿入方法の設定

[4] Error 付加 Route の挿入方法を選択します。

MU195020A はテストパターンをマルチプレクサで合成して出力します。



図5.4-2 試験パターンのパラレル-シリアル変換

マルチプレクサの入力信号をRouteと呼びます。MU195020Aでは32本の Route があります。

表5.4-3 Error 付加 Route の設定

選択項目	説明
Scan	Error を挿入する Route を順番に変えます。
Select	指定した 1 Route に Error を挿入します。

[5] 試験パターンに対して, 1 bit 分の Bit Error を発生させる Route を指定し ます。設定範囲は 1~32 で, 1 ステップで設定します。

ただし,以下の制限事項があります。

- (a) Error 付加機能が [OFF] の場合は, 設定を有効とします。
- (b) Error 付加 Route 操作方法で Scan を選択している場合は, 設定を無効とします。
- [6] 試験パターンに対して、1 bit 分の Bit Error を発生させる Bit Error Rate を設定します。
 - xE-n: xは、1~9まで1ステップごとに設定できます。
 nは、3~12まで1ステップごとに設定できます。
 - ただし,以下の制限事項があります。
 - (a) Error 付加機能が [OFF] でも, 設定を有効とします。
 - (b) Error 付加 Variation 設定が Single の場合は, Error Rate の設定は, 無効とします。
 - (c) Error 付加 Source が External-Trigger の場合は, Error Rate の設定は, 無効とします。
 - (d) n が 3 のときは, x は 1~5を選択できます。
 - (e) 最大付加レートは 5E-3 です。
- [7] Mixed Pattern に関して, 指定 Block (Data, PRBS および Block 番号) に Bit Error を挿入する Block の選択をします。

5.5 Pre-Code 設定機能

MU195020A-x20で「5.7.2 Multi Channel 機能」の Combination を設定してい る場合に, Pre-Code を設定できます。

本機能は DQPSK に対応させるために、 DATA を下記の Pre-Code 論理図のよう に演算し、出力する機能です。



Pre-Code を設定する場合には, MU195020A 操作画面の [Pre-Code] タブを タッチします。

© Output ©	Emphasis	G	Pattern	Error Addition	Pre-Code	Miscl	Misc2
Pre-Code	ON						
Туре	DQPSK	▼					
Initialize Data	1	•					

図5.5-2 Pre-Code タブ

注:

Pre-Code 機能の設定は、 Combination 設定されているチャネルで共通の 設定です。

5.5.1 Pre-Codeの設定



図5.5.1-1 Pre-Code 設定

表5.5.1-1	Pre-Code	設定項目
10.0.1	110 0000	成在沒口

番号	項目	機能	
[1]	Pre-Code	Pre-Code のオン,オフを設定します。	
[2]	Туре	Pre-Code の変調方式を設定します。 2ch Combination 選択時: DQPSK が設定可能です。	
[3]	Initialize Data	Pre-Code の初期値を設定します。 (初期値: 1)	

5.6 Misc1 機能 (MU195020A)

信号の生成方式,同期出力の設定や,補助入出力を設定します。 Misc 機能を設定するには, MU195020A 操作画面の [Misc1] タブをタッチしま す。

🖲 Output 🕼 Empha	sis 🖾 Pattern I	Error Addition	Pre-Code	Miscl	Misc2
_Pattern Sequence					
Pattern Sequence	Burst 🛛				
Source		Data Seque	nce Rest	tart	
Burst	Enable Period		256 000	bit	
	Burst Cycle	25	5 600 000	bit	
Burst Trigger Output	Delay		0	bit	
	Pulse Width		256 000	bit	
ALIXInput					
AUX Input			When Day	,	
AUX Input	Error injection				
AUX Output					
AUX Output	1/N Clock				
	1/64 Clock				
Gating Output					

図5.6-1 Misc1 タブ

表5.6-1 設定項目

項目	説明
Pattern Sequence	試験パターンの生成方法を設定します。
AUX Input	補助入力機能を設定します。
AUX Output	補助出力機能を設定します。
Gating Output	タイミング信号出力を設定します。

[Misc1] タブの設定項目は, MU195020Aの Data1~2 で共通の設定です。 パターン長に関わる設定は, Data1の設定に依存します。

5.6.1 Pattern Sequenceの設定

試験パターンの生成方式を選択します。

Pattern Sequence _ Pattern Sequence	Repeat V
Pulse Width	64 bits
Delay	0 bits

図5.6.1-1 Pattern Sequence の選択画面

表5.6.1-1 Pattern Sequence の設定

選択項目	内容	
Repeat	試験パターンの Repeat データを送信する際に選択します。 主に電子デバイス評価のために使用します。	
Burst	試験パターンの Burst データを送信する際に選択します。 主に光周回実験などの長距離光伝送試験や Packet 通信の評価 のため使用します。	
	対象となる試験パターンは, PRBS, ZeroSubstitution, Data, Mixed (Data) です。	

5.6.1.1 Repeatパターンの設定

試験パターンの Repeat データを送信する場合は, Pattern Sequence で [Repeat] を選択します。





- [1] [Repeat] を選択します。 連続した試験パターン, 連続データ信号の生成を行います。
- [2] Pulse Width には, MU195020A 正面パネルの Gating Out コネクタから 出力される同期信号の High レベルパルス幅を指定します。パルス幅は8の 整数倍で, Pulse Width の設定は表 5.6.1.1-1の式によって算出されます。

5

周期信号	設定範囲
PRBS, Data, ZeroSubstitution	128~Pattern Length と128の最小公倍数 – 128* (最大 34 359 738 240 まで設定可) 設定ステップ: 8 bit
	2ch Combination 時: (対象は PRBS, Data, ZeroSubstitution) は, 256~Pattern Length と 256 の最小公倍数 – 256 と なり, 設定ステップは 16 bit となる。 (最大 68 719 476 480 まで設定可)
Mixed	128~Row Length × Row 数 × Block 数 – 128 (最大 2 415 918 976 まで設定可) 設定ステップ: 8 bit
	2ch Combination 時: 256~Row Length × Row 数 × Block 数 – 256 とな り, 設定ステップは 16 bit となる。

表5.6.1.1-1 Pulse Width の設定範囲

*: ここでいう Pattern Length は、「図 5.3-1 Pattern タブ」の Length が 511 以下のとき、512 以上になるように整数倍した値です。

2ch Combination のときは、「図 5.3-1 Pattern タブ」の Length が 1023 以下を 1024 以上になるように整数倍した値です。

[3] Delay はデータパターンの先頭位置に対して,何ビット遅らせて High レベ ルパルスを出力するかを設定します。 設定単位は8の整数倍で,表 5.6.1.1-2に示す式によって算出されます。

20.0.1.1-2 しのなりの改た毛四				
周期信号	設定範囲			
PRBS, Data, ZeroSubstitution	128~Pattern Length と128の最小公倍数 – 128* (最大 34 359 738 240 まで設定可) 設定ステップ: 8 bit			
	2ch Combination 時: (対象は PRBS, Data, ZeroSubstitution) 256~Pattern Length と 256 の最小公倍数–256 とな り, 設定ステップは 16 bit となる。 (最大 68 719 476 480 まで設定可)			
Mixed	128~Row Length × Row 数× Block 数 – 128 最大 2 415 918 976 まで設定可 設定ステップ: 8 bit			
	2ch Combination 時: 256~Row Length × Row 数 × Block 数 – 256 とな り, 設定ステップは 16 bit となる。			

表5.6.1.1-2 Delayの設定範囲

*: ここでいう Pattern Length は、「図 5.3-1 Pattern タブ」の Length が 511 以下のとき、512 以上になるように整数倍した値です。

2ch Combination のときは、「図 5.3-1 Pattern タブ」の Length が 1023 以下を 1024 以上になるように整数倍した値です。

5.6.1.2 Burstパターンの設定

試験パターンの Burst データを送信する場合は, Pattern Sequence で [Burst] を選択します。

	1	🛛 Output	🖻 Emphasis	B Pattern	Error Addition Pre-Code	Miscl	Misc2		
		_Pattern Sec Pattern Seq	quence	rst 🛛					
[1]—	>	Source	Internal		Data Sequence Rest	tart	•	_	-[2]
		Burst		Enable Period	256 000	bit	<	_	-[3]
				Burst Cycle	25 600 000	bit	←	_	_[4]
		Burst Trigge	er Output	Delay	0	bit	<	_	-[5]
				Pulse Width	256 000	bit	←	_	-[6]

図5.6.1.2-1 Pattern Sequence (Burst) 設定項目画面

注:

Burst Trigger Output 信号は、Gating Out コネクタより出力されます。

[1] 試験パターンの Burst を発生させるタイミング源を設定します。

表5.6.1.2-1 Burst 設定項目

選択項目	説明	
Internal	内部信号で Burst 信号発生タイミングを生成します。	
External-Trigger	AUX In コネクタから入力されたゲート信号によって,発生周期を生成します。 立ち上がりエッジの検出で Burst Pattern の発生を開始します。	
External-Enable	AUX Inコネクタから入力されたゲート信号によって, Burst信号タイミングを生成します。Highレベル時はBurstデータを発生し、Lowレベル時は発生を停止します。	

[2] Burst Pattern の発生順序を指定します。

表5.6.1.2-2	Burst Pattern 発生順序の設定
------------	-----------------------

選択項目	説明
Restart	指定されている試験パターンを, Burst データ信号発生ごとに先頭から再スタートさせます。
Consecutive	指定されている試験パターンを, Burst データ信号間で連続させて出力します。
Continuous	指定されている試験パターンを連続発生させ, Burst 発生タイミング以外は出力をマ スクします。

- [3] [1] の Source を [External-Trigger] または [Internal] に設定している 場合, AUX Input に入力する試験パターンの Burst Cycle の連続信号発 生区間を bit 数で設定します。 表 5.6.1.2-3に Enable Period の設定範囲を示します。
- [4] [1] の Source を [Internal] に設定している場合, Burst Cycle (入力される試験パターンの Burst 信号の1周期)を設定します。
 表 5.6.1.2-3に Burst Cycle の設定範囲を示します。

Channel Combination 数	Enable Period (bit)	Burst Cycle (bit)	設定ステップ値 (bit)
1	[Internal] 時: 12800~2 147 483 392	$25600 \sim 2147483648$	256
	[External-Trigger] 時: 12800~2 147 483 648		
2	[Internal] 時: 25600~4 294 966 784	$51200 \sim 4294966296$	512
	[External-Trigger] 時: 25600~4 294 967 296		

表5.6.1.2-3	Enable Period と Burst Cyo	cle 設定範囲
------------	---------------------------	----------

注:

Burst Cycleと Enable Period の差は, 512 bit 以上の Disable 区間が必要です。

Disable 区間が 2ch Combination 時は 2 倍となります。

[5], [6]

Burst Trigger Output より出力する, Burst タイミング信号を設定します。

Delay:	Burst Data Pattern の先頭位置に対して, 何ビット
	遅らせて出力するかの設定を行います。
Pulse Width:	Burst Trigger Output より出力される同期信号の
	High レベルパルス幅を指定します。

表 5.6.1.2-4に, Delay と Pulse Width の設定範囲を示します。

表5.6.1.2-4	Delay と Pulse Width 設定範囲
------------	--------------------------

Channel Combination 数	Delay (bit)	Pulse Width (bit)	設定ステップ値 (bit)
1	$0\sim$ (Burst cycle – 128)	$0\sim$ (Burst cycle – 128)	8
2	$0\sim$ (Burst cycle – 256)	$0\sim$ (Burst cycle – 256)	16

5.6.2 AUX Inputの設定

外部で作成されたタイミング信号によりエラー挿入などを行う場合は、AUX Input コネクタを使用します。

AUX Input コネクタを使用する機能を以下の表に示します。

_AUX Input			
AUX Input	Error Injection	Vth 0V	

図5.6.2-1 AUX Input 設定項目

選択項目	説明
Error Injection	エラーを外部からのタイミングで挿入するときに使用します。
	Error Addition の設定で, Source が [External-Trigger], [External-Disable] を指定したときに使用します。
	詳細は「5.4 Error 付加機能」を参照してください。
Burst	Pattern Sequence で Burst が 選 択 さ れ , Source で [External-Trigger] または [External-Enable] を指定したときに使用 します。
	詳細は「5.6.1.2 Burst パターンの設定」を参照してください。
Vth	入力 Threshold の設定を 0V, -0.25V, -0.5V から選択可能です。

表5.6.2-1 AUX Input の設定

5

5.6.3 AUX Outputの設定

同期信号など、補助的な信号出力について設定します。

5.6.3.1 1/N Clockの設定

[1/N Clock] を設定すると、発生パターンに同期した分周クロックを Aux Output コネクタに出力します。



図5.6.3.1-1 AUX Output Clock 設定項目

- [1] [1/N Clock] を選択すると、Aux Outputコネクタから試験パターンに同期したクロックが出力されます。
- [2] 同期クロックの分周比 (N) を設定します。 設定分周比は 4~512 の範囲で, ステップ 2 で設定できます。

5.6.3.2 Pattern Syncの設定

[Pattern Sync] を設定すると、試験パターン周期と同期しているタイミング信号を Aux Output コネクタに出力します。



図5.6.3.2-1 AUX Output Pattern Sync 設定項目

- [1] [Pattern Sync] を選択すると、Aux Output コネクタから設定しているデー タパターン周期に同期したパルス信号が出力されます。
- [2] 同期信号パルスの発生位置を指定します。 試験パターンによって、設定内容が異なります。

試験パターン	設定内容
PRBS, Data, ZeroSubstitution	パターン周期に対して発生し、パルス位置はパターンの先頭位置に対して指定できます。指定範囲は、以下になります。
	1~Pattern Length*と128の最小公倍数 – 135, 8 bits Step, 最大 34359738105 まで設定可
	2ch Combination 時: 1~Pattern Length*と256 の最小公倍数 – 287, 16 bits Step, 最大 68719476209 まで設定可
Mixed (Data)	全ブロック発生パターン周期に対して発生し、パルス位置は Block と Row の位置 で指定できます。

表5.6.3.2-1 同期信号パルス発生位置の設定

*: ここでいう Pattern Length は、「図 5.3-1 Pattern タブ」の Length が 511 以下のとき、512 以上になるように整数倍した値です。

2ch Combination のときは、「図 5.3-1 Pattern タブ」の Length が 1023 以下を 1024 以上になるように整数倍した値です。

5.6.3.3 Burst Output2の設定

Burst Output2 を設定すると、Pattern Sequence で [Burst] を選択している場合, Burst Trigger Output と同様のタイミング信号を Aux Output コネクタに出力します。

表5.6.3.3-1	Burst Output2	の設定
------------	---------------	-----

設定項目	説明
Delay	Burst Data Pattern の先頭位置に対して,何ビット遅らせて出力するか設定します。 設定範囲は、「表 5.6.1.2-4 Delay と Pulse Width 設定範囲」と同様です。
Pulse Width	Burst Trigger Outputより出力される同期信号のHighレベルパルス幅を設定します。 設定範囲は、「表 5.6.1.2-4 Delay と Pulse Width 設定範囲」と同様です。

5.6.3.4 出力オフ

OFFを設定すると、Aux Output コネクタから信号を出力しません。

5

5.6.4 Gating Outputの設定

Gating Output コネクタからの出力を設定します。

	Ga
F 4 1	-

Sating Output

[1] -	Gating Output
-------	---------------

ON V

図5.6.4-1 Gating Output 設定項目

表5.6.4-1 Gating Output の設定

選択項目	説明
ON	Gating Output コネクタから, Pattern Sequence で設定した同期信号を出力します。
OFF	Gating Output コネクタから, 信号を出力しません。

5.7 Misc2 機能

Misc2 機能では、クロック、複数チャネルの連係動作を設定します。 Misc2機能を設定するには、MU195020A操作画面の [Misc2] タブをタッチしま す。

🖲 Output 📴 Empha	sis 🛛 Pattern Error Addition Pre-Cod	e Miscl Misc2							
Clock Setting									
Clock Source	Unit1:Slot6:MU181000B								
Bit Rate	Variable 🛛 🗐 32	.100 000 Gbit/s							
Output Clock Rate	Halfrate	0 ppm							
Reference Clock	Internal 🗸								
L									

図5.7-1 Misc2 タブ

5.7.1 クロックの設定





	C	Output	C	Empha	sis	3 Pa	ttern	Error	Addition	Pre-Code	Miscl	Misc2	
ĺ		Clock Sett	ting										
[1]	→c	lock Sour	rce		Exter	nal			\				
[3]]					2	8.000 (000 G	bit/s				
[2] -	2]				Halfra	te			Input	Clock Freq			
[6] -	→o	peration	Bitra	te	2.4 to	32.1			1.2	200 to 16.0)5 GHz(1/2 Clo	ck)
										,	1		
										[1 7]		

図5.7.1-2 クロック設定項目画面 (External の場合)

[1] クロック供給源を選択します。

表5.7.1-1 Clock Source の設定

選択項目	内容
External	MU195020AのExt Clock Inputコネクタに入力されるクロック
MU181000A	MP1900A に装着されている MU181000A のクロック
MU181000B	MP1900A に装着されている MU181000B のクロック
MU181500B	MP1900A に装着されている MU181500B のクロック

[2] Clock Out コネクタに出力されるクロックのレートを設定します。

Fullrate: クロック周波数と出力データレートは同じです。 Halfrate: 出力クロック周波数は出力データレートの半分です。 クロック供給源が MU181000A/B の場合

- [3] 出力ビットレートを設定します。[Variable] または Preset の規格値から選択 します。詳しくは「5.1.4 ビットレートの設定」を参照してください。
- [4] クロック周波数のオフセットを-1000~1000 ppm の範囲で設定します。 クロック供給源が [External] の場合は表示されません。
- [5] MU181000A/Bの基準クロックを設定します。

クロック供給源が External の場合

- [3] データのビットレートが表示されます。
- [6] MU195020Aの動作ビットレート帯が表示されます。
- [7] MU195020A のクロック Input コネクタに入力する周波数が表示されます。

[1] の設定で連動先に MU181500B を選択したときは, MU181500B に入 力するクロック周波数の表示です。

[2] と [6] の設定による動作ビットレートと入力クロック周波数の関係を以下 に示します。括弧書きは MU195020A-x01 がないとき (上限ビットレート 21G)の表示です。

表5.7.1-2 動作ビットレートと入力クロック周波数の関係 (外部クロック使用時)

Output Clock Rate の設定	Operation Bitrate の範囲	Input Clock Freq の表示	ビットレートと クロック周波数の関係
Full Rate Clock	2.4~16.0 Gbit/s	2.4~16.0 GHz	1/1 クロックで動作
	16.0~20.0 Gbit/s	8.0~10.0 GHz	1/2 クロックで動作
	20.0~32.1 (21.0) Gbit/s	$10.0 \sim 16.05$ (10.5) GHz	1/2 クロックで動作
	25.0~32.1 Gbit/s	$6.25{\sim}8.025\mathrm{GHz}$	1/4 クロックで動作
Half Rate Clock	2.4~32.1 (21.0) Gbit/s	$1.2 \sim 16.05 (10.5) \text{ GHz}$	1/2 クロックで動作
	25.0~32.1 Gbit/s	$6.25{\sim}8.025\mathrm{GHz}$	1/4 クロックで動作

表5.7.1-3 動作ビットレートと入力クロック周波数の関係 (MU181500B + 外部クロック使用時)

Output Clock Rate の設定	Operation Bitrate の範囲	Input Clock Freq の表示	ビットレートと クロック周波数の関係
Full Rate Clock	2.4~15.0 Gbit/s	$2.4{\sim}15.0~\mathrm{GHz}$	1/1 クロックで動作
	15.0~20.0 Gbit/s	7.5~10.0 GHz	1/2 クロックで動作
	20.0~30.0 (21.0) Gbit/s	$10.0 \sim 15.0 \ (10.5) \ \mathrm{GHz}$	1/2 クロックで動作
	25.0~32.1 Gbit/s	$6.25{\sim}8.025\mathrm{GHz}$	1/4 クロックで動作
Half Rate Clock	2.4~30.0 (21.0) Gbit/s	1.2~15.0 (10.5) GHz	1/2 クロックで動作
	30.0~32.1 Gbit/s	$7.5 \sim 8.025 \mathrm{~GHz}$	1/4 クロックで動作

クロック接続と画面設定

MU195020A は、使用するクロック供給源によって MU195020A との接続, 画面 設定が異なります。ここでは MU195020A とクロック供給源, ジッタ源との接続, および画面設定について、使用するクロック供給源ごとに説明します。

注:

ここで説明する構成で MU181000A/B と MU181500B を使用する場合, これらのモジュールを MU195020A と同じ MP1900A に装着している必要 があります。

MU195020Aを以下の機器構成で使用した場合の接続および設定について説明します。

- (1) MU195020A + MU181000A/B + MU181500B
- (2) MU195020A + MU181000A/B
- (3) MU195020A + MU181500B + 外部クロック供給源
- (4) MU195020A + 外部クロック供給源

ここでは MP1900A の, Slot1-2 に MU181500B, Slot3 に MU195020A, Slot6-7 に MU181000B を装着した構成で説明をします。

また, MU195020A の Clock Source 設定, および MU181500B の Clock Source 設定がそれぞれ初期値 (External) の状態から手順を説明します。

5.7.1.1 MU195020A + MU181000A/Bシンセサイザ + MU181500Bジッタ変調源

クロックの接続:

MU195020A, MU181000A/B, および MU181500B のクロック接続については, 「3.2.3 ジッタを付加する場合」の接続図, 説明を参照してください。

画面設定手順:

- MU181500B 画面の Clock Source 設定にて, [Unit1:Slot6: MU181000B] を選択すると MU181500B と MU181000B が連動します (図 5.7.1.1-1参照)。
- MU195020A 画面の [Misc2] タブの Clock Source にて, [Unit1:Slot2: MU181500B] を選択すると MU195020A と MU181500B が連動します (図 5.7.1.1-2参照)。
- 3. MU195020A 画面の Bit Rate にて, 出力データのビットレートが設定できる ようになります。図 5.7.1.1-2の例では, 出力データを 32.1 Gbit/s に設定して います。

SJ1 Off SJ2 10 Hz 0.000 Ulp-p 0	Off 10 Hz 0.000 Ulp-p	SSC Off 33 000 Hz 0 ppm	BUJ Off 0.000 Ulp-p	RJ Off 0.000 Ulp-p	Ext
Clock Source Unit1:Slot6:MU18 12 500 0 AUX Input Clock	10008 00 kHz		Clock to PPG Half- 25.000 Ref. Clock 12 50 Sub-rate Cloc 1 56	rate (MUX) 000 Gbit/s 1/1 00 000 kHz :k 1/8 52 500 kHz	
Clock Source Unit1:Slot	6:MU18100	DB		 ▼]	
Center Frequency			12 50	0 000 kHz	
Offset				0 ppm	
Reference Clock	Internal				
Calibrated Module S/N	\square		1	A0000002	

図5.7.1.1-1 MU181500B Clock Source 設定

G	Output	C	Empha	sis	C	Pattern	Error A	ddition	Pre-	Code	Miscl	Misc2	
ſ	Clock Setti Clock Sour	ing_ ce		Unit	1:Sl	ot2:MU181	L500B						
	Bit Rate			Varia	able					32.1	00 000	Gbit/	s
	Output Clo	ck R	late	Halfr	ate	\		Of	fset		0	ppm	
	Reference	Cloc	k	Inter	nal								



注:

上記の手順どおり,先にMU181500BとMU181000Bの連動設定をしてください。連動設定の順番が前後すると,図 5.7.1.1-3の警告ダイアログボックスが表示されます。



図5.7.1.1-3 モジュール連動の警告ダイアログボックス

5.7.1.2 MU195020A + MU181000A/Bシンセサイザ

クロックの接続:

MU195020AとMU181000A/Bのクロック接続については、「3.2.1 エラー測定を する場合」の接続図,説明を参照してください。

画面設定手順:

- 1. MU195020A 画面の Clock Source にて, [Unit1:Slot6: MU181000B] を選択すると MU195020A と MU181000B が連動します。
- MU195020A 画面の Bit Rate にて、出力データのビットレートが設定できる ようになります。図 5.7.1.2-1の例では、出力データを 32.1 Gbit/s に設定して います。

C Output C Emph	asis 🖸 Pattern Error Addition Pre-Code Misc1 Misc2										
Clock Setting											
Clock Source	Unit1:Slot6:MU181000B										
Bit Rate	Variable 32.100 000 Gbit/s										
Output Clock Rate	Halfrate Offset 0 ppm										
Reference Clock	Internal 🛛										

図5.7.1.2-1 Clock Source 設定 (シンセサイザ連動時)

5.7.1.3 MU195020A + MU181500Bジッタ変調源+外部クロック供給源

クロックの接続:

MU195020A, MU181500B, および外部クロック供給源のクロック接続については、「3.2.3 ジッタを付加する場合」の接続図、説明を参照し、説明の中の MU181000Aを外部クロック供給源に置き換えてください。

画面設定手順:

- MU195020A 画面の Clock Source にて、[Unit1:Slot2: MU181500B] を選択するとMU195020AとMU181500Bが連動します。
- MU195020A 画面の Operation Bitrate にて、出力したいデータのビット レートを選択します。28 Gbit/s のデータを出力する場合は、図 5.7.1.3-1の 例のように [2.4 to 30.0] を選択します。
- MU195020A 画面の Input Clock Freq に表示されている周波数のクロック を, MU181500B の Ext Clock Input コネクタに入力します。図 5.7.1.3-1 の例では、28 Gbit/s のデータを出力するために、14 GHz のクロックを入力 します。
- MU195020A 画面の Bit Rate に出力データのビットレートが表示されます。
 手順 3 で入力しているクロックにより,出力データのビットレートを変更できる ことを確認してください。

🖲 Output 📴 Empha	sis 🖻 Pattern Error Addition Pre-Code Miscl Misc2					
Clock Setting	Unit1:Slot2:MU181500B					
Bit Rate	28.000 000 Gbit/s					
Output Clock Rate	Halfrate 🛛 🔻 Input Clock Freq					
Operation Bitrate	2.4 to 30.0 ▼ 1.200 to 15.0 GHz(1/2 Clock)					

図5.7.1.3-1 Clock Source 設定 (ジッタ + 外部クロック供給源使用時)

5.7.1.4 MU195020A + 外部クロック供給源

クロックの接続:

MU195020A とクロック接続については、「3.2.1 エラー測定をする場合」を参照し 説明の中の MU181000A を外部クロック供給源に置き換えてください。

画面設定手順:

- 1. MU195020A 画面の Clock Source にて, [External] を選択してください。
- 2. MU195020A 画面の Operation Bitrate にて、出力したいデータのビット レート帯を選択します。図 5.7.1.4-1の例では、28 Gbit/s のデータを出力し たいので、[2.4 to 32.1] を選択します。
- MU195020A 画面の Input Clock Freq に表示されている周波数のクロック を, MU195020A の Ext Clock Input コネクタに入力してください。図 5.7.1.4-1の例では, 28 Gbit/s のデータを出力するために, 14 GHz のクロッ クを入力します。
- 4. MU195020A 画面の Bit Rate に出力データのビットレートが表示されます。 手順 3 で入力しているクロックにより,出力データのビットレートを変更できる ことを確認してください。

🖻 Output	🖻 Emp	hasis	© Pi	attern	Error Addition	Pre-Code	Miscl	Misc2				
Clock Setting												
Clock Sourc	e	Exter	nal		-							
Bit Rate			28.000 000 Gbit/s									
Output Cloc	k Rate	Halfra	ate		Input C	lock Freq						
Operation B	itrate	2.4 to	32.1		1.20	00 to 16.05	GHz(1/	2 Clock				

図5.7.1.4-1 Clock Source 設定 (外部クロック供給源使用時)

5.7.2 Multi Channel機能

MU195020A には、複数チャネルのデータを連係して発生する Multi Channel 機能があります。Multi Channel 機能は、大きく Combination と Channel Synchronization に分けられます。形名、オプションによって設定できる機能が異なります。

Multi Channel に関しての詳細の設定方法は『MX190000A シグナルクオリティ アナライザ-R 制御ソフトウェア 取扱説明書』を参照してください。

Combination 機能種類

- (1) 2ch Combination: MU195020A-x20
- (2) $64G \times 2ch$ Combination: MU195020A-x20 × 2 $\forall \forall \neg \neg \nu$

Channel Synchronization 機能種類

- (1) CH Synchronization: MU195020A-x20
- (2) 2ch CH Synchronization: MU195020A-x20
- (3) モジュール間 CH Synchronization: MU195020A

表5.7.2-1 1	Multi Channel	の対象機種
------------	---------------	-------

形名, オプション	2ch Combination	Ch Synchronization	モジュール間 Ch Synchronization	64G × 2ch Combination
MU195020A	1モジュール 以上	1モジュール 以上	2 モジュール 以上	2 モジュール 以上
MU195020A-x10	×	×	×	×
MU195020A-x20	0	0	0	0
MU195020A-x30/x31	-x31	-x31	0	-x31

5.7.2.1 Combination機能

Combination 機能を使用すると、MU195020A や MU195040A でチャネル間の パターン発生同期または受信同期をとることにより、40 Gbit/s アプリケーションや 50 Gbit/s アプリケーションの評価ができます。

20 Gbit/sを2 チャネル合成することにより、40GbEやOTU3のビットレートである 40 Gbit/sのシリアルデータを発生できます。



図5.7.2.1-1 2ch Combination パターン生成/受信

 $64G \times 2ch$ Combination 機能を使用すると,最大 32G のデータを合成した 64G のデータを 2 系統発生できます。この 2 系統のデータパターンは,さらに外部 MUX などで合成できるパターンです。

この機能は MU195020A-x20 + x31 を 2 モジュール装着している場合に設定可 能です。



図5.7.2.1-2 64G x 2ch Combination パターン生成 (MU195020A 2 モジュール)

5.7.2.2 Synchronization機能

Channel Synchronization 機能では、複数チャネルのタイミングをそろえます。 複数の MU195020A の間でもタイミング同期を取ることができます。また、Skew を 設定して、チャネル間の時間差を調整できます。







MU195020A-x20を2モジュール使用し,かつ2ch Combination によって合成 されるCombination1-2の2系統の信号を,さらにCh Synchronization すること が可能です。



図5.7.2.2-3 2Ch Combination の CH Sync

5.8 モジュール間同期機能

モジュール間同期機能を使用する場合は, Menu の [Combination Setting] を タッチし, Combination Setting 画面で設定します。

詳細設定方法は『MX190000A シグナルクオリティアナライザ・R 制御ソフトウェア 取扱説明書』を参照してください。

Ope	ration 設定項目	内容
Independent		MU195020A を独立して動作させるときに選択します。
Channel Synchronization	CH Sync ^{*1, *2}	対象モジュールのすべてのチャネルに Channel Synchronizationを設定します。
	2ch Combination ^{*1, *2}	対象モジュールを 2ch Combination に設定 し,かつモジュール間に Channel Synchronization を設定します。
	$64 \text{G} \times 2 \text{ch Combination}^{*_1, *_2}$	MU195020Aを2モジュール装着したとき,対象モジュールを2ch Combination に設定し,かつモジュール間のパターンを1/4 周期ずらして発生します。
		本設定使用時は 2 つの MU195020A それぞ れに同一パターンを設定します。

表5.8-1 Combination Setting 画面構成

*1: MU195020A-x30/x31 が必要です。

*2: MU195020A-x20 が必要です。

5.9 Multi Channel Calibration 機能

Multi Channel 機能, モジュール間同期機能を最適な状態で使用するために, 校正を実行する必要があります。本機能はMP1900Aに装着されたMU195020A を組み替えるなどして構成が変更になったときに必要です。

詳細設定方法は『MX190000A シグナルクオリティアナライザ-R 制御ソフトウェア 取扱説明書』を参照してください。

5.10 測定結果を見るには

測定結果を見るには、MU195040A 操作画面の [Result] タブをタッチします。 [Result] タブは、上部が項目設定領域、下部が結果表示領域となっています。 MU195040A の設定項目を変えながら、測定結果を見ることができます。



図5.10-1 Result タブ

項目設定領域内の [1] の項目を変更すると、設定項目を切り替えることができます。



図5.10-2 項目設定領域画面

表5.10-1 項目設定領域の選択項目

選択項目	内容
Input	入力信号インタフェースに関する設定をします。
Gating	測定周期に関する設定をします。
Condition	測定条件に関する設定をします。
Auto Sync	自動同期確立機能に関する設定をします。
Sync Control	同期確立方式に関する設定をします。

図 5.10-1の [2] で, 表示項目を切り替えることができます。 現在のバージョンでは, [Error/Alarm] のみ表示されます。



図5.10-3 結果表示領域画面

表5.10-2 結果表示領域の選択項目

選択項目	内容
Error/Alarm	Error/Alarm 測定結果を表示します。

図 5.10-1の [3] でチャネルの連携表示を切り替えることができます。

Result Measureme	nt 🖾 Pattern 🖾 Input	Capture Misc1	
Gating	_		
Cycle Repeat	Unit Time	V O day	00:00:01
Current ON			
Calculation	Progressive v	Interval 100	▼ ms
Error/Alarm	▼ Independent	Date&Time	
Zoom	Independent	2017/04	/10 14:35:18
Total	2ch Combination1-2	ОМІ	∕ınritsu
ER			
EC))	
%EFI)		
EI			

図5.10-4 結果表示領域画面

表5.10-3 結果表示領域の選択項目

選択項目	内容	
Independent	1つのチャネルの測定結果	
2ch Combination1-2*	Data1/2の2ch Combination 結果	

*: MU195040A-x20 で表示されます。

5.10.1 Input選択時の設定

図 5.10-1 項目設定領域の [1] の項目を [Input] に設定します。



図5.10.1-1 Input 設定項目

[1], [2] Data 入力または XData 入力のしきい値電圧を設定します。

Data 信号は MU195040A の Data Input コネクタから入力され, XData 信 号は Data Input コネクタから入力されます。以降, Data Input コネクタの 設定に関しては, XData の設定として, 説明します。 -3.500~+3.300 V の範囲で 0.001 V ステップごとに設定できます。 た だ し,「図 5.13.1-1 Input タブ」の [Input Condition] で [Differential 500hm] または [Differential 1000hm] に設定している場 合は, Data, XData 各設定値の差の絶対値が 3.000 V 以下となる値で制 限されます。

[3] Data, XData 入力電圧しきい値の差を設定します。

「図 5.13.1-1 Input タブ」の [Input Condition] で [Differential 500hm] または [Differential 1000hm] を設定し, かつ [Alternate] を 選択している場合に有効です。

Input					
Threshold 🗉 🛛	T Data @	0.000 V	XData 🗉 🗌	0.000 V	
	L Data-XDat	a 🛛	0.000 V		0 dB

図5.10.1-2 入力電圧しきい値差の設定項目画面

[Data-XData] または [XData-Data] を選択します。設定値は-3.000~+3.000 V の範囲で 0.001 V ステップごとに設定できます。

[4] Clock 位相単位と位相可変を設定します。

Delay	0	mUI	0.	.000 ps	Calibration
	図5.10.1-3	Clock	く位相の)設定項目画	回面

mUI または ps の単位を選択します。

<mUI 単位時>

-1000~1000 mUI までを2 mUI ステップごとに設定できます。

<ps単位時>

2 mUI に相当する ps 単位ステップごとに設定できます。

設定範囲は、-1000~1000 mUIを ps 単位に換算した値になります。

表5.10.1-1 Clock 位相の設定 (ps 単位時)

周波数	設定範囲
32.1 GHz	$-31.14 \sim 31.14$
$25\mathrm{GHz}$	$-40 \sim 40$
2.4 GHz	$-416 \sim 416$

- 注:
- 周波数が変わった場合または温度条件が変わった場合は、 Calibration 推奨アラームが点灯します。Calibration を実行しない場合、通常の位相設定より設定誤差が大きくなる場合があります。
- ・ MU195040Aの位相設定は mUI 単位を内部基準としているため ps 単 位で表示されている値は、周波数を変えるたびに変わります。
- [5] MU195040A-x11/x21を追加している場合, CTLEの Gainを設定します。 設定値は 0~-12 dBの範囲で 0.1 dB ステップごとに設定できます。

CTLE 🖸 🛛 0 dB

図5.10.1-4 CTLEの設定項目画面

CTLE の Band は [Input] タブにて選択します。「5.13.1 入力設定項目」 の説明を参照してください。

5.10.2 Gating選択時の設定

図 5.10-1 項目設定領域の [1] の項目を [Gating] に設定します。



図5.10.2-1 Gating 設定項目

[1] Unit 項目の中から測定周期の単位を選択し、その周期を設定します。また、 Cycle で [Untimed] を選択すると、測定周期の設定値は無効になります。

Unit	設定内容
Time	1 秒~99 日 23 時間 59 分 59 秒までを1 秒単位で設定できます。
Clock Count	E+4~E+16 までを E+1 単位で設定できます。 なお, 測定時間の最小分解能は1秒であり, ここで指定する値を超えた1秒 区間終了時点で測定終了となります (図 5.10.2-2参照)。
Error Count	E+4~E+16 までを E+1 単位で設定できます。 なお, 測定時間の最小分解能は1秒であり, ここで指定する値を超えた1秒 区間終了時点で測定終了となります (図 5.10.2-2参照)。
Block Count	試験パターンが Mixed Pattern の場合に, 実行する Block の数を Gating とする機能です。 E+2~E+14 までを E+1 単位で設定できます。なお, 測定時間の最小分解 能は1秒であり, ここで指定する値を超えた1秒区間終了時点で測定終了と なります (図 5.10.2-2参照)。

表5.10.2-1 測定周期の設定



[2] Cycle 項目の中から測定動作を選択できます。

表5.10.2-2 測定動作の設定

Cycle	設定内容
Repeat	測定区間の測定を繰り返します。
Single	1 測定区間のみで測定を終了します。
Untimed	測定開始指示から測定終了指示まで測定し続けます。

[3] 測定経過の表示形式を設定します。

Current ON		
Calculation	Progressive 🗸	— Interval 100 💌 ms
Error/Alarm	Progressive Immediate History Reset	▼ Date&Time ▼ 2017/04/10 14:43:17
Current ON		
Calculation	Progressive	Interval 100 V ms
Zoom	History Reset	200 2 500 4:45:38

図5.10.2-3 測定経過表示の設定項目画面

表5.10.2-3 測定経過表示の設定

Current	設定内容
ON	現在までの測定データの累積結果を指定したサイクルタイ ムごとに表示します。サイクルタイムは [Interval] で 100 ms, 200 ms, または 500 ms*を選択してください。
	また, 測定途中結果は Calculation で, 測定開始からの累 積結果を表示する [Progressive] モードとサイクルタイム ごとの即値結果を表示する [Immediate] モードを選択し てください。
OFF	最後に終了した測定周期の結果を表示します。表示内容は 次の測定周期が終了するまで更新されません。

*: 500 ms は 2ch Combination 時のみ表示されます。

測定時間が1秒周期で, Interval = 200 msの場合の Calculation と測定結果の 関係は以下のようになります。

			1 s		>	l	
	200 ms	200 ms	200 ms	200 ms	200 ms	200 ms	200 ms
測定値	E1	E2	E3	E4	E5	E6	E7
	Current = ON : Calculation = Progressive						
	全桁'—'	E1	$\sum_{n=1}^{2} E_n$	$\sum_{n=1}^{3} E_n$	$\sum_{n=1}^{4} E_n$	$\sum_{n=1}^{5} E_n$	E ₆
	Current = ON : Calculation = Immediate						
表示値	全桁'—'	E1	E ₂	E ₃	E4	E ₅	E ₆
	Current = OFF						
	全桁'—'					$\sum_{n=1}^{5} E_n$	

図5.10.2-4 測定結果表示の関係

5.10.3 Condition選択時の設定

図 5.10-1 項目設定領域の [1] の項目を [Condition] に設定します。





[1] [Error Detection] 項目の中からエラー検出方法を選択します。

表5.10.3-1 エラー検出方法の設定

Error Detection	設定内容
Insertion/Omission	ビットパターンが, "0"から"1"および"1"から"0"に変化したエラーを カウントします。
	Insertion エラー: ビットパターンが"0"から"1"に変化したエラー Omission エラー: ビットパターンが"1"から"0"に変化したエラー
Transition/Non Transition	遷移ビットで発生したエラーおよび非遷移ビットで発生したエラーを カウントします。 Combination 時は選択できません。





(a) 入力パターン				
(b) 内部発生パターン				
(c) トータルエラー				
(d) Transitionエラー				
(e) Non Transitionエラー			<u></u>	
図5.10.3-3 Error Detection (トータルエラー, Transition エラー, Non Transition エラー)				

- - [2] [EI/EFI Interval] 項目の中からエラーインターバルおよびエラーフリーイ ンターバル測定におけるインターバル時間を選択します。

表5.10.3-2	インターバル時間の設定
-----------	-------------

EI/EFI Interval	設定内容
1ms	1 ms 単位をインターバルとします。 インターバルカウンタ値がインターバル数となります。
10ms	10 ms 単位をインターバルとします。 インターバルカウンタ値がインターバル数となります。
100ms	100 ms 単位をインターバルとします。 インターバルカウンタ値がインターバル数となります。
1s	1 s間インターバルカウンタ累積結果が0以外なら、1とします。

[3] Block Window 機能の実行可否を選択します。

Block Window は、内部発生パターンに対し、マスク領域を設定することで 設定領域のエラーをマスクします。設定の詳細は「5.3.7 Pattern Editor に よる試験パターン編集」を参照してください。

表5.10.3-3 Block Window 機能の設定

Block Window	設定内容
ON	Block Window 処理をします。 Block Window 設定が1になっているBitは, Error 測定をマスクします。
OFF	Block Window 処理をしません。

ただし、以下の場合は Block Window を設定できません。

- ・ 試験パターン PRBS, および Mixed 選択時
- ・ Capture 実行時

[4] Bit Window 機能の実行可否を選択します。Bit Window は、試験パターンの 32 bits ごとに測定の有効・無効を指定する機能です。設定の詳細は「5.3.7 Pattern Editor による試験パターン編集」を参照してください。

表5.10.3-4 Bit Window 機能の設定

Bit Window	設定内容
ON	Bit Window 処理をします。
OFF	Bit Window 処理をしません。

5.10.4 Auto Sync選択時の設定

図 5.10-1 項目設定領域の [1] の項目を [Auto Sync] に設定します。



図5.10.4-1 Auto Sync 設定項目

[1] Sync Gain から Sync Loss へ同期しきい値を超えた場合,自動的に再同期 処理を実行するかどうかを選択します。

表5.10.4-1 Auto Sync の設定

Auto Sync	設定内容	
ON	自動的に再同期処理を実行します。	
OFF	再同期処理を実行しません。	

[2] Auto Sync が [ON] の状態で, 再同期処理が実行される誤り率のしきい値 を設定します。

Threshold を 10-N (N = 2, 3, 4, 5, 6, 7, 8) または [INT] に設定できます。

[INT] のとき、同期引き込み状態 (Sync Gain) が同期外れ状態 (Sync Loss) かの判定は、同期しきい値により行います。Sync Gain のときに誤り 率が同期しきい値を超えると、Sync Loss と判定されます。また、Sync Loss のときに誤り率が同期回復しきい値以下になると Sync Gain と判定されます。 同期しきい値については、[INT] の場合は表 5.10.4-2、10^{-N} (N = 2、3、4、5、6、7、8) の場合は表 5.10.4-3を参照してください。

5

Sync	Test Pattern	Data Length	Threshold 誤り率 = $\begin{bmatrix} エラー数\\ クロック数 \end{bmatrix}$		
Control			Sync Gain \rightarrow Sync Loss	Sync Loss \rightarrow Sync Gain	
_	PRBS, Mixed Pattern, PRBS 設定部	2^{n-1} (n = 7, 9, 10, 11, 15, 20, 23, 31)	$\frac{(128) \times 2,000}{(2,048) \times 5,000}$ $= \frac{1}{40}$ $= 2.5 \text{ E- } 2$	$\frac{(128)}{(2,048) \times 4}$ = $\frac{1}{64}$ = 1.56 E - 2	
Frame ON および Quick	Mixed Data 部, ZeroSubstitution , Data	$ \begin{array}{c} 128 \\ \sim \\ 5,120 \end{array} $	$\frac{(128) \times 200}{(2,048) \times 64,000}$ $= \frac{1}{5,120}$ $= 1.95 \text{ E} - 4$	$\frac{(128) \times 1}{(2,048) \times \frac{\text{DataLength}}{128 \times 8}}$	
		5,121 \sim 10,240	$\frac{(128) \times 200}{(2,048) \times 128,000}$ $= \frac{1}{10,240}$ $= 9.77 \text{ E} - 5$	$\frac{(128) \times 1}{(2,048) \times \frac{\text{DataLength}}{128 \times 8}}$	
		$ \begin{array}{c} 10,241 \\ \sim \\ 51,200 \end{array} $	$\frac{(128) \times 200}{(2,048) \times 640,000}$ $= \frac{1}{51,200}$ $= 1.95 \text{ E} - 5$	$\frac{(128) \times 1}{(2,048) \times \frac{\text{DataLength}}{128 \times 8}}$	
		$51,201 \\ \sim \\ 102,400$	$\frac{(128) \times 200}{(2,048) \times 1,280,000}$ $= \frac{1}{102,400}$ $= 9.77 \text{ E} - 6$	$\frac{(128) \times 1}{(2,048) \times \frac{\text{DataLength}}{128 \times 8}}$	
		$102,401 \\ \sim \\ 204,800$	$\frac{(128) \times 200}{(2,048) \times 2,560,000}$ $= \frac{1}{204,800}$ $= 4.88 \text{ E} - 6$	$\frac{(128) \times 1}{(2,048) \times \frac{\text{DataLength}}{128 \times 8}}$	
		204,801 ~ 307,200	$\frac{(128) \times 200}{(2,048) \times 3,840,000}$ $= \frac{(256) \times 200}{(4,096) \times 3,840,000}$ $= \frac{1}{307,200}$ $= 3.26 \text{ E} - 6$	$\frac{(128) \times 1}{(2,048) \times \frac{\text{DataLength}}{128 \times 8}}$ $= \frac{(512) \times 1}{(8,192) \times \frac{\text{DataLength}}{128 \times 8}}$	

表5.10.4-2 Threshold 設定と同期しきい値 (INT の場合)
Sync Control	Test Pattern	Data Length	Threshold 誤り率	= <u>【エラー数</u> _ クロック数】
			Sync Gain \rightarrow Sync Loss	Sync Loss \rightarrow Sync Gain
Frame ON および Quick (続き)	Mixed Data 部, ZeroSubstitution, Data (続き)	307,201 ~ 409,600	$\frac{(128) \times 200}{(2,048) \times 5,120,000}$ $= \frac{(256) \times 200}{(4,096) \times 5,120,000}$ $= \frac{1}{409,600}$ $= 2.44 \text{ E} - 6$	$\frac{(128) \times 1}{(2,048) \times \frac{\text{DataLength}}{128 \times 8}}$ $= \frac{(512) \times 1}{(8,192) \times \frac{\text{DataLength}}{128 \times 8}}$
		409,601 ∼ 524,288	$\frac{(128) \times 200}{(2,048) \times 6,553,600}$ $= \frac{(256) \times 200}{(4,096) \times 6,553,600}$ $= \frac{1}{524,288}$ $= 1.91 \text{ E} - 6$	$\frac{(128) \times 1}{(2,048) \times \frac{\text{DataLength}}{128 \times 8}}$ $= \frac{(512) \times 1}{(8,192) \times \frac{\text{DataLength}}{128 \times 8}}$
		$524,289 \ \sim \ 1,048,576$	$\frac{(128) \times 200}{(2,048) \times 13,107,200}$ $= \frac{(256) \times 200}{(4,096) \times 13,107,200}$ $= \frac{1}{1,048,576}$ $= 9.54 \text{ E} - 7$	$\frac{(128) \times 1}{(2,048) \times \frac{\text{DataLength}}{128 \times 8}}$ $= \frac{(512) \times 1}{(8,192) \times \frac{\text{DataLength}}{128 \times 8}}$
		1,048,577 \sim 2,097,152	$\frac{(128) \times 200}{(2,048) \times 26,214,400}$ $= \frac{(256) \times 200}{(4,096) \times 26,214,400}$ $= \frac{1}{2,097,152}$ $= 4.77 \text{ E} - 7$	$\frac{(128) \times 1}{(2,048) \times \frac{\text{DataLength}}{128 \times 8}}$ $= \frac{(512) \times 1}{(8,192) \times \frac{\text{DataLength}}{128 \times 8}}$
		2,097,153 \sim 4,194,304	$\frac{(128) \times 200}{(2,048) \times 52,428,800}$ $= \frac{(256) \times 200}{(4,096) \times 52,428,800}$ $= \frac{1}{4,194,304}$ $= 2.38 \text{ E} - 7$	$\frac{(128) \times 1}{(2,048) \times \frac{\text{DataLength}}{128 \times 8}}$ $= \frac{(512) \times 1}{(8,192) \times \frac{\text{DataLength}}{128 \times 8}}$

表5.10.4-2 Threshold 設定と同期しきい値 (INT の場合)(続き)

5

Sync Control	Test Pattern	Data Length	Threshold 誤り率	= <u>エラー数</u> クロック数
			Sync Gain \rightarrow Sync Loss	Sync Loss \rightarrow Sync Gain
Frame ON および Quick (続き)	Mixed Data 部, ZeroSubstitution, Data (続き)	4,194,305 \sim 8,388,608	$\frac{(128) \times 200}{(2,048) \times 104,857,600}$ $= \frac{1}{8,388,608}$ $= 1.19 \text{ E} - 7$	$\frac{(128) \times 1}{(2,048) \times \frac{\text{DataLength}}{128 \times 8}}$
		8,388,609 \sim 16,777,216	$\frac{(128) \times 200}{(2,048) \times 209,715,200}$ $= \frac{1}{16,777,216}$ $= 5.96 \text{ E} - 8$	$\frac{(128) \times 1}{(2,048) \times \frac{\text{DataLength}}{128 \times 8}}$
		$ \begin{array}{c} 16,777,217\\\sim\\33,554,432\end{array} $	$\frac{(128) \times 200}{(2,048) \times 419,430,400}$ $= \frac{1}{33,554,432}$ $= 2.98 \text{ E} - 8$	$\frac{(128) \times 1}{(2,048) \times \frac{\text{DataLength}}{128 \times 8}}$
		33,554,433 \sim 67,108,864	$\frac{(128) \times 200}{(2,048) \times 838,860,800}$ $= \frac{1}{67,108,864}$ $= 1.49 \text{ E} - 8$	$\frac{(128) \times 1}{(2,048) \times \frac{\text{DataLength}}{128 \times 8}}$
		67,108,865 \sim 134,217,728	$\frac{(128) \times 200}{(2,048) \times 1,677,721,600}$ $= \frac{1}{134,217,728}$ $= 7.45 \text{ E} - 9$	$\frac{(128) \times 1}{(2,048) \times \frac{\text{DataLength}}{128 \times 8}}$
		$ \begin{array}{c} 134,217,729 \\ \sim \\ 268,435,456 \end{array} $	$\frac{(128) \times 200}{(2,048) \times 3,355,443,200}$ $=\frac{1}{268,435,456}$ $= 3.73 \text{ E} - 9$	$\frac{(128) \times 1}{(2,048) \times \frac{\text{DataLength}}{128 \times 8}}$

表5.10.4-2 Threshold 設定と同期しきい値 (INT の場合)(続き)

Sync Control	Threshold 誤り率 = $\begin{bmatrix} エラー数 \\ クロック数 \end{bmatrix}$		
	Sync Gain → Sync Loss	Sync Loss → Sync Gain	
Е-2	(128)×2,000	(128)	
	$\overline{(2,048) \times 5,000}$	$\overline{(2,048)\times 4}$	
	= <u>1</u>	_1	
	$\left -\frac{1}{40} \right $	64	
	= 2.5 E - 2	= 1.56 E - 2	
E-3	$(128) \times 2,000$	$\frac{(128)}{(-2+2)(-12)}$	
	$(2,048) \times 50,000$	$(2,048) \times 40$	
	$=\frac{1}{100}$	$=\frac{1}{2}$	
	= 2.5 E - 3	= 1.56 E - 3	
Ľ-4	$\left \begin{array}{c} (128) \times 2,000 \\ \hline (2.048) \times 500.000 \end{array} \right $	$\frac{(128)}{(2.048) \times 400}$	
	1	1	
	$=\frac{1}{4\ 000}$	$=\frac{1}{6\ 400}$	
	= 2.5 E - 4	= 1.56 E - 4	
E-5	$(128) \times 2.000$	(128)	
	$\frac{(12.5)^{-2,000}}{(2,048) \times 5,000,000}$	$\frac{\overline{(2,048)\times 4,000}}{\overline{(2,048)\times 4,000}}$	
	1	1	
	$=\frac{1}{40,000}$	$=\frac{1}{64,000}$	
	= 2.5 E - 5	= 1.56 E - 5	
Е-6	$(128) \times 2,000$	(128)	
	$\overline{(2,048) \times 50,000,000}$	$\overline{(2,048) \times 40,000}$	
	1	1	
	-400,000	- 640,000	
	= 2.5 E - 6	= 1.56 E - 6	
E-7	(128) × 2,000	(128)	
	(2,048)×500,000,000	$(2,048) \times 400,000$	
	4,000,000	6,400,000	
	= 2.5 E - 7	= 1.56 E - 7	
E-8	$\frac{(128) \times 2,000}{(222)}$	$\frac{(128)}{(222)(222)}$	
	(2,048) × 5,000,000,000	(2,048) × 4,000,000	
	$=\frac{1}{40,000,000}$	$=\frac{1}{64,000,000}$	
	= 25 E - 8	= 1.56 E - 8	

表5.10.4-3 Threshold 設定と同期しきい値 (E-2~E-8 の場合)

5.10.5 Sync Control選択時の設定

図 5.10-1 項目設定領域の [1] の項目を [Sync Control] に設定します。



図5.10.5-1 Sync Control 設定項目

[1] 試験パターンの同期方式を選択します。

表5.10.5-1 Sync Control の設定

Control	設定内容
Frame ON	Frame 同期方式を選択します。パターンが ZeroSubstitution, Data, Mixed のときに選択できます。Frame パターンを検出することで同期をします。
Quick	Quick 同期方式を選択します。パターンが ZeroSubstitution, Data のときに 選択できます。入力パターンを内部メモリに書き込んで、取り込んだパターンを 基準パターンとしてエラー測定をします。

Control にて設定できる同期方式は、操作画面の [Pattern] タブで選択している試験パターンによって、以下のとおり異なります。

表5.10.5-2	同期方式の設定

Toot Dottorn	Control 設定		
lest Fallem	Frame ON	Quick	
PRBS	_	_	
ZeroSubstitution	0	0	
Data	0	0	
Mixed	0	_	

[2] [Frame ON] の状態で, Frame パターンのパターン長を設定します。 Frame Length を 4~64 まで 4 bit ステップごとに設定できます。

Combination 設定時はフレームビット数が N 倍 (N ch Combination) に なります。

注:

Combination 時で同期を取りづらい場合は, Frame パターン長を 64 bits にすると同期を取りやすくなります。

- [3] [Frame ON] の状態で, Frame 検出を開始する検出対象パターンの先頭 位置を設定します。Frame Position の設定範囲は以下になります。
 - Independent の場合
 1~(検出対象パターン長 Frame Length + 1), 1 bit ステップ
 - 2ch Combination 時, 1~1+2n, 2 bit ステップ
 n の最大値 = INT(検出パターン長・Frame Length 2)

検出対象パターン長は、操作画面の [Pattern] タブで選択している試験パターンによって、以下のとおり異なります。

表5.10.5-3 検出対象パターン長の設定

Test Pattern	検出対象パターン長
ZeroSubstitution	パターン長
Data	パターン長
Mixed	Block1のRow1のパターン長

注:

[Frame ON] では, 設定したフレームパターンと同じパターンがほかに存 在する場合, 同期に時間がかかることがあります。フレームパターンにはユ ニークなビット列のパターンを設定することが望ましいです。ここでいうパ ターン長は,「図 5.3-1 Pattern タブ」の Length が 511 以下のとき, 512 以上になるように整数倍した値です。

5.10.6 Error/Alarm選択時の設定

図 5.10-1 結果表示領域の [2] の項目を [Error/Alarm] に設定します。

		[2] [4]		
	Error/Alarm	▼ Independent	Date&Time	
[3] —	Zoom	♥ History Reset	2017/05/1	1 16:15:43
	Total	INS	OMI	∕nnritsu
	ER))	
	EC)[)[
	%EFI)		
	EI			
	Frequency(kHz)) Cl	ock Count	
	Clock Loss) (••	
	Sync Loss		0	
	Error	•	••	
	Data Threshold) v	Data Delay) mUI
	XData Threshold	V) ps
	Gating	(0%)		Overall Ch.

図5.10.6-1 Error/Alarm 設定項目

[1] 測定時間の表示タイプを選択します。

Date&Time:	現在時刻を表示します。
Start Time:	測定開始時刻を表示します。
Elapsed Time:	測定周期に対する経過時間を表示します。
Remaining Time:	測定周期に対する残り時間を表示します。

[2] Error/Alarm のヒストリをリセットします。

History Reset: エラー・アラーム表示のヒストリデータをリセットします。

[3] Error/Alarm 測定結果拡大表示を選択します。

Zoom:

 誤り数, 誤り率, エラーインターバル数, Clock Loss イン ターバル数, Sync Loss インターバル数, Clock Loss 発生状態, Sync Loss 発生状態, およびエラー発生状 態を拡大表示するかしないかを選択します。

拡大表示を非選択時の Error/Alarm の結果表示構成を表 5.10.6-1に示します。

	Total	INS	OMI /Inritsu
ER)[· · · · · · · · · · · · · · · · · · ·
EC)	
%EFI)	
EI)	
Freq	uency(kHz)	Clock Count	
Cloc	k Loss	0 0	
Sync	Loss	🔍 🔘	
Erro	r	••	
Data	Threshold	V Data Delay) mUI
XDat	a Threshold) v	ps

図5.10.6-2 拡大表示を非選択時のコントロール構成画面

5.10.3 項 で 設 定 し た エ ラ ー 検 出 方 法 に よ り , Total/INS/OMI か Transition/Non Transition を表示します。

項目		機能概要	
ER	Total	誤り率を表示します。	
	INS	誤り率 (Insertion Error) を表示します。	
	OMI	誤り率 (Omission Error) を表示します。	
	Transition	誤り率 (Transition Bit Error) を表示します。	
	Non Transition	誤り率 (Non Transition Bit Error) を表示します。	
EC	Total	誤り数を表示します。	
	INS	誤り数 (Insertion Error) を表示します。	
	OMI	誤り数 (Omission Error) を表示します。	
	Transition	誤り数 (Transition Bit Error) を表示します。	
	Non Transition	誤り数 (Non Transition Bit Error) を表示します。	
%EFI		エラーフリーインターバル率を表示します。	
EI		エラーが発生したインターバル数を表示します。	
Frequen	cy(kHz)	周波数を表示します。	
Clock Count		クロックカウント数を表示します。	
Clock Loss		クロックロスインターバル数,発生状況モニタを表示します。 赤色点灯: カレントデータ 黄色点灯: ヒストリデータ	
Sync Loss		シンクロスインターバル数,発生状況モニタを表示します。 赤色点灯: カレントデータ 黄色点灯: ヒストリデータ	
Error		エラー発生状況モニタを表示します。 赤色点灯: カレントデータ 黄色点灯: ヒストリデータ	

表5.10.6-1 拡大表示を非選択時のコントロール構成

項目	機能概要
Data Threshold	Auto Adjustment 実行時の Data しきい値電圧を表示します。
XData Threshold	Auto Adjustment 実行時の XData しきい値電圧を表示します。
Data Delay	Auto Adjustment 実行時の Delay 値を表示します。

表5.10.6-1 拡大表示を非選択時のコントロール構成(続き)

拡大表示を選択時の Error/Alarm の結果表示を表 5.10.6-2に示します。



図5.10.6-3 拡大表示を選択時のコントロール構成画面

表5.10.6-2	拡大表示を選択時のコントロール構成

項目	機能概要
ER	誤り率を表示します。
EC	誤り数を表示します。
Clock Loss	クロックロスインターバル数,発生状況モニタを表示します。 赤色点灯: カレントデータ 黄色点灯: ヒストリデータ
Sync Loss	シンクロス,発生状況モニタを表示します。 赤色点灯: カレントデータ 黄色点灯: ヒストリデータ
Error	エラー発生状況モニタを表示します。 赤色点灯: カレントデータ 黄色点灯: ヒストリデータ

[4] Combination 表示

表示結果の Combination 状態を選択します。

 [5] Error/Alarm 測定結果 Overall Ch 画面の開閉 測定結果表示ダイアログボックスを開く,閉じるの制御をします。 表 5.10.6-3に本機能実行時に開く Overall Ch 画面の構成を示します。

表5.10.6-3	Overall Ch 画面の構成
-----------	------------------

項目		機能概要
ER	Total	誤り率を表示します。
	INS	誤り率 (Insertion Error) を表示します。
	OMI	誤り率 (Omission Error) を表示します。
	Transition	誤り率 (Transition Bit Error) を表示します。
	Non Transition	誤り率 (Non Transition Bit Error) を表示します。
EC	Total	誤り数を表示します。
	INS	誤り数 (Insertion Error) を表示します。
	OMI	誤り数 (Omission Error) を表示します。
	Transition	誤り数 (Transition Bit Error) を表示します。
	Non Transition	誤り数 (Non Transition Bit Error) を表示します。
Clock	Loss	クロックロスインターバル数,発生状況モニタを表示します。 赤色点灯: カレントデータ 黄色点灯: ヒストリデータ
Sync I	088	シンクロスインターバル数,発生状況モニタを表示します。 赤色点灯: カレントデータ 黄色点灯: ヒストリデータ
Error		エラー発生状況モニタを表示します。 赤色点灯: カレントデータ 黄色点灯: ヒストリデータ



図5.10.6-4 測定結果 Sub 画面 (2ch Combination)

操作方法

5-93

5.10.7 ジッタ変調された信号を入力する場合の設定

 ジッタ変調されたクロックを入力し、ジッタ耐力試験などを行う場合は、過大な ジッタ変調による Delay の誤動作を避けるために、以下の図で Delay の Jitter Input を [ON] にしてください。

MU181000A/B (オプション 001 ジッタ変調付き) と MU181500B を使用する 場合は、 Delay の Jitter Input を [ON] に設定したあとに、 MU181000A/Bと MU181500B の [Jitter Modulation] を [ON] に設定してください。

Delay の Calibration を実行する場合は、入力信号のジッタ変調を無変調にしてください。

Delay		0 🔵 mUl		0.000 ps	Calibration	n
	Relative	0	mUl	Jitter Input 🖻	OFF	

図5.10.7-1 Clock Delay 操作画面

注:

- Delay の Jitter Input が [OFF] のまま, ジッタ変調されたクロックを入 力すると, 位相が不安定になる場合があります。
- ・ ジッタ変調されたクロックを入力すると、Delay ランプが点灯したり、位相 設定誤差が大きくなったりする場合があります。
- Delay 機能は、初期設定(Jitter Input が [OFF])で Delay の設定 確度を高めるために Feedback 処置をしていますが、Jitter Input を [ON] にすると、Feedback 処理を切るため Delay の設定確度が低下し ます。Jitter Input の設定は、以下のように用途に合わせて設定してく ださい。

Jitter Input	用途
ON	ジッタ耐力測定 クロックに対するジッタ印加量が大きいときの BER 測定 (Jitter Input を [OFF] にすると Delay が不安定になるとき)
OFF	位相マージンの測定 Eye Margin 測定, Eye Diagram 測定, Bathtub 測定

5.11 測定条件の設定

測定条件は, MU195040A 操作画面の [Measurement] タブで設定します。

[Measurement] タブは、5つの設定および表示項目で構成されています。 以下の図と表に構成を示します。



図5.11-1 Measurement タブ

表5.11-1 Measurement タブ設定・表示項目構成表

項目	機能概要
Gating	測定周期に関する設定をします。
Auto Sync	自動同期確立機能に関する設定をします。
SKP Ordered Set	SKP Ordered Set のフィルタに関する設定を します。
Sync Control	同期確立方式に関する設定をします。
Error/Alarm Condition	測定方法に関する設定をします。

これらの項目は [Result] タブで同じ設定ができます。ただし、Sync Control および Error/Alarm Condition については、本画面にて、より詳細な設定ができます。

5

5.11.1 Gatingについて

本項目に関する設定は, [Result] タブの [Gating] と同じです。設定内容の説 明については「5.10.2 Gating 選択時の設定」を参照してください。

_Gating			
Cycle Repeat	Unit Time	▼ 0 day	00:00:01
Current ON Calculation	Progressive 💌 –	— Interval 100	

図5.11.1-1 測定周期設定項目

5.11.2 Auto Syncについて

本項目に関する設定は, [Result] タブの [Auto Sync] と同じです。設定内容の 説明については「5.10.4 Auto Sync 選択時の設定」を参照してください。

_Auto Sync			
Auto Sync	ON	- Threshold	
)

図5.11.2-1 自動同期確立機能設定項目

5.11.3 SKP Ordered Setについて

SKP Ordered Set のフィルタに関する設定をします。

_SKP Ordered §	6et		
Filtering	OFF	J	
L sp	ecification	PCIe Gen5	

図5.11.3-1 SKP Ordered Set 設定項目

表5.11.3-1	SKP Ordered Set	の設定内容
-----------	-----------------	-------

選択項目	設定内容	
Filtering	SKP Ordered Set をフィルタリングするかを設定します。フィルタリングされた Ordered Set はエラーカウントには含まれません。	
	ON: SKP Ordered Set をフィルタリングします。	
	OFF: SKP Ordered Set をフィルタリングしません。	
Specification	PCIe Gen1 から PCIe Gen5 までの規格を設定します。	
	Filteringを [ON] に設定しているときは変更できません。	

SKP Filtering 機能を使用するときの制限事項を以下に示します。

- ・ SI ED のインタフェースは、Data1 を使用している。
- ・ SI ED に MU195040A-x22 がインストールされている。
- ・ [Input] タブの Clock を [Clock and Data Recovery] に設定している。
- Combination Setting ダイアログボックスで、SI ED を [Independent] に設 定している。
- Test Pattern の種別を [Data] に設定している、かつ、規格のエンコード規則 に従った、SKP Orderd Set を含むパターンを設定している。
 PRBS, ZeroSubstitution, Mixed パターンでは、SKP OS Filtering を [ON] に設定できません。

設定するテストパターンの例を以下に示します。

表5.11.3-2	SKP Ordered Set Filtering 時の推奨テストパターン
-----------	---------------------------------------

規格	SI PPG に設定するテストパターン	SI ED に設定するテストパターン
PCIe1	8b10b_CP_L0_SKP.ptn	8b10b_CP_L0.ptn
PCIe2	8b10b_CP_L0_SKP.ptn	8b10b_CP_L0.ptn
PCIe3	128b130b_MCP_L0_Gen3.ptn	128b130b_MCP_L0_Gen3_SRIS_NOSKP.ptn
PCIe4	128b130b_MCP_L0_Gen4.ptn	128b130b_MCP_L0_Gen4_SRIS_NOSKP.ptn
PCIe5	128b130b_MCP_L0_Gen5.ptn	128b130b_MCP_L0_Gen5_SRIS_NOSKP.ptn

5.11.4 Sync Controlについて

本項目に関する設定で,試験パターンの同期方式,フレーム長,および検出対象 パターンの先頭位置に関する設定は, [Result] タブの [Sync Control] と同じで す。



図5.11.4-1 同期方式の設定

- [1] 試験パターンの同期方式を選択します。
- [2] Frame パターンのパターン長を設定します。 Control が [Frame ON] 時に有効となります。
- [3] フレーム検出の検出対象パターンの先頭位置を設定します。
 Control が [Frame ON] 時に有効となります。詳細は、「5.10.5 Sync Control 選択時の設定」を参照してください。
- [4] マスクパターンを編集します。 Control が [Frame ON] 時に有効となります。
- [5] 2ch Combination 時, 2ch の入力順列自動制御を制御します。
 ON のときには、分離された 2ch Combination データの入力順列を自動的 に検出して同期させます。
 OFF のときには、2ch のデータを正しい順列で接続しないと正常に測定がで きません。

5.11.5 Error/Alarm Conditionについて

本項目に関する設定で,エラー検出方法およびエラーまたはエラーフリーインター バルの設定は, [Result] タブの [Condition] と同じです。

	_Error/Alarm Conditio	n
[1]—	Error Detection	Insertion/Omission
[2]—	→ EI/EFI Interval	100ms V

図5.11.5-1 エラー/アラーム測定条件設定

- [1] エラー検出方法は「5.10.3 Condition 選択時の設定」を参照してください。
- [2] エラーおよびエラーフリーインターバルの設定は,「5.10.3 Condition 選択 時の設定」を参照してください。

5.12 Pattern の設定 (MU195040A)

ED の Pattern の設定をするには、MU195040A 操作画面の [Pattern] タブを タッチし、試験パターンの選択および設定をします。

Pattern の設定は, MU195020A と同様に設定できますので「5.3 Pattern の設定 (MU195020A)」を参照してください。

Result Measurem	nent 🖸 Patter	n 🛛 Input Capture	Miscl
Test Pattern 🖻 P	RBS	Logic C POS	Bit Shift 1bit
Length 🖻 Mark Ratio 🖻	2^15-1	bits	Edit
Mark			
Block Window	OFF	Bit Window OFF	External Mask OFF

図5.12-1 Pattern タブ

項目	説明
Test Pattern	試験パターンを選択します。 選択したパターンによって設定項目が異なります。 「5.3.1 Test Pattern について」と同一の内容です。
Mask	Block Window, Bit Window, および External Mask を それぞれ設定します。

5.12.1 マスク設定

試験パターンにおいて、ルートおよび各ビットに対するマスクの実行を選択します。 マスクの位置の設定は Pattern Editor ダイアログボックス上で設定します。



図5.12.1-1 マスク設定項目画面

[1] Block Window 機能の実行可否を選択します。 Block Window は、受信する試験パターンの各ビットに対する測定の有効ま たは無効を指定(測定マスク)する機能です。

マスクの位置の設定は Pattern Editor ダイアログボックス上で設定します。

表5.12.1-1 Block Window の設定

Block Window	設定内容	
ON	Block Window 処理をします。	
OFF	Block Window 処理をしません。	t t
OFF	Block Window 処理をしません。	
だし,以下の制限事項が	あります。	

• Test Pattern に [PRBS] または [Mixed] を選択したときには, Block Windows 処理を実施できません。

Block Window 機能は、パターン長により Block Window の1ビットが受け持つ ビットは以下のように変化します。

Nは Combination 数で, Combination 時は, Pattern Length, Step が N 倍に なります。

測定パ	ターン長	Block Window ステ	ッフ
2^* N \sim	2,097,152*N bits	1*N bits	
2,097,153*N \sim	4,194,304*N bits	2*N bits	
4,194,305*N \sim	8,388,608*N bits	4*N bits	
8,388,609*N \sim	16,777,216*N bits	8*N bits	
16,777,217*N \sim	33,554,432*N bits	16*N bits	
33,554,433*N \sim	67,108,864*N bits	32*N bits	
67,108,864*N \sim	134,217,728*N bits	64*N bits	
134,217,729*N \sim	268,435,456*N bits	128*N bits	

例)

2ch Combination で、パターン長 = 4,194,300 bits のとき、 Block Window 設定は 2 ビットステップになります。

[2] Bit Window 機能の実行可否を選択します。試験パターンを32個のエラー カウンタで測定しますが、Bit Window 機能を使用することにより、指定した カウンタ (ルート)の測定をマスクできます。たとえば、試験パターンが32 bit 長の Data パターンで、エラーカウンタ2、4 をマスクした場合は以下のように なります。



図5.12.1-2 Bit Window 機能

マスクされたカウンタ2,4でエラーを検出しても,測定結果に計上しません。

マスクの位置の設定は、Pattern Editorダイアログボックス上で設定します。

表5.12.1-2 Bit Window の設定

Bit Window	設定内容
ON	Bit Window 処理をします。
OFF	Bit Window 処理をしません。

 [3] External Mask 信号のオン,オフを選択します。 MU195040Aの [Misc1] タブのAUX Input 設定で External Maskを選 択しているときに設定できます。

表5.12.1-3 External Mask の設定

External Mask	設定内容
ON	External Mask 信号を有効にします。
OFF	External Mask 信号を無効にします。

5.13 入力インタフェースの設定

入力インタフェースを設定するには、MU195040A 操作画面の [Input] タブを タッチします。

5.13.1 入力設定項目

[Input] タブには, Data 設定, Clock 設定, および Measurement Restart 設定 の3つの領域があります。



図5.13.1-1 Input タブ

5

1. Data 入力条件を設定します。



図5.13.1-2 Data 入力条件設定

Data Input Condition 選択項目			内容
Differential 100Ohm, Differential 50Ohm	Independent		Data, XData を差動入力として使用します。 Data, XDataのThresholdが独立して可変できます。
	Tracking		Data, XDataを差動入力として使用します。 Data, XDataのThresholdが連動して可変できます。
	Alternate	Data-XData	Data, XData を差動入力として使用します。 Data, XDataのThresholdがData-XDataの差分値 に連動して可変できます。
		XData-Data	Data, XData を差動入力として使用します。 Data, XDataのThresholdがXData-Dataの差分値 に連動して可変できます。
Single-Ended	Data		Data 側をシングルエンド入力として使用します。
	XData		XData 側をシングルエンド入力として使用します。



Single-Ended で使用する場合,使用しないほうのデータ入力コネク タには,必ず添付されているオープン (J1341A) を取り付けてくだ さい。

未使用側⊐ネクタに信号を入力したまま使用すると, 誤動作の原因 となります。

Data Termination 設定項目		内容
Differential 100Ohm	設定なし	Data 側と XData 側それぞれの 50 Ω を GND から解 放し, Data-XData 間が 100 Ω となるように 50 Ω が接 続されます。機器の安全のため,入力コネクタ開放時 は Data 側終端 50 Ω と XData 側終端 50 Ω の中心は 高抵抗を経由して GND 電位に固定されています。
Differential 500hm	GND	Data 側と XData 側それぞれの 50 Ωが GND に終端 されます。
Single Lindou	Variable	50 Ω, -2.5~+3.5 V の任意の設定電圧で終端されま す。 10 mV ステップで設定できます。

表5.13.1-2 Data 入力設定領域画面構成 (Data Termination)







Differential 100 Ω

Differential 50 Ω / Single-Ended

操作方法

5

図5.13.1-3 Data Termination 設定による終端方法の違い



- MU195040A 内蔵の終端抵抗に過大な電流を流さないように注 意してください。性能劣化や故障の原因となるおそれがありま す。
- Single-Ended 入力を選択時に Data, XData のコネクタに差動 信号を入力した場合、スレッショルドマージンが倍になります。

MU195040A-x11/x21 を追加している場合, CTLE (Continuous Time Linear Equalizer)の Band を設定できます。設定範囲は下記のとおりです。

OFF, 8-10Gbit/s, 16-20Gbit/s, 25-28Gbit/s, PCIe3, PCIe4, PCIe5

Band の設定が [OFF] 以外のときは、Gain 0~-12 dB の範囲で 0.1 dB ステッ プごとに設定できます。

 MU195040A は、MU195040A-x22 を実装することで使用するクロック源を 外部クロックと再生クロック (Recovered Clock または Clock and Data Recovery) から選択できます。オプション未実装時は外部クロックのみ選択 できます。

Selection	External Clock
	External Clock
	Recovered Clock
	Clock and Data Recovery
Delav 🔳	0 mUl 0.000 ps Calibration
· · -	

図5.13.1-4 クロック操作画面

MU195040A-x22 実装時の再生クロック (Recovered Clock または Clock and Data Recovery) は、内蔵されるクロック再生回路で Data1 から再生されたクロッ クをシステムクロックとして使用します。Recovered Clock (図 5.13.1-5) では、再 生したクロックを使って、Bathtub, Eye Margin, Eye Contour などの Eye 解析 が可能です。Clock and Data Recovery (図 5.13.1-6) は、再生したデータの BER 測定を行います。ジッタやノイズ耐力試験が可能で、SSC など各種ストレスを 加えた信号の BER 測定にお使いください。



図5.13.1-5 Recovered Clock 回路







図5.13.1-7 再生クロック操作画面 (MU195040A-x22 実装時)

- [1] 外部クロックまたは再生クロックを選択します。MU195040A-x22 を実装する ことで再生クロックを使用できます。再生クロックを選択すると、オプションに 応じた設定項目が表示されます。
- 注:

Data Input1 に入力したデータ信号からクロックが再生されますので, Data Input1 に信号が入力されていることを確認してください。

外部クロックと再生クロックでは波形品質に差がありますので、以下の測定 結果に違いが出ることがあります。

- 感度測定
- 位相余裕測定
- Eye Margin 測定
- ・ Bathtub 測定
- ・ PAM BER 測定
- ・ Eye Contour 測定

MU195020A の出力クロックを外部クロックとして使用する場合は,再生クロックを外部クロックとして使用する場合に比べ残留ジッタが小さくなります。 このため,クロック品質の影響による測定結果の減少は最小限になります。

[Recovered Clock] を選択すると、SSC 変調されたデータを正しく測定できないことがあります。PCI Express、USB3.1、Thunderboltレシーバのストレス入力試験の場合など、SSC 変調されたデータを MU195040A に入力する場合は、[External Clock] または [Clock and Data Recovery] を選択してください。

- [2] 同一筐体内にある MU195020A を選択すると,再生クロックの動作ビット レートは MU195020A の動作ビットレート設定に追従します。
- 注:

MU195020A のビットレート設定がクロックリカバリーオプションの動作範囲 外の場合は、再生クロックのビットレート設定は上限値または下限値となりま す。

[3] 動作ビットレートを Preset 規格リストの中から選択するか, または [Variable] を選択して入力信号に応じた数値を入力します。

Preset 規格值	Bit rate [Gbit/s]
OC-48/STM-16	2.488320
PCIe 1	2.500000
InfiniBand SDR	2.500000
OTU1	2.666060
SATA 3Gb/s	3.000000
XAUI	3.125000
4G FC	4.250000
USB3.0	5.000000
InfiniBand DDR	5.000000
PCIe 2	5.000000
SATA 6Gb/s	6.000000
HSBI	6.250000
PCIe 3	8.000000
8G FC	8.500000
OC-192/STM-64	9.953280
USB3.1 Gen2	10.000000
InfiniBand QDR	10.000000
Thunderbolt1	10.312500
10GbE	10.312500
10G FC	10.518750
G975 FEC	10.664228
OTU2	10.709225
10GbE over FEC	11.095700
10GFC over FEC	11.316800
16G FC	14.025000
InfiniBand FDR	14.062500
PCIe 4	16.000000
Thunderbolt2	20.625000

表5.13.1-3 MU195040A-x22 実装時

Preset 規格値	Bit rate [Gbit/s]
SAS	24.000000*
InfiniBand EDR	25.781250 [*]
100GbE(25.78x4)	25.781250*
100G OTU4	27.952496*
32G FC	28.050000*
PCIe 5	32.000000*
100G ULH	32.100000*
Variable	2.400000~21.000000 Gbit/s 2.400000~32.100000 Gbit/s*

表5.13.1-3 MU195040A-x22 実装時 (続き)

*: MU195040A-x01 実装時のみ

 [4] ループ帯域 (Loop band width) を設定できます。
 LBW 設定で [Variable] を選択するとビットレートに応じた範囲でループ帯 域を設定できます。

Operation Bitrate [Gbit/s]	設定範囲 [MHz] 1 MHz Step
$2.400000 \sim 5.500000$	3 MHz 固定
$5.500001 {\sim} 7.500000$	$3\sim 4 \mathrm{~MHz}$
$7.500001 {\sim} 9.500000$	$3\sim 5~\mathrm{MHz}$
$9.500001 {\sim} 10.500000$	$3\sim 6 \mathrm{MHz}$
$10.500001 \sim 12.500000$	$3\sim$ 7 MHz
$12.500001 \sim 14.500000$	$3\sim 8 \mathrm{~MHz}$
$14.500001 \sim 15.500000$	$3\sim 9 \mathrm{~MHz}$
$15.500001 \sim 17.500000$	$3\sim 10 \text{ MHz}$
$17.500001 \sim 19.500000$	$3\sim 11 \mathrm{MHz}$
$19.500001 \sim 20.500000$	$3\sim 12 \mathrm{~MHz}$
$20.500001 \sim 22.500000$	$3\sim 13 \mathrm{MHz}$
$22.500001 \sim 24.500000$	$3\sim 14 \mathrm{~MHz}$
$24.500001 \sim 25.500000$	$3\sim 15~\mathrm{MHz}$
$25.500001 \sim 27.500000$	$3\sim 16 \mathrm{~MHz}$
$27.500001 \sim 29.500000$	$3\sim 17 \mathrm{~MHz}$
$29.500001{\sim}31.500\ 000$	$11{\sim}18~\mathrm{MHz}$
$31.500001 \sim 32.100000$	$11{\sim}19~\mathrm{MHz}$

[Bitrate/1667] または [Bitrate/2578] を選択すると (ビットレート/1667 または 2578) MHz で計算した値を設定します。

[Jitter Tolerance] を選択すると、ジッタトレランス測定用にループ帯域を最大に設定します。





図5.13.1-8 Clock 遅延操作画面

- 2 mUI 単位で遅延量が設定できます。MU195040A では UI 単位を基準に 動作します。数値を増加させると、遅延量が増加します。
- [2] ps単位で遅延量が設定できます。2 mUI単位を基準として,周波数カウンタの数値から ps単位に換算しています。読み取った周波数カウンタの値の範囲が正しくない場合, "---- ps" と表示します。
- [3] [Relative] をタッチすると、現在の遅延量を、0 mUI を基準として相対的に
 2 mUI 単位で設定できます。[Relative] を解除すると、相対値から現在の 遅延量に換算し設定します。
- [4] [Calibration] をタッチすると、自己校正を短時間実行します。ボタン上の LED 表示が赤色の場合、校正の実行を推奨します。LED 表示が緑色の場合、校正は良好です。校正実行中は遅延量が大きく変化するので、測定中 に実行する場合には注意してください。
- [5] Delay の遅延量を変化させているときに赤色の LED が点灯します。
- [6] ジッタ入力の設定をします。 ジッタ変調されたクロックを入力し、ジッタ耐力試験を行う場合は、 Delay の Jitter Input を [ON] にしてください。詳細は「5.10.7 ジッタ変調された信 号を入力する場合の設定」を参照してください。
- 注:
- 周波数が変わった場合、または温度条件が変わった場合は、 Calibration 推奨アラームが点灯します。Calibration を実行しない場合、通常の位相設定より誤差が大きくなります。
- ・ MU195040A の位相設定は, mUI 単位を内部基準としているため, ビットレートを変えると ps 単位で表示されている値が変わります。
- [Misc1] タブの [Pattern Sequence] を [Burst] に設定すると、
 [Repeat] を設定したときより位相設定確度が悪くなります。
- Auto Adjust 実行中は、クロックの位相を最適点に追い込むために、常に Delay の遅延量が変化します。そのため Delay の LED、および [Calibration] の LED が赤く点灯し続けますが異常ではありません。

Combination 設定する場合,およびジッタ変調された信号を入力する場合の操作方法や注意事項については「5.10.7 ジッタ変調された信号を入力する場合の設定」を確認してください。

5.13.2 Measurement Restartについて

設定変更時に測定リスタートする項目を選択します。

_Meas	urement Restart		
	Data Threshold	Clock Delay	

図5.13.2-1 Measurement Restart 選択

表5.13.2-1 Measurement Restart の選択項目

選択項目	内容	
Data Threshold	[Input] タブ内の Data/XData Threshold 変更時に, 測定 をリスタートします。	
Clock Delay	[Input] タブ内の Delay 変更時に, 測定をリスタートします。	

5.14 Capture 機能

入力された試験パターンデータをキャプチャするには, MU195040A 操作画面の [Capture] タブをタッチします。

5.14.1 設定画面

ここでは、試験パターンを取り込み解析するための設定方法について説明します。

開始設定領域、	Result Measurement @ Pattern @ input Capture Miscl
[1]	Capture Trigger
結果表示 選択領域 ∕	Acquisition Bit Pattern
	Condition
[3]	Number of Block 128 Condition
值日設定領域 →	Trigger Match Pattern Position Top
項口政定限场	Match Pattern Length 4 bits
[2]	Format HEX
	Match Pattern
	0
	Mask Pattern
	0

図5.14.1-1 Capture タブ

 試験パターンのキャプチャを実行します。また、Condition Settingの [Trigger] を [Manual] に選択した場合に、Manualトリガをかけることがで きます。

注:

以下の設定の場合,キャプチャを実行できません。

- [Misc1] タブの [Pattern Sequence] が [Burst] の場合, [Sync Control] が [Quick] の場合
- ・ BER 測定で Sync Loss が発生しているとき
- ・ ほかの Data Interface ですでにキャプチャを実行しているとき

Capture	Trigger
図5.14.1-2	開始設定領域画面

選択項目	内容
Capture	試験パターンの取り込みを開始します。 開始すると、[Capture] 上の LED が緑色になります。Trigger 条件が成立するまでは、待ち状態になります。 Trigger 条件が成立し、内部メモリへ試験パターンの取り込み が完了すると、取り込みを停止し、[Capture] 上の LED が黒 色になります。
Trigger	Condition Setting ダイアログボックスの [Trigger] で, [Manual] を選択した場合に本ボタンをタッチすると, 試験パ ターンの取り込みを開始します。

表5.14.1-1 Capture Trigger

 項目設定領域内の [Condition] をタッチすると、Condition Setting ダイア ログボックスが開きます。Capture を実行する前に、設定します。 設定後、[OK] で設定が更新されます。[Cancel] をタッチすると、設定を破

棄し, 画面を閉じます。

	Condition	
図5.14.1-3	項目設定領域	[Condition]





キャプチャする試験パターンの Block 数を選択します。
 設定できる Block 数は, 1, 2, 4, 8, 16, 32, 64, 128 です。
 キャプチャする各 Block の大きさは、下式で表されます。

Block Size = 8 Mbits / Number of Block

[2] キャプチャを開始する Trigger 種別を選択します。

項目	設定内容
Error Detect	誤り検出時にキャプチャを開始します。
Match Pattern	設定した特定 Pattern の一致検出時に Capture を開始 します。
Manual	図 5.14.1-2の [Trigger] をタッチしたときに、1 Block分 の Capture を開始します。Condition Setting ダイアロ グボックスの Number of Block 設定エリアで設定した Block 分, [Trigger] をタッチすると、すべての Block の Capture を実行します。
External	AUX Input コネクタに入力している信号の立ち下がり エッジでキャプチャを開始します。

表5.14.1-2 Trigger の設定

- [3] [Trigger] にて, [Match Pattern] を選択したときに一致検出する Pattern の長さを 4~64 bit まで 4 bit 単位で設定します。
- [4] [Trigger] にて, [Match Pattern] を選択したときに一致検出する Pattern の表示 Format を選択します。

表5.14.1-3 Format の設定

項目	設定内容
BIN	2進数で表示します。
HEX	16 進数で表示します。

- [5] [Trigger] にて, [Match Pattern] を選択したときに一致検出する Pattern を設定します。
- 注:
- 2 Ch Combination 設定時の Match Pattern は, MU195040A の Pattern Editor で 16 進数表示される 4 ビット単位で設定してください。16 進数表示のビットをまたいだ Match Pattern は無効となり, キャプチャを開 始できません。



[6] [Trigger] にて, [Match Pattern] を選択したときに一致検出する Pattern のうち, マスクする bit を設定します。 一致検出をマスクする bit は 1 に設定してください

一致検出をマスクする bit は,1 に設定してください。

[7] Trigger 発生からキャプチャを開始する位置を設定します。

表5.14.1-4 キャプチャ開始位置の設定

項目	設定内容
Тор	Trigger 発生位置以降の試験パターンをキャプチャします。
Middle	Trigger 発生位置の前後の試験パターンをキャプチャします。
Bottom	Trigger 発生位置以前の試験パターンをキャプチャします。

3. キャプチャ結果の表示形式を選択します。



図5.14.1-5 結果取り込みと表示項目

表5.14.1-5 キャプチャ結果表示形式選択

項目	設定内容
Acquisition	MU195040A にキャプチャした結果を取得するための設定画 面を開きます。 キャプチャした結果の表示方法は、[Bit Pattern], [Bitmap], [Block] があります。[Acquisition] をタッチしてキャプチャ結 果を取得後、表示方法を切り替えることができます。
Bit Pattern	キャプチャした試験パターンを Insertion Error, Omission Error がわかるように Bit Pattern 列で表示します。

5



図5.14.1-6 キャプチャ表示データ取り込みの設定

- [1] キャプチャしたすべての Block を表示する場合に選択します。
- [2] キャプチャした Block の中で,指定した Block を表示する場合に選択します。
- [3] 表示開始する Block の番号を指定します。
- [4] [3] で指定した Block 番号以降で, 表示する Block の数を指定します。
- [5] 取り込み済みの Block 数を表示します。
- [6] [Start] をタッチすると, [1]~[4] で指定した Block 分のキャプチャデー タの取り込みを開始します。取り込み時間は Block 数により異なります。
- [7] [Abort] をタッチすると、キャプチャデータの取り込みを中断します。中断した場合、取り込み済みの Block の結果は表示可能です。
- [8] [Close] をタッチすると, 画面を閉じます。

5.14.2 表示画面 (Bit Pattern)

[Acquisition] により、キャプチャデータを取得した後 [Bit Pattern] をタッチす ると、Bit Pattern 画面を表示します。キャプチャした試験パターンを Insertion Error, Omission Error がわかるように Bit Pattern 列で表示します。



図5.14.2-1 Bit Pattern 画面

注:

ビットパターン表示は H = "1", L = "0" の正論理として表示しています。

表5.14.2-1 設定項目詳細

番号	項目	機能詳細	
[1]	Cursor Addr/	Cursor Addr:	現在のブロック内のカーソルの位置が表示されます。
	Position	Position:	キャプチャしたデータ全体 (全ブロック) の中での位置 が表示されます。
[2]	Block	表示する Block の番号を設定します。	
[3]	Block Length	Block Length が表示されます。	
		Block Length = 8M bits/ Number of Block	
[4]	Viewer Mode	Notation:	
		Bin	
		Hex(Byte)	
		Format: Capture Data 表示エリアの表示方法を切り替えます。	
		Pattern: 2 進数 (0, 1) または 16 進数 (0~9, A~F) の文字列	
		Pattern + Waveform: 2 進数 (0, 1) 表示と NRZ 信号イメージ表示	

番号	項目	機能詳細	
[5]	Error	Error bit の凡例 (色見本) が表示されます。	
		INS: In	sertion Error $(0 \rightarrow 1)$ 赤色
		OMI: Or	mission Error (1 → 0) 黄色
		INS / OMI: In	sertion and Omission Error 青色
		注:	
		キャプチャ結	果をビットパターンで表示します。
		MU195040.	A のリファレンスパターンを 0, 1, または 16 進数で表示
		し, エラーの	種類により,背景色で表示します。
		エラーが発生	としていないビットは背景色がありません。また,各エラー
		はチェックを ON/OFF することにより Capture Data 表示エリアの色	
		表示の ON/OFF ができます。	
[6]	Move and Search	キャプチャしたデータの中から2進数 (0,1) または16進数 (0~9,A~F) で指定した文字列を検索します。	
		Pattern:	任意のパターンを 🔍 , 📭 で検索できます。
		Jump:	指定されたアドレスやパターンにカーソルを移動しま す。
		Head:	キャプチャしたデータパターンの先頭にカーソルを移 動します。
		Tail:	キャプチャしたデータパターンの最後尾にカーソルを 移動します。
		Address:	指定したアドレス位置にカーソルを移動します。
		Forward Next	: [Pattern] で設定したパターンに一致するパターンを 前方に検索し, 見つかった場合はその位置にカーソル を移動します。
		Backward Nex	tt: [Pattern] で設定したパターンに一致するパターンを 後方に検索し, 見つかった場合はその位置にカーソル を移動します。
		Line:	Capture Data 表示エリアの 1 行あたりの表示数を指 定します。

表 5.14.2-1 設定項目詳細 (続き)

番号	項目	機能詳細		
[7]	Error Search	連続するエラーの数とエラーの種類を指定して検索します。		
		Continuous Error:検索するエラーの連続数を指定します。		
		1~256 bits, 1 bit ステップ		
		条件を一致 (=) または以上 (≧) で指定します。		
[8]	Capture Data 表 示エリア	キャプチャ結果 (エラー情報を含んだ結果) が2進数(0,1) または16進数(0~9, A~F) で表示され, エラーが発生したビットはエラーの種類が背景色で表示されます。		
		2 進数表示のときに、Viewer Mode の Format を [Pattern + Waveform] に設定するとパターンイメージが表示されます。		
[9]	Block 移動	表示する Block を変更します。		
[10]	File	キャプチャ結果とパターンデータをファイルに保存します。また,保存した パターンデータのファイルを開きます。		
		Save: キャプチャ結果データとキャプチャしたパターンをファイルに保存 できます。保存ファイルの種類は以下のとおりです。		
		Binary, BIN Text, HEX Text: Bit Pattern 画面での結果の再表示に使用します。		
		Binary(export), BIN Text(export), HEX Text(export): エラー情報を含んだパターンファイルを保存できます。保存した ファイルは PPG および ED の Pattern Editor にて読み込むこと ができます。		
		Open: 保存したキャプチャ結果データ (Binary, BIN Text, HEX Text) を読み込み, 結果を表示します。		

表 5.14.2-1 設定項目詳細 (続き)

5.15 Misc1 機能 (MU195040A)

Misc1機能では、パターンシーケンス、補助入出力を設定します。 Misc1機能を設定するには、MU195040A操作画面の [Misc1] タブをタッチしま す。

Result Measurement	Pattern Input Capture Misc1
,_Pattern Sequence Pattern Sequence	Repeat Source External-Enable
AUX Input	External Mask Vth 0V
AUX Output	
AUX Output	1/N Clock
1	L/ 64 Clock

図5.15-1 Misc1 タブ

表5.15-1 Misc1 設定項目

項目	説明
Pattern Sequence	試験パターンの受信方法を設定します。
AUX Input	補助入力機能を設定します。
AUX Output	補助出力機能を設定します。

注:

MU195040A-x20ではAUX Inputの設定は、Data1、Data2で共通です。
5.15.1 Pattern Sequenceの設定

測定する試験パターンの生成方式を選択します。

Result Measurement ©	Pattern	🛛 Input	Capture	Miscl
_Pattern Sequence				
Pattern Sequence	кереаt		Source	

図5.15.1-1 Pattern Sequence の設定

表5.15.1-1 Pattern Sequence の設定

設定項目	内容	
Repeat	試験パターンの Repeat データを受信する際に選択します。 主に電子デバイス評価のために使用します。	
Burst	試験パターンの Burst データを受信する際に選択します。 主に光周回実験などの長距離光伝送試験や Packet 通信の 評価のため使用します。 対象となる試験パターンは, PRBS, ZeroSubstitution, Data, Mixed です。	

5.15.1.1 Repeatパターンの設定

試験パターンの Repeat データを受信する場合は, Pattern Sequence で [Repeat] を選択します。特に設定する項目はありません。

5.15.1.2 Burstパターンの設定

試験パターンの Burst データを受信する場合は Pattern Sequence で [Burst] を選択します。



図5.15.1.2-1 Pattern Sequence (Burst)の設定

[1] 入力される試験パターンの有効, 無効期間の切り替えタイミングの規定方法 を選択します。

項目	設定内容
Internal*	断続的に入力される試験パターンの測定期間を規定するためのゲート信号を, MU195040A 外部から入力せず, MU195040A 内部で設定します。 入力信号の有効期間, 繰り返し周期が既知の場合に使用します。
External-Trigger*	入力される試験パターンの有効期間が始まるタイミングを規 定する場合に使用します。 有効期間の長さは, [3] の Enable Period で設定します。
External-Enable	入力される試験パターンの有効期間が始まるタイミングと長 さを規定する場合に使用します。

表5.15.1.2-1 Burst 設定項目

[2] 入力される試験パターンと、[1] の Source 信号の Delay を設定します。
 [Auto] を選択時に Delay 値を MU195040A 内部で自動的に調整します。
 Auto を選択しているとき、[3] の Enable Period を変更した場合は、一度
 [Manual] → [Auto] の操作を行ってください。

[Manual] 選択時には MU195040A 内部での相対遅延 bit 数を設定しま す。このとき、Aux Input から入力する信号は、試験パターンが有効な期間 を意味します。

設定範囲は,以下になります。

Combination が Independent の場合 0~2 147 483 640 bits, 8 bit step 2ch Combination の場合 0~4 294 967 280 bits, 16 bit step

- [3] [1] の Source を [External-Trigger] または [Internal] に設定している 場合, AUX Input に入力する試験パターンの Burst Cycle の連続信号発 生区間を bit 数で設定します。 表 5.15.1.2-2に Enable Period の設定範囲を示します。
- [4] [1] の Source を [Internal] に設定している場合, Burst Cycle (入力される試験パターンの Burst 信号の1周期)を設定します。
 表 5.15.1.2-2に Burst Cycle の設定範囲を示します。

^{*:} 試験パターンの Burst Cycle と Enable Period が一定でない場合は [External-Enable] を設定してください。

Slot Combination 数	Enable Period (bit)	Burst Cycle (bit)	設定ステップ値 (bit)
1	Internal 時は 12800~2147482624	$25600 \sim 2147483648$	256
	External-Trigger 時は 12800~2147483392		
2	Internal 時は 25600~4294965248	$51200 \sim 4294967296$	512
	External-Trigger 時は 25600~4294966784		

表5.15.1.2-2 Enable PeriodとBurst Cycle 設定範囲

注:

• Burst Cycle と Enable Period の差は, 512 bit 以上の Disable 区間 が必要です。

2ch Combination 時は Disable 区間が 2 倍となります。

- Delay 設定で [Auto] を選択時は [Sync Control] の設定を [Frame ON] にしてください。
 Delay 設定で [Auto] を選択時に下記の項目を変更した場合は、
 Delay 設定を一度 [Manual] に設定し、再び [Auto] に設定してください。
 - 試験パターンの [Burst Cycle] または [Enable Period]
 - ・ [External-Trigger] 選択時の [Burst Cycle]
 - ・ [External-Enable] 選択時の [Burst Cycle] または [Enable Period]

5.15.2 AUX Inputの設定

AUX Input コネクタに入力するタイミング信号の用途を設定します。

AUX Input コネクタに入力する信号を, Burst 信号受信のタイミング合わせとして 使用できます。

AUX Input の設定項目を以下に示します。

_AUX Input				
AUX Input	Burst	 ▼] \	∕th	0∨ ▼

図5.15.2-1 AUX Input 設定項目画面

設定項目		説明
Burst	[Pattern Sequence] で [Burst] が選択され, [Source] で [External-Trigger] または [External-Enable] を指定したときに使用 します。	
	External-Trigger:	立ち上がりエッジを検出してから設定した Enable ピリオドの区間データが有効となります。
	External-Enable:	High レベルの間, データが有効となります。
External Mask	Low レベル入力時に,	測定をマスクします。
Capture External Trigger	CaptureのTriggerを リガを入力します。	を [External] に設定した場合, Capture の開始ト
Vth	入力 Threshold の設	定を 0V, -0.25V, -0.5V から選択可能です。

5.15.3 AUX Outputの設定

同期信号など補助的な信号出力について設定します。

5.15.3.1 1/N Clockの設定

[1/N Clock] に設定すると、発生パターンに同期した分周クロックを発生します。

[1]	AUX Output		1/N Clock
[2]—		1/	64 Clock

図5.15.3.1-1 AUX Output Clock 設定項目画面

- [1] AUX Output を [1/N Clock] に設定します。
- [2] 同期クロックの分周比を設定します。
 設定分周比 (N) は 4~512 の範囲を 2 ステップで設定できます。

5.15.3.2 Pattern Syncの設定

[Pattern Sync] に設定すると、試験パターン周期と同期しているタイミング信号を AUX Output コネクタに発生します。





- [1] AUX Output を [Pattern Sync] に設定します。
- [2] 同期信号パルスの発生位置を指定します。試験パターンによって設定内容 が異なります。

5

試験パターン	設定内容
PRBS, Data,	パターン周期に対して発生し,パルス位置はパターンの先頭位置に対して指定 します。指定範囲は,以下になります。
ZeroSubstitution	1~(Pattern Length*と128の最小公倍数 – 135), 8 bits Step
	最大 34359738105 まで設定可
	2ch Combination 時:
	1~(Pattern Length*と128の最小公倍数 – 271), 16 bits Step
	最大 68719476209 まで設定可
Mixed	全ブロック発生パターン周期に対して発生し、パルス位置は Block と Row の位置で指定します。

表5.15.3.2-1 同期信号パルス発生位置の設定

*: ここでいう Pattern Length は、「図 5.12-1 Pattern タブ」の Length が 511 以下のとき、512 以上になるように整数倍した値です。

2ch Combination のときは「図 5.12-1 Pattern タブ」の Length が 1023 以下を 1024 以上, になるように整数倍した値です。

5.15.3.3 Sync Gainの設定

同期が確立したことを示す信号を AUX Output コネクタに出力します。 同期が確立すると、AUX Output コネクタの電圧が High レベルになります。

5.15.3.4 Error Outputの設定

MU195040AがErrorを検出したことを示す信号をAUX Output コネクタに出力 します。設定項目はありません。 Error が検出されると、AUX Output コネクタの電圧がHigh レベルになります。

5.16 Auto Search 機能

Auto Search 機能は、入力データに対してスレッショルド電圧と位相を最適に合わせる機能です。

Auto Search 設定項目を表示するには, 画面右上にある [Auto Search] をタッ チします。

Auto Search 機能は Data, XData 入力信号の Threshold, Phase Delay を最 適点に設定します。



図5.16-1 Auto Search

注:

[Input] タブをグルーピングしている場合は, Auto Search を実行できません。

5.16.1 Auto Search入力設定項目

上部 ([1], [2], [4], [5], [7]) が Auto Search 動作設定領域, 下部 ([3], [6]) が 動作対象スロット設定領域および結果の表示領域となっています。



図5.16.1-1 Auto Search ダイアログボックス

5

操作方法



図5.16.1-2 Auto Search ダイアログボックス (PAM モード)

[1] [Mode] 項目の中から Auto Search の実行方法を選択します。

表5.16.1-1	実行方法の設定

Mode	設定内容
Coarse	ハードウェアによる粗調整を実行します。Fineよりも短時間で調整は終了します。 Auto Adjust 機能を実行して終了させた場合とほぼ同等の結果になります。
Fine	ハードウェアによる粗調整およびソフトウェア・アルゴリズムによる微調整を実行します。Coarseよりも調整完了までに時間がかかります。
PAM Coarse	PAM4 波形の各レベル (Top, Middle, Bottom) のスレッショルド最適点を探します。入力波形の High, Low レベルを検出し最適値を探します。
PAM Fine	PAM Coarse 実行後, ソフトウェア・アルゴリズムによる微調整を実行します。PAM Coarse よりも調整完了までに時間がかかります。



図5.16.1-3 PAM4 波形の Vth イメージ

[2] [Item] 項目の中から Auto Search の実行対象を選択します。

表5.16.1-2 実行対象の設定

Item	設定内容
Threshold&Phase	Threshold と Phase の Auto Search を実行します。
Threshold	Threshold の Auto Search を実行します。
Phase	Phase の Auto Search を実行します。

- [3] Auto Search 実行対象とするインタフェースのボタンを [ON] にします。
 [Mode] で [PAM Coarse], [PAM Fine] を選択したときは、サーチする
 PAM 波形のレベルを [Top], [Middle], [Bottom] から選択します。
- [4] [Set All] をタッチすると、すべてのスロットのボタンを [ON] にします。
 [Reset All] をタッチすると、すべてのスロットのボタンを [OFF] にします。
- [5] [Start] をタッチすると、ボタンが [ON] にしているスロットの Auto Search を開始します。ボタンを1つ以上 [ON] にすると、Auto Search を開始する ことができます。[Stop] をタッチすると、Auto Search を中断します。
- [6] Auto Search 実行結果を表示します。

表5.16.1-3 結果表示項目

結果表示	内容
	Auto Search が未実行の項目を表示します。
Failed	Auto Search に失敗した項目を表示します。
XXXX mV	Data/XData Threshold Auto Search 実行結果を mV 単位で表示します。
XXXX mUI	Phase Auto Search 実行結果を mUI 単位で表示します。
XXXX ps	Phase Auto Search 実行結果を ps 単位で表示します。 ps 単位は mUI 単位から周波数カウンタの値で換算して表示します。

[7] [Close] をタッチすると, Auto Search ダイアログボックスを閉じます。 Auto Search の実行中はボタンを操作できません。 操作方法

5.17 Auto Adjust 機能

Auto Adjust 機能は、MU195040A に入力する信号のインタフェース条件の変化 に対し、自動的に最適な位相とスレッショルド電圧に追い込み設定し続ける機能で す。Auto Adjust 設定項目を表示するには、モジュールファンクションの [Auto Adjust] をタッチします。このボタンを操作して、Auto Adjust 機能を開始および 停止します。



図5.17-1 Auto Adjust

注:

[Input] タブをグルーピングしている場合は、Auto Adjust を実行できません。

5.17.1 Auto Adjust入力設定項目

上部 ([1], [3], [4]) が Auto Adjust 動作設定領域, 下部 ([2]) が動作対象イン タフェース設定領域となっています。



図5.17.1-1 Auto Adjust ダイアログボックス

[1] [Item] 項目の中から Auto Adjust の実行対象を選択します。

表5.17.1-1 実行対象の設定

Item	設定内容	
Threshold&Phase	スレッショルド電圧と位相の自動調整を実行します。 実行中は「図 5.13.1-1 Input タブ」の Threshold & Delay を操作できません。	
Threshold	スレッショルド電圧の自動調整を実行します。 実行中は「図 5.13.1-1 Input タブ」の Threshold を操 作できません。	
Phase	位相の自動調整を実行します。 実行中は「図 5.13.1-1 Input タブ」の Delay を操作で きません。	

- [2] [Slot] リストの中から Auto Adjust を実行するスロット番号のボタンを [ON] にします。MU195040A-x20 では、チャネル番号のボタンを [ON] にしま す。
- [3] [Set ALL] をタッチすると、すべてのスロットのボタンを [ON] にします。 [Reset ALL] をタッチすると、すべてのスロットのボタンを [OFF] にします。
- [4] [OK] をタッチすると、ボタンを [ON] にしているスロットの Auto Adjust を 開始します。有効なスロットのボタンを 1 つ以上 [ON] にすると、Auto Adjust を開始できます。[Cancel] をタッチすると Auto Adjust ダイアログ ボックスを閉じます。

[Result] タブ内の下部に Auto Adjust 実行状態のモニタが表示されます。 Auto Adjust 停止中や Auto Adjust 対象外の項目は "----"を表示します。 Threshold は XXXX V 単位, Data Delay は XXXX mUI および XXXX ps 単位 を表示します。ps 単位は mUI 単位から周波数カウンタの値で換算して表示しま す。

Data Threshold (3.186 V	Data Delay	-254	mUl
XData Threshold (3.202 V	(-20.430	ps

図5.17.1-2 Auto Adjust 実行状態モニタ画面 (Result タブ内)

注:

Auto Adjust 機能を使用する場合は、クロスポイント 50%の信号を入力して ください。クロスポイントが 50%でない信号を入力すると、Auto Adjust 機能 が正しく動作しない場合があります。 操作方法

5.18 自動測定

MU195040A は、クロック位相方向の余裕(位相マージン)およびスレッショルド 電圧方向の余裕(スレッショルドマージン)を測定を自動的に判定してマージンな どの測定を自動的に検出する以下の自動測定機能があります。

- ・ Eye Margin 測定
- ・ Bathtub 測定
- ・ PAM BER 測定
- Eye Contour 測定

自動測定に関しての詳細の設定方法は『MX190000A シグナルクオリティアナラ イザ・R 制御ソフトウェア 取扱説明書』を参照してください。

5.19 Noise 発生機能

Noiseを印加する場合は, MU195050A 操作画面で設定します。

5.19.1 MU195050Aの操作画面



図5.19.1-1 MU195050A 操作画面

番号	名称		機能	
[1]	Ext ボタン	External Input のオン,オフを設定します。		
[2]	CM ボタン	Common Mod	ode Noise のオン,オフと [8] に詳細設定項目を表示させます。	
		Presets	Common Mode Noise の Preset 規格リストの中から選択するか, また は [Manual] を選択して数値を入力します。	
			Manual: Amplitude, Frequencyの数値入力が可能です。	
			TBT3: Amplitude 100 mV	
			Frequency 400 MHz	
			PCIe 4: Amplitude 150 mV	
			Frequency 120 MHz	
			PCIe 5: Amplitude 150 mV	
			Frequency 120 MHZ	
		Amplitude	Presets が [Manual] のときに設定できます。	
			設定範囲: 10~250 mV, 2 mV step	
		Frequency	Presets が [Manual] のときに設定できます。	
			設定範囲: 100~1000 MHz, 1 MHz step @Low Band 時	
			1~6 GHz, 10 MHz step @High Band 時	
[3]	DM ボタン	Differential Mode Noise のオン,オフと [8] に詳細設定項目を表示させます。		
		Presets	Differential Mode Noiseの Preset 規格リストの中から選択するか,または [Manual] を選択して数値を入力します。	
			Manual: Amplitude, Frequencyの数値入力が可能です。	
			PCIe 3: Amplitude 16 mV	
			Frequency 2.1 GHz	
			PCIe 4: Amplitude 16 mV	
			Frequency 2.1 GHz	
			PCIe 5: Amplitude 10 mV	
			Frequency 2.1 GHz	
		Amplitude	Presets が [Manual] のときに設定できます。	
			設定範囲: 10~250 mV, 2 mV step	
		Frequency	Presets が [Manual] のときに設定できます。	
			設定範囲: 100~1000 MHz, 1 MHz step @Low Band 時	
			1~6 GHz, 10 MHz step @High Band 時	
[4]	WN ボタン*	White Noise のオン,オフと [8] に詳細設定項目を表示させます。		
		Amplitude	設定範囲: 0.2~25 mVrms, 0.2 mVrms step	
[5]	CH 別 Noise	Data1, Data2 に印加する Noise の選択を制御します。		
[6]	選択スイッチ	これらは連動して動作します。		
[7]	Noise 選択ス イッチ	Data1またはData2に印加するNoise種別をCM/DMかWNかいずれか選択します。		
[8]	詳細設定エリア	[1]~[4] を選掛	マすることで詳細設定が可能となります。	

表5.19.1-1 MU195050A 操作画面一覧

*: MU195050A-x01 有り

第6章 使用例

この章では、MP1900A モジュールの使用例について説明します。

- 6.2 56 Gbit/s DQPSK 信号の発生.....6-4

使用例

6.1 光トランシーバモジュールの測定

MU195020AとMU195040Aを使用して, CFP2 光トランシーバモジュールの電気インタフェース入力感度試験の方法について説明します。

本測定では、参考として MP1900A に MU195020A, MU195040A が装着されて いる構成での試験例を記載します。オプション構成は次のとおりです。

MP1900A

MU181000B

MU195020A-x20

MU195040A-x20

測定系

- 1. MP1900Aと被測定物を GND に接続します。
- MU181000Bの Clock Output と, MU195020Aの Ext. Clock In を同軸 ケーブルで接続します。
- 3. MU195020Aの Clock Outと, MU195040Aの Ext. Clock In を同軸ケー ブルで接続します。



- 4. MU195020AのData Output1~2, Data Output1~2とCFP2モジュー ルのData Inputを同軸ケーブルで接続します (8か所)。
- 5. MU195040AのData Input1~2, Data Input1~2とCFP2モジュール のData Output を同軸ケーブルで接続します(8か所)。

試験方法

- 1. MP1900A の電源コードを接続します。
- 2. MP1900Aの電源をオンにします。
- 3. MU195020A のデータ出力インタフェースを被測定物の入力に合わせま す。MU195020A の [Output] タブから, 振幅, オフセットを設定します。こ のときに Output はあらかじめ [OFF] にしておきます。
- パターンを設定します。MU195020A, MU195040Aの [Pattern] タブで 試験パターンを選択します。
- 5. MU195020A の [Output] タブのビットレートで動作ビットレートを設定しま す。
- 6. MU195040A のデータ入力インタフェースを, 被測定物の出力に合わせま す。

MU195040A の [Input] タブの Input Condition で終端条件を選択しま す。CFP2 モジュールは差動インタフェースで接続するため, [Differential 100 Ohm] を選択し, Tracking を選択します。

7. CFP2 モジュールの電源をオンにします。 電源をオンにする際は, MP1900A, CFP2 モジュールの順にオンにしてくだ さい。 6



電源がオンの状態で信号線を挿抜すると、被測定物が損傷するお それがあります。ケーブル接続を変更する場合には、MP1900Aの 電源をオフにしてから作業を行ってください。

- 8. MU195020Aの [Output] タブの Data/XData Output を [ON] に設定 します。その後, 画面上部の Output を <u>Muthation</u> Cultaria
- 9. MU195040A のスレッショルドを設定します。 モジュールファンクションボタンの [Auto Adjust] をタッチします。
- 10. MU195040A の [Result] タブから測定を開始し, BER 測定の結果を確認 します。
- 11. 正常に被測定物が動作していることを確認後, MU195020A からの出力レベルを絞ることで, CFP2 モジュールのデータ入力 (TD+, TD-) 感度を測定できます。

6.2 56 Gbit/s DQPSK 信号の発生

MU195020A-x20とDQPSK 変調器を使用した, 56G 帯 DQPSK 信号の発生方 法について説明します。

本測定では、参考としてMP1900AにMU195020Aが装着されている構成での試験例を記載します。オプション構成は次のとおりです。

MU181000A

MU195020A-x20

測定系

- 1. MP1900Aと被測定物を GND に接続します。
- 2. MU181000Aの Clock Output と, MU195020Aの Ext. Clock In を同軸 ケーブルで接続します。
- 3. MU195020Aの Data Output1~2, Data Output1~2と DQPSK 変調 器を同軸ケーブルで接続します (4 か所)。



図6.2-1 56 Gbit/s DQPSK 信号発生の接続図

試験方法

- 1. MP1900Aの電源コードを接続します。
- 2. MP1900A の電源をオンにします。
- 3. MU195020A のデータ出力インタフェースを被測定物の入力に合わせま す。MU195020A の [Output] タブから, 振幅, オフセットを設定します。こ のときに Output はあらかじめ [OFF] にしておきます。
- MU195020A の [Output] タブのビットレートで動作ビットレートを [28 Gbit/s] に設定します。
- 5. MU195020Aの [Pattern] タブで試験パターンを選択します。
- 6. Kodule の [Combination Setting] から, コンビネーションを [Combination], [2ch] に設定します。

		Combination Setting		>
_inter module comb	ination	Inner module combination		
Sync ON/OFF	OFF	Slot Slot3 : MU195020A	×	
		Operation	Combination	
		Independent	2ch 💌	
		Combination		
		Channel Synchronization		
		Data Interface	Combination	
		Data 1	2ch PPG	
		Data 2	20010	

- 7. MU195020A の [Pre-Code] タブのボタンを [ON], Type を [DQPSK] に設定します。
- 8. MU195020Aの [Output] タブの Data Output を [ON] に設定します。 その後,画面上部の Output を **純粋 Output** にします。

DQPSK変調器に**MU195020A**の信号が加えられ, 56 Gbit/s に変調された光信 号が出力されます。 使用

例

第7章 リモートコマンド

SCPI のフォーマットおよびステータスの説明については, 『MX190000A シグナ ルクオリティアナライザ・R 制御ソフトウェア 取扱説明書』を参照してください。



この章では、MP1900Aモジュールの性能試験について説明します。

8.1	性能試		8-2
8.2	性能試	験用機器	8-2
8.3	性能試	、験項目	8-3
	8.3.1	動作周波数範囲	8-3
	8.3.2	波形評価試験	8-5
	8.3.3	入力レベル	8-8
	8.3.4	パターン	8-9
	8.3.5	エラー検出	8-10
	8.3.6	Noise 評価試験	8-11

性能試験

8.1 性能試験

MP1900A モジュールの主要性能が規格を満足していることを確認するため,性 能試験を行います。

性能試験は、MP1900A モジュールの受け入れ検査時、修理後の動作確認時および定期試験時(6か月ごと)に行ってください。

8.2 性能試験用機器

性能試験を始める前に, MP1900A と各測定器のウォーミングアップを 30 分以上 行ってください。性能試験に必要な機器を次の表に示します。

楼架夕	形夕	亜むされる性能
1灰砧石口	12日	安小で100日肥
誤り検出器	MP1900A + MU195040A-x01	動作周波数: 2.4~32.1 GHz
		データ入力感度: 300 mVp-p 以上
サンプリングオシロスコープ		Electrical interface: 帯域 70 GHz 以上
信号発生器	MP1900A + MU195020A + MU181000A/B, または MG3690 シリーズ	Ext Clock を使用する場合 動作周波数: 1.2~16.05 GHz 出力レベル: 300~1000 mVp-p 波形: 矩形波または正弦波
同軸ケーブル (80 cm K コネクタ)	J1439A	带域: 40 GHz
同軸減衰器	J0541E	減衰量: 6 dB
パワーメータ	ML2437A または ML2438A	
パワーセンサ+ケーブル	MA2444D	

表8.2-1 性能試験に必要な機器

注:

被測定装置と測定機器類は、特に指示する場合を除き少なくとも30分間は 予熱を行い、十分に安定してから性能試験を行ってください。

最高の測定確度を発揮するには、上記のほかに室温下での実施、AC 電源 電圧の変動が少ないこと、騒音・振動・ほこり・湿度などについても問題がな いことが必要です。

8.3 性能試験項目

以下の試験項目について説明します。

- (1) 動作ビットレート範囲
- (2) 波形

8.3.1 動作周波数範囲

(1) 規格

表8.3.1-1 規格

オプション	規格
MU195020A	2.4~21.0 Gbit/s
MU195020A-x01	2.4~32.1 Gbit/s
MU195040A	2.4~21.0 Gbit/s
MU195040A-x01	2.4~32.1 Gbit/s

(2) 接続



図8.3.1-1 動作周波数範囲試験の接続図

MU181000Aを使用する場合は、MU181000Aの Clock Output に 6 dB 同軸 減衰器を接続してください。

- (3) 手順
 - 1. MP1900A に MU195020A を装着し, ケーブルを接続しない状態で電 源をオンにします。
 - 2. MU195020Aの Data 信号出力振幅を 500 mVp-p, オフセット (Vth) を 0 V, 試験パターンを PRBS31, マーク率を 1/2 に設定します。
 - 3. 設定完了後, MP1900A の電源をオフにします。
 - 4. 図 8.3.1-1に従って, 測定器のケーブルを接続します。
 - 5. MP1900Aと測定器の電源をオンにして、ウォーミングアップします。
 - 6. ウォーミングアップ後, MP1900A 信号出力をオンにして, MU195020A の信号を出力させます。
 - 7. MU195040Aの位相, スレッショルド値を最適値に調整します。
 - 8. MU195040A でエラーが検出されないことを確認します。
 - 9. 動作周波数を可変させ、動作周波数規格範囲内でエラーが生じていないことを確認します。

8.3.2 波形評価試験

(1) 規格

表8.3.2-1 MU195020A 規格 規格 項目 MU195020A-x10/x20 振幅 0.1~1.3 Vр-р オフセット (Vth) $-2.0 - \frac{{\rm Km}^2}{2} \sim +3.3 - \frac{{\rm Km}^2}{2}$ V 2 2 クロスポイント 振幅 1.0 Vp-p: 50%14 ps (20 \sim 80%)*1,*2 Tr/Tf 8 ps p-p*1,*2,*3 Jitter

- *1: MU195020A-x01 無しの場合, 21.0 Gbit/s にて MU195020A-x01 有りの場合, 32.1 Gbit/s にて
- *2: 代表値
- *3: ジッタ規格値は, 残留ジッタ <200 fs (RMS) のオシロスコープを使用した ときの値です。



図8.3.2-1 波形試験の接続図

MU181000Aを使用する場合は、MU181000Aの Clock Output に 6 dB 同軸 減衰器を接続してください。

- (3) 手順
 - 1. MP1900A に MU195020A を装着し, ケーブルを接続しない状態で電源をオンにします。
 - 2. MU195020A の [Output] タブから試験する Data 出力の振幅, オフ セット, クロスポイントを設定します。
 - 3. MU195020Aの [Pattern] タブで試験パターンを設定します。

規格パラメータは、アイパターンによる観測評価となりますので、試験パターンには PRBS31、マーク率 1/2 を選択します。

4. オシロスコープに入力するトリガ信号を設定します。MU195020Aの [Misc1] タブの AUX Output から [1/N Clock] を選択し、使用するサ ンプリングオシロスコープにあわせて分周比を設定します。

- 5. 設定完了後, MP1900A の電源をオフにします。
- 6. 図 8.3.2-1に従って, 測定器のケーブルを接続します。
- 7. MP1900A と測定器の電源をオンにして、ウォーミングアップします。
- 8. ウォーミングアップ後, MP1900A の信号出力をオンにして, 信号を出力 させます。
- 9. サンプリングオシロスコープで出力波形を観測し、すべての規格項目に ついて規格を満たしていることを確認します。
- 10. MU195020AのXData OutputとサンプリングオシロスコープのInput を同軸ケーブルで接続します。手順9の測定を繰り返します。
- 11. 出力チャネルが複数ある場合は、すべての Data Output, XData Output について手順9の測定を繰り返します。

性能試

8.3.3 入力レベル

(1) 規格

表8.3.3-1 規格

オプション		規格
MU195040A-x10/x20	入力振幅: スレッショルド電圧:	$0.05 \sim 1.0 \text{ Vp-p} \\ -3.5 \sim +3.3 \text{ V}$

(2) 接続

機器の接続方法は図 8.3.1-1を参考にしてください。

(3) 手順

- 1. 8.3.1項の手順(3)の1~5と同様に機器を接続し、設定します。
- 2. MU195020A, および MU195040A を表 8.3.3-2のとおりに設定しま す。

MU195020Aの出力をオン, MU195040Aの [Start] をタッチします。 必要に応じて位相を調整し, エラーが発生しないことを確認します。

	MU195020A		MU195040A		
No.	終端	振幅 [Vp-p]	オフセット (Vth) [V]	終端	スレッショルド電圧 [V]
1	GND	1.0	-2.5	GND	-2.500
2		0.05^{*}	-2.25		-2.250
3		1.0	+2.8		+2.800
4		0.05^{*}	+3.05		+3.050
5	NECL	0.8	-1.3	Variable: – 2.0 V	-1.300
6	LVPECL	0.8	+2.0	Variable: + 1.3 V	+2.000
7	PCML	0.5	+3.05	Variable: + 3.3 V	+3.050

表8.3.3-2 入力レベル試験設定内容 (MU195040A)

*: 振幅 0.05 Vp-p の信号は, MU195020A の設定を 0.5 Vp-p にし, 精密固 定減衰器 (20 dB, 応用部品 41KC-20) を使用してください。

注:

終端条件を変更する場合は,必ず以下の順番で MU195020A および MU195040A を設定してください。設定順,終端条件の 違いによっては,両器に損傷を与える場合があります。

- (1) MU195020Aの出力をオフにします。
- (2) MU195040A の終端条件を GND に設定します。
- (3) MU195020Aの終端条件を変更します。
- (4) MU195040Aの終端条件を MU195020A と同じ条件に設定します。

 Data Input のケーブルを外し、XData Input のケーブルだけを接続し ます。MU195040Aの Input の画面で Input Condition を [Single-Ended]、[XData] に設定して、手順 2.と同様に MU195020A と MU195040Aのレベルを設定し、エラーが発生しないことを確認しま す。

8.3.4 パターン

- (1) 規格
 - ・ PRBS パターン
 - ・Zero Substitution パターン
- (2) 接続

機器の接続方法は図 8.3.1-1を参考にしてください。

- (3) 手順
 - 1. 8.3.1項の手順(3)の1~5と同様に機器を接続し、設定します。
 - 2. MU195020Aの出力をオン, MU195040Aの [Start] をタッチします。 必要に応じて位相を調整し, エラーが発生しないことを確認します。
 - 3. MU195040A と MU195020A の双方について, PRBS パターン長を 2ⁿ-1, n = 7, 9, 10, 11, 15, 20, 23, 31 と変え, エラーが発生しないこ とを確認します。MU195040A は [Pattern] タブにて設定します。
 - 4. PRBS パターン長を 2³¹-1 に設定し, Logic を POS と NEG に変えて設 定します。手順 3.と同様にエラーが発生しないことを確認します。
 - MU195040A と MU195020A の双方の試験パターンを Zero Substitution に変更します。Length を 2n-1, n = 7, 9, 10, 11, 15, 20, 23 および 2n, n = 7, 9, 10, 11, 15, 20, 23と変え, エラーが発生し ないことを確認します。

能試

8.3.5 エラー検出

(1) 規格

```
    誤り率: 0.0000×10<sup>-16</sup>~1.0000
    誤り個数: 0~1×10<sup>16</sup>
    エラー・フリー・インターバル (EFI): 0.0000~100.0000%
    エラー・インターバル (EI): 0~1×10<sup>16</sup>
    クロック周波数:
```

MU195040A-x01 無し 1.2~10.5 GHz, 確度: ±(10 ppm + 1 kHz) MU195040A-x01 有り 1.2~16.05 GHz, 確度: ±(10 ppm + 1 kHz)

(2) 接続

機器の接続方法は、図 8.3.1-1を参考にしてください。

- (3) 手順
 - 1. 8.3.1項の手順(3)の1~5と同様に機器を接続し、設定します。
 - MU181000Aの周波数を10 GHzに設定し、MU195020Aの出力をオン、MU195040Aの[Start]をタッチします。
 必要に応じて位相を調整し、エラーが発生しないことを確認します。
 - MU195020Aのエラー挿入機能をオンにし、MU195040Aの [Result] タブの ER 測定結果が、MU195020A の [Error Addition] タブで設 定している値になっていることを確認します。
 - MU195020Aの [Error Addition] タブでは, Variation を [Single] に設定します。また, MU195040Aの [Measurement] タブの Gating で, Cycle を [Single], 測定時間を 10 秒に設定します。
 - 5. MU195040A の [Start] をタッチし, 10 秒間の測定が行われている間 に, MU195020A の [Error Addition] タブの [Single] を1 回タッチ します。

10秒間の測定終了後に次の結果となっていることを確認します。

誤り率 (ER):	5.0000E-12
誤り個数 (EC):	1.0000E-00
エラー・フリー・インターバル (%EFI):	99.9900%
エラー・インターバル (EI):	1

8.3.6 Noise評価試験

(1) 規格

表8.3.6-1 MU195050A 規格

項目	規格
Common Mode Noise (CMI)	10∼250 mVp•p
Differential Mode Noise (DMI)	4~200 mVp-p (Differential)
White Noise*	$0.2{\sim}25~{ m mVrms}$

*: MU195050A-x01 有りの場合

(2) CMI/DMI 評価の接続



図8.3.6-1 CMI/DMI 試験の接続図

性能試験



図8.3.6-2 White Noise 試験の接続図

(4) 手順

CMI/DMI 評価手順

White Noise 評価の接続

(3)

- 1. MP1900A に MU195050A を装着し, 測定するチャネルの測定に使用 しないコネクタは同軸終端器で終端します。測定に使用するコネクタに はケーブルを接続しない状態で, MP1900A の電源をオンにします。
- 2. MU195050A モジュールアプリケーションで試験する CMI または DMI の出力振幅,周波数を設定します。
- 3. 設定が完了した後, MP1900A の電源をオフにします。
- 4. 「図 8.3.6-1 CMI/DMI 試験の接続図」に従って、MU195050A とパ ワーメータを同軸ケーブルで接続します。
- 5. MP1900A とパワーメータの電源をオンにして、ウォーミングアップしま す。
- 6. ウォーミングアップした後, MU195050Aの測定対象コネクタの出力をオ ンにして, 信号を出力します。試験対象でないコネクタの出力はオフにし ておきます。
- 7. パワーメータで出力振幅のパワーを測定し、すべての規格項目につい て規格を満たしていることを確認します。
- 8. すべての Data Output, XData Output について手順 7 の測定を繰り 返します。

White Noise 評価手順

- 1. MP1900AにMU195050Aを装着し,測定するOutputコネクタ以外の Output コネクタは同軸終端器で終端します。測定に使用するコネクタ にはケーブルを接続しない状態で,MP1900Aの電源をオンにします。
- 2. MU195050A モジュールアプリケーションで White Noise の出力振幅 を設定します。
- 3. 設定が完了した後, MP1900Aの電源をオフにします。
- 4. 図 8.3.6-2 White Noise 試験の接続図に従って, MU195050Aとサ ンプリングオシロスコープを同軸ケーブルで接続します。
- 5. MP1900Aとサンプリングオシロスコープの電源をオンにして、ウォーミン グアップします。
- 6. ウォーミングアップした後, MU195050A の White Noise 出力をオンに して, 信号を出力します。試験対象でないコネクタの出力はオフにして おきます。
- サンプリングオシロスコープを 50 GHz の帯域, フリーランに設定して, MU195050Aの出力波形を観測します。すべての規格項目について規 格を満たしていることを確認します。White Noiseの出力レベルはヒスト グラム (1σ=rms)で測定します。
- 8. すべての Data Output, XData Output について手順 7 の測定を繰り 返します。

性能試


この章では、MP1900Aモジュールの保守について説明します。

日常の手入れ	9-2
保管上の注意	9-2
輸送方法	9-3
校正	9-3
廃棄	9-4
	日常の手入れ 保管上の注意 輸送方法 校正 廃棄

保守

9.1 日常の手入れ

- ・ 外観のよごれは、薄めた中性洗剤を含ませた布で拭き取ってください。
- ・ ほこりやちりが付着した場合は、掃除機で吸い取ってください。
- ・ ネジなどの取り付け部品のゆるみは、規定の工具で締めてください。

9.2 保管上の注意

MP1900A モジュールに付着したほこり, 手あか, その他のよごれ, しみなどを拭き 取って保管してください。

パネルのコネクタには、添付品のオープンおよび同軸終端器を取り付けてください。

また,以下の場所での保管は避けてください。

- 直射日光が当たる場所
- ・ 粉じんが多い場所
- 屋外
- 結露する場所
- ・ 水,油,有機溶剤または薬液などの液中,またはこれらの液体が付着する場所
- ・ 潮風, 腐食性ガス (亜硫酸ガス, 硫化水素, 塩素, アンモニア, 二酸化窒素, 塩化水素など) がある場所
- ・ 落下,または転倒のおそれがある場所
- ・ 潤滑油からのオイルミストが発生する場所
- ・ 高度 2000 m を超える場所
- ・ 車両,船舶または航空機内など振動または衝撃が多く発生する環境
- ・ 次の温度と湿度の場所
 温度: -20°C以下,または 60°C以上
 湿度: 85%以上

推奨保管条件

長期保管するときは、上記の保管前の注意条件を満たすほかに、以下の環境条件の範囲内で保管することをお勧めします。

- 温度: 5~30°Cの範囲
- 湿度: 40~75%の範囲
- ・ 1日の温度,湿度の変化が少ないところ

9.3 輸送方法

MP1900A モジュールを輸送する場合,開梱時の梱包材料を保管している場合は その材料を使用して梱包してください。保管していない場合は以下の手順で梱包 してください。

なお, MP1900A モジュールを取り扱う際は必ず清潔な手袋を着用し, 傷などを付けないように静かに行ってください。

<手順>

- 1. 乾いた布で MP1900A モジュール外面のよごれやちり, ほこりを清掃してくだ さい。
- 2. ネジのゆるみや脱落がないかを点検してください。
- 3. 構造上の突起部や変形しやすいと考えられる部分には保護を行い, MP1900Aモジュールをポリエチレンシートで包み,さらに防湿紙などで包装 してください。
- 4. 包装した MP1900A モジュールを段ボール箱に入れ,合わせ目を粘着テー プでとめてください。さらに輸送距離や輸送手段などの必要に応じて木箱な どに収納してください。
- 5. 輸送時は「9.2 保管上の注意」の注意条件を満たす環境下においてください。

9.4 校正

長期間安定した性能でシグナルクオリティアナライザ・R シリーズを使用する場合には、定期点検および校正などの日常のメンテナンスが欠かせません。常に最適の状態で使用していただくため、定期的な点検および校正を推奨します。納入後の推奨校正周期は12か月です。

納入後のサポートなどについては、本書(紙版説明書では巻末、電子版説明書では別ファイル)に記載の「本製品についてのお問い合わせ窓口」へご連絡ください。

次の事項に該当する場合は、校正および修理を辞退させていただくことがありま す。

- ・ 製造後,7 年以上を経過した測定器で部品入手が困難な場合,または摩耗が 著しく,校正および修理後の信頼性が維持できないと判断される場合
- ・ 当社の承認なしに回路変更, 修理または改造などが行われている場合
- ・ 修理価格が新品価格に対し、高額になると判断される場合

保定

9

9.5 廃棄

廃棄する場合は、『MP1900A シグナルクオリティアナライザ・R 取扱説明書』に記載の事項,各国の条例,および各地方の条例に従って処理するように注意してください。

第10章 トラブルシューティング

この章では、MP1900A モジュールの動作時に異常が発生した場合、故障かどう かを判断するためのチェック方法について説明します。

10.1	モジュール交換時の問題	
10.2	出力波形観測時の問題	10-3
10.3	エラーレート測定時の問題	
10.4	同期が確立しない問題	

10.1 モジュール交換時の問題

現象	チェックする個所	対処方法
モジュールを認識し ない。	モジュールは, 確実に装着さ れていますか。	『MP1900A シグナルクオリティアナライザ-R 取扱説明 書』の「3.3 モジュールの装着と取り外し」に従って,再度 装着してください。
	適切なモジュールが装着さ れていますか。	インターネットのアンリツホームページ (https://www.anritsu.com)のMP1900A Series Signal Quality Analyzers-Rの製品情報ページにアクセ スして、サポート対象モジュールと、本器のソフトウェアバー ジョンを確認してください。 対象モジュールが装着されているのにモジュールが認識さ れない場合、故障の可能性がありますので、本書(紙版説 明書では巻末,電子版説明書では別ファイル)に記載の 「本製品についてのお問い合わせ窓口」へご連絡ください。

表10.1-1 MP1900A モジュール交換時の問題対処方法一覧

10.2 出力波形観測時の問題

現象	チェックする個所	対処方法
出力波形が正しく観 測できない。	[Output] タブの Data, または Clock が [ON] になっています	信号を出力したいチャネルの [Output] タブで, Data または Clock を [ON] に設定します。
		[7] 21G/32G SI PPG Datal ▼ G OFF B Output Emphasis B Output Emphasis B Output Emphasis B Output Data B ON Output Data B ON Clock ON ▼ Level Guard B OFF Setup Evt ATT Fartner B Output が [OFF] の場合, リストボックスをタッチして [ON] にしてください。
	Output が [ON] (→ Output) になっていま すか。	画面左上にある いい Output をタッチし, [ON] に 設定してください。
	動作クロックは正しく供給されて いますか。	内蔵クロックを使用している場合は、設定ビットレートを 確認してください。 外部から供給している場合、接続インタフェースを確認 してください。インタフェースについては「3.1 パネルの 説明」を参照してください。
	トリガクロックは正しく設定されて いますか。	サンプリングオシロスコープのトリガ用クロックは, MU195020Aの AUX Output から出力される信号を 使用してください。 AUX Output コネクタの設定と測定するサンプリングオ シロスコープとのインタフェースが正しいことを確認して ください。
	電気インタフェースケーブルが ゆるんでいませんか。	コネクタ部分を締め直してください。
	ケーブルやコネクタは高周波特 性の良い物を使用しています か。	40 GHz 以上の周波数帯域があるケーブルやコネクタ を使用してください。

表10.2-1 出力波形観測時の問題対処方法一覧

トラブルシューティング

10.3 エラーレート測定時の問題

現象	チェックする個所	対処方法
エラーが入る。	被測定物との接続インタフェース は正しいですか。	データレート,レベル,オフセット,終端条件が一致して いるか確認してください。
	MU195020A と誤り検出器 (ED) の論理パターンは正しく 設定されていますか。	MU195020A の発生するパターンは被測定物が受信 可能なパターンに設定されているか,被測定物が発生 するパターンと ED の検出パターンの設定は一致して いるか確認してください。 被測定物が MU195020A のパターンを変更せずに出 力するような場合, MU195020A と ED を直接接続して エラーが検出されるか確認してください。
	エラー付加機能は OFF に設定 されていますか。	[Error Addition] タブで Error Addition Switch が [OFF] になっていることを確認してください。
	電気インタフェースケーブルが 緩んでいませんか。	コネクタ部分を締め直してください。
	ケーブルやコネクタは高周波特 性の良い物を使用しています か。	40 GHz 以上の周波数帯域があるケーブルやコネクタ を使用してください。
	位相マージンとスレッショルド マージンは十分に確保されてい ますか。	MU195020Aと被測定物間, 被測定物とED間の位相 とオフセットがそれぞれ最適になるように調整します。

表10.3-1 エラーレート測定時の問題対処法一覧

10.4 同期が確立しない問題

項目	チェックする箇所	対処方法
入力条件	接続ケーブルの品質,状態,または長さなどは大丈夫ですか。	以下の場合は、適切なケーブルに交換してください。 ・ 周波数特性が十分でない ・ 損失が大きい ・ ケーブルやコネクタに破損がある ・ コネクタが汚れている
	ケーブルは正しく確実に接続されていますか。	接続先やコネクタの締め付けなどを確認してください。
	シングルや差動 (50/100 Ω) 入 力の設定は合っていますか。	正しく設定してください。
	入力レベルは適正ですか。	オシロスコープなどでレベルを確認してください。
	入力ビットレートやクロック周波 数は適正ですか。	適切なビットレートやクロック周波数にしてください。 <i>注</i> :
		周波数カウンタで現在のクロック周波数を確認でき ます。
	クロックリカバリ使用時は周波数 設定をビットレートの近くにあわ せていますか。	使用するビットレートの近くに設定してください。
	クロックロス表示は消えています か。	入力する Data/Clock 信号やクロックリカバリ設定を確認してください。
終端条件	終端電圧はあわせていますか。	終端電圧を正しく設定してください。
		注:
		正しく設定されていないと故障の原因となる場合が あります。

表10.4-1 同期が確立しない問題対処方法一覧

トラブルシューティング

項目	チェックする箇所	対処方法	
スレッショルド	差動入力時に Dataと XData ス レッショルド電圧の差分値が 3 V を超えていませんか。	差分値が3Ⅴを超えないようにしてください。	
	Auto Adjust や Auto Search の 動作制限を超えていませんか。	マニュアル操作で調整してください。	
位相	Auto Adjust や Auto Search の 動作制限を超えていませんか。	マニュアル操作で調整してください。	
パターン	パターンは一致していますか。	MU195020AとMU195040Aでパターンを一致させて ください。	
同期	Auto Sync は [ON] になって いますか。	[ON] に設定してください。 自動的に再同期動作が行われます。	
	Sync Control の設定を変えて みましたか。	パターンの種類によって,最適な同期方法が異なること があります。	
		注:	
		パターンが PRBS 以外の場合に設定できます。	
その他	Bit/Block Window は [OFF] になっていますか。	[OFF] に設定してください。	
	MU195040AのExternal Maskは [OFF] になっていま すか。	[OFF] に設定してください。	
	Pattern Sequence を [Repeat] に設定していますか。	[Repeat] に設定してください。	

表10.4-1 同期が確立しない問題対処方法一覧(続き)

上記の項目で解決できない場合は、初期化を行い、上記項目を再確認してください。それでも問題が解決できない場合は、本書(紙版説明書では巻末、電子版説明書では別ファイル)に記載の「本製品についてのお問い合わせ窓口」へご連絡ください。

付録 A 擬似ランダムパターン

- A.1 擬似ランダムパターン.....A-2
- A.2 ゼロ置換パターン (Zero-Substitution Pattern)......A-3



A.1 擬似ランダムパターン

擬似ランダムパターン発生原理を表 A.1-1に示します。 擬似ランダムパターンは,表 A.1-1に示す N 次の生成多項式で表され,その1周 期は 2n-1 となります。2n-1 の周期をもつ PRBS パターンは1周期中に N ビット 連続"1"のパターンが1回だけ出現します。

PRBS のパターンの出力レベルは, LOGIC を POS (正論理) に設定した場合, "1"が low level, "0"が High level に対応します。

PRBS パターンのマーク率は 1/2 で,表 A.1-1に示すブロックで発生します。

周期	生成多項式	パターン生成ブロック図
27-1	1+X ⁶ +X ⁷	▶1+2+3+4+5+6+7+> 出カ
2 ⁹ –1	1+X ⁵ +X ⁹	▲ →1-2-3-4-5+6-7-8-9+> 出カ
$2^{10}-1$	1+X7+X ¹⁰	↓ 1+2-3-4
211-1	1+X ⁹ +X ¹¹	→1-2-3-4-5-6-7-8-9•10-11→ 出カ
2^{13} -1	1+X+X ² +X ¹² +X ¹³	↓ 1 ↓ 2 ↓ 3 ↓ 4 · · · · · · · · · · · · · · · · · ·
2^{15} -1	1+X ¹⁴ +X ¹⁵	↓1-2-3-413-14+15→ 出カ
220-1	$1+X^{3}+X^{20}$	▲ 1-2-3-4-517-18-19-20+→ 出力
$2^{23}-1$	$1+X^{18}+X^{23}$	▲ 1-2-316-17-18+19-20-21-22-23+> 出力
$2^{31}-1$	1+X ²⁸ +X ³¹	→1-2-3
		■ : シフトレジスタ

表A.1-1 擬似ランダムパターン発生原理

A.2 ゼロ置換パターン (Zero-Substitution Pattern)

PRBS パターンの最長ゼロ連続ビットの直後からのパターンを論理"0"で置き換えることで設定ビット数だけ"0"が連続するようにします。 ただし、"0"に置き換えたビットの直後のビットが"0"のときは、そのビットを反転して "1"にします。

例: 27 周期の PRBS パターンのとき

最長のゼロ連続数は 7-1 = 6 bits なのでゼロ置換は下記の位置から始まります。



図A.2-1 ゼロ置換パターン

付録 B 初期設定項目一覧

B.1 初期設定項目一覧

ここでは, MP1900A モジュールに関係する出荷時の設定項目初期値を示します。

なお, [Menu] \rightarrow [Initialize] を選択すると全設定項目を初期設定値にすることができます。

表B.1-1 MU195020A 初	期設定一覧表
--------------------	--------

設定機能	大項目	中項目	小項目	初期設定値
Output	Bitrate			Variable
		Bitrate		10.000 000 Gbit/s
	Data, XData Out	put		ON
	Clock Output		ON	
	Data, Xdata			
	の選択	Level Guard		OFF
		Level Guard	Amplitude 上限	1.000 Vp-p
		Setup	Offset limit	-4.000~3.300 V
	Defined Interface			Variable
			Amplitude	1.000 Vр-р
			Offset の切り替え	AC OFF
			Offset	0.000 V
			External ATT Factor	0 dB
	Half Period Jitter	2	0	
	Delay			0 mUI
			Calibration	-
		Jitter Input		OFF

付 録 B

設定機能	大項目	中項目	小項目	初期設定値
Emphasis	Manual Setting	Emphasis Function		OFF
		Standard/Preset		USER
				De-Emphasis
				Preset0
	Amplitude			1.000 Vp-p
		Cursor 設定		0 dB
	ISI	ISI Function		OFF
		Standard/Channel		USER
				-
		Board Type		Not Use
		NF Insertion Loss	3	10.00 dB
		1/2 NF Insertion 1	Loss	5.00 dB
	Channel	Channel Emulato	r Function	OFF
	Emulator	Response		Inverse

表B.1-1 MU195020A 初期設定一覧表 (続き)

設定機能	大項目	中項目	小項目	初期設定値
Pattern	PRBS	Length		2^15-1
		Logic		POS
		マーク率		1/2
	ZeroSubstitution	Length		2^15
		Zero-Substitutio	on Length	1 bit
		Addition Bit		1
	Data	Length		2 bit 2ch Combination 時:4 bits
	Mixed Data	Logic		POS
		Row Length		2048 bits 2ch Combination 時:4096 bits
		Data Length		1024 bits 2ch Combination 時:2048 bits
		Number of Block		1
		Number of Row		1
		PRBS	Pattern	PRBS15
			Mark Ratio	1/2
		Scramble		OFF
		Scramble Setup		All OFF
		PRBS Sequence		Consecutive
	$PAM4^{*1}$	Logic		POS
		Sequence		PRBS31Q

表B.1-1 MU195020A 初期設定一覧表 (続き)

*1: 2ch コンビネーションまたは 64G × 2ch コンビネーション設定時のみ設定可 能

付 録 B

設定機能	大項目	中項目	小項目	初期設定値	
Pattern	Pattern Editor	Zoom		× 1	
(続き)		Row Length		2048 bits 2ch Combination 時:4096 bits	
		Data Length の表示	Data	2 bits 2ch Combination 時:4 bits	
			Mixed	1024 bits 2ch Combination 時:2048 bits (Mixed-Data 時)	
		Number of Block		1	
		Number of Row		1	
		Format		Hex	
		Edit Mode		Overwrite	
Error	Error Addition			OFF	
Addition		Source		Internal	
	Variation			Repeat	
		Route		Select, 1	
		Error Rate		1E3	
		Test Pattern が Mixed の場合 Row 1		Data: チェックなし PRBS: チェックなし	
$\operatorname{Pre-Code}^{*_2}$	Pre-Code				
		Pre-Code		OFF	
		Туре		DQPSK	
		Initial Data		1	

表B.1-1 MU195020A 初期設定一覧表 (続き)

*2: MU195020A-x20 で設定できます。

設定機能	大項目	中項目	小項目	初期設定値
Misc1	Pattern Sequence			Repeat
		Repeat 時	Pulse Width	128 bits
			Delay	128
		Burst 時	Source	Internal
			Data Sequence	Restart
			Enable Period	128 000 bits 2ch Combination 時:初期值 × 2
			Burst Cycle	12 800 000 bits 2ch Combination 時:初期值 × 2
			Delay	0 bits
			Pulse Width	128 000 bits 2ch Combination 時:初期值×2
	Aux Input		Error Injection	
			Vth	0 V
	Aux Output			1/N Clock
		1/N Clock 時	(分周比)	1/64 clock
		Pattern Sync 時	PRBS, Zero-Substitution, Data の場合 Position	1 bits
			Mixed Data の場合 Block No. Row No.	1 1
		Burst Output	Delay	0
		2時	Pulse Width	128 000 bits 2ch Combination 時:初期值 × 2
Misc2	Clock Setting			
		Clock Source		External
		Bit RateOffsetOutput Clock RateReference ClockOperation Bit Rate		12.500 000 Gbit/s
				0 ppm
				Half rate
				Internal
				2.4~32.1

表B.1-1 MU195020A 初期設定一覧表 (続き)

付 録 B

B-5

設定機能	大項目	中項目	小項目	初期設定値
Result	設定項目	設定表示の選択		Gating
	切り替え	結果表示の選択		Error/Alarm
		時間表示の選択		Date&Time
		Error/Alarm 表示	Zoom	OFF
			Overall Ch.	OFF
	Error/Alarm 測定	E開始		-
	Error/Alarm 測定	至停止		-
Measurement	測定周期の選択	測定周期単位の選択(U	単位の選択 (Unit) D時間設定 Dクロック数設定 Dエラー数設定 Dブロック数設定 方法の選択 (Cycle) データ表示処理の選択 (Current) ダ処理方法の選択 (Calculation) マ表示更新周期の選択 聖実行の選択 機能しきい値の選択 ・グの選択 (Filtering) 尺 (Specification)	Time
	(Gating)	測定周期の時間設定		00 00:00:01
		測定周期のクロック数設定	2	>E+10
		測定周期のエラー数設定		>E+10
		測定周期のブロック数設定		>E+2
		測定処理方法の選択 (Cycle)		Repeat
		測定結果データ表示処理の選択 (Current)		ON
		既値データ処理方法の選択 (Calculation)		Progressive
		既値データ表示更新周期の選択		100 ms
	再同期処理実行 の選択	再同期処理実行の選択		ON
	(Auto Sync)	自動同期機能しきい値の	選択	INT
	SKP Ordered	フィルタリングの選択(Fil	ltering)	OFF
	Set フィルタの選 択 (SKP Ordered Set)	規格の選択 (Specification) 同期方式の選択		PCIe4
	同期方式の設定			無効
	(Sync Control)	Frame 同期のユニークバ	ターン長の設定	64 bits
		PRGM パターンの先頭位置の設定		1 bit
		同期マスクパターンの編集		All 0
	測定条件の設定 (Error/Alarm Condition)	ビットエラー,アラーム測定処理方式の選択		Insertion/Omission
		EI, EFI 測定における, インターバル時間の設定		100 ms
Pattern*	マスクの選択	Block Window 実行の選	択	OFF
		Block Window の設定		All 0
		Bit Window 実行の選択		OFF
		Bit Window ビット列の設定		All 0
		External Mask の選択		OFF

表B.1-2 MU195040A 初期設定一覧表

*: PPGと共通部分は省略します。

詳細は、「表 B.1-1 MU195020A 初期設定一覧表」を参照してください。

設定機能	大項目	中項目	小項目	初期設定値
Input	Data	Input Condition の選択		Single-Ended
		差動種別の選択		Independent
		Data/XData の選択		Data
		データ入力しきい値の設定	Ž	-0.500 V
		XData 入力しきい値の設	定	-0.500 V
		データ入力しきい値の差重	力選択	Data-XData
		データ入力しきい値の差重	动設定	0.000 V
		データ入力終端条件設定画面の表示		_
		データ入力終端条件の選	択	GND
		データ入力終端電圧の設	定	0.00 V
		CTLE		OFF
	Clock	Selection		External Clock
		Recovered Clock 規定ビ	ットレートの選択	Variable (MU195040A-x22)
	Recovered Clock ビットレートの選定		ートの選定	28.000 000 Gbit/s (MU195040A-x22)
		ループ帯域		17 MHz (MU195040A-x22)
		ループ帯域算出の除算定	数	1667 (MU195040A-x22)
		Clock 位相単位の選択		mUI
		Clock 位相可変(mUI 単	位)の設定	0 mUI
		Clock 位相可変 (ps 単位)の設定		0.00 ps
		Clock 位相の校正		_
		Clock 位相のリファレンス設定の選択		OFF
		Clock 位相可変(リファレンス mUI 単位)の設定		0 mUI
		Clock 位相可変(リファレンス ps 単位)の設定		0.00 ps
		Clock 位相可変 (Jitter Input) の設定		OFF
	Measurement	Data Threshold		OFF
	Restart	Clock Delay		OFF

表B.1-2 MU195040A 初期設定一覧表 (続き)

付 録 B

B-7

設定機能	大項目	中項目	小項目	初期設定値
Capture	Condition	Number of Block		128
		Trigger		Match Pattern
			Position	Тор
		Match Pattern Length		4 bits
		Format		Hex
		Match Pattern		0
		Mask Pattern		0
	Capture	Start Block No.		1
	Acquisition	Number of Block		1
	Capture	Block		1
		Viewer Mode	Notation	Hex(Byte)
			Format	Pattern
		Error Search	Continuous Error	≥ 1 bit
Misc1	Pattern Sequence	nce		Repeat
		Burst 時	Source	External-Enable
			Delay	0 bits
			Auto/Manual	Manual
			Enable Period	$128\ 000\ \mathrm{bits}^*$
			Burst Cycle	$12~800~000~{\rm bits^*}$
	Aux Input			External Mask
			Vth	0 V
	Aux Output			1/N Clock
		1/N Clock 時	(分周比)	1/64 clock
		Pattern Sync 時	PRBS, Zero-Substitution, Dataの場合 Position	1 bits
			Mixed Data の場合 Block No. Row No.	1 1

表B.1-2 MU195040A 初期設定一覧表 (続き)

*: 2ch Combination 時:初期值×2

設定機能	項目	初期設定値
Common Mode Noise	Presets	Manual
	Output	OFF
	Amplitude	10 mVp-p
	Frequency	100 MHz
	Band	Low
Differential Mode Noise	Presets	Manual
	Output	OFF
	Amplitude	4 mVp-p
	Frequency	2 GHz
White Noise	Output	OFF
	Amplitude	0.2 mVrms
External Input	Output	OFF

表B.1-3 MU195050A 初期設定一覧表