

MX368031A
デバイステスト信号発生ソフトウェア
(MU368030A 用)
取扱説明書

第3版

製品をご使用前に必ず本取扱説明書をお読みください。
本取扱説明書は製品とともに保管してください。

アンリツ株式会社
メジャメント ソリューションズ

MX368031A
デバイス信号発生ソフトウェア (MU368030A 用)
取扱説明書

2001 年 (平成 13 年) 10 月 4 日 (初 版)
2001 年 (平成 13 年) 12 月 3 日 (第 3 版)

・予告なしに本書の内容を変更することがあります。
・許可なしに本書の一部または全部を転載・複製することを禁じます。

Copyright © 2001, ANRITSU CORPORATION
Printed in Japan

品質保証

- ・ アンリツは、本ソフトウェアが付属のマニュアルに従った使用方法にもかかわらず、実質的に動作しなかった場合に、無償で補修または交換します。
- ・ その保証期間は、購入から1年間とします。
- ・ 補修または交換後の本ソフトウェアの保証期間は、購入時から一年内の残余の期間、または補修もしくは交換後から 30 日のいずれか長い方の期間とします。
- ・ 本ソフトウェアの不具合の原因が、天災地変などの不可抗力による場合、お客様の誤使用の場合、またはお客様の不十分な管理による場合は、保証の対象外とさせていただきます。

また、この保証は、原契約者のみ有効で、再販売されたものについては保証しかねます。

アンリツ株式会社は、本製品の欠陥に起因する損害のうち、予見できない特別の事情に基づき生じた損害およびお客様の取引上の損失については、責任を負いかねます。

ソフトウェア使用許諾書

本契約書とともに提供するソフトウェア・プログラム(以下、「本ソフトウェア」という。)を使用する前に、本契約書をお読みください。

お客様が本契約書の各条件に同意いただいた場合のみ、本ソフトウェアを使用することができます。

お客様が、本ソフトウェアの使用を開始した時点または、本ソフトウェアの梱包を開封した時点で、お客様が本契約書の各条件に同意したものとします。お客様が本契約に同意できない場合は、ご購入時の原状のままでアンリツ株式会社(以下、アンリツという。)へ返却してください。

1. 使用許諾

- (1) お客様は、1台の MG3681A (以下、コンピュータシステムという)で本ソフトウェアを使用できます。
- (2) コンピュータシステムでの使用には、本ソフトウェアがコンピュータシステムの記憶装置に記録されていることも含みます。
- (3) お客様が、複数台のコンピュータシステムに本ソフトウェアを使用する場合には、同時に使用されない場合でも、使用するコンピュータシステムの数と同じ数の使用許諾を受けてください。

2. 著作権

- (1) 本ソフトウェアの著作権はアンリツが所有しています。
- (2) お客様が本ソフトウェアを購入されたことは、本契約に規定された以外の権利をお客様に移転することを意味するものではありません。
- (3) お客様は、本ソフトウェアの全部または一部をアンリツの事前の同意を得ることなく印刷、複製、改変、修正、その他のプログラムとの結合、逆アセンブルまたは逆コンパイルを行うことはできません。

3. 複製

お客様は、上記2(3)の規定にかかわらず、購入した本ソフトウェアを保存する目的で一部のみ複製することができます。この場合、本ソフトウェアのオリジナルまたは複製のいずれか一方のみを使用することができます。

4. 契約の終了

- (1) お客様が、本契約に違反したとき、またはアンリツの著作権を侵害したとき、アンリツは本契約を解除し、以後お客様の本ソフトウェアのご使用を終了させることができます。
- (2) お客様またはアンリツは、事前の一个月前までに相手方へ書面で通知することにより、本契約を終了させることができます。
- (3) 本契約が終了した場合、お客様は、本ソフトウェアおよび付属のマニュアルをすみやかに廃棄またはアンリツへ返却するものとします。

輸出する際の注意事項

本製品および添付マニュアル類は、輸出および国外持ち出しの際には、「外国為替および外国貿易法」により、日本国政府の輸出許可や役務取引許可を必要とする場合があります。

また、米国の「輸出管理規制」により、日本からの再輸出には米国政府の再輸出許可を必要とする場合があります。

本製品や添付マニュアル類を輸出または国外持ち出しする場合は、事前に必ず当社の営業担当までご連絡ください。

商標

Windows は米国マイクロソフトコーポレーションの米国およびその他の国における登録商標です。

Compact FlashTM は San Disk Corporation 社の登録商標です。

はじめに

この取扱説明書はMX368031A デバイステスト信号発生ソフトウェアの概要、測定例、リモート制御などについて、記述したものです。MX368031A デバイステスト信号発生ソフトウェアは、MG3680シリーズ デジタル変調信号発生器に装着した MU368030A ユニバーサル変調ユニットにインストールして使用します。

で表示されているものは、パネルキーを表します。

MG3680 シリーズデジタル変調信号発生器取扱説明書および MU368030A ユニバーサル変調ユニット取扱説明書は、別冊として用意されています。本取扱説明書とあわせてご使用ください。

目次

はじめに	I
第1章 概要	1-1
1.1 製品概説	1-2
1.2 製品構成	1-3
第2章 操作概要	2-1
2.1 画面遷移図	2-2
2.2 変調パラメータを設定する	2-3
2.3 外部トリガ信号を入力する	2-5
2.4 デバイステスト信号のデータを再インストールする	2-5
第3章 機能詳細	3-1
3.1 変調信号の詳細	3-2
3.2 外部トリガ	3-18
第4章 測定	4-1
4.1 送信アンプの隣接チャネル漏洩電力比評価測定	4-2
第5章 リモート制御	5-1
5.1 機能別デバイスメッセージ一覧表	5-2
5.2 ABC 順デバイスメッセージ一覧表	5-4
第6章 性能試験	6-1
6.1 性能試験	6-2
6.2 RF 出力の変調精度	6-3
6.3 RF 出力の波形品質	6-4
6.4 出力レベル確度	6-5

付録A	規格	A-1
付録B	初期値一覧	B-1
付録C	性能試験結果記入用紙.....	C-1
索引		索引-1

この章では, MX368031A デバイステスト信号発生ソフトウェアの製品概説および標準付属品の機器構成について説明します。

1.1	製品概説	1-2
1.2	製品構成	1-3

1.1 製品概説

MX368031A デバイステスト信号発生ソフトウェア(以下, 本ソフトウェア)は, MU368030A ユニバーサル変調ユニットにインストールして使用するシステムソフトウェアです。

デバイステスト信号発生ソフトウェアを使用するためには MG3680 シリーズ デジタル変調信号発生器にユニバーサル変調ユニットが装着されている必要があります。

本ソフトウェアをインストールし, デバイステスト信号を選択することにより, 外部のベースバンド信号源を使用せずに cdma2000,GSM などの通信システムに対応した変調信号を発生することができます。

1.2 製品構成

本ソフトウェアの標準構成を下表に示します。梱包を開いたら、下表に記載した製品が揃っているかどうか確認してください。万一、不足や破損したものがあれば、当社または代理店へご連絡ください。

項目	型名・記号	品名	数量	備考
本体	MX368031A	デバイステスト信号発生ソフトウェア	1	コンパクトフラッシュカードまたは ATA フラッシュカードにより提供
付属品		PC カードアダプタ	1	コンパクトフラッシュカードの場合のみ付属
	W1974AW	取扱説明書	1	

第2章 操作概要

この章では、本ソフトウェアをインストールした MU368030A ユニバーサル変調ユニットを MG3680 シリーズに装着した場合の、基本的な画面内容、補助信号の入力方法について説明します。

2.1	画面遷移図	2-2
2.2	変調パラメータを設定する	2-3
2.3	外部トリガ信号を入力する	2-5
2.4	デバイステスト信号のデータを再インストールする	2-5

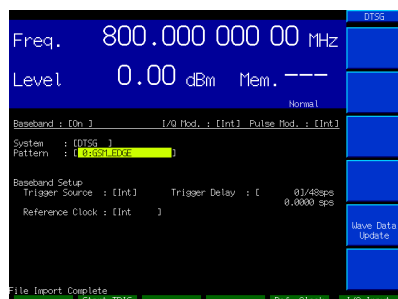
2.1 画面遷移図

画面は以下のように遷移します。

メインファンクションキーの「Digital Mod」を押す。

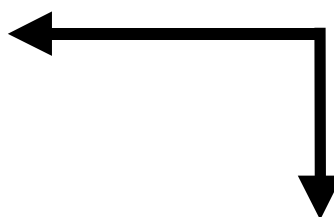
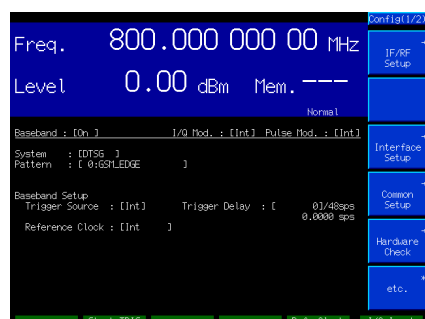


デジタル変調設定画面

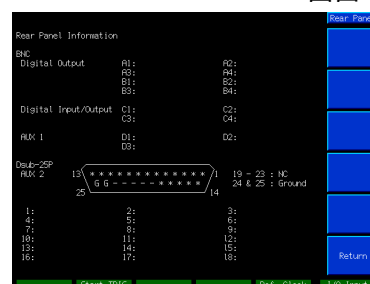


メインファンクションキーの「Config」を押す。

環境設定画面

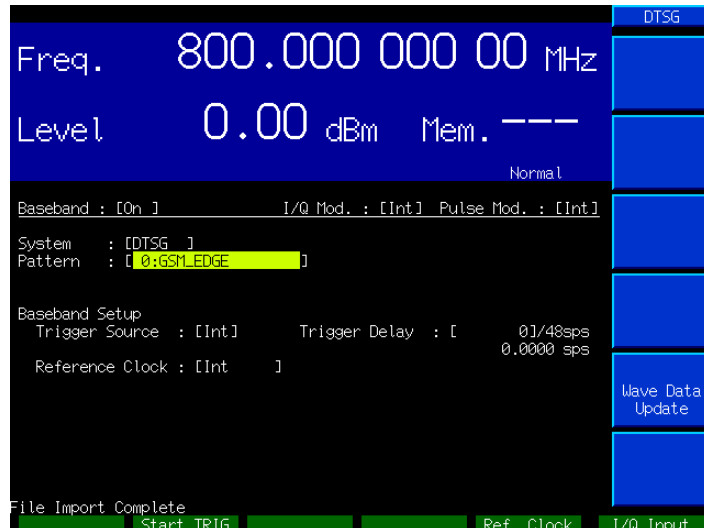


Rear Panel Information画面



2.2 変調パラメータを設定する

● **Digital Mod** を押すとランプが点灯し、Main 画面になります。この画面ではデジタル変調に関する基本的なパラメータを設定できます。Main 画面の設定内容について説明します。



- ① **Baseband**
ベースバンド信号発生ユニットの動作 On/Off を選択します。
- ② **I/Q Mod.**
直交変調を行う I/Q 信号の信号源を選択します。I/Q 信号の Source を内部信号源にする(本ソフトウェアを使用する)場合は「Int」、外部入力にする場合は「Ext」を選択します。
初期値: Int
- ③ **Pulse Mod.**
パルス変調器の、変調信号の設定を行います。
Int: 本ソフトウェアで発生する制御信号を選択します。
Ext: 変調設定の状態によらず、外部入力信号でパルス変調が行われます。
Off: パルス変調を行いません。
- ④ **System**
システムソフトウェアを設定します。本ソフトウェアを起動する場合は、「DTSG」を選択します。
- ⑤ **Pattern**
デバイステスト信号を選択します。
デバイステスト信号は、本ソフトウェアにおいて選択できる、各種移動通信システムの基地局や端末に使われるデバイスを評価するのに適した変調信号です。選択可能なデバイステスト信号については3.1項の「デバイステスト信号一覧」を参照してください。

⑥ Trigger Source

Int: 内部トリガ信号に同期して RF 信号を出力します。

Ext: Start TRIG コネクタに入力したトリガ信号に同期して RF 信号を出力します。cdma2000 システム Reverse に対応したデバイステスト信号を選択している場合にのみ「Ext」を選択できます。3.1 項の「デバイステスト信号一覧」を参照してください。

⑦ Trigger Delay

Start TRIG に入力されるトリガ信号に対する出力信号の遅延を設定します。詳細は 3.2 項を参照してください。

⑧ Reference Clock

Int: Reference Clock を MG3681A 内部で生成します。

Ext (TTL): Reference Clock を外部から入力します (Ref. Clock 端子を使用します)。このとき同端子のモードを, TTL とします。

Ext (AC): Ext と同じですが, Ref. Clock 端子のモードを, 「AC(5Vp-p)」とします。

2.3 外部トリガ信号を入力する

本体の正面パネル デジタル信号入力コネクタ 2 番 Start TRIG へ入力する信号と RF 出力のタイミングを同期させることができます。詳細は 3.2 項を参照してください。

2.4 デバイステスト信号のデータを再インストールする

デバイステスト信号のデータを再インストールすることができます。添付の MX368031A が保存されているメモ리카ードを MG3680 シリーズ背面にある PC カードスロットに挿入した後、デジタル変調パラメータ設定画面で **F5** (Wave Data Update) を押してください。選択ウィンドウで「yes」を選択するとダウンロードが開始します。ダウンロード時間は6分程度です。ダウンロード中は電源を切らないでください。

ここでは各種システムに対応した変調信号の内容及び外部トリガ入力による同期のとり方について説明します。

3.1	変調信号の詳細	3-2
3.1.1	EDGE システム(GSM_EDGE)	3-3
3.1.2	GSM システム(GSM_GMSK)	3-3
3.1.3	PDC システム(Pi/4DQPSK_PDC)	3-3
3.1.4	IS-136 システム(Pi/4DQPSK_IS_136)	3-3
3.1.5	PHS システム(Pi/4DQPSK_PHS)	3-3
3.1.6	cdma2000 システム	3-4
3.2	外部トリガ	3-18

3.1 変調信号の詳細

デバイステスト信号の一覧を示します。

表 3.1 デバイステスト信号一覧

No.	デバイステスト信号	対応システム	フレーム コーディング	シンボルデータ	外部トリガに よる同期
0	GSM_EDGE	EDGE	なし	PN9 連続	不可
1	GSM_GMSK	GSM	なし	PN9 連続	不可
2	Pi/4DQPSK_PDC	PDC	なし	PN9 連続	不可
3	Pi/4DQPSK_IS-136	IS-136	なし	PN9 連続	不可
4	Pi/4DQPSK_PHS	PHS	なし	PN9 連続	不可
5	1xRTTTrc1_RVS	cdmaOne/2000 1xRTT RC1 Reverse	あり	FCH 9.6 kbps	可
6	1xRTTTrc3(1)_RVS	cdma2000 1xRTT RC3 Reverse	あり	PICH FCH 9.6 kbps	可
7	1xRTTTrc3(2)_RVS	cdma2000 1xRTT RC3 Reverse	あり	PICH FCH 9.6 kbps SCH 9.6 kbps	可
8	1xRTTTrc3(3)_RVS	cdma2000 1xRTT RC3 Reverse	あり	PICH DCCH 9.6 kbps	可
9	1xRTTTrc1-2_FWD	cdmaOne/2000 1xRTT RC1-2 Forward	拡散のみ	PICH , SyncCH , PagingCH FCH 19.2 ksps x 6	不可
10	1xRTTTrc3-5_FWD	cdma2000 1xRTT RC3-5 Forward	拡散のみ	PICH , SyncCH , PagingCH FCH 38.4 ksps x 6	不可
11	1xEV-DO_FWD	cdma2000 1xEV-DO Forward 16QAM	拡散のみ	Traffic Channel	不可
12	1xEV-DO_RVS	cdma2000 1xEV-DO Reverse	拡散のみ	Traffic Channel	不可

3.1.1 EDGE システム(GSM_EDGE)

このデバイステスト信号を選択すると、PN9 段擬似ランダムパターン 511 bit の周回データを Gaussian linear フィルタ $3\pi/8$ offset 8PSK 変調した信号を出力します。データとして使われる PN9 段擬似ランダムパターンは連続性を有しています。シンボルレートは 273.833…ksps です。

3.1.2 GSM システム(GSM_GMSK)

このデバイステスト信号を選択すると、PN9 段擬似ランダムパターン 511 bit の周回データを GMSK 変調した信号を出力します。データとして使われる PN9 段擬似ランダムパターンは連続性を有しています。シンボルレートは 273.833…ksps です。

3.1.3 PDC システム(Pi/4DQPSK_PDC)

このデバイステスト信号を選択すると、PN9 段擬似ランダムパターン 511 bit の周回データを Root Nyquist フィルタ ($\alpha=0.5$) $\pi/4$ DQPSK 変調した信号を出力します。データとして使われる PN9 段擬似ランダムパターンは連続性を有しています。シンボルレートは 21 kbps です。

3.1.4 IS-136 システム(Pi/4DQPSK_IS_136)

このデバイステスト信号を選択すると、PN9 段擬似ランダムパターン 511 bit の周回データを、Root Nyquist フィルタ ($\alpha=0.35$) $\pi/4$ DQPSK 変調した信号を出力します。データとして使われる PN9 段擬似ランダムパターンは連続性を有しています。シンボルレートは 24.3 kbps です。

3.1.5 PHS システム(Pi/4DQPSK_PHS)

このデバイステスト信号を選択すると、PN9 段擬似ランダムパターン 511 bit の周回データを、Root Nyquist フィルタ ($\alpha=0.5$) $\pi/4$ DQPSK 変調した信号を出力します。データとして使われる PN9 段擬似ランダムパターンは連続性を有しています。シンボルレートは 192 kbps です。

3.1.6 cdma2000 システム

3.1.6.1 1xRTT Reverse RC1(1xRTTrc1_RVS)

このデバイステスト信号を選択すると、1xRTT Reverse RC1 の R-FCH を出力します。フレームコーディングとIQ 変調は 3GPP2 C.S0002-0-2 に従って行います。出力信号のパラメータを示します。

	Data Rate	Data
R-FCH	9.6 kbps	PN9fix [*]

R-FCH(Reverse Fundamental Channel)

このデバイステスト信号を選択して出力される信号には、以下の機能ブロック図に示されるフレームコーディングが行われています。フレームコーディングは 4 フレーム連続で行い (1 フレーム出力するのに要する時間は 20 ms), そのフレームコーディングにより得られた 4 フレーム長さの波形パターンを繰り返し出力します。ショートコード拡散に用いる I Channel PN Sequence と Q Channel PN Sequence の 3 周期は 4 フレームの長さに等しいため、ショートコードは信号を出力している間連続性を保っています。そのためこの出力信号を、変調精度測定、CRCを用いた FER (Frame Error Rate)測定に使用することができます。なお、ロングコードによる拡散は行いません。

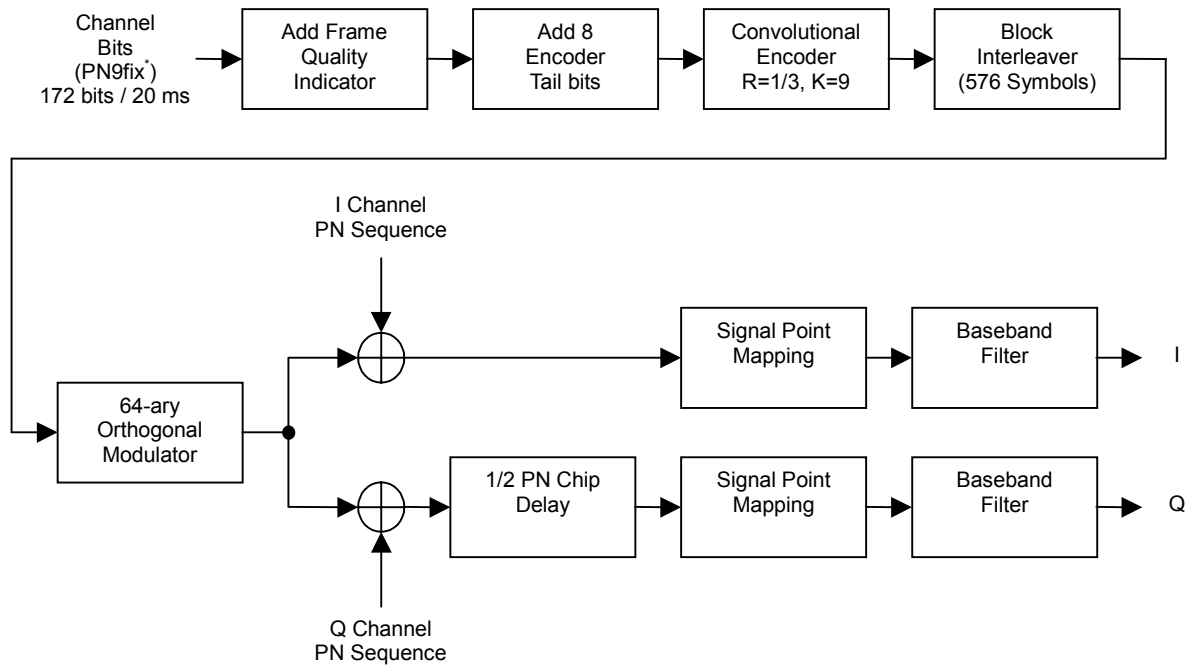


図 3.1 デバイステスト信号 1xRTTTrc1_RVS のブロックダイアグラム

*下図のように4フレームごとにPN9生成器を初期化し、4フレーム長の同じデータを繰り返し出力しています。そのためこの4フレーム内でPN9fixは連続性を保っていますが、ほかの4フレームとの連続性は失われます。

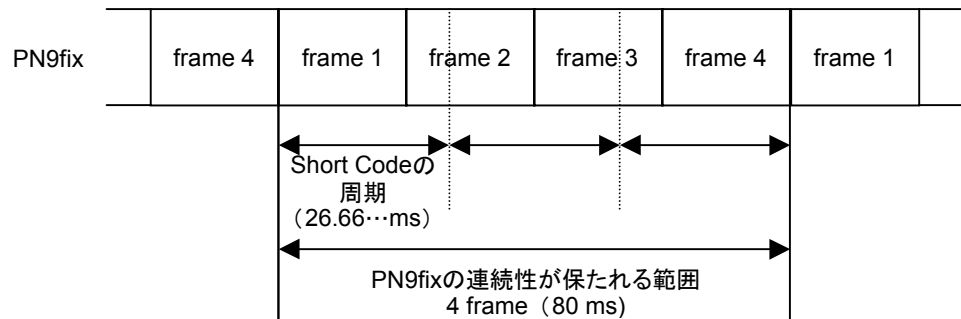


図 3.2 PN9fix データとショートコード

3.1.6.2 1xRTT Reverse RC3 (1xRTTTrc3(1)_RVS)

このデバイステスト信号を選択すると、1xRTT Reverse RC3 の多重信号を出力します。フレームコーディングとIQ 変調は 3GPP2 C.S0002-0-2 に従って行います。多重されているチャンネルは PICH, R-FCH です。多重されているチャンネルのパラメータを示します。

	Walsh Code	Code Power	Data Rate	Data
R-PICH	0	-5.278 dB	N/A	All “0”
R-FCH	4	-1.528 dB	9.6 kbps	PN9fix [*]

R-PICH(Reverse Pilot Channel),
R-FCH(Reverse Fundamental Channel)

このデバイステスト信号を選択して出力される信号には、以下の機能ブロック図に示されるフレームコーディングが行われています。フレームコーディングは 4 フレーム連続で行い (1 フレーム出力するのに要する時間は 20 ms), そのフレームコーディングにより得られた 4 フレーム長の波形パターンを繰り返し出力します。ショートコード拡散に用いる I Channel PN Sequence と Q Channel PN Sequence の 3 周期は 4 フレームの長さに等しいため、ショートコードは信号を出力している間連続性を保っています。そのためこの出力信号を、変調精度測定、CRCを用いた FER (Frame Error Rate)測定に使用することができます。なお、ロングコードによる拡散は行いません。

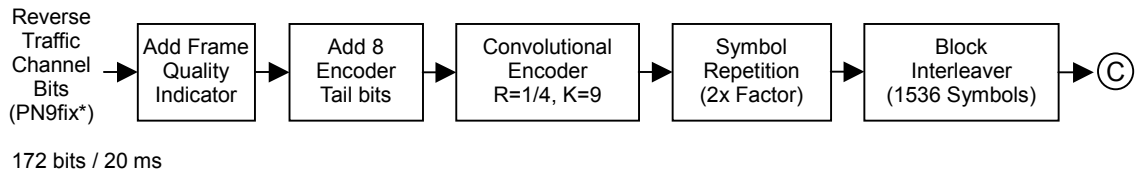
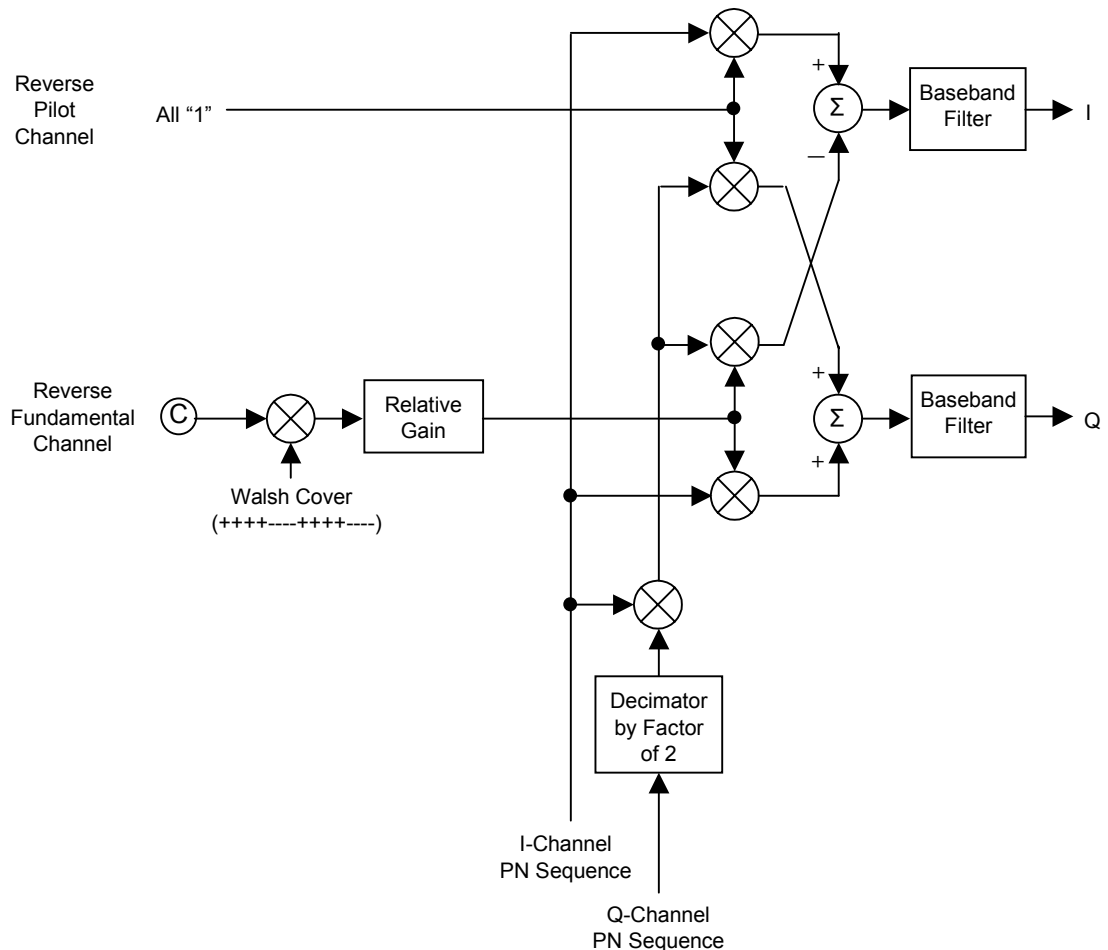


図 3.3 デバイステスト信号 1xRTTTrc3(1)_RVS のブロックダイアグラム(パート 1/2)



注:

2 進数信号の“0”は 1 に, “1”は-1 に置換されています

図 3.4 デバイステスト信号 1xRTTTrc3(1)_RVS のブロックダイアグラム(パート 2/2)

* 4 フレームごとに PN9 生成器を初期化しているため, 4 フレーム長の同じデータを繰り返し出力します。よってこの 4 フレーム内では PN9 の連続性を保っていますが, ほかの 4 フレームとの連続性は失われます。3.1.6.1 項の図「PN9fix データとショートコード」を参照してください。

3.1.6.3 1xRTT Reverse RC3 (1xRTTTrc3(2)_RVS)

このデバイステスト信号を選択すると、1xRTT Reverse RC3 の多重信号を出力します。フレームコーディングとIQ 変調は 3GPP2 C.S0002-0-2 に従って行います。多重されているチャンネルは R-PICH, R-FCH, R-SCH です。多重されているチャンネルのパラメータを示します。

	Walsh Code	Code Power	Data Rate	Data
R-PICH	0	-7.5912 dB	N/A	All "0"
R-FCH	4	-3.8412 dB	9.6 kbps	PN9fix [*]
R-SCH	2	-3.8412 dB	9.6 kbps	PN9fix [*]

R-PICH(Reverse Pilot Channel),
R-FCH(Reverse Fundamental Channel),
R-SCH(Reverse Supplemental Channel)

このデバイステスト信号を選択して出力される信号には、以下の機能ブロック図に示されるフレームコーディングが行われています。フレームコーディングは 4 フレーム連続で行い (1 フレーム出力するのに要する時間は 20ms)、そのフレームコーディングにより得られた 4 フレーム長さの波形パターンを繰り返し出力します。ショートコード拡散に用いる I Channel PN Sequence と Q Channel PN Sequence の 3 周期はちょうど 4 フレームの長さに等しいため、ショートコードは信号を出力している間連続性を保っています。そのためこの出力信号を、変調精度測定、CRC を用いた FER (Frame Error Rate)測定に使用することができます。なお、ロングコードによる拡散は行いません。

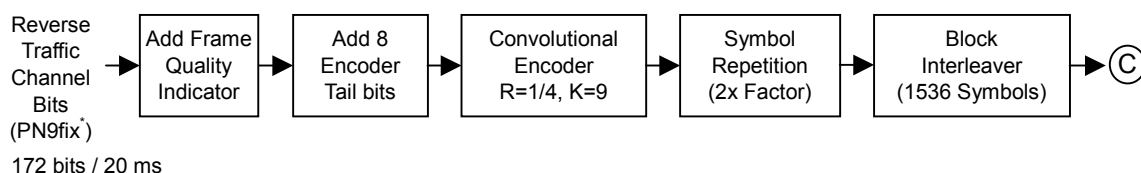
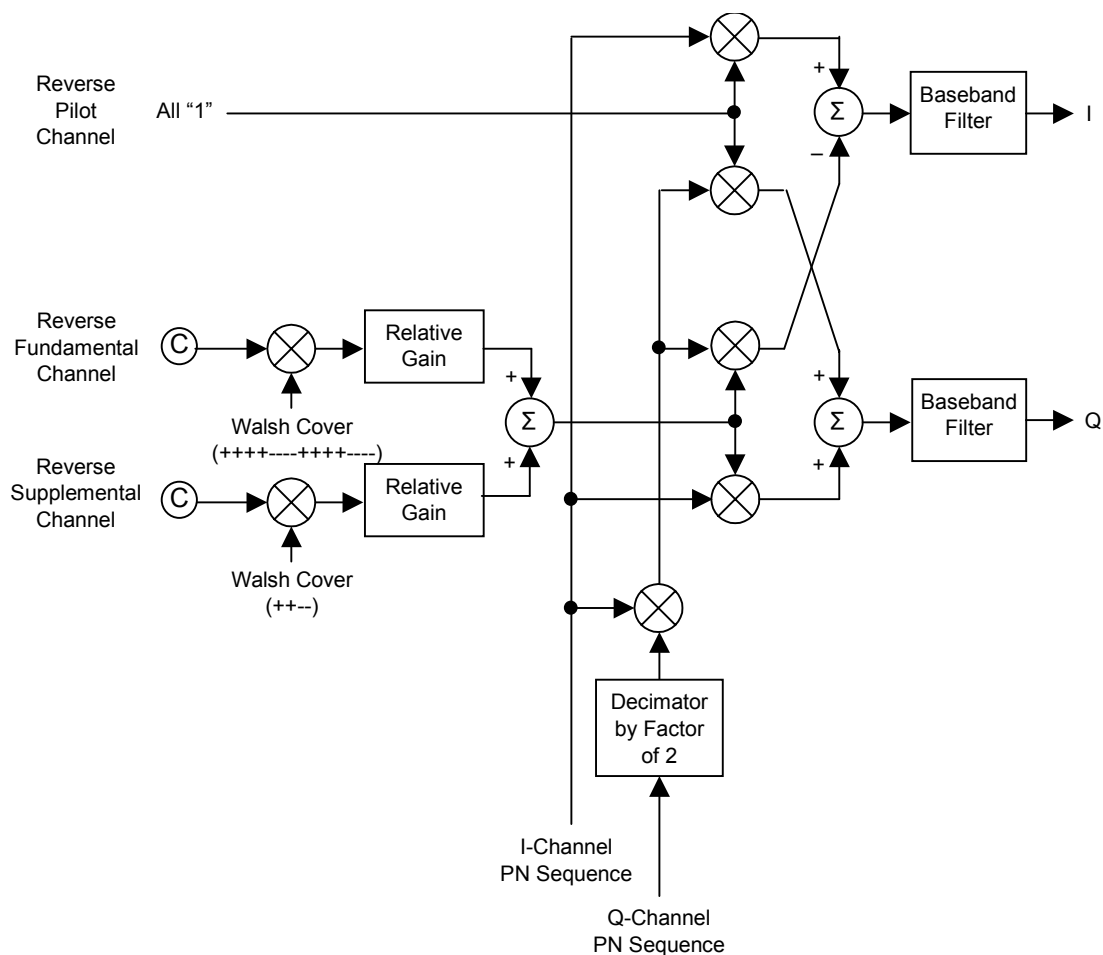


図 3.5 デバイステスト信号 1xRTTTrc3(2)_RVS のブロックダイアグラム(パート 1/2)



注:

2 進数信号の“0”は 1 に, “1”は-1 に置換されています。

図 3.6 デバイステスト信号 1xRTTTrc3(2)_RVS のブロックダイアグラム(パート 2/2)

*4 フレームごとに PN9 生成器を初期化しているため, 4 フレーム長の同じデータを繰り返し出力します。よってこの 4 フレーム内では PN9 の連続性を保っていますが, ほかの 4 フレームとの連続性は失われます。3.1.6.1 項の図「PN9fix データとショートコード」を参照してください。

3.1.6.4 1xRTT Reverse RC3 (1xRTTTrc3(3)_RVS)

このデバイステスト信号を選択すると、1xRTT Reverse RC3 の多重信号を出力します。フレームコーディングとIQ 変調は3GPP2 C.S0002-0-2に従って行っています。多重されているチャンネルはR-PICH, R-DCCH です。多重されているチャンネルのパラメータを示します。

	Walsh Code	Code Power	Data Rate	Data
R-PICH	0	-5.278 dB	N/A	All “0”
R-DCCH	8	-1.528 dB	9.6 kbps	PN9fix*

R-PICH (Reverse Pilot Channel),
R-DCCH (Reverse Dedicated Channel)

このデバイステスト信号を選択して出力される信号には、以下の機能ブロック図に示されるフレームコーディング が行われています。フレームコーディングは 4 フレーム連続で行い (1 フレーム出力するのに要する時間は 20 ms), そのフレームコーディングにより得られた 4 フレーム長さの波形パターンを繰り返し出力します。ショートコード拡散に用いる I Channel PN Sequence と Q Channel PN Sequence の 3 周期は 4 フレームの長さに等しいため、ショートコードは信号を出力している間連続性を保っています。そのためこの出力信号を、変調精度測定, CRCを用いた FER (Frame Error Rate)測定に使用することができます。なお、ロングコードによる拡散は行いません。

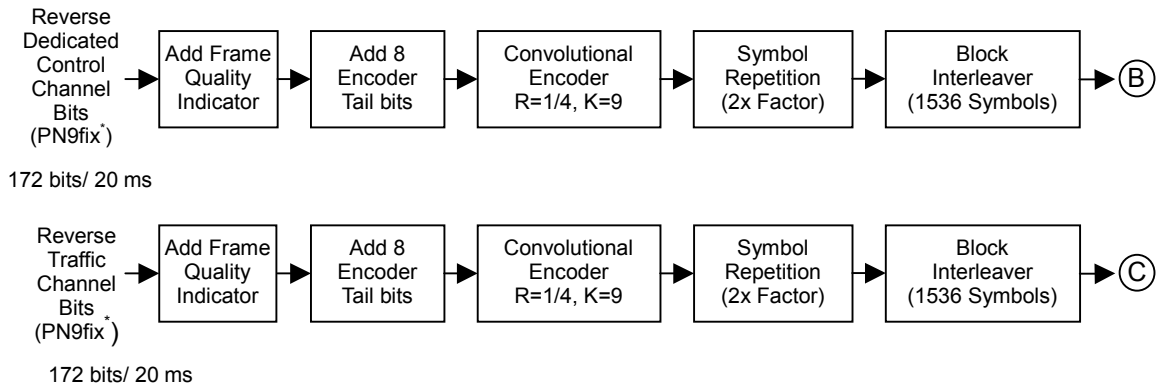
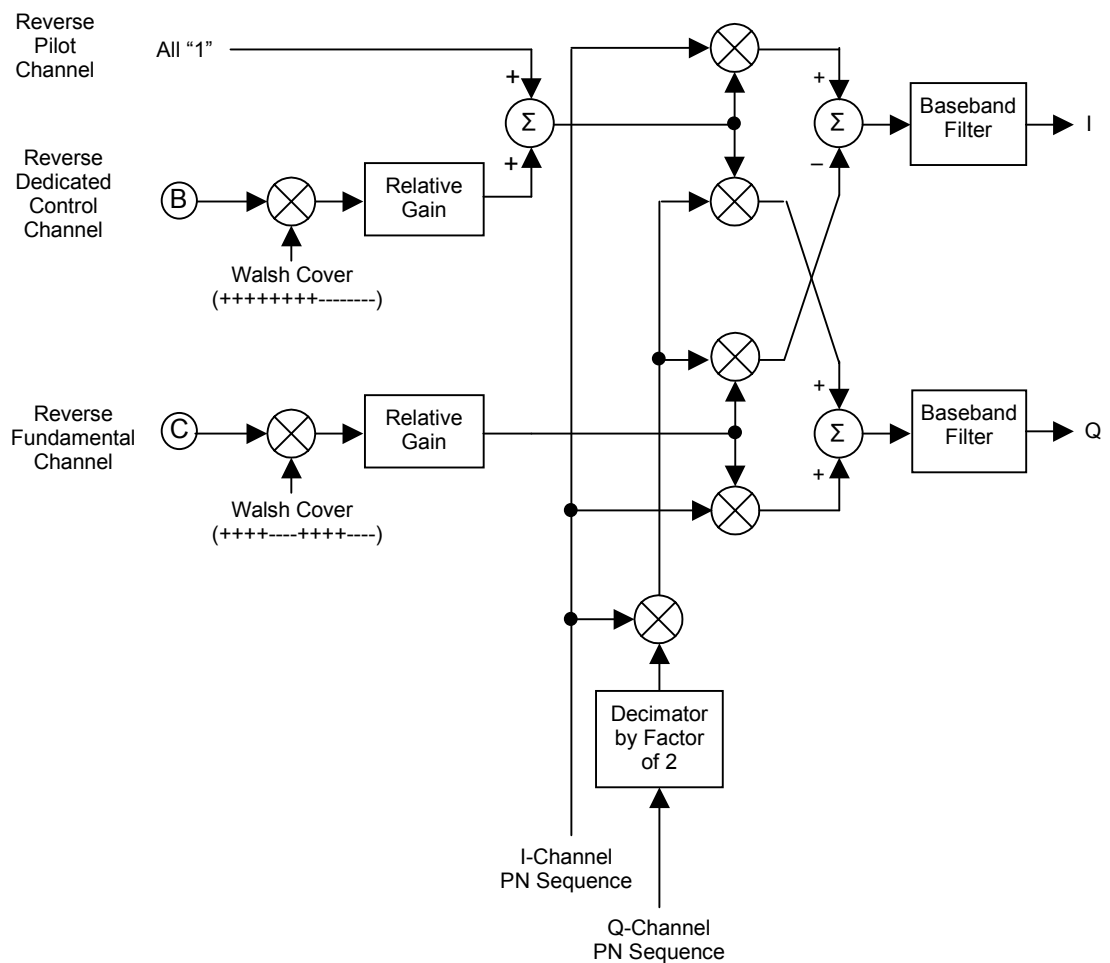


図 3.7 デバイステスト信号 1xRTTTrc3(3)_RVS のブロックダイアグラム(パート 1/2)



注:

2 進数信号の“0”は 1 に, “1”は-1 に置換されています。

図 3.8 デバイステスト信号 1xRTTTrc3(3)_RVS のブロックダイアグラム(パート 2/2)

* 4 フレームごとに PN9 生成器を初期化しているため, 4 フレーム長の同じデータを繰り返し出力します。よってこの 4 フレーム内では PN9 の連続性を保っていますが, ほかの 4 フレームとの連続性は失われます。3.1.6.1 項の図「PN9fix データとショートコード」を参照してください。

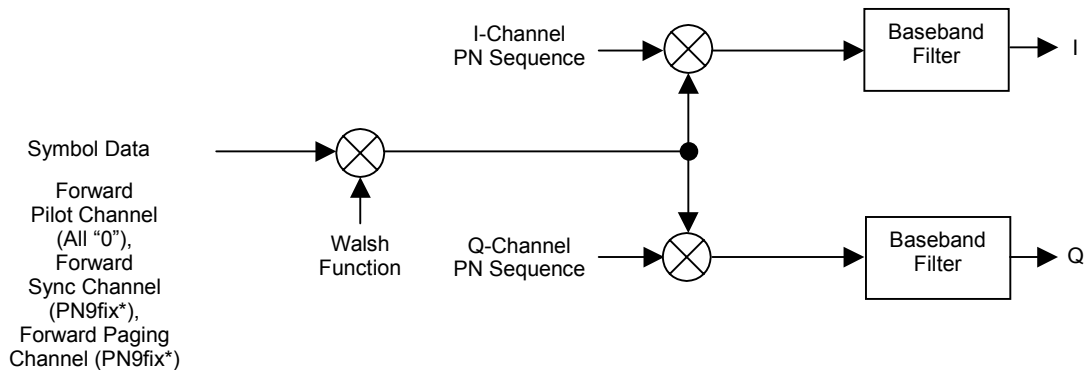
3.1.6.5 1xRTT Forward RC1(1xRTTTrc1-2_FWD)

このデバイステスト信号を選択すると、3GPP2 C.S0002-0-2 に従った 1xRTT Forward RC1 の多重信号を出力します。多重されているチャンネルは F-PICH, F-SyncCH, PagingCH, F-FCH x 6 (6 つの Symbol Data 列を Walsh Code 8, 9, …, 13 の拡散符号によってそれぞれ拡散したデータ列) です。多重されているチャンネルのパラメータを示します。

	Walsh Code	Code Power	Symbol Rate	Symbol Data
F-PICH	0	-7.0 dB	N/A	All “0”
F-SyncCH	32	-13.3 dB	4.8 ksps	PN9fix*
PagingCH	1	-7.3 dB	19.2 ksps	PN9fix*
F-FCH x 6	8-13	-10.3 dB	19.2 kbps	PN9fix*

F-PICH (Forward Pilot Channel), F-SyncCH (Forward Sync Channel), PagingCH (Paging Channel), F-FCH (Forward Fundamental Channel)

このデバイステスト信号を選択して出力される信号には、以下の機能ブロック図に示される処理が行われています。この機能ブロック図はチャンネルごとの機能ブロック図であり、各チャンネルの Symbol Data はこの機能ブロック図通りに処理された後に加算されます。この処理は 4 フレーム連続で行い (1 フレーム出力するのに要する時間は 20 ms), その結果得られた 4 フレーム長の波形パターンを繰り返し出力します。ショートコード拡散に用いる I Channel PN Sequence と Q Channel PN Sequence の 3 周期は 4 フレームの長さ に等しいため、ショートコードは信号を出力している間連続性を保っています。そのためこの出力信号を、変調精度測定に使用することができます。なお、ロングコードによるスクランブルと、PCB Mux は行いません。



注:

2 進数信号の“0”は 1 に、“1”は-1 に置換されています。

図 3.9 デバイステスト信号 1xRTTTrc1-2_FWD のブロックダイアグラム

*4 フレームごとに PN9 生成器を初期化しているため、4 フレーム長の同じデータを繰り返し出力します。よってこの 4 フレーム内では PN9 の連続性を保っていますが、ほかの 4 フレームとの連続性は失われます。3.1.6.1 項の図「PN9fix データとショートコード」を参照してください。

3.1.6.6 1xRTT Forward RC3(1xRTTTrc3-5_FWD)

このデバイステスト信号を選択すると、3GPP2 C.S0002-0-2 に従った 1xRTT Forward RC3 の多重信号を出力します。多重されているチャンネルは F-PICH, F-SyncCH, PagingCH, F-FCH x 6 (6 つの Symbol Data 列を Walsh Code 8, 9, ..., 13 の拡散符号によってそれぞれ拡散したデータ列) です。多重されているチャンネルのパラメータを示します。

	Walsh Code	Code Power	Symbol Rate	Symbol Data
F-PICH	0	-7.0 dB	N/A	All "0"
F-SyncCH	32	-13.3 dB	4.8 ksps	PN9fix*
PagingCH	1	-7.3 dB	19.2 ksps	PN9fix*
F-FCH x 6	8-13	-10.3 dB	38.4 kbps	PN9fix*

F-PICH (Forward Pilot Channel), F-SyncCH (Forward Sync Channel), PagingCH (Paging Channel), F-FCH (Forward Fundamental Channel)

このデバイステスト信号を選択して出力される信号には、以下の機能ブロック図に示される処理が行われています。この機能ブロック図はチャンネルごとの機能ブロック図であり、各チャンネルの Symbol Data はこの機能ブロック図通りに処理された後に加算されます。この処理は 4 フレーム連続で行い (1 フレーム出力するのに要する時間は 20 ms), その結果得られた 4 フレーム長の波形パターンを繰り返し出力します。ショートコード拡散に用いる I Channel PN Sequence と Q Channel PN Sequence の 3 周期は 4 フレームの長さ に等しいため、ショートコードは信号を出力している間連続性を保っています。そのためこの出力信号を、変調精度測定に使用することができます。なお、ロングコードによるスクランブルと、PCB Mux は行いません。

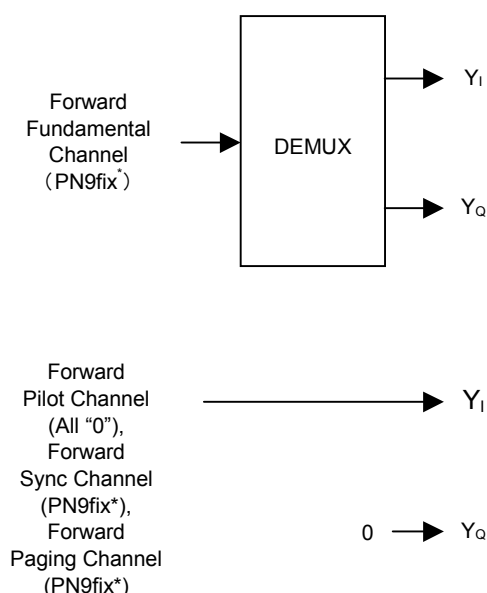
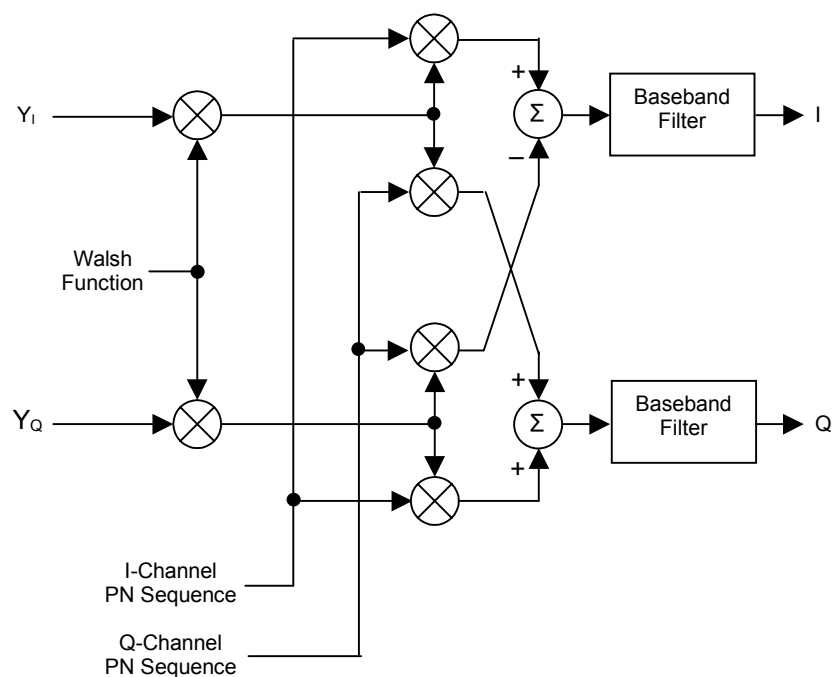


図 3.10 デバイステスト信号 1xRTTTrc3-5_FWD のブロックダイアグラム(パート 1/2)



注:

2進数信号の“0”は1に, “1”は-1に置換されています。

図 3.11 デバイステスト信号 1xRTTTrc3-5_FWD のブロックダイアグラム(パート 2/2)

* 4 フレームごとに PN9 生成器を初期化しているため, 4 フレーム長の同じデータを繰り返し出力します。よってこの 4 フレーム内では PN9 の連続性を保っていますが, ほかの 4 フレームとの連続性は失われます。3.1.6.1 項の図「PN9fix データとショートコード」を参照してください。

3.1.6.7 1xEV-DO Forward(1xEV-DO_FWD)

このデバイステスト信号を選択すると、3GPP2 C.S0024 に従った 1xEV-DO Forward の多重信号を出力します。多重チャネルの構成を下の表に示します。F-TCH はチャネルコーディングを行わず、PN15fix*データを直接 16 QAM で変調します。

		MAC index	Power	Data	Notes
Preamble		5	0.0 dB	All "0"	
Pilot Channel		N/A	0.0 dB	All "0"	
MAC Channel	RPC	5	-3.0 dB	All "0"	
	RA	N/A	-3.0dB	All "0"	
Traffic Channel		N/A	0.0 dB	PN15fix*	16 QAM 1536 Symbol/slot

IQ マッピングのブロック図と時分割多重(TDM)のブロック図を以下に示します。

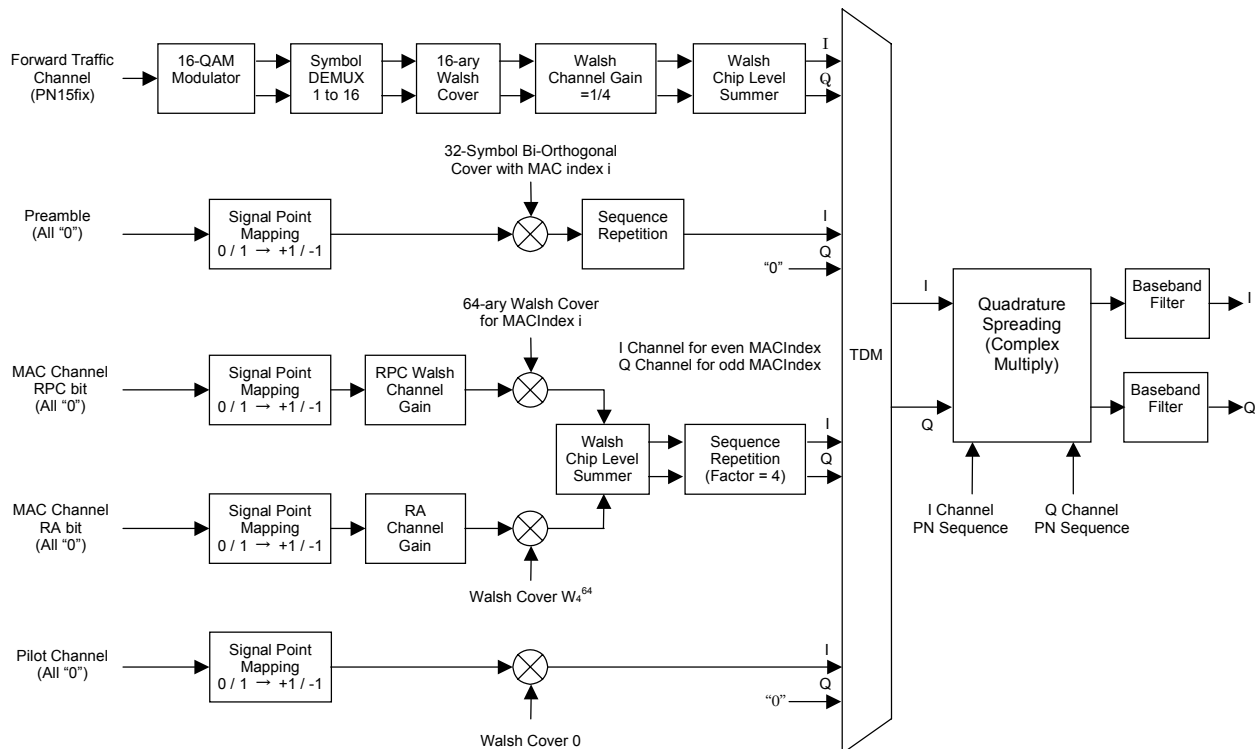


図 3.12 デバイステスト信号 1xEV-DO_FWD のブロックダイヤグラム(パート 1/2)

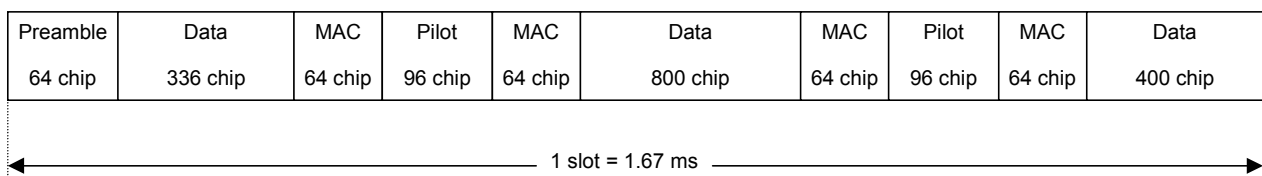


図 3.13 デバイステスト信号 1xEV-DO_FWD のブロックダイヤグラム(パート 2/2)

*3 フレームごとに PN15 生成器を初期化しているため、3 フレーム長の同じデータを繰り返し出力します。よってこの 3 フレーム内では PN15 の連続性を保っていますが、ほかの 3 フレームとの連続性は失われます。

3.1.6.8 1xEV-DO Reverse (1xEV-DO_RVS)

このデバイステスト信号を選択すると、3GPP2 C.S0024 に従った 1xEV-DO Reverse の多重信号を出力します。多重チャンネルの構成を下の表に示します。

	Walsh Code	Power	Data	Notes
Pilot Channel	0	-18.68 dB	All "0"	
RRI Channel	0	-18.68 dB	RRI Symbol = "101"	
DRC Channel	0 (8-ary Walsh Func.) & 8	-18.68 dB	DRC Value = "0x01"	
ACK Channel	4	-18.68 dB	All "0"	
Reverse Data Channel	2	-0.18 dB	PN9fix*	8192 Symbol/slot

このデバイステスト信号を選択して出力される信号には、以下の機能ブロック図に示される処理が行われています。Reverse Data Channel はチャンネルコーディングを行わず、PN9fix* データを直接、拡散します。また DRC Channel と ACK Channel は全 Time Slot においてアクティブになっています。この処理は 3 フレーム連続で行い (1 フレーム出力するのに要する時間は 26.66...ms), その結果得られた 3 フレーム長の波形パターンを繰り返し出力します。

Long Code Mask は、MI には 0x3FFFFFFFFFFF, MQ には 0x000000000011 を使用しています。

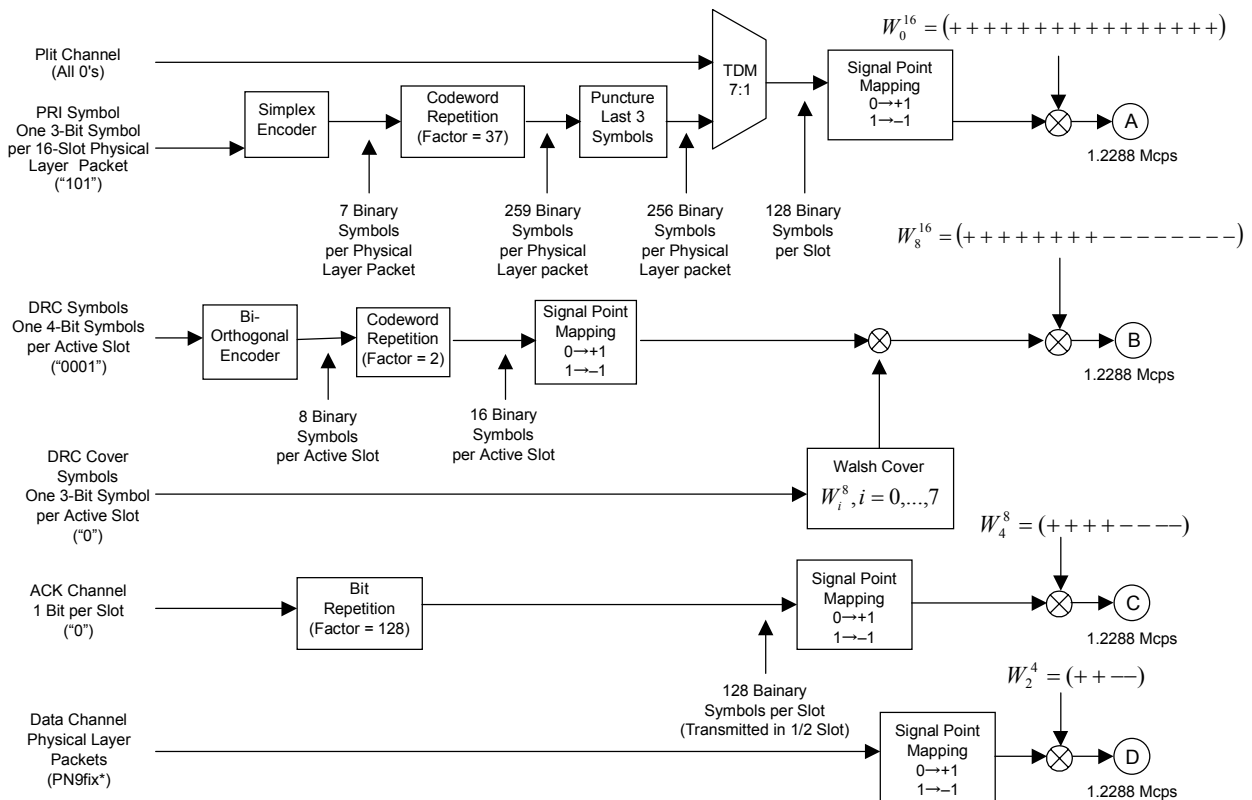


図 3.14 デバイステスト信号 1xEV-DO_RVS のブロックダイヤグラム (パート 1/2)

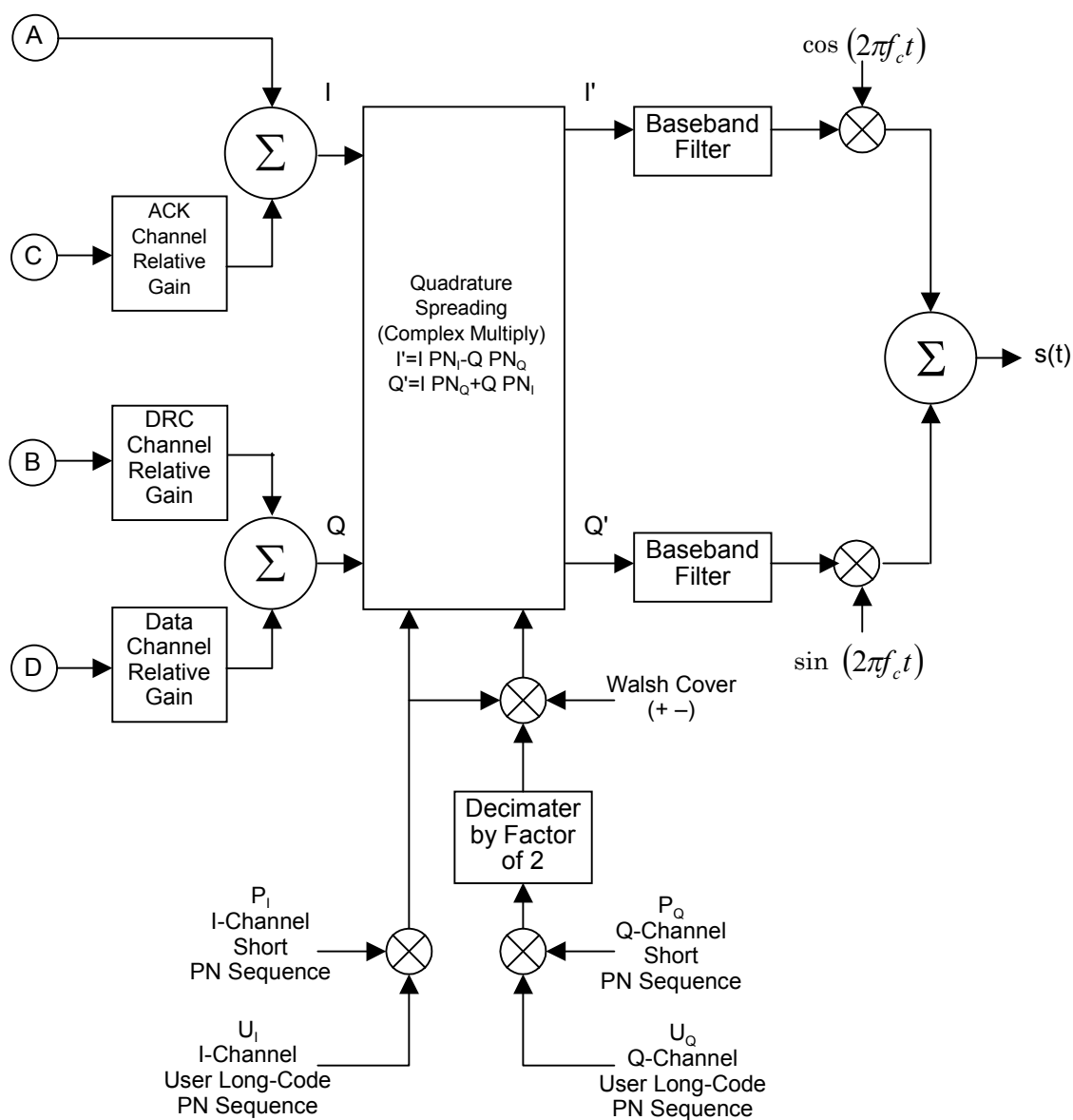


図 3.15 デバイステスト信号 1xEV-DO_RVS のブロックダイヤグラム(パート 2/2)

*3フレームごとに PN9 生成器を初期化しているため、3フレーム長の同じデータを繰り返し出力します。よってこの 3 フレーム内では PN9 の連続性を保っていますが、ほかの 3 フレームとの連続性は失われます。

3.2 外部トリガ

Start TRIG 入力(正面パネル)にトリガ信号を入力してほかの機器との同期を行う場合の RF 信号の出力タイミングを下図に示します。この外部トリガ動作は、cdma2000 1xRTT Reverse に対応したデバイステスト信号を選択している場合のみ設定できます。RF 信号は、トリガの立ち上がりエッジから 9/8 chip (1 chip = 1/1228.8 ms)と Trigger Delay の設定値とを合わせた時間だけ遅れて出力されます。ただし RF の出力のタイミングには $\pm 2/16$ chip の誤差があるため、実際の Start TRIG 入力からの遅延は次式のようにになります。

$$\begin{aligned} (\text{Start TRIG 入力からの遅延}) = \\ 9/8 \text{ chip} + (\text{Trigger Delay}) \pm (\text{遅延の誤差}) \end{aligned}$$

START TRIG 入力は TTL です。

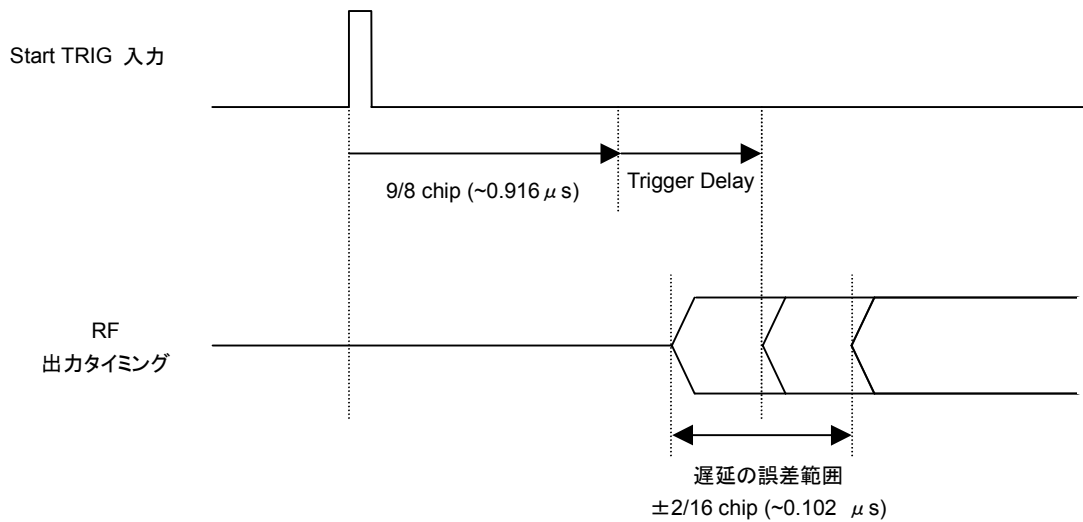


図 3.16 外部トリガ動作

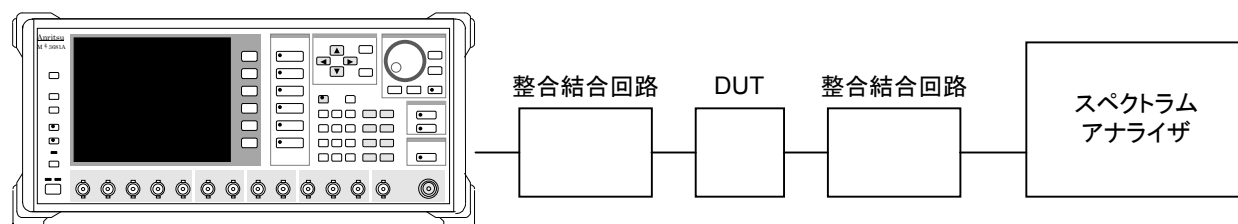
この章では, MX368031A デバイステスト信号発生ソフトウェアをインストールした MU368030A ユニバーサル変調ユニットを MG3681A デジタル変調信号発生器に装着した場合の測定例として, 送信アンプの評価測定について説明します。

4.1 送信アンプの隣接チャネル漏洩電力比評価測定 4-2

4.1 送信アンプの隣接チャネル漏洩電力比評価測定

送信アンプの隣接チャネル漏洩電力比評価測定について説明します。

セットアップ



測定手順

- ① MG3681A の周波数を, 試験を行う周波数に設定します。
- ② MG3681A の出力レベルを, DUT および整合結合回路に適したレベルに設定します。
- ③ MG3681A の Pattern に, 測定したいデバイステスト信号を設定します。
- ④ スペクトラムアナライザによって隣接チャネル漏洩電力比評価を行います。

この章では, MX368031A デバイステスト信号発生ソフトウェアをインストールした MU368030A ユニバーサル変調ユニットを MG3681A デジタル変調信号発生器に装着した場合の, GPIB デバイスメッセージの機能別一覧表および ABC 順デバイスメッセージの詳細について説明します。

その他のリモート制御についての説明は, 別冊「MG3681A 本体 取扱説明書 4 章 リモート制御」を参照してください。

5.1	機能別デバイスメッセージ一覧表	5-2
5.2	ABC 順デバイスメッセージ一覧表	5-4

5.1 機能別デバイスメッセージ一覧表

コマンドメッセージおよびクエリメッセージ

コマンドメッセージのヘッダ部は、予約語として大文字の英数字で表されます。クエリメッセージのヘッダ部は、最後に「?」がつきます。また、コマンドメッセージとクエリメッセージの引数部はセパレータ「,」で区切られた複数の引数をおくことができます。引数の種類を説明します。

- ① 大文字 : 予約語
- ② 数値 : 予約語
- ③ 引数部の小文字 :
 - f (Frequency) : 数値データ(NR1, NR2, NR3)
サフィックスコード : GHZ, GZ, MHz, MZ, kHz, KZ, HZ, 単位なしの場合は HZ になります。
 - l (Level)(相対値) : 数値データ(NR1, NR2, NR3 形式)
サフィックスコード : dB
単位なしの場合は dB になります。
 - n (無単位整数) : 数値データ(NR1 形式)
 - r (無単位実数) : 数値データ(NR2 形式)
 - h (無単位 16 進数) : 数値データ(16 進数)
 - s (文字列) : 「"」または、「'」で囲んだ英数字

デバイスメッセージ一覧表

<Common>

項目	デバイスメッセージ		
制御項目	コマンドメッセージ	クエリメッセージ	レスポンスメッセージ
I/Q Source Internal	MODE INT IQSRC INT	MODE? IQSRC?	MODE INT IQSRC INT
I/Q Source External	MODE EXT IQSRC EXT	MODE? IQSRC?	MODE EXT IQSRC EXT
I/Q Source OFF	MODE OFF IQSRC OFF	MODE? IQSRC?	MODE OFF IQSRC OFF
System DTSG	SYS DTSG	SYS?	SYS DTSG
Baseband ON	BASEBAND ON	BASEBAND?	BASEBAND ON
Baseband OFF	BASEBAND OFF	BASEBAND?	BASEBAND OFF
PM ON	PMO ON	PMO?	PMO ON
PM OFF	PMO OFF	PMO?	PMO OFF

<Modulation>

項目	デバイスメッセージ		
制御項目	コマンドメッセージ	クエリメッセージ	レスポンスメッセージ
Pattern	PAT n n :0~15	PAT?	PAT n
Reference Clock Source	REFCLK INT	REFCLK?	REFCLK INT
Reference Clock Source	REFCLK EXT	REFCLK?	REFCLK EXT
Reference Clock Source	REFCLK EXT2	REFCLK?	REFCLK EXT2
Start Trigger Delay	STDLY n n :0~16777215	STDLY?	STDLY n
Start Trigger Source	STGS INT	STGS?	STGS INT
Start Trigger Source	STGS EXT	STGS?	STGS EXT

5.2 ABC 順デバイスメッセージ一覧表

<例>

FREQ

機能	Frequency 周波数を設定します。	コマンドメッセージとaの間には スペースが入ります。	
コマンドメッセージ	FREQ a		
a の値	-2.99975～3 GHZ -2999.75～3000 MHZ -2999750～3000000 KHZ -2999750000.00～3000000000 HZ	入力する値	入力する値の説明
クエリメッセージ	FREQ?		
レスポンスメッセージ	FREQ a		
使用例	FREQ 123MHZ		

BASEBAND

	Baseband (On/Off)
機能	Baseband の On / Off を選択します。
コマンドメッセージ	BASEBAND a
a の値	ON : Baseband On OFF : Baseband Off
クエリメッセージ	BASEBAND?
レスポンスメッセージ	BASEBAND a
使用例	BASEBAND ON

IQSRC

I/Q Source

機能

デジタル変調の変調源を選択します。

コマンドメッセージ

IQSRC a

a の値

INT : Internal (内部変調ユニット)

EXT : External (外部入力)

OFF : I/Q 変調停止 (パルス変調のみが使用できます)

クエリメッセージ

IQSRC?

レスポンスメッセージ

IQSRC a

使用例

IQSRC INT

PAT

	Pattern
機能	デバイステスト信号の選択をします。
コマンドメッセージ	PAT n
nの値	0～15
クエリメッセージ	PAT?
レスポンスメッセージ	PAT n,s
制約	nの値と対応するテスト信号は 3.1 項の表「デバイステスト信号一覧」を参照してください。場合によっては信号数が少ない場合がありますのでご注意ください。
使用例	PAT 2

PMO

	Pulse-Modulation
機能	パルス変調の Internal/External, On/Off を選択します。
コマンドメッセージ	PMO a
a の値	INT : Internal (変調ユニットで生成) EXT : External (外部から入力) OFF : Off (常に信号あり)
クエリメッセージ	PMO?
レスポンスメッセージ	PMO a
使用例	PMO ON

REFCLK

Reference Clock Source

機能	Baseband の基準タイミングを選択します (外部か内部)。
コマンドメッセージ	REFCLK a
a の値	INT : Intenal 選択 EXT : External (TTL) 選択 EXT2 : External2 (AC:5Vp-p) 選択
クエリメッセージ	REFCLK?
レスポンスメッセージ	REFCLK a
使用例	REFCLK INT

STDLY

Start Trigger 遅延量

機能	RF 信号の出力のタイミング時間を設定します。
コマンドメッセージ	STDLY n
n の値	0 ～ 16777215
クエリメッセージ	STDLY?
レスポンスメッセージ	STDLY n
制約	外部トリガも選択できる波形データ (1x RTT Reverse など波形データ) のみ設定できます。
使用例	STDLY 10

STGS

Start Trigger Source

機能	パルス変調の Internal/External, On/Off を設定します。
コマンドメッセージ	STGS a
a の値	INT : Internal (変調ユニットで生成) EXT : External (外部から入力) OFF : Off (常に信号あり)
クエリメッセージ	STGS?
レスポンスメッセージ	STGS a
制約	外部トリガも選択できる波形データ (1x RTT Reverse など波形データ) のみ設定できます。
使用例	STGS INT

SYS

	System
機能	デジタル変調のシステムを設定します。
コマンドメッセージ	SYS a
a の値	NONE : デジタル変調のシステムが装着されていない DTSG : デバイステスト信号発生ソフトウェア
クエリメッセージ	SYS?
レスポンスメッセージ	SYS a
使用例	SYS DTSG

この章では, MX368031A デバイステスト信号発生ソフトウェアをインストールした MU368030A ユニバーサル変調ユニットを MG3681A デジタル変調信号発生器に装着した場合の, 本器の予防保守としての性能試験を実施する上で必要な測定機器, セットアップ方法, 性能試験手順について説明します。

6.1	性能試験	6-2
6.1.1	性能試験について	6-2
6.1.2	性能試験で使う機器	6-2
6.2	RF 出力の変調精度	6-3
6.3	RF 出力の波形品質	6-4
6.4	出力レベル確度	6-5

6.1 性能試験

6.1.1 性能試験について

性能劣化を未然に防ぐための予防保守として性能試験を行います。

性能試験は本器の受入審査, 定期検査, 修理後の性能確認などが必要な場合に行ってください。

性能試験の結果, 万一規格を満足しなかった場合は, 当社サービス部門にご連絡ください。

性能試験には下記の項目の試験があります。

- ・ RF 出力の変調精度
- ・ RF 出力の波形品質
- ・ 出力レベル確度

重要と判断される項目については予防保守として定期的に性能試験を行ってください。試験回数は年に1～2回程度行うことをお勧めします。

性能試験の結果は, 「付録 C 性能試験結果記入用紙」を用いてまとめることをお勧めします。

注意

性能試験を実施するときは, 本器と, 性能試験で使用する機器を30分以上予熱し, 十分に安定してから校正を行ってください。また, 最高の測定確度を得るためには, 室温下での実施, AC 電源の変動が少ないこと, 騒音, 振動, ほこり, 湿気などについても問題がないことが必要です。

6.1.2 性能試験で使う機器

性能試験で使う機器を下表で示します。

性能試験項目	推奨機器名	アンリツ形名
RF 出力の変調精度	送信機テスタ (GSM, $\pi/4$ DQPSK 解析ソフトウェア付き)	MS8608A +MX860802A +MX860805A
RF 出力の波形品質	送信機テスタ (cdma 解析ソフトウェア付き)	MS8608A +MX860803A
出力レベル確度	パワーメータ	ML4803A
	パワーセンサ	MA4601A

6.2 RF 出力の変調精度

試験規格

- EVM
 - PDC, PHS: $\leq 1.8\%$ (rms)
 - IS-136: $\leq 2.0\%$ (rms)
 - EDGE: $\leq 2.5\%$ (rms)
- Phase Error
 - GSM: $\leq 1^\circ$ (rms) $\leq 3^\circ$ (peak)

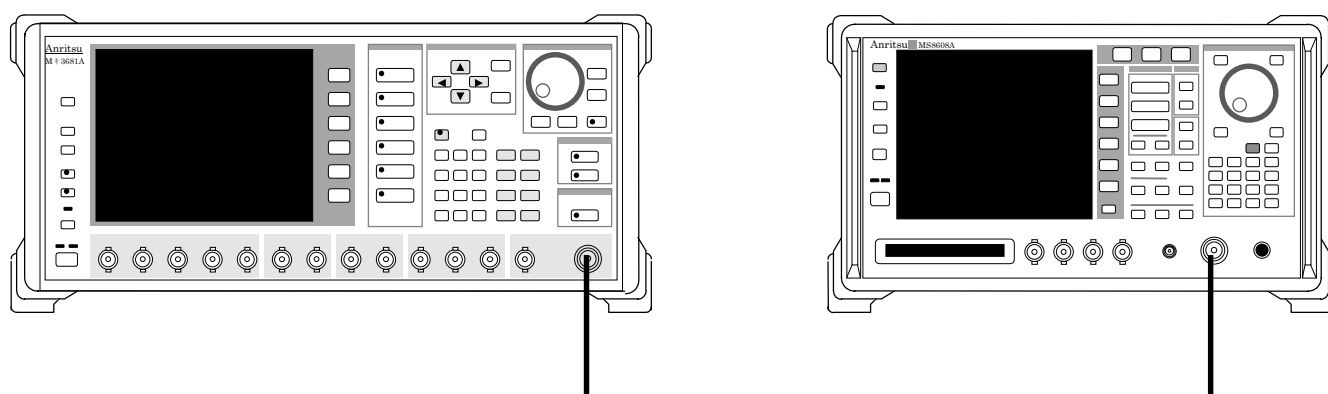
条件

RF 出力レベル	+5 dBm
搬送波周波数	100～2100 MHz
レベルコンティニューアスモード	Off

試験手順

MG3681A
 + MU368030A(ユニバーサル変調ユニット)
 + MX368031A(デバイステスト信号発生ソフトウェア)

MS8608A デジタル移動無線送信機テスタ
 +MX860802A(GSM 測定ソフトウェア)
 +MX860805A($\pi/4$ DQPSK 測定ソフトウェア)



- ① MG3681A の変調パラメータを下記のように設定します。

Preset	: —
Baseband	: On
I/Q Mod	: Int
Digital Modulation	: On
System	: DTSG
Pattern	: 測定したいデバイステスト信号

- ② MG3681A の周波数を試験周波数に設定します。
- ③ MG3681A の出力レベルを+5 dBm に設定します。
- ④ MS8608A を変調精度測定の設定にします。(MS8608A の設定内容は MS8608A の取扱説明書を参照してください)。
- ⑤ MS8608A で RF 変調信号の変調精度を測定します。

6.3 RF 出力の波形品質

試験規格

CDMA2000: $\rho \geq 0.997$

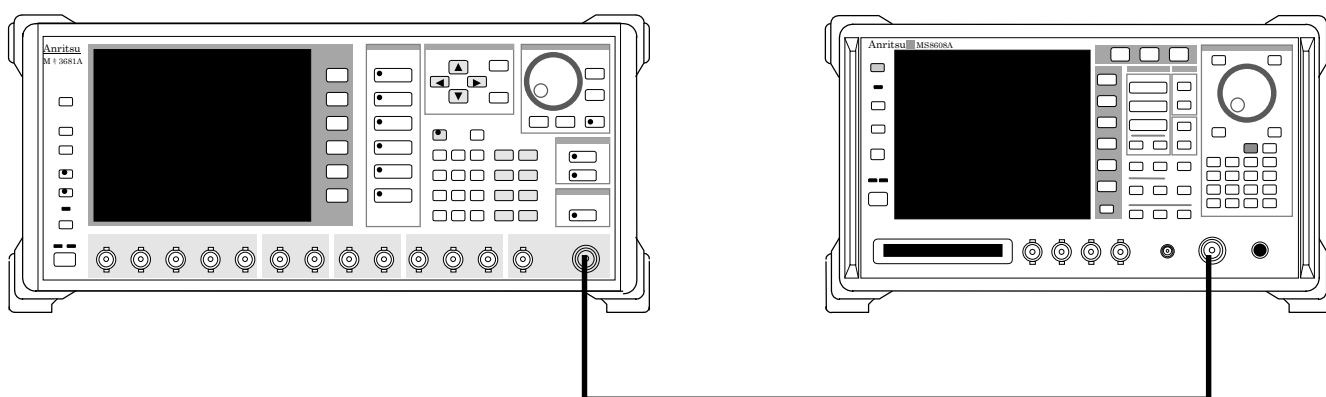
条件

RF 出力レベル	−3 dBm
搬送波周波数	100～2300 MHz
レベルコンティニューアスモード	Off

試験手順

MG3681A
+ MU368030A(ユニバーサル変調ユニット)
+ MX368031A(デバイステスト信号発生ソフトウェア)

MS8608A デジタル移動無線送信機テスト
+MX860803A(cdma 測定ソフトウェア)



- ① MG3681A の変調パラメータを下記のように設定します。

Preset	: ー
Baseband	: On
I/Q Mod	: Int
Digital Modulation	: On
System	: DTSG
Pattern	: 測定したいデバイステスト信号

- ② MG3681A の周波数を試験周波数に設定します。
- ③ MG3681A の出力レベルを−3 dBm に設定します。
- ④ MS8608A を波形品質測定の設定にします。(MS8608A の設定内容は MS8608A の取扱説明書を参照してください)。
- ⑤ MS8608A で RF 変調信号の波形品質を測定します。

6.4 出力レベル確度

試験規格

CW 時の出力レベルとの差

PDC・PHS・IS-136	: ± 1.0 dB
GSM・EDGE	: ± 1.0 dB
CDMA2000 (RC1RVS・RC3RVS(1))	: ± 1.0 dB
CDMA2000 (その他)	: ± 1.2 dB

条件

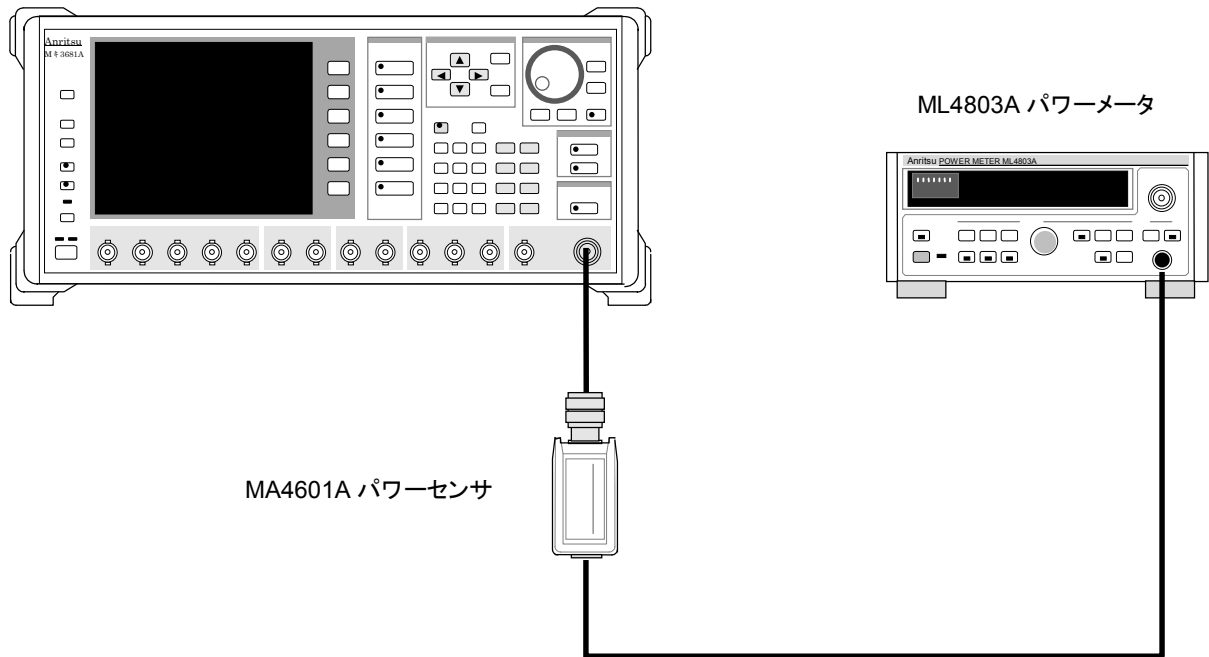
RF 出力レベル

PDC・PHS・IS-136	: ≤ +5 dBm
GSM・EDGE	: ≤ +5 dBm
CDMA2000 (RC1RVS・RC3RVS(1))	: ≤ -3 dBm
CDMA2000 (その他)	: ≤ -3 dBm

搬送波周波数	10～3000 MHz
レベルコンティニューアスモード	Off

試験手順

MG3681A
+ MU368030A(ユニバーサル変調ユニット)
+ MX368031A(デバイステスト信号発生ソフトウェア)



- ① MG3681A の変調パラメータを下記のように設定します。

Preset	: —
Baseband	: On
I/Q Mod	: Int
Digital Modulation	: On
System	: DTSG
Pattern	: 測定したいデバイステスト信号

- ② MG3681A の RF Output を Off に設定します。
- ③ パワーメータのゼロ点調整およびセンサ感度校正を行います。
- ④ MG3681A の出力レベルを測定したい値に設定します(上記の系で測定可能な最低レベルはパワーセンサの感度によります)。
- ⑤ パワーメータのセンサの校正係数を設定します。
- ⑥ MG3681A の Digital Modulation を Off に設定し, CW 時の MG3681A の出力レベルを測定します。
- ⑦ MG3681A の Digital Modulation を On に設定し, 変調時の MG3681A の出力レベルを測定します。
- ⑧ CW 時の出力レベルと変調時の出力レベルの差が, 規格以内であることを確認します。

MU368030A にインストールして MG3680 シリーズに装着した場合

項目		規格
対応システム		EDGE, GSM, PDC, PHS, IS-136 CDMA2000 (RC1 RVS, RC3 RVS, RC1-2 FWD, RC3-5 FWD, 1xEV-DO FWD, 1xEV-DO RVS)
変調方式		EDGE : $3\pi/8$ offset 8PSK GSM : GMSK PDC, PHS, IS-136 : $\pi/4$ DQPSK CDMA2000 RC1 RVS : OQPSK CDMA2000 RC3 RVS : HPSK CDMA2000 RC1-2 FWD : BPSK CDMA2000 RC3-5 FWD : BPSK+QPSK 1xEV-DO FWD : 16QAM 1xEV-DO RVS : BPSK
ベースバンドフィルタ		EDGE : Gauss Liner GSM : Gauss BbT=0.3 PDC, PHS : Root Nyquist $\alpha=0.5$ IS-136 : Root Nyquist $\alpha=0.35$ CDMA2000 RC1 RVS, RC3 RVS, 1xEV-DO RVS : IS-95spec CDMA2000 RC1-2 FWD, RC3-5 FWD, 1xEV-DO FWD : IS-95spec+EQ
変調データ		EDGE, GSM, PDC, PHS, IS-136 : PN9 連続 CDMA2000 : 各チャネル構成による,
対応チャネル構成	CDMA2000 RVS RC1	対応仕様書 3GPP2 C.S0002-02 Channel 構成 ・Traffic Channel : Data Rate =9600 bps Long Code Mask = 0 MAC Layer には未対応
	CDMA2000 RVS RC3(1)	対応仕様書 3GPP2 C.S0002-02 Channel 構成 ・Pilot Channel : Code Power - 5.278 dB ・Fundamental Channel : Data Rate=9600bps, Walsh Cover 4 Code Power - 1.528 dB Long Code Mask = 0 MAC Layer には未対応
	CDMA2000 RVS RC3(2)	対応仕様書 3GPP2 C.S0002-02 Channel 構成 ・Pilot Channel : Code Power - 7.5912 dB ・Fundamental Channel : Data Rate=9600 bps, Walsh Cover 4 Code Power - 3.8412 dB ・Supplemental Channel : Data Rate=9600 bps, Walsh Cover 2 Code Power - 3.8412 dB Long Code Mask = 0 MAC Layer には未対応
	CDMA2000 RVS RC3(3)	対応仕様書 3GPP2 C.S0002-02 Channel 構成 ・Pilot Channel : Code Power - 5.278 dB ・Dedicated Control Channel : Data Rate=9600 bps, Walsh Cover 8 Code Power - 1.528 dB Long Code Mask = 0 MAC Layer には未対応

項目		規格
対応チャネル構成	CDMA2000 FWD RC1-2	対応仕様書 3GPP2 C.S0002-02 Channel 構成 •Pilot Channel :Code Power −7.0 dB •Sync Channel :BPSK, Symbol Rate=4.8 ksps Walsh Cover 32, Code Power −13.3 dB •Paging Channel :BPSK, Symbol Rate=19.2 ksps Walsh Cover 1, Code Power −7.3 dB •Traffic Channel :BPSK, Symbol Rate=19.2 ksps Walsh Cover 8-13, Code Power −10.3 dB Long Code Mask = 0 TPC MUX には未対応 Channel Coding には未対応
	CDMA2000 FWD RC3-5	対応仕様書 3GPP2 C.S0002-02 Channel 構成 •Pilot Channel :Code Power −7.0 dB •Sync Channel :BPSK, Symbol Rate=4.8 ksps Walsh Cover 32, Code Power −13.3 dB •Paging Channel :BPSK, Symbol Rate=19.2 ksps Walsh Cover 1, Code Power −7.3 dB •Traffic Channel :QPSK, Symbol Rate=38.4 ksps Walsh Cover 8-13, Code Power −10.3 dB Long Code Mask = 0 TPC MUX には未対応 Channel Coding には未対応
	1xEV-DO FWD	対応仕様書 3GPP2 C.S0024 Version 2.0 Channel 構成 : •Preamble :MACindex=5 •Pilot Channel: •MAC Channel :RPC bit All"0", MAC index=5, Power = −3 dB RA bit All"0", Power = −3 dB •Traffic Channel :16QAM, 1536 symbol / slot(データは PN15) Channel Coding には対応せず, 6144 bit / slot の PN15 を直接 16QAM 変調 Time-Division Multiplexing は 1-Slot Case
	1xEV-DO RVS	対応仕様書 3GPP2 C.S0024 Version 2.0 Channel 構成 •Pilot Channel :Code Power = −18.68 dB •MAC Channel :RRI Symbol "101", Code Power = −18.68 dB DRC Symbols "01(h)" 全スロット Active, Code Power = −18.68 dB DRC Cover Symbols "0" •ACK Channel :All"0" 全スロット Active, Code Power = −18.68 dB •Data Channel :Symbol Rate=307.2ksps, Code Power = −0.18 dB Channel Coding には未対応 Long Code Mask :MI=3FFFFFFFFF(h), MQ=0000000001(h)

項目		規格
RF 出力	搬送波周波数範囲	10～3000 MHz
	出力レベル確度	CW 時の出力レベルに対して ・PDC, PHS, IS-136 : ± 1.0 dB ($\leq +5$ dBm において) ・GSM, EDGE : ± 1.0 dB ($\leq +5$ dBm において) ・CDMA2000 RC1 RVS, RC3 RVS(1) : ± 1.0 dB (≤ -3 dBm において) ・CDMA2000 RC3 RVS(2,3) RC1-2 FWD, RC3-5 FWD, 1xEV-DO : ± 1.2 dB (≤ -3 dBm において)
	変調精度	100～2100 MHz において, $+5$ dBm 出力時 EVM ・PDC, PHS : 1.8% (rms) ・IS-136 : 2.0% (rms) ・EDGE : 2.5% (rms) Phase Error ・GSM : 1° (rms), 3° (peak) (18～35℃において)
	波形品質	100～2300 MHz, 18～35℃において, -3 dBm 出力時 CDMA2000(1xEV-DO は除く) : $\rho \geq 0.997$
	隣接チャネル漏洩電力	RF 出力レベル: $+5$ dBm, 検波モード:POSITIVE PEAK において ・ PDC (PLL MODE:NORMAL, 100～1600 MHz, RBW1 kHz, VBW 3 kHz) ≤ -63 dBc (50 kHz offset, 21 kHz BW) ≤ -67 dBc (100 kHz offset, 21 kHz BW) ・ PHS (PLL MODE:NARROW, 100～1000 MHz, 1750～2500 MHz, RBW3 kHz, VBW 10 kHz) ≤ -66 dBc (600 kHz offset, 192 kHz BW) ≤ -69 dBc (900 kHz offset, 192 kHz BW) ・ IS-136 (PLL MODE:NORMAL, 100～2100 MHz, RBW1 kHz, VBW 3 kHz) ≤ -42 dBc (30 kHz offset, 24.3 kHz BW) ≤ -64 dBc (60 kHz offset, 24.3 kHz BW) ≤ -64 dBc (90 kHz offset, 24.3 kHz BW) ・ GSM (PLL MODE:NARROW, 100～3000 MHz, RBW3 kHz, VBW 10 kHz) ≤ -35 dBc (200 kHz offset, 30 kHz BW) ≤ -66 dBc (400 kHz offset, 30 kHz BW) ・ EDGE (PLL MODE:NARROW, 100～3000 MHz, RBW3 kHz, VBW 10 kHz) ≤ -38 dBc (200 kHz offset, 30 kHz BW) ≤ -67 dBc (400 kHz offset, 30 kHz BW) ただし, MG3681A 本体のスプリアスによる性能の悪化は除く

項目		規格
RF 出力	スプリアス エミッション	100～2300 MHz において、－3 dBm 出力での全電力と 30 kHz 帯域内電力の比 PLL MODE:NORMAL 設定時 ・ CDMA2000 RC1-2 FWD ≤－62 dBc (885 kHz≤offset<1.98 MHz) ≤－67 dBc (1.98 MHz≤offset<2.5 MHz) ≤－77 dBc (2.5 MHz≤offset<5.0 MHz) ・ CDMA2000 その他 ≤－65 dBc (885 kHz≤offset<1.98 MHz) ≤－70 dBc (1.98 MHz≤offset<2.5 MHz) ≤－77 dBc (2.5 MHz≤offset<5.0 MHz) ただし、MG3681A 本体のスプリアスによる性能の悪化は除く
IQ 出力	IQ 出力レベル	PDC, PHS, IS-136 :359 mV(rms) GSM :357 mV(rms) EDGE :287 mV(rms) CDMA2000 RC1RVS :287 mV(rms) CDMA2000 RC3RVS :203 mV(rms) CDMA2000 FWD :101 mV(rms) 1xEV-DO :101 mV(rms)
	IQ 出力レベル 確度	±5% (OPT-11 未実装時) ±10% (OPT-11 実装時)
レベルコンティニュアス モード設定範囲		+10～－10 dB
伝 送 速 度	シンボルレート	PDC :21 ksps PHS :192 ksps IS-136 :12.15 ksps GSM :270.833 ksps EDGE :270.833 ksps
	チップレート	CDMA2000 :1.2288 Mcps
	伝送速度確度	MG3680 シリーズの基準信号確度による (外部同期時を除く)
	使 用 フ ァ ー ム ウェアバックアッ プ領域	CPU:137.3 kByte, FPGA:49.5 kByte

付録B 初期値一覧

設定	初期値
デジタル変調メイン画面	
Pattern	0:GSM_EDGE
Trigger Source	Int
Trigger Delay	0/48sps (0.0000sps)
Reference Clock	Int

付録C 性能試験結果記入用紙

テスト場所: _____

レポート No. _____
 日付 _____
 テスト担当者 _____

機器名 MG3681A デジタル変調 SG
 +MU368030A ユニバーサル変調ユニット
 +MX368031A デバイステスト信号発生ソフトウェア

製造 No. _____
 電源周波数 _____ Hz

周囲温度 _____℃
 相対湿度 _____%

特記事項:

変調精度 (6.2 項)

・EVM

デバイス テスト信号	設定 出力レベル	結果					仕 様 最大値
		MHz	MHz	MHz	MHz	MHz	
PDC	+5 dBm						1.8%
PHS	+5 dBm						1.8%
IS-136	+5 dBm						2.0%
EDGE	+5 dBm						2.5%

・Phase Error

デバイス テスト信号	設定 出力レベル	結果					仕 様 最大値
		MHz	MHz	MHz	MHz	MHz	
GSM	+5 dBm						1° (rms)
							3° (peak)

波形品質(6.3 項)

デバイス テスト信号	設定 出力レベル	結果					仕 様 最小値
		MHz	MHz	MHz	MHz	MHz	
RC1 RVS	− 3 dBm						0.997
RC3 RVS(1)	− 3 dBm						0.997
RC3 RVS(2)	− 3 dBm						0.997
RC3 RVS(3)	− 3 dBm						0.997
RC1-2 FWD	− 3 dBm						0.997
RC3-5 FWD	− 3 dBm						0.997

出力レベル確度(6.4 項)

デバイス テスト信号	設定 出力レベル	結果					仕 様 最大値
		MHz	MHz	MHz	MHz	MHz	
PDC	dBm						± 1.0 dB
PHS	dBm						± 1.0 dB
IS-136	dBm						± 1.0 dB
GSM	dBm						± 1.0 dB
EDGE	dBm						± 1.0 dB
RC1 RVS	dBm						± 1.0 dB
RC3 RVS(1)	dBm						± 1.0 dB
RC3 RVS(2)	dBm						± 1.2 dB
RC3 RVS(3)	dBm						± 1.2 dB
RC1-2 FWD	dBm						± 1.2 dB
RC3-5 FWD	dBm						± 1.2 dB
1xEV-DO FWD	dBm						± 1.2 dB
1xEV-DO RVS	dBm						± 1.2 dB

索引(50音順)

外部トリガ	3-18
出力タイミング	
ショートコード	3-5
遅延	3-18
チャンネルコーディング	3-15, 3-16
デバイステスト信号	2-5, 3-2
内部トリガ	
パルス変調	2-3
フレームコーディング	3-4
変調精度測定	6-3
メインファンクションキー	2-2
隣接チャンネル漏洩電力	4-2
ロングコード	

索引(ABC順)

1

1xEV-DO	3-15
---------	------

A

ACK Channel	3-16
-------------	------

B

Baseband	5-5
----------	-----

C

cdma2000	3-4
CRC	

D

DRC Channel	3-16
DUT	4-2

E

EDGE	3-3
------	-----

F

FER	3-4
F-SyncCH	3-12, 13

G

GSM	3-3
-----	-----

I

I Channel PN Sequence	3-4
I/Q Mod.	2-3
IS-136	3-3

L

Long Code Mask	3-16
----------------	------

P

Pattern	2-3, 5-7
PDC	3-3
PHS	3-3
Pilot Channel	
PN15	3-15
PN9	3-3
PN9fix	3-5
Pulse Mod.	2-3

Q

Q Channel PN Sequence	3-4
-----------------------	-----

R

R-DCCH	3-10
Reference Clock	5-8
Reverse Data Channel	3-16
R-FCH	3-4
R-PICH	3-6
RRI Channel	3-16
R-SCH	3-8

S

Start TRIG	3-18
System	5-10

T

Time Slot	3-16
Trigger Delay	2-4, 3-18