

正誤表

Rev. 3.1 (1/1)

MP8931A 取扱説明書

MP8931A 取扱説明書の第 3 版に以下のような表記上の誤りがありました。左の列の部分を右の列のように読み替えてご利用ください。

ページ	誤	正
P.A-2	付録 A 仕様(2)NRZ / 外部クロック入力規格 データ出力信号 Tr/Tf(20~80%) 1ns 以下(ECL)	Tr/Tf(20~80%) 1ns 以下(ECL) , 1.5ns 以下 (TTL)
	付録 A 仕様(2)NRZ / 外部クロック入力規格 クロック出力信号 Tr/Tf(20~80%) 1ns 以下(ECL)	Tr/Tf(20~80%) 1ns 以下(ECL) , 1.5ns 以下 (TTL)
	出力位相 t 1ns(ECL レベル時)	出力位相 t 1ns(ECL レベル時) t 2ns(TTL レベル時)
P.A-4	付録 A 仕様(3)DVB-SPI 出力規格 Clock , Data DVALID , PSYNC 共通 レベル(LVDS) Offset Voltage: 1.1~1.35V Differential Output Voltage: 250~450mV	レベル(LVDS) Offset Voltage: 1.125~1.35V Differential Output Voltage: 247~454mV