

MU182020A
25Gbit/s 1ch MUX
MU182021A
25Gbit/s 2ch MUX
取扱説明書

第8版

- ・製品を適切・安全にご使用いただくために、製品をご使用になる前に、本書を必ずお読みください。
- ・本書に記載以外の各種注意事項は、MP1800Aシグナルクオリティアナライザ インストレーションガイドおよびMT1810A 4 スロットシャーシ インストレーションガイドに記載の事項に準じますので、そちらをお読みください。
- ・本書は製品とともに保管してください。

アンリツ株式会社

安全情報の表示について

当社では人身事故や財産の損害を避けるために、危険の程度に応じて下記のようなシグナルワードを用いて安全に関する情報を提供しています。記述内容を十分理解した上で機器を操作してください。

下記の表示およびシンボルは、そのすべてが本器に使用されているとは限りません。また、外観図などが本書に含まれるとき、製品に貼り付けたラベルなどがその図に記入されていない場合があります。

本書中の表示について



危険

回避しなければ、死亡または重傷に至る切迫した危険があることを示します。



警告

回避しなければ、死亡または重傷に至る恐れがある潜在的な危険があることを示します。



注意

回避しなければ、軽度または中程度の人体の傷害に至る恐れがある潜在的危険、または、物的損害の発生のみが予測されるような危険があることを示します。

機器に表示または本書に使用されるシンボルについて

機器の内部や操作箇所の近くに、または本書に、安全上および操作上の注意を喚起するための表示があります。

これらの表示に使用しているシンボルの意味についても十分理解して、注意に従ってください。



禁止行為を示します。丸の中や近くに禁止内容が描かれています。



守るべき義務的の行為を示します。丸の中や近くに守るべき内容が描かれています。



警告や注意を喚起することを示します。三角の中や近くにその内容が描かれています。



注意すべきことを示します。四角の中にその内容が書かれています。



このマークを付けた部品がリサイクル可能であることを示しています。

MU182020A 25Gbit/s 1ch MUX

MU182021A 25Gbit/s 2ch MUX

取扱説明書

2008年（平成20年）9月30日（初 版）

2013年（平成25年）6月20日（第8版）

- ・予告なしに本書の内容を変更することがあります。
- ・許可なしに本書の一部または全部を転載・複製することを禁じます。

Copyright © 2008-2013, ANRITSU CORPORATION

Printed in Japan

品質証明

アンリツ株式会社は、本製品が出荷時の検査により公表規格を満足していること、ならびにそれらの検査には、産業技術総合研究所（National Institute of Advanced Industrial Science and Technology）および情報通信研究機構（National Institute of Information and Communications Technology）などの国立研究所によって認められた公的校正機関にトレーサブルな標準器を基準として校正した測定器を使用したことを証明します。

保証

アンリツ株式会社は、納入後 1 年以内に製造上の原因に基づく故障が発生した場合は、本製品を無償で修復することを保証します。

ただし、ソフトウェアの保証内容は別途「ソフトウェア使用許諾書」に基づきます。また、次のような場合は上記保証の対象外とさせていただきます。

- ・ この取扱説明書に別途記載されている保証対象外に該当する故障の場合。
- ・ お客様の誤操作、誤使用または無断の改造もしくは修理による故障の場合。
- ・ 通常の使用を明らかに超える過酷な使用による故障の場合。
- ・ お客様の不適當または不十分な保守による故障の場合。
- ・ 火災、風水害、地震、落雷、降灰またはそのほかの天災地変による故障の場合。
- ・ 戦争、暴動または騒乱など破壊行為による故障の場合。
- ・ 本製品以外の機械、施設または工場設備の故障、事故または爆発などによる故障の場合。
- ・ 指定外の接続機器もしくは応用機器、接続部品もしくは応用部品または消耗品の使用による故障の場合。
- ・ 指定外の電源または設置場所での使用による故障の場合。
- ・ 特殊環境における使用（注）による故障の場合。
- ・ 昆虫、くも、かび、花粉、種子またはそのほかの生物の活動または侵入による故障の場合。

また、この保証は、原契約者のみ有効で、再販売されたものについては保証しかねます。

なお、本製品の使用、あるいは使用不能によって生じた損害およびお客様の取引上の損失については、責任を負いかねます。

注：

「特殊環境での使用」には、以下のような環境での使用が該当します。

- ・ 直射日光が当たる場所
- ・ 粉じんが多い環境
- ・ 屋外
- ・ 水、油、有機溶剤もしくは薬液などの液中、またはこれらの液体が付着する場所

- ・ 潮風, 腐食性ガス(亜硫酸ガス, 硫化水素, 塩素, アンモニア, 二酸化窒素, 塩化水素など)がある場所
- ・ 静電気または電磁波の強い環境
- ・ 電源の瞬断または異常電圧が発生する環境
- ・ 部品が結露するような環境
- ・ 潤滑油からのオイルミストが発生する環境
- ・ 高度 2000 m を超える環境
- ・ 車両, 船舶または航空機内など振動または衝撃が多く発生する環境

当社へのお問い合わせ

本製品の故障については, 本書(紙版説明書では巻末, CD 版説明書では別ファイル)に記載の「本製品についてのお問い合わせ窓口」へすみやかにご連絡ください。

国外持出しに関する注意

1. 本製品は日本国内仕様であり、外国の安全規格などに準拠していない場合もありますので、国外へ持ち出して使用された場合、当社は一切の責任を負いかねます。
2. 本製品および添付マニュアル類は、輸出および国外持ち出しの際には、「外国為替及び外国貿易法」により、日本国政府の輸出許可や役務取引許可を必要とする場合があります。また、米国の「輸出管理規則」により、日本からの再輸出には米国政府の再輸出許可を必要とする場合があります。

本製品や添付マニュアル類を輸出または国外持ち出しする場合は、事前に必ず弊社の営業担当までご連絡ください。

輸出規制を受ける製品やマニュアル類を廃棄処分する場合は、軍事用途等に不正使用されないように、破碎または裁断処理していただきますようお願い致します。

ソフトウェア使用許諾

お客様は、ご購入いただいたソフトウェア（プログラム、データベース、電子機器の動作・設定などを定めるシナリオ等、以下「本ソフトウェア」と総称します）を使用（実行、複製、記録等、以下「使用」と総称します）する前に、本ソフトウェア使用許諾（以下「本使用許諾」といいます）をお読みください。お客様が、本使用許諾にご同意いただいた場合のみ、お客様は、本使用許諾に定められた範囲において本ソフトウェアをアンリツが推奨・指定する装置（以下、「本装置」といいます）に使用することができます。

第 1 条 （許諾, 禁止内容）

1. お客様は、本ソフトウェアを有償・無償にかかわらず第三者へ販売、開示、移転、譲渡、賃貸、頒布、または再使用する目的で複製、開示、使用許諾することはできません。
2. お客様は、本ソフトウェアをバックアップの目的で、1 部のみ複製を作成できます。
3. 本ソフトウェアのリバースエンジニアリングは禁止させていただきます。
4. お客様は、本ソフトウェアを本装置 1 台で使用できます。

第 2 条 （免責）

アンリツは、お客様による本ソフトウェアの使用または使用不能から生ずる損害、第三者からお客様になされた損害を含め、一切の損害について責任を負わないものとします。

第 3 条 （修補）

1. お客様が、取扱説明書に書かれた内容に基づき本ソフトウェアを使用していたにもかかわらず、本ソフトウェアが取扱説明書もしくは仕様書に書かれた内容どおりに動作しない場合（以下「不具合」といいます）には、アンリツは、アンリツの判断に基づいて、本ソフトウェアを無償で修補、交換、または回避方法のご案内をするものとします。ただし、以下の事項に係る不具合を除きます。
 - a) 取扱説明書・仕様書に記載されていない使用目的での使用
 - b) アンリツが指定した以外のソフトウェアとの相互干渉
 - c) 消失したもしくは、破壊されたデータの復旧
 - d) アンリツの合意無く、本装置の修理、改造がされた場合
 - e) 他の装置による影響、ウイルスによる影響、災害、その他の外部要因などアンリツの責とみなされない要因があった場合
2. 前項に規定する不具合において、アンリツが、お客様ご指定の場所で作業する場合の移動費、宿泊費および日当に関する現地作業費については有償とさせていただきます。
3. 本条第 1 項に規定する不具合に係る保証責任期

間は本ソフトウェア購入後 6 か月もしくは修補後 30 日いずれか長い方の期間とさせていただきます。

第 4 条 （法令の遵守）

お客様は、本ソフトウェアを、直接、間接を問わず、核、化学・生物兵器およびミサイルなど大量破壊兵器および通常兵器およびこれらの製造設備等関連資機材等の拡散防止の観点から、日本国の「外国為替および外国貿易法」およびアメリカ合衆国「輸出管理法」その他国内外の関係する法律、規則、規格等に違反して、いかなる仕向け地、自然人もしくは法人に対しても輸出しないものとし、また輸出させないものとします。

第 5 条 （解除）

アンリツは、お客様が本使用許諾のいずれかの条項に違反したとき、アンリツの著作権およびその他の権利を侵害したとき、または、その他、お客様の法令違反等、本使用許諾を継続できないと認められる相当の事由があるときは、本使用許諾を解除することができます。

第 6 条 （損害賠償）

お客様が、使用許諾の規定に違反した事に起因してアンリツが損害を被った場合、アンリツはお客様に対して当該の損害を請求することができるものとします。

第 7 条 （解除後の義務）

お客様は、第 5 条により、本使用許諾が解除されたときはただちに本ソフトウェアの使用を中止し、アンリツの求めに応じ、本ソフトウェアおよびそれらに関する複製物を含めアンリツに返却または廃棄するものとします。

第 8 条 （協議）

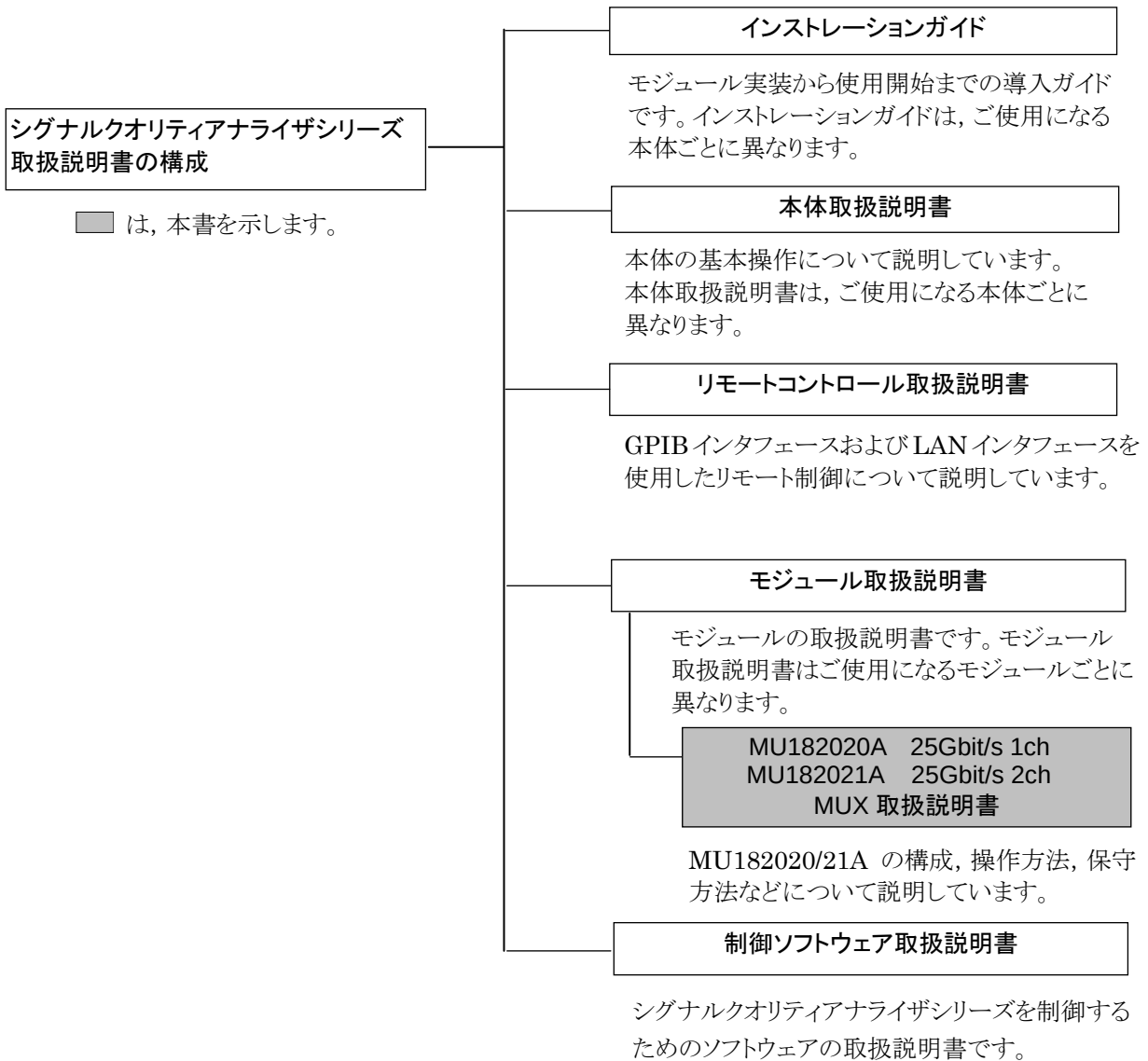
本使用許諾の条項における個々の解釈について疑義が生じた場合、または本使用許諾に定めのない事項についてはお客様およびアンリツは誠意をもって協議のうえ解決するものとします。

第 9 条 （準拠法）

本使用許諾は、日本法に準拠し、日本法に従って解釈されるものとします。

はじめに

MP1800A シグナルクオリティアナライザ本体, MT1810A 4 スロットシャーシ本体, モジュール, および制御ソフトウェアを組み合わせた試験システムをシグナルクオリティアナライザシリーズといいます。シグナルクオリティアナライザシリーズの取扱説明書は, 以下のように, インストレーションガイド, 本体, リモートコントロール, モジュール, および制御ソフトウェアに分かれて構成されています。



目次

はじめに	I
第 1 章 概要	1-1
1.1 製品の概要	1-2
1.2 機器の構成	1-3
1.3 規格	1-7
第 2 章 使用前の準備	2-1
2.1 本体への実装	2-2
2.2 アプリケーションの操作方法	2-2
2.3 破損防止処理	2-3
第 3 章 パネルおよびコネクタの説明	3-1
3.1 パネルの説明	3-2
3.2 モジュール間の接続	3-4
第 4 章 画面構成	4-1
4.1 画面全体の構成	4-2
4.2 操作画面の構成	4-3
4.3 出力インタフェースの設定を行うには	4-4
4.4 パターン設定を行うには	4-23
4.5 Multi Channel 機能	4-24
第 5 章 使用例	5-1
5.1 Optical Device の測定	5-2
5.2 DQPSK 伝送試験	5-5

第 6 章	性能試験.....	6-1
6.1	性能試験.....	6-2
6.2	性能試験用機器.....	6-2
6.3	性能試験項目	6-3
第 7 章	保守	7-1
7.1	日常の手入れ	7-2
7.2	保管上の注意	7-2
7.3	輸送方法.....	7-3
7.4	校正	7-3
7.5	廃棄	7-3
第 8 章	トラブルシューティング.....	8-1
8.1	モジュール交換時の問題.....	8-2
8.2	出力波形観測時の問題.....	8-3
8.3	エラーレート測定時の問題.....	8-5
付録		付-1
付録 A	初期設定項目一覧	A-1
付録 B	設定制約事項.....	B-1
付録 C	性能試験結果記入表	C-1

この章では, MU182020A 25 Gbit/s 1ch MUX および MU182021A 25 Gbit/s 2ch MUX (以下, 本器と呼びます。)の概要について説明します。

1.1	製品の概要	1-2
1.2	機器の構成	1-3
1.2.1	標準構成	1-3
1.2.2	オプション	1-4
1.2.3	応用部品	1-6
1.3	規格	1-7
1.3.1	MU182020A 規格	1-7
1.3.2	MU182021A 規格	1-13

1.1 製品の概要

本器は、シグナルクオリティアナライザシリーズの本体に内蔵可能なプラグインモジュールです。本器は MU181020A 12.5Gbit/s パルスパターン発生器、MU181020B 14Gbit/s パルスパターン発生器(以下、MU181020A/B と呼びます。)の出力信号を 2:1 多重して、8～25 Gbit/s の PRBS パターン、DATA パターンや Zero-Substitution パターンなどを発生することができます。

本器はさまざまなオプション構成が可能であり、各種デジタル通信機器、デジタル通信用モジュール、およびデバイスの研究開発や製造用に適しています。

本器の特長は下記のとおりです。

- ・ 動作ビットレート: 8～25 Gbit/s (オプション追加により最大 28 Gbit/s)
- ・ 入力データ信号を 2:1 (MU182020A) または 4:2 (MU182021A) に多重
- ・ 高品質な出力信号波形
- ・ オプション増設により、将来的な拡張にも柔軟に対応

1.2 機器の構成

1.2.1 標準構成

本器の標準構成を表 1.2.1-1 および表 1.2.1-2 に示します。

表 1.2.1-1 MU182020A 標準構成

項目	形名・記号	品名	数量	備考
本体	MU182020A	25Gbit/s 1ch MUX	1	
添付品	J1137	同軸終端器	5	
	J1341A	オープン	4	
	J1359A	同軸アダプタ(K-P, K-J, SMA 互換)	2	
	Z0897A	MP1800A Manual CD	1	CD-ROM
	Z0918A	MX180000A Software CD	1	CD-ROM
	J1427A	20A/40A 用送受/Opt-016 ケーブルキット	1	本体オプションにより J1427A , J1448A のどちら かひとつを添付
	J1448A	20A/40A 用送受/Opt-015 ケーブルキット		

表 1.2.1-2 MU182021A 標準構成

項目	形名・記号	品名	数量	備考
本体	MU182021A	25Gbit/s 2ch MUX	1	
添付品	J1137	同軸終端器	9	
	J1341A	オープン	6	
	J1359A	同軸アダプタ(K-P, K-J, SMA 互換)	4	
	Z0897A	MP1800A Manual CD	1	CD-ROM
	Z0918A	MX180000A Software CD	1	CD-ROM
	J1428A	21A 用送信/Opt-15/16 ケーブルキット	1	

1.2.2 オプション

本器のオプションを表 1.2.2-1 および表 1.2.2-2 に、オプション用添付品を表 1.2.2-3 および表 1.2.2-4 に示します。これらはすべて別売りです。

表 1.2.2-1 MU182020A オプション

形名	品名	備考
MU182020A-x01	28Gbit/s 拡張	
MU182020A-x02	クロック入力帯域切替	
MU182020A-x03*	28.1Gbit/s 拡張	MU182020A-x01 との同時実装のみ可能
MU182020A-x10	データ出力 (0.25～1.75Vp-p)	MU182020A-x11, x13 との同時実装不可
MU182020A-x11	データ出力 (0.5～2.5Vp-p)	MU182020A-x10, x13 との同時実装不可
MU182020A-x13	データ出力 (0.5～3.5Vp-p)	MU182020A-x10, x11 との同時実装不可
MU182020A-x21	クロック出力 (0.5～2.0Vp-p)	
MU182020A-x30	25Gbit/s データ位相可変	MU182020A-x31 との同時実装不可
MU182020A-x31	28Gbit/s データ位相可変	MU182020A-x30 との同時実装不可

表 1.2.2-2 MU182021A オプション

形名	品名	備考
MU182021A-x01	28Gbit/s 拡張	
MU182021A-x02	クロック入力帯域切替	
MU182021A-x03*	28.1Gbit/s 拡張	MU182021A-x01 との同時実装のみ可能
MU182021A-x10	データ出力 (0.25～1.75Vp-p)	MU182021A-x11, x13 との同時実装不可
MU182021A-x11	データ出力 (0.5～2.5Vp-p)	MU182021A-x10, x13 との同時実装不可
MU182021A-x13	データ出力 (0.5～3.5Vp-p)	MU182021A-x10, x11 との同時実装不可
MU182021A-x21	差動クロック出力 (0.5～2.0Vp-p)	
MU182021A-x30	25Gbit/s データ位相可変	MU182021A-x31 との同時実装不可
MU182021A-x31	28Gbit/s データ位相可変	MU182021A-x30 との同時実装不可
MU182021A-x40	エンファシスコントロール	

＊: MU182020A/21A-x03 のオプション形名表示についての注意事項

MU182020A/21A-x01+x03 のオプション形名はモジュールのイジェクトに記載されます。ソフトウェアによるオプション表示画面には、「MU182020A/21A-x01 (28Gbit/s Extension)」のみ表示されますが、8.0～28.1Gbit/s のビットレートで動作が保証されます。

注:
オプション形名について

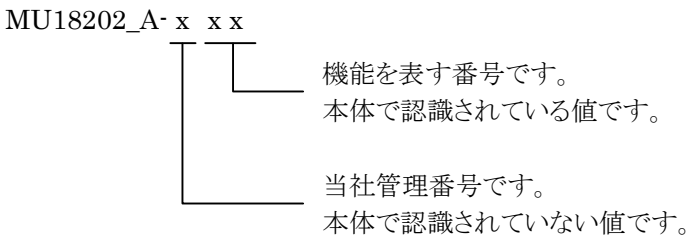


表 1.2.2-3 MU182020A オプション用添付品

項目	形名・記号	品名	数量	備考
MU182020A-x02	J1359A	同軸アダプタ (K-P, K-J, SMA 互換)	2	
MU182020A-x21	J1359A	同軸アダプタ (K-P, K-J, SMA 互換)	1	

表 1.2.2-4 MU182021A オプション用添付品

項目	形名・記号	品名	数量	備考
MU182021A-x02	J1359A	同軸アダプタ (K-P, K-J, SMA 互換)	2	
MU182021A-x21	J1137	同軸終端器	1	
	J1359A	同軸アダプタ (K-P, K-J, SMA 互換)	2	

1.2.3 応用部品

本器の応用部品を表 1.2.3-1 に示します。これらはすべて別売りです。

表 1.2.3-1 応用部品

形名・記号	品名	備考
J1137	同軸終端器	SMA-P
J1342A	同軸ケーブル 0.8 m	APC3.5 コネクタ
J1343A	同軸ケーブル 1 m	SMA コネクタ
J1359A	同軸アダプタ (K-P, K-J, SMA 互換)	
J1427A	20A/40A 用送受/Opt-016 ケーブルキット	1/2Data Input×2 (TX) 1/2Clock Input×1 (TX) 1/2Clock Output×2 (TX) 1/2Data Output×2 (RX) 1/2Clock Output×2 (RX)
J1428A	21A 用送信/Opt-15/16 ケーブルキット	1/2Data Input×4 1/2Clock Input×1 1/2Clock Output×4
J1439A	同軸ケーブル (0.8m, K コネクタ)	K コネクタ
J1448A	20A/40A 用送受/Opt-015 ケーブルキット	1/2Data Input×2 (TX) 1/2Clock Input×1 (TX) 1/2Clock Output×2 (TX) 1/2Data Output×2 (RX) 1/2Clock Output×2 (RX)
J1449A	メジャメントキット (K コネクタ)	同軸ケーブル (0.8m, K コネクタ) ×2 同軸ケーブル 0.8 m ×2 同軸ケーブル 1 m ×1
J1450A	同軸減衰器 (3dB)	41KC-3
J1451A	同軸減衰器 (6dB)	41KC-6
J1452A	同軸減衰器 (10dB)	41KC-10
J1453A	同軸減衰器 (20dB)	41KC-20
J1454A	パワーディバイダ	K240C
W3128AW	取扱説明書	冊子

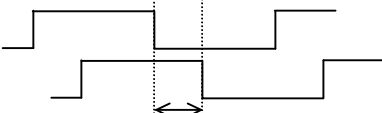
1.3 規格

1.3.1 MU182020A規格

表 1.3.1-1 MU182020A 規格

項目		規格	備考
動作ビットレート		8.0～25.0 Gbit/s 8.0～28.0 Gbit/s (MU182020A-x01 実装時) 8.0～28.1 Gbit/s (MU182020A-x01+x03 実装時)	
外部クロック 入力 (from System Clock)	入力数	1	
	Frequency	4.0～12.5 GHz 4.0～14.0 GHz (MU182020A-x01 実装時) 4.0～14.05 GHz (MU182020A-x01+x03 実装時)	
		4.0～12.5 GHz 8.0～25.0 GHz (MU182020A-x02 実装時, 切り替え可能)	
		4.0～14.0 GHz 8.0～28.0 GHz (MU182020A-x01, x02 実装時, 切り替え可能)	
		4.0～14.05 GHz 8.0～28.1 GHz (MU182020A-x01,x02,x03 実装時, 切り替え可能)	
	入力振幅	0.3～1.0 V _{p-p}	
	終端	AC/50 Ω	
	コネクタ	SMA (MU182020A-x02 未実装時) K (MU182020A-x02 実装時)	
1/2 データ入力	入力数	2 (1/2 Data Input A, 1/2 Data Input B)	MU181020A/B Data Output コネクタから入力
	入力レベル	0/−1 V H: −0.25～+0.05 V L: −1.4～−0.85 V	
	終端	50 Ω/GND	
	コネクタ	SMA	
1/2 クロック入力	入力数	1	MU181020A/B Clock Output コネクタから入力
	入力振幅	0.25～1.0 V _{p-p}	
	終端	AC/50 Ω	
	コネクタ	SMA	
1/2 クロック出力	出力数	2	MU181020A/B Ext Clock Input コネクタへ 出力
	出力振幅	Min. 0.4 V _{p-p} , Max. 1.2 V _{p-p}	
	終端	AC/50 Ω	
	コネクタ	SMA	

表 1.3.1-1 MU182020A 規格(続き)

項目	規格	備考
1/2 クロック出力 (続き)	チャンネル間 スキュー $\leq 10 \text{ ps}$ (MU182020A-x01 未実装時は 12 GHz, MU182020A-x01 実装時は 14 GHz, MU182020A-x01+x03 実装時は 14.05 GHz に おいて) 	
データ出力*1 MU182020A- x10 (Variable Data Output (0.25 ~1.75 Vp-p))	出力数	2 (Data/ Data)
	出力振幅	0.25~1.75 Vp-p/2 mV Step (独立可変) 設定誤差: $\pm 50 \text{ mV} \pm 17\%$ of Amplitude (Cross Point 50%, および Cross Point 30~80% @25 Gbit/s)
	オフセット	-2.0~+3.3 Voh, 1 mV Step (独立可変) 設定誤差: $\pm 65 \text{ mV} \pm 10\%$ of Offset (Vth) $\pm$ (Amplitude 設定誤差/2) 電流制限 (Sourcing 50 mA/Sinking 80 mA)
	Defined Interface	NECL, SCFL, NCML, PCML, LVPECL, LVDS (400 mVp-p)
	Cross Point	20~80%/0.1% Step (独立)
	Tr/Tf	Typ. 12 ps (20~80%) @25 Gbit/s, 1.75 Vp-p
	Total Jitter	Typ. 8 psp-p*2
	波形歪み (0-peak)	Typ. $\pm 25 \text{ mV} \pm 10\%$ @25 Gbit/s Typ. $\pm 25 \text{ mV} \pm 15\%$ @28 Gbit/s (MU182020A-x01 実装時) Typ. $\pm 25 \text{ mV} \pm 15\%$ @28.1 Gbit/s (MU182020A-x01+x03 実装時)
	ON・OFF	ON・OFF 切り替え有り
	終端	AC, DC 切り替え可能, 50 Ω GND, -2 V, +1.3 V, +3.3 V, Open (LVDS) (DC 選択時)
	コネクタ	K
	オフセット基準	Voh/Vth/Vol 切り替え可能
	Data/XData Tracking	あり
	Level Guard	あり
	External ATT Factor	あり

*1: データ出力波形の規格は、応用部品 J1439A 同軸ケーブル (0.8m, K コネク
タ) およびサンプリングオシロスコープ帯域 70 GHz で観測したときの値です。

*2: 残留ジッタが 200 fs (RMS) 未満のオシロスコープを使用したときの値です。

表 1.3.1-1 MU182020A 規格(続き)

項目		規格	備考
データ出力*1 (続き) MU182020A- x11 (Variable Data Output (0.5～ 2.5 Vp-p))	出力数	2 (Data/ $\overline{\text{Data}}$)	
	出力振幅	0.5～2.5 Vp-p/2 mV Step (独立可変)	
		設定誤差: $\pm 50 \text{ mV} \pm 17\%$ of Amplitude (Cross Point 50%, および Cross Point 30～80%@25 Gbit/s)	
	オフセット	−2.0～+3.3 Voh, 最小値: −4.0 Vol/1mV Step (独立可変)	
		設定誤差: $\pm 65 \text{ mV} \pm 10\%$ of Offset (Vth) $\pm$ (Amplitude 設定誤差/2)	
		電流制限 (Sourcing 50 mA/Sinking 80 mA)	
	Defined Interface	PCML, NCML, SCFL, NECL, LVPECL	
	Cross Point	20～80%/0.1% Step (独立)	
	Tr/Tf	Typ. 12 ps (20～80%)@25 Gbit/s, 2.5 Vp-p	
	Total Jitter	Typ. 8 psp-p*2	
	波形歪み (0-peak)	Typ. $\pm 25 \text{ mV} \pm 10\%$ @25 Gbit/s Typ. $\pm 25 \text{ mV} \pm 15\%$ @28 Gbit/s (MU182020A-x01 実装時) Typ. $\pm 25 \text{ mV} \pm 15\%$ @28.1 Gbit/s (MU182020A-x01+x03 実装時)	
	ON・OFF	ON・OFF 切り替え有り	
	終端	AC, DC 切り替え可能, 50 Ω GND, −2 V, +1.3 V (DC 選択時)	
	コネクタ	K	
	オフセット基準	Voh/Vth/Vol 切り替え可能	
	Data/XData Tracking	あり	
	Level Guard	あり	
	External ATT Factor	あり	

*1: データ出力波形の規格は, 応用部品 J1439A 同軸ケーブル (0.8m, K コネクタ) およびサンプリングオシロスコープ帯域 70 GHz で観測したときの値です。

*2: ジッタ規格値は, オシロスコープの残留ジッタが 200 fs (RMS) 未満のものを使用したときの値です。

表 1.3.1-1 MU182020A 規格(続き)

項目	規格	備考
データ出力*1 (続き) MU182020A- x13 (Variable Data Output (0.5～ 3.5 Vp-p))	出力数	2 (Data/ $\overline{\text{Data}}$)
	出力振幅	0.5～3.5 Vp-p/2 mV Step (独立可変)
		設定誤差: ± 50 mV $\pm 17\%$ of Amplitude (Cross Point 50%, および Cross Point 30～80%@25 Gbit/s)
	オフセット	−2.0～+3.3 Voh, 最小値: −4 Vol/1 mV Step (独立可変)
		設定誤差: ± 65 mV $\pm 10\%$ of Offset (Vth) $\pm$ (Amplitude 設定誤差/2)
		電流制限 (Sourcing 50 mA/Sinking 80 mA)
	Defined Interface	PCML, NCML, SCFL, NECL, LVPECL
	Cross Point	20～80%/0.1% Step (独立)
	Tr/Tf	Typ. 12 ps (20～80%)@25 Gbit/s, 3.5 Vp-p
	Total Jitter	Typ. 8 psp-p*2
	波形歪み (0-peak)	Typ. ± 25 mV $\pm 10\%$ @25 Gbit/s Typ. ± 25 mV $\pm 15\%$ @28 Gbit/s (MU182020A-x01 実装時) Typ. ± 25 mV $\pm 15\%$ @28.1 Gbit/s (MU182020A-x01+x03 実装時)
	ON・OFF	ON・OFF 切り替え有り
	終端	AC, DC 切り替え可能, 50 Ω GND, −2 V, +1.3 V (DC 選択時)
	コネクタ	K
	オフセット基準	Voh/Vth/Vol 切り替え可能
データ出力*1 (続き) MU182020A- x13 (Variable Data Output (0.5～ 3.5 Vp-p))	Data/XData Tracking	あり
	Level Guard	あり
	External ATT Factor	あり

*1: データ出力波形の規格は, 応用部品 J1439A 同軸ケーブル (0.8m, K コネクタ) およびサンプリングオシロスコープ帯域 70 GHz で観測したときの値です。

*2: ジッタ規格値は, オシロスコープの残留ジッタが 200 fs (RMS) 未満のものを使用したときの値です。

表 1.3.1-1 MU182020A 規格(続き)

項目		規格	備考
クロック出力*1	出力数	1	MU182020A-x21 未実装時*2
	出力振幅	Min. 0.3 Vp-p, Max. 1.0 Vp-p Min. 0.7 Vp-p, Max. 1.0 Vp-p (MU182020A-x02 実装時, かつ外部クロック入力 0.5 Vp-p 以上のとき)	
	ON・OFF	ON・OFF 切り替え有り (MU182020A-x02 実装時)	
	終端	AC/50 Ω	
	コネクタ	SMA K (MU182020A-x02 実装時)	
	出力数	1	MU182020A-x21 実装時*3
	出力振幅	0.5~2.0 Vp-p/2 mV Step (独立可変) 設定誤差: ± 70 mV $\pm 17\%$ of Amplitude	
	オフセット	-2.0~+3.3 Voh, 最小値: -4.0 Vol/1 mV Step (独立可変)	
		設定誤差: ± 65 mV $\pm 10\%$ of Offset (Vth) $\pm$ (Amplitude 設定誤差/2)	
		電流制限 (Sourcing 50 mA/Sinking 80 mA)	
	Defined Interface	PCML, NCML, SCFL, NECL, LVPECL	
	Duty Setting Range	-25~+25/1 Step (No Unit)	
	ON・OFF	ON・OFF 切り替え有り	
	終端	AC, DC 結合切り替え可能, 50 Ω GND, -2 V, +1.3 V (DC 選択時)	
	コネクタ	K	
	オフセット基準	Voh/Vth/Vol 切り替え可能	
	Level Guard	あり	
	External ATT Factor	あり	

*1: クロック出力波形の規格は, サンプリングオシロスコープ帯域 50 GHz で観測したときの値です。

*2: MU182020A-x21 未実装時の規格は, 応用部品 J1342A 同軸ケーブル 0.8 m (APC3.5 コネクタ) で観測したときの値です。

*3: MU182020A-x21 実装時の規格は, 応用部品 J1439A 同軸ケーブル (0.8m, K コネクタ) で観測したときの値です。

表 1.3.1-1 MU182020A 規格(続き)

項目		規格	備考
Variable Data Delay	位相可変範囲	-2000～+2000 mUI/2 mUI Step (MU181020A/B と別筐体の実装しているときあるいは, Independent のとき) -64000～+64000 mUI/2 mUI Step (MU181020A/B と同筐体の実装し, かつ 25G×2ch Combination/2ch Combination のとき)	MU182020A-x30 または x31 実装時
	位相設定誤差	Typ. ±50 mUIp-p	
	mUI/ps 変換	あり	
	Calibration	あり	
	Relative 0	あり	
Unit Sync	Unit Offset	-64,000～+64,000 mUI, 2 mUI Step ただし, Delay 設定値によって制限を受ける。	Combination Setting の制限あり*
寸法		234mm(W)×21mm(H)×175mm(D) (Compact-PCI 1 スロット, ただし突起物は含まず)	
重量		2.5 kg 以下(オプション含む)	
動作環境	動作可能温度	+15～+35°C(本体実装時の機器周辺温度)	
	保管可能温度	-20～+60°C	

※: 25Gx2ch Combination かつ Unit Sync 設定のとき有効です。Unit Sync の詳細については「MU181020A/B 取扱説明書」を参照してください。

1.3.2 MU182021A規格

表 1.3.2-1 MU182021A 規格

項目		規格	備考
動作ビットレート		8.0～25.0 Gbit/s 8.0～28.0 Gbit/s (MU182021A-x01 実装時) 8.0～28.1 Gbit/s (MU182021A-x01+x03 実装時)	
外部クロック 入力 (from System Clock)	入力数	1	
	Frequency	4.0～12.5 GHz 4.0～14.0 GHz (MU182021A-x01 実装時) 4.0～14.05 GHz (MU182021A-x01+x03 実装時)	
		4.0～12.5 GHz 8.0～25.0 GHz (MU182021A-x02 実装時, 切り替え可能)	
		4.0～14.0 GHz 8.0～28.0 GHz (MU182021A-x01, x02 実装時, 切り替え可能)	
		4.0～14.05 GHz 8.0～28.1 GHz (MU182021A-x01,x02,x03 実装時, 切り替え可能)	
	入力振幅	0.3～1.0 V _{p-p}	
	終端	AC/50 Ω	
	コネクタ	SMA (MU182021A-x02 未実装時) K (MU182021A-x02 実装時)	
1/2 データ入力	入力数	4 (1/2 Data Input 1A/1/2 Data Input 1B/ 1/2 Data Input 2A/1/2 Data Input 2B)	MU181020A/B Data Output コネクタから入力
	入力レベル	0/–1 V H: –0.25～+0.05 V L: –1.4～–0.85 V	
	終端	50 Ω/GND	
	コネクタ	SMA	
1/2 クロック 入力	入力数	1	MU181020A/B Clock Output コネクタから入力
	入力振幅	0.25～1.0 V _{p-p}	
	終端	AC/50 Ω	
	コネクタ	SMA	

表 1.3.2-1 MU182021A 規格(続き)

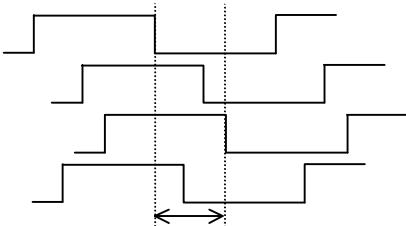
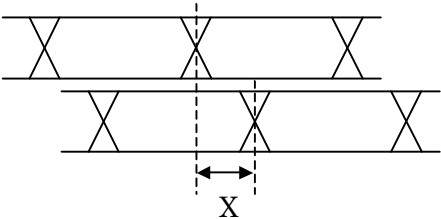
項目		規格	備考
1/2 クロック 出力	出力数	4	MU181020A/B Ext Clock Input コネクタへ 出力
	出力振幅	Min. 0.4 Vp-p, Max. 1.2 Vp-p	
	終端	AC/50 Ω	
	コネクタ	SMA	
	チャンネル間 スキュー	≤ 10 ps (MU182021A-x01 未実装時は 12 GHz, MU182021A-x01 実装時は 14 GHz, MU182021A-x01+x03 実装時は 14.05 GHz に おいて) 	

表 1.3.2-1 MU182021A 規格(続き)

項目		規格	備考
データ出力 MU182021A- x10 (Variable Data Output (0.25～ 1.75 Vp-p))	出力数	4(Data1, $\overline{\text{Data1}}$, Data2, $\overline{\text{Data2}}$)	PRBS $2^{31}-1$, Mark Ratio 1/2 にて規定 Tr/Tf, Total Jitter, 波形歪みの規格は Cross Point 50%にて規定
	出力振幅	0.25～1.75 Vp-p/2 mV Step(独立可変)	
		設定誤差: $\pm 50 \text{ mV} \pm 17\%$ of Amplitude (Cross Point 50%, および Cross Point 30～80%@25 Gbit/s)	
	オフセット	-2.0～+3.3 Voh, 1 mV Step(独立可変)	
		設定誤差: $\pm 65 \text{ mV} \pm 10\%$ of Offset (Vth) $\pm$ (Amplitude 設定誤差/2)	
		電流制限 (Sourcing 50 mA/Sinking 80 mA)	
	Defined Interface	NECL, SCFL, NCML, PCML, LVPECL, LVDS (400 mVp-p)	
	Cross Point	20～80%/0.1% Step(独立)	
	Tr/Tf	Typ. 12 ps (20～80%)@25 Gbit/s, 1.75 Vp-p	
	Total Jitter	Typ. 8 psp-p*	
	波形歪み (0-peak)	Typ. $\pm 25 \text{ mV} \pm 10\%$ @25 Gbit/s Typ. $\pm 25 \text{ mV} \pm 15\%$ @28 Gbit/s (MU182021A-x01 実装時) Typ. $\pm 25 \text{ mV} \pm 15\%$ @28.1 Gbit/s (MU182021A-x01+x03 実装時)	
	ON・OFF	ON・OFF 切り替え有り	
	Data1/Data2 Skew	$\pm 0.25 \text{ UI}$ 	
	終端	AC, DC 切り替え可能, 50 Ω GND, -2 V, +1.3 V, +3.3 V, Open (LVDS) (DC 選択時)	
	コネクタ	K	
	オフセット基準	Voh/Vth/Vol 切り替え可能	
	Data/XData Tracking	あり	
	Level Guard	あり	
	External ATT Factor	あり	

*: ジッタ規格値は、オシロスコープの残留ジッタが 200 fs (RMS) 未満のものを使用したときの値です。

表 1.3.2-1 MU182021A 規格(続き)

項目	規格	備考
データ出力*1 (続き) MU182021A- x11 (Variable Data Output (0.5～ 2.5 Vp-p))	出力数	4(Data1, $\overline{\text{Data1}}$, Data2, $\overline{\text{Data2}}$)
	出力振幅	0.5～2.5 Vp-p/2 mV Step(独立可変)
		設定誤差: $\pm 50 \text{ mV} \pm 17\%$ of Amplitude (Cross Point 50%, および Cross Point 30～80%@25 Gbit/s)
	オフセット	−2.0～+3.3 Voh, 最小値: −4.0 Vol/1 mV Step(独立可変)
		設定誤差: $\pm 65 \text{ mV} \pm 10\%$ of Offset (Vth) $\pm$ (Amplitude 設定誤差/2)
		電流制限 (Sourcing 50 mA/Sinking 80 mA)
	Defined Interface	PCML, NCML, SCFL, NECL, LVPECL
	Cross Point	20～80%/0.1% Step(独立)
	Tr/Tf	Typ. 12 ps (20～80%)@25 Gbit/s, 2.5 Vp-p
	Total Jitter	Typ. 8 psp-p*2
	波形歪み (0-peak)	Typ. $\pm 25 \text{ mV} \pm 10\%$ @25 Gbit/s Typ. $\pm 25 \text{ mV} \pm 15\%$ @28 Gbit/s (MU182021A-x01 実装時) Typ. $\pm 25 \text{ mV} \pm 15\%$ @28.1 Gbit/s (MU182021A-x01+x03 実装時)
	ON・OFF	ON・OFF 切り替え有り
	Data1/Data2 Skew	$\pm 0.25 \text{ UI}$ (MU182021A-x10 の Data1/Data2 Skew 参照)
	終端	AC, DC 切り替え可能, 50 Ω GND, −2 V, +1.3 V (DC 選択時)
	コネクタ	K
	オフセット基準	Voh/Vth/Vol 切り替え可能
	Data/XData Tracking	あり
	Level Guard	あり
	External ATT Factor	あり

*1: データ出力波形の規格は、応用部品 J1439A 同軸ケーブル(0.8m, K コネクタ)およびサンプリングオシロスコープ帯域 70 GHz で観測したときの値です。

*2: ジッタ規格値は、オシロスコープの残留ジッタが 200 fs(RMS) 未満のものを使用したときの値です。

表 1.3.2-1 MU182021A 規格(続き)

項目		規格	備考
データ出力*1 (続き) MU182021A- x13 Variable Data Output (0.5～ 3.5 Vp-p)	出力数	4(Data1, $\overline{\text{Data1}}$, Data2, $\overline{\text{Data2}}$)	
	出力振幅	0.5～3.5 Vp-p/2 mV Step(独立可変)	
		設定誤差: $\pm 50 \text{ mV} \pm 17\%$ of Amplitude (Cross Point 50%, および Cross Point 30～80%@25 Gbit/s)	
	オフセット	−2.0～+3.3 Voh, 最小値: −4.0 Vol/1 mV Step(独立可変)	
		設定誤差: $\pm 65 \text{ mV} \pm 10\%$ of Offset (Vth) $\pm$ (Amplitude 設定誤差/2)	
		電流制限 (Sourcing 50 mA/Sinking 80 mA)	
	Defined Interface	PCML, NCML, SCFL, NECL, LVPECL	
	Cross Point	20～80%/0.1% Step(独立)	
	Tr/Tf	Typ. 12 ps (20～80%)@25 Gbit/, 3.5 Vp-p	
	Total Jitter	Typ. 8 psp-p*2	
	波形歪み (0-peak)	Typ. $\pm 25 \text{ mV} \pm 10\%$ @25 Gbit/s Typ. $\pm 25 \text{ mV} \pm 15\%$ @28 Gbit/s (MU182021A-x01 実装時) Typ. $\pm 25 \text{ mV} \pm 15\%$ @28.1 Gbit/s (MU182021A-x01+x03 実装時)	
	ON・OFF	ON・OFF 切り替え有り	
	Data1/Data2 Skew	$\pm 0.25 \text{ UI}$ MU182021A-x10, Data1/Data2 Skew 参照	
	終端	AC, DC 切り替え可能, 50 Ω GND, −2 V, +1.3 V (DC 選択時)	
	コネクタ	K	
	オフセット基準	Voh/Vth/Vol 切り替え可能	
	Data/XData Tracking	あり	
	Level Guard	あり	
	External ATT Factor	あり	

*1: データ出力波形の規格は、応用部品 J1439A 同軸ケーブル (0.8m, K コネクタ) およびサンプリングオシロスコープ帯域 70 GHz で観測したときの値です。

*2: ジッタ規格値は、オシロスコープの残留ジッタが 200 fs (RMS) 未満のものを使用したときの値です。

表 1.3.2-1 MU182021A 規格(続き)

項目		規格	備考
クロック出力*1	出力数	1	MU182021A-x21 未実装時*2
	出力振幅	Min. 0.3 Vp-p, Max. 1.0 Vp-p Min. 0.7 Vp-p, Max. 1.0 Vp-p (MU182021A-x02 実装時, かつ外部クロック入力 0.5 Vp-p 以上のとき)	
	ON・OFF	ON・OFF 切り替え有り(MU182021A-x02 実装時)	
	終端	AC/50 Ω	
	コネクタ	SMA K(MU182021A-x02 実装時)	
	出力数	2 (Clock, $\overline{\text{Clock}}$)	MU182021A-x21 実装時*3
	出力振幅	0.5~2.0 Vp-p/2 mV Step	
		設定誤差: ± 70 mV $\pm 17\%$	
	オフセット	-2.0~+3.3 Voh, 最小値: -4.0 Vol/1 mV Step (独立可変)	
		設定誤差: ± 65 mV $\pm 10\%$ of Offset (Vth) $\pm$ (Amplitude 設定誤差/2)	
		電流制限 (Sourcing 50 mA/Sinking 80 mA)	
	Defined Interface	PCML, NCML, SCFL, NECL, LVPECL	
	Duty Setting Range	-25~+25/1 Step (No Unit, Clock/XClock 非独立)	
	ON・OFF	ON・OFF 切り替え有り	
	終端	AC, DC 切り替え可能, 50 Ω GND, -2 V, +1.3 V (DC 選択時)	
	コネクタ	K	
	オフセット基準	Voh/Vth/Vol 切り替え可能	
	Tracking	あり	
	Level Guard	あり	
	External ATT Factor	あり	

*1: クロック出力波形の規格は, サンプリングオシロスコープ帯域 50 GHz で観測したときの値です。

*2: MU182021A-x21 未実装時の規格は, 応用部品 J1342A 同軸ケーブル 0.8 m (APC3.5 コネクタ) で観測したときの値です。

*3: MU182021A-x21 実装時の規格は, 応用部品 J1439A 同軸ケーブル (0.8m, K コネクタ) で観測したときの値です。

表 1.3.2-1 MU182021A 規格(続き)

項目		規格	備考
Variable Data Delay	位相可変範囲	-2000～+2000 mUI/2 mUI Step (MU181020A/B と別筐体を実装しているとき, あるいは Independent のとき) -64000～+64000 mUI/2 mUI Step (MU181020A/B と同筐体を実装し, かつ 25G×2ch Combination/2ch Combination/25G CH Sync のとき)	MU182021A-x30 または x31 実装時
	位相設定誤差	Typ. ±50 mUIp-p	
	mUI-ps 変換	あり	
	Calibration	あり	
	Relative 0	あり	
エンファシスコントロール	エンファシス出力 ON・OFF	ON・OFF 切り替え有り	MU182021A-x40 実装時
	Data/XData Tracking	あり	
	Defined Interface	Variable	
	出力振幅	MUX の出力オプション, Emphasis Amplitude Ratio, および外部 ATT により設定できる範囲が変わります。Emphasis Amplitude Ratio と EXT ATT Factor, および Offset の初期値での設定範囲は, 以下となります。 MU182021A-010 の場合: 0.132～0.856 V MU182021A-011 の場合: 0.262～1.224 V MU182021A-013 の場合: 0.262～1.714 V 初期設定値は 0.6 Vp-p となります。	
	Emphasis Amplitude Ratio	MUX の出力オプション, 出力振幅, および外部 ATT により設定できる範囲が変わります。 -9.0～+9.0 dB/0.1 dB Step 初期設定値: -9 dB プラス/マイナス切替可能	
	EXT ATT Factor (Data1)	0～40 dB 初期設定値: 3 dB	
	EXT ATT Factor (Data2)	0～40 dB 初期設定値: 10 dB	
	オフセット	MUX の出力オプション, 出力振幅, Emphasis Amplitude Ratio, および外部 ATT により設定できる範囲が変わります。 初期設定値: 0 V(Vth) (独立可変) AC ON・OFF 切り替え有り	
	Emphasis Pulse Width	-500～+1500 mUI/2 mUI Step mUI-ps 変換有り	
	Delay	-2000～+2000 mUI/2 mUI Step mUI-ps 変換有り, Calibration 有り	

注:

MU182021A-x40 Emphasis 設定画面は, Combination Setting 状態が 25G CH Synchronization のときに有効となります。

表 1.3.2-1 MU182021A 規格(続き)

項目		規格	備考
パターン	Data1 × 2 Combination (25G x 2ch Combination)	Data 発生順序 Data 1A 1, 5, 9, 13, 17, ... Data 1B 3, 7, 11, 15, 19, ... Data 2A 2, 6, 10, 14, 18, ... Data 2B 4, 8, 12, 16, 20, ...	25Gbit/s PPG としての 機能
	Data1/2 Combination (2ch Combination)	Data 発生順序 Data 1A 1, 3, 5, 7, 9, ... Data 1B 2, 4, 6, 8, 10, ... Data 2A 1', 3', 5', 7', 9', ... Data 2B 2', 4', 6', 8', 10', ...	
	Data1/2 Synchronization (25G CH Sync)	Data 発生順序 Data 1A 1, 3, 5, 7, 9, ... Data 1B 2, 4, 6, 8, 10, ... Data 2A 1', 3', 5', 7', 9', ... Data 2B 2', 4', 6', 8', 10', ...	
Unit Sync	Unit Offset	−64,000〜+64,000 mUI, 2 mUI Step ただし, Delay 設定値によって制限を受ける。	Combination Setting の 制限あり*
寸法		234mm(W) × 42mm(H) × 175mm(D) (Compact-PCI 2 スロット, ただし突起物は含まず)	
重量		5.0 kg 以下(オプション含む)	
動作環境	動作可能温度	+15〜+35°C(本体組み込み時の機器周辺温度)	
	保管可能温度	−20〜+60°C	

*: 25Gx2ch Combination または 25G Channel Synchronization, かつ Unit Sync 設定のとき有効です。Unit Sync の詳細については「MU181020A/B 取扱説明書」を参照してください。

第2章 使用前の準備

この章では、本器の使用前の準備について説明します。

2.1	本体への実装	2-2
2.2	アプリケーションの操作方法	2-2
2.3	破損防止処理	2-3

2.1 本体への実装

本体への実装方法と電源の投入手順については、シグナルクオリティアナライザシリーズ インストレーションガイドの「第2章 使用前の準備」を参照してください。

実装位置については、本器添付のリリースノートを参照してください。またはインターネットのアンリツホームページ(<http://www.anritsu.com>)のMP1800 Series Signal Quality Analyzers から該当地域にアクセスしてください。

2.2 アプリケーションの操作方法

本体に実装したモジュールの制御は、MX180000A シグナルクオリティアナライザ 制御ソフトウェアによって行います。

MX180000A シグナルクオリティアナライザ 制御ソフトウェアの立ち上げやシャットダウンの手順、アプリケーションの操作方法については、「MX180000A シグナルクオリティアナライザ 制御ソフトウェア取扱説明書」を参照してください。

2.3 破損防止処理

本器の入出力接続の際には、必ず定格電圧の範囲内で使用してください。
範囲外で使用した場合、故障する恐れがあります。

注意

1. 本器に信号を入力する場合は、定格を超える過大な電圧が掛からないようにしてください。回路が破損する恐れがあります。
2. 出力は 50 Ω /GND 終端で使用し、電流を流し込んだり、電気信号を加えることは決してしないでください。
3. 静電気対策として入出力コネクタを接続する前に、接続されるほかの機器(実験回路も含む)との間をアース線で必ず接地してください。
4. 同軸ケーブルの外導体と芯線はコンデンサとして帯電することがありますので、外導体と芯線は金属などを用いて電荷を放電してから使用してください。
5. 本器を絶対に開けないでください。開けたために故障、または性能低下が発生した場合、メンテナンスをお断りする場合がありますので注意してください。
6. 本器にはハイブリッド IC など重要な回路、部品が内蔵されています。これらの部品は静電気に非常に弱いので、本器を開けて触るようなことは絶対にしないでください。
7. 本器に内蔵されているハイブリッド IC は気密封止してありますので、絶対に開けないでください。開けたために故障、および性能低下が発生した場合、メンテナンスをお断りする場合がありますので注意してください。
8. 本器を静電気破壊から守るため、作業机の上に導電マットを敷き、作業者はリストストラップを装着してください。リストストラップの反対側は導電マットまたは本体のアースジャックに接続してください。

9. 本器{PPG または MUX}の出力コネクタの外部に、バイアスティーを接続して、本器の出力信号と直流電圧を合成する場合、直流電源の出力変動や負荷の変動によって、本器の出力端子に信号が加わり、内部回路を破損させてしまうことがあります。以下のことに留意して、作業してください。
- ・直流電圧を加えた状態で、各部品の接続、取り外しを行わないでください。
 - ・直流電源の出力 ON/OFF は、すべての部品の接続が完了したあとに行ってください。

<参考手順>

測定準備例1:

1. 本器およびすべての部品を接続する
2. 直流電源の出力を ON にする
3. 本器の出力を ON にし、測定終了する

測定準備例 2:

1. 本器の出力を OFF にする
2. 直流電源の出力を OFF にする
3. 本器および各部品の取り外し、または DUT のつなぎ換えを実行する

・不慮の直流電圧変動や負荷変動時(本器出力側でのオープンまたはショート、高周波プローブを使っている場合はその接触状態の変化など)でも、DUT や本器を破損させないために、バイアスティーの直流端子には、直列抵抗約 50 オームを接続することを推奨します。

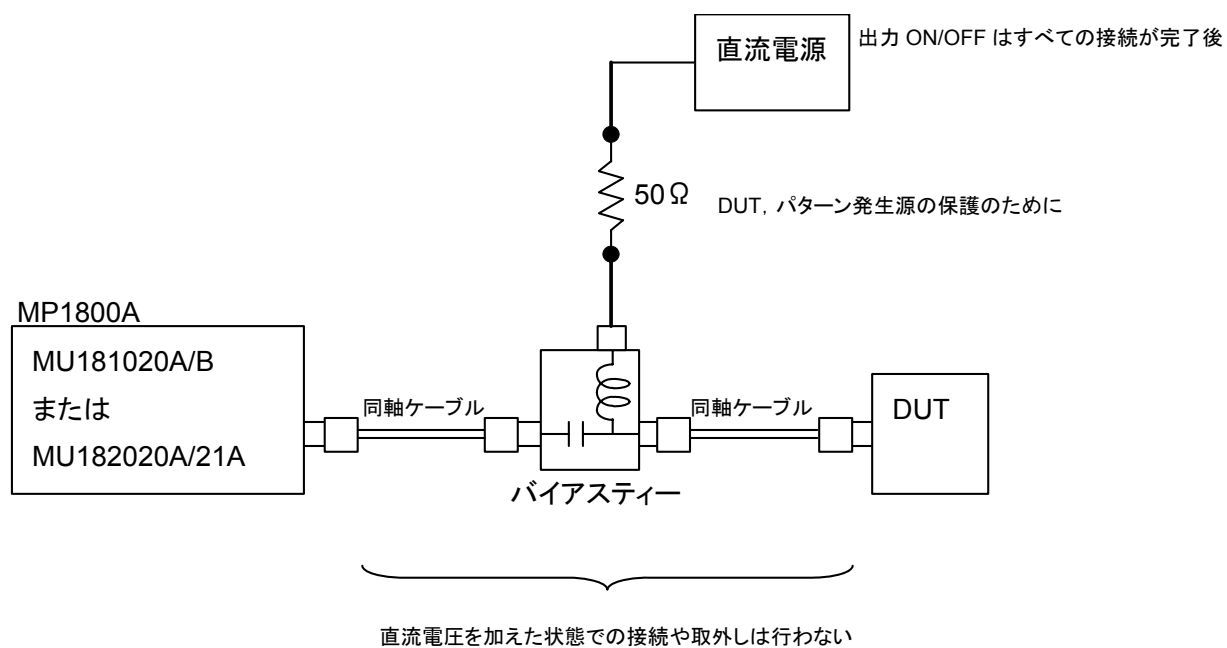


図 2.3-1 バイアスティーの接続例

第3章 パネルおよびコネクタの説明

この章では、本器のパネルおよびコネクタについて説明します。

3.1	パネルの説明.....	3-2
3.1.1	MU182020A のパネル	3-2
3.1.2	MU182021A のパネル	3-3
3.2	モジュール間の接続	3-4

3.1 パネルの説明

3.1.1 MU182020Aのパネル

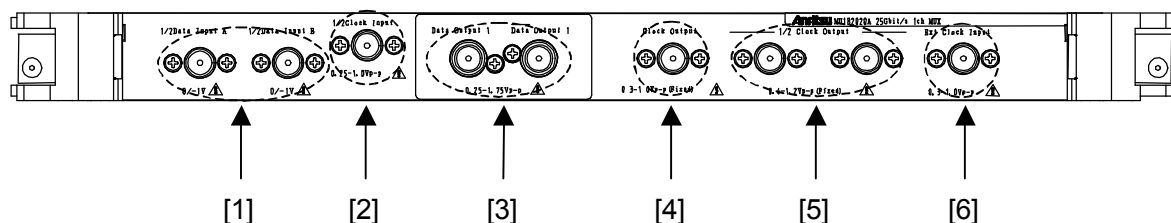


図 3.1.1-1 MU182020A パネル外観図

表 3.1.1-1 MU182020A 各部の名称および機能

番号	名称	説明
[1]	1/2 Data Input A コネクタ 1/2 Data Input B コネクタ	2 系統の MU181020A/B からデータ信号を入力するコネクタです。 Data Output へ多重される信号です。
[2]	1/2 Clock Input コネクタ	MU181020A/B からのクロック信号を入力するコネクタです。
[3]	Data Output コネクタ Data Output コネクタ	2:1 多重された差動データ信号を出力するコネクタです。オプション 選択によりさまざまなインタフェースの出力をすることができます。
[4]	Clock Output コネクタ	クロック信号を出力するコネクタです。出力周波数は Ext. Clock Input コネクタに入力したクロックと同じです。
[5]	1/2 Clock Output コネクタ	2 系統の MU181020A/B の基準となるクロックを出力するコネクタ です。
[6]	Ext. Clock Input コネクタ	MU181000A 12.5GHz シンセサイザ(以下, MU181000A と呼び ます。)や MG3693B 信号発生器(以下, MG3693B と呼びます。)からのクロック信号を入力するコネクタです。

3.1.2 MU182021Aのパネル

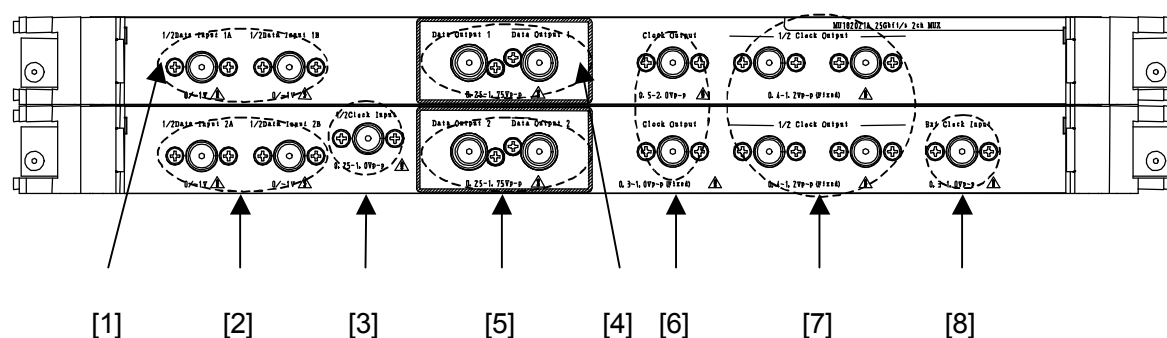


図 3.1.2-1 MU182021A パネル外観図

表 3.1.2-1 MU182021A 各部の名称および機能

番号	名称	説明
[1]	1/2 Data Input 1A コネクタ 1/2 Data Input 1B コネクタ	2 系統の MU181020A/B からデータ信号を入力するコネクタです。Data Output1 へ多重される信号です。
[2]	1/2 Data Input 2A コネクタ 1/2 Data Input 2B コネクタ	2 系統の MU181020A/B からデータ信号を入力するコネクタです。Data Output2 へ多重される信号です。
[3]	1/2 Clock Input コネクタ	MU181020A/B からのクロック信号を入力するコネクタです。
[4]	Data Output1 コネクタ Data Output1 コネクタ	2:1 多重された差動データ信号を出力するコネクタです。1/2 Data Input 1A, 1B の信号を多重出力します。
[5]	Data Output2 コネクタ Data Output2 コネクタ	2:1 多重された差動データ信号を出力するコネクタです。1/2 Data Input 2A, 2B の信号を多重出力します。
[6]	Clock Output コネクタ Clock Output コネクタ	差動のクロック信号を出力するコネクタです。出力周波数は Ext. Clock Input に入力したクロックと同じです。
[7]	1/2 Clock Output コネクタ	4 系統の MU181020A/B の基準となるクロックを出力するコネクタです。
[8]	Ext. Clock Input コネクタ	MU181000A や MG3693B からのクロック信号を入力するコネクタです。

3.2 モジュール間の接続

各機器を取り扱う際は、静電気に注意してください。

ここでは、同一本体に挿入されている本器、MU181020B 14Gbit/s パルスパターン発生器(以下、MU181020B と呼びます。)の接続例を示します。

図 3.2-1 および図 3.2-2 を参考にし、以下の手順に従って接続してください。

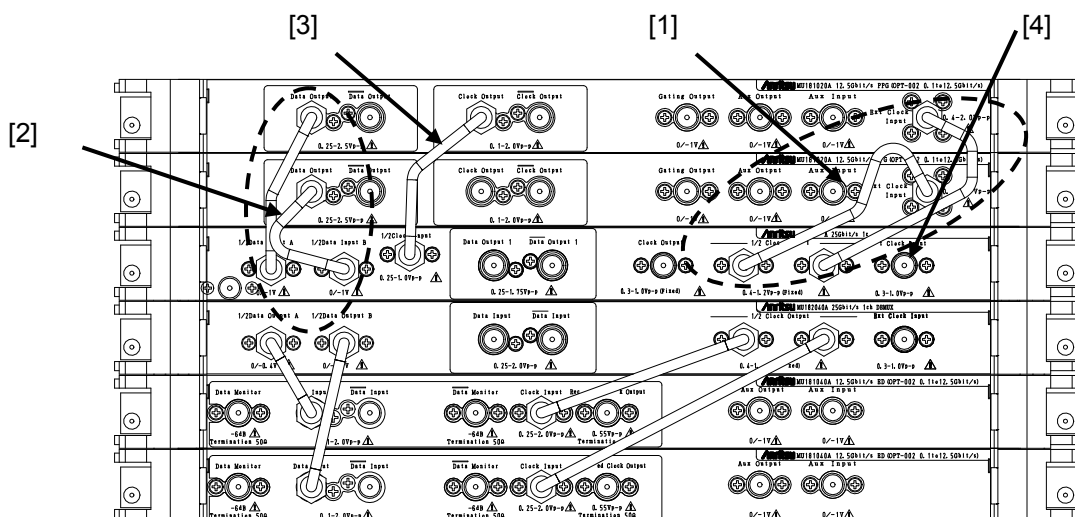


図 3.2-1 モジュール間接続例(MU182020A)

1. 本器の 1/2 Clock Output コネクタと 2 台の MU181020B の Ext. Clock Input コネクタを、それぞれ同軸ケーブルにて接続します。同軸ケーブルは本器応用部品 (J1427A または J1448A)、またはすべて同じ長さのケーブルを使用してください。
2. 本器の 1/2 Data InputA, B コネクタと 2 台の MU181020B の Data Output コネクタを、それぞれ同軸ケーブルにて接続します。同軸ケーブルは本器応用部品 (J1427A または J1448A)、またはすべて同じ長さのケーブルを使用してください。
3. 本器の 1/2 Clock Input コネクタと MU181020B の Clock Output コネクタを、それぞれ同軸ケーブルにて接続します。図 3.2-1 の同軸ケーブルは本器応用部品 (J1427A または J1448A) を使用しています。
4. クロック信号源と本器の Ext. Clock Input コネクタを同軸ケーブルにて接続します。

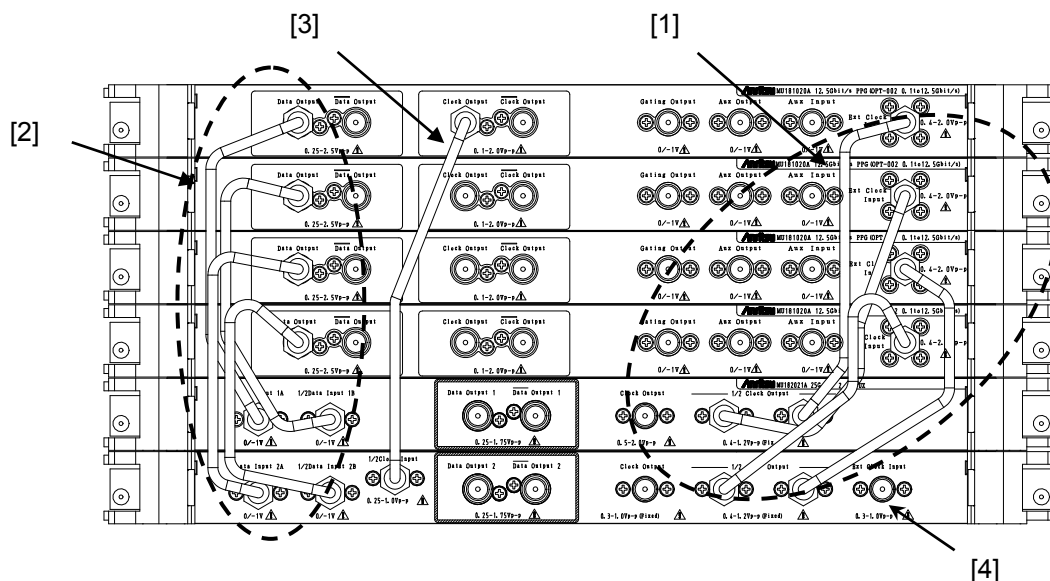


図 3.2-2 モジュール間接続例 (MU182021A)

1. 本器の 1/2 Clock Output コネクタと 4 台の MU181020B の Ext. Clock Input コネクタを、それぞれ同軸ケーブルにて接続します。同軸ケーブルは本器応用部品 (J1428A), またはすべて同じ長さのケーブルを使用してください。
2. 本器の 1/2 Data Input 1A, 1B, 2A, 2B コネクタと 4 台の MU181020B の Data Output コネクタを、それぞれ同軸ケーブルにて接続します。同軸ケーブルは本器応用部品 (J1428A), またはすべて同じ長さのケーブルを使用してください。
3. 本器の 1/2 Clock Input コネクタと MU181020B の Clock Output コネクタを、それぞれ同軸ケーブルにて接続します。
4. クロック信号源と本器の Ext. Clock Input コネクタを同軸ケーブルにて接続します。

警告

1. 本器に信号を入力する場合は定格を超える過大な電圧がかからないようにしてください。回路が破損する恐れがあります。
 2. 静電気対策として入出力コネクタを接続する前に、接続されるほかの機器(実験回路も含む)との間をアース線で必ず接地してください。
 3. 同軸ケーブルの外導体と芯線はコンデンサとして帯電することがありますので、外導体と芯線は金属などを用いて電荷を放電してから使用してください。
 4. 本体の電源電圧は、背面に表示されています。必ず定格電圧の範囲内で使用してください。範囲外の電圧を加えると破損する恐れがあります。
 5. 本器を静電気破壊から守るため、作業机の上に導電マットを敷き、作業者はリストストラップを装着してください。リストストラップの反対側は導電マットまたは本体のアースジャックに接続してください。
 6. 本器のコネクタからのケーブルの取り外しは、コネクタに不要な力がかからないように注意して行ってください。不要な力がコネクタに加わると、特性劣化、故障の原因となる可能性があります。また、ケーブルの取り付けおよび取り外しはトルクレンチを使用してください(推奨トルク値:0.9 N-M)。
-

本章では、本器のモジュール操作画面内にある各タブ内部の機能について説明します。

4.1	画面全体の構成.....	4-2
4.2	操作画面の構成.....	4-3
4.3	出力インターフェースの設定を行うには	4-4
4.3.1	データの設定	4-4
4.3.2	Delay の設定.....	4-9
4.3.3	クロックの設定	4-13
4.3.4	エンファシスの設定	4-18
4.4	パターン設定を行うには.....	4-23
4.5	Multi Channel 機能.....	4-24
4.5.1	Combination 機能	4-24
4.5.2	Combination 設定	4-27

4.1 画面全体の構成

本器が本体に挿入されている場合の画面構成を以下に示します。

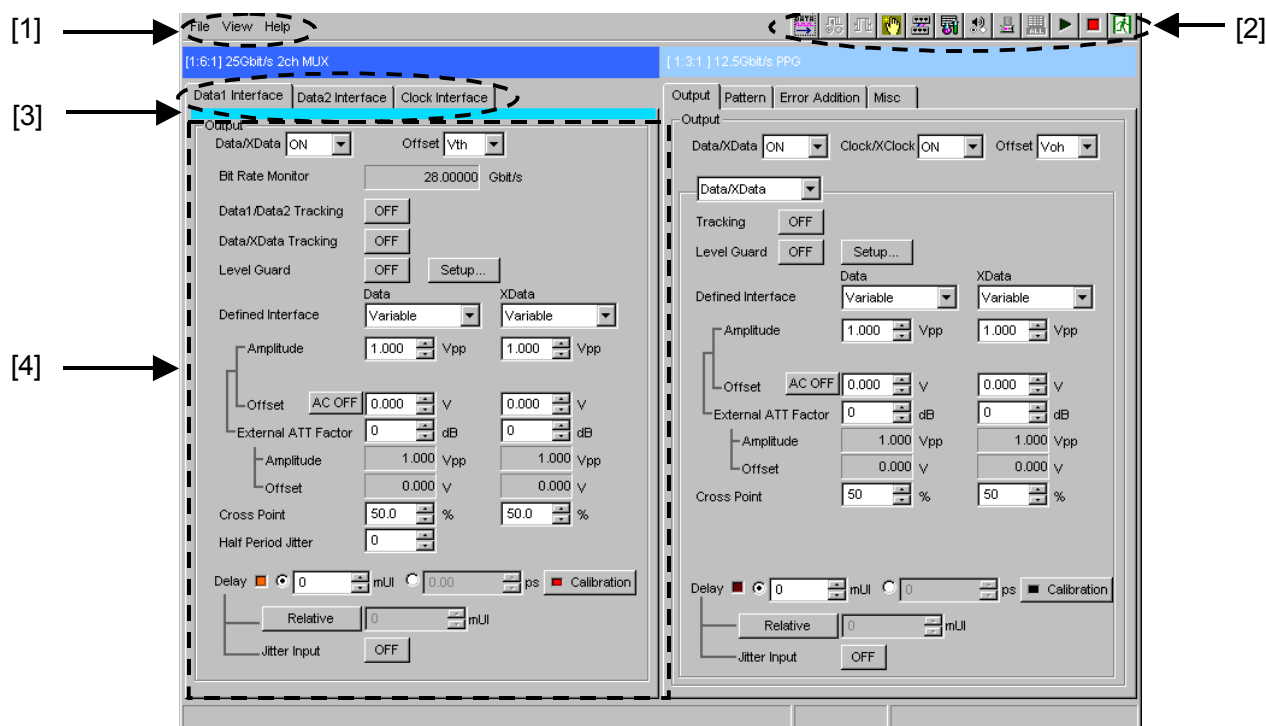


図 4.1-1 全体画面の構成

全体画面は、図 4.1-1 に示すように 4 つの基本ブロックで構成しています。各ブロックの説明を表 4.1-1 に示します。

表 4.1-1 画面ブロック機能

番号	ブロック名称	機能
[1]	メニューバー	機器全体に関連する設定機能を選択します。
[2]	モジュール ファンクションボタン	表示しているモジュール固有の機能項目へのショートカットボタンです。あらかじめ定義された機能ボタンをユーザカスタマイズにより最大 17 個まで選択できます。
[3]	機能設定選択タブ	モジュール操作設定の画面を機能項目ごとに切り替えるタブです。
[4]	操作画面	モジュール固有の設定を行います。

4.2 操作画面の構成

本器の操作画面一覧を以下に示します。

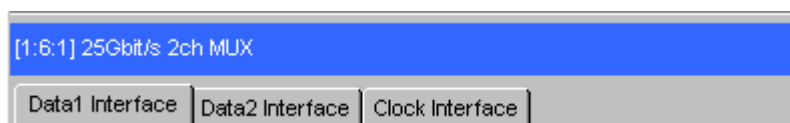


図 4.2-1 機能設定選択タブ

表 4.2-1 機能設定選択タブ一覧表

タブ名称	機能
Data1 Interface	Data1/XData1 を設定します。出力インタフェースの各種設定ができます。
Data2 Interface	Data2/XData2 を設定します。出力インタフェースの各種設定ができます。MU182021A のときに表示されます。
Clock Interface	Clock/XClock を設定します。出力インタフェースの各種設定ができます。MU182020A-x02/x21, または MU182021A-x02/x21 を実装しているときのみ表示されます。

4.3 出力インタフェースの設定を行うには

出力インタフェースの設定を行うには、操作画面の [Data1 Interface] および [Data2 Interface] タブを選択します。

画面の Data, $\overline{\text{Data}}$ の設定は、それぞれパネルの Data, $\overline{\text{Data}}$ コネクタから出力される信号に対応しています。以降、 $\overline{\text{Data}}$ コネクタの設定に関しては、XData と記載して説明します。

4.3.1 データの設定

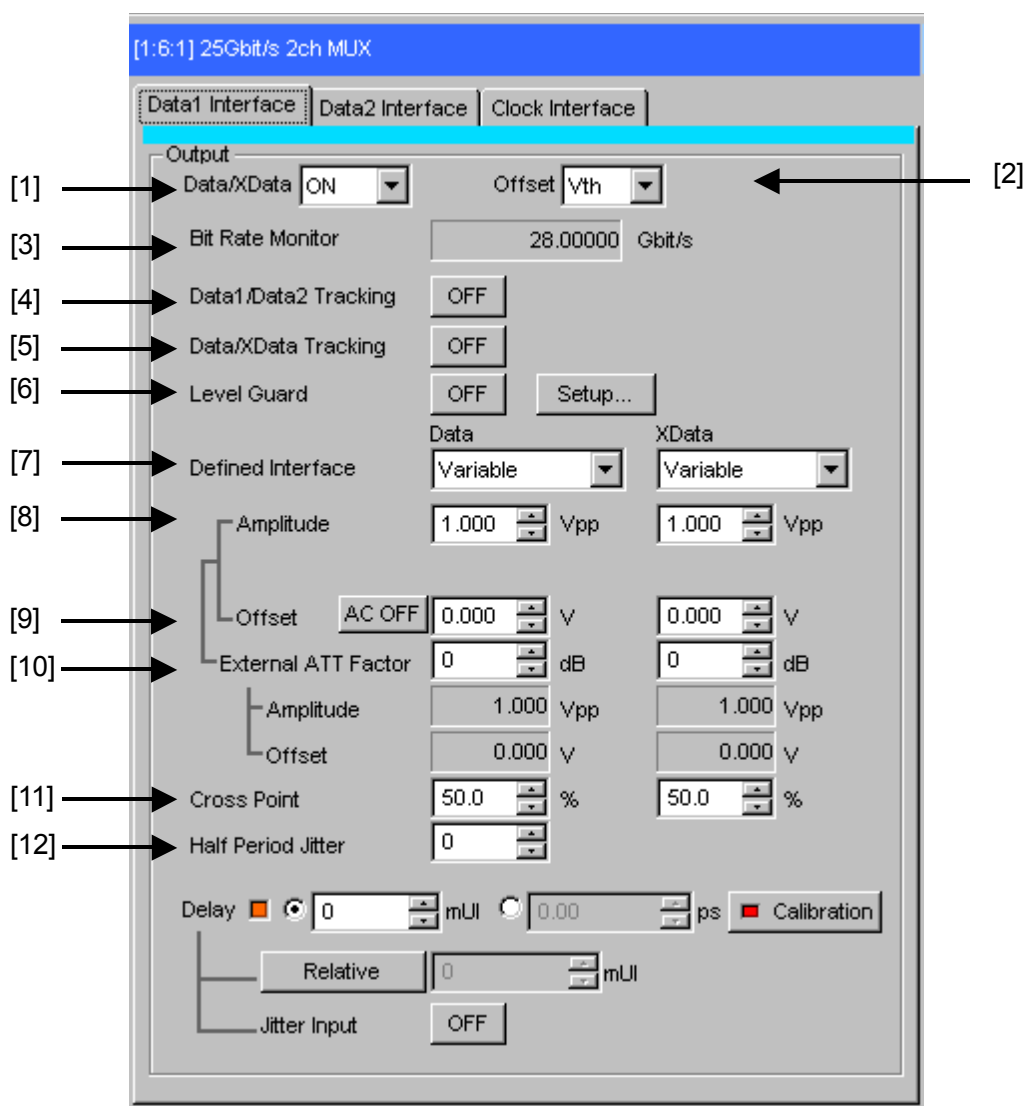


図 4.3.1-1 Output タブ

- [1] データ出力の ON/OFF を選択します。
出力信号を ON にする場合、信号発生器の Output を ON にしてから、メニューバーのモジュールファンクションボタンにて機器全体の Output を ON にします。

- [2] Offset の基準を選択します。Offset, 振幅の設定値は, 設定されている Offset 基準と, 現在設定されている Offset および振幅の値によって制限がかかる範囲があります。また, Offset の基準を変更すると, 設定した基準に従って Offset の値が更新されます。

表 4.3.1-1 Offset 基準

オフセットの基準	設定内容
Voh	Offset 値を High レベル基準として設定します。
Vth	Offset 値を High レベルと Low レベルのセンター基準として設定します。
Vol	Offset 値を Low レベル基準として設定します。

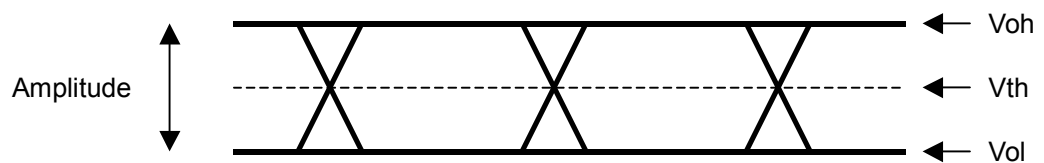


図 4.3.1-2 Offset 設定

- [3] 出力されているデータ信号のビットレートが表示されます。
- [4] Data1/Data2 Tracking を ON にした場合, Data2 の Defined Interface, Amplitude, Offset, External ATT Factor, Cross Point 設定値は Data1 と同一の設定になります (MU182020A は本機能がありません)。
- [5] Tracking を ON にした場合, XData の Defined Interface, Amplitude, Offset, External ATT Factor, Cross Point 設定値は Data と同一の設定になります。
- [6] [Setup] を押すと, Level Guard を行う Amplitude (振幅の最大値), Offset Max (Voh) (Offset の High レベルの最大値), および Offset Min (Vol) (Offset の Low レベルの最小値) の設定ができます。
Level Guard を ON にした場合, 必要以上の電圧が被測定対象物に加えることがないよう, [Setup] で設定した範囲内に振幅および Offset の操作を制限します。
- [8]の External ATT Factor が設定されている場合, Level Guard 設定は本器と被測定物との間に接続された固定アッテネータ通過後の Amplitude, Offset Max (Voh), および Offset Min (Vol) 設定値の出力レベルを制限します。そのため, 固定アッテネータを接続しない状態で使用すると設定値を超える信号が出力されるので注意してください。

- [7] Data, XData ごとに Defined Interface 設定を行います。
搭載されているデータ出力オプションおよび Level Guard 設定により選択できない項目がある場合があります。

表 4.3.1-2 振幅設定値

項目	振幅		オフセット Vth
	Voh	Vol	
Variable	—	—	—
PCML	+3.3 V	+2.8 V	+3.05 V
NCML	0.0 V	−0.5 V	−0.25 V
SCFL	0.0 V	−0.9 V	−0.45 V
NECL	−0.9 V	−1.7 V	−1.3 V
LVPECL	+2.4 V	+1.6 V	+2.0 V
LVDS (400 mV)	+1.4 V	+1.0 V	+1.2 V

- [8] Data, XData ごとに振幅設定を行います。Level Guard 設定や、Offset 設定値、実装するオプションにより設定範囲が変わります。以下に、Defined Interface を Variable に設定した場合の振幅の設定可能範囲を示します。

表 4.3.1-3 振幅設定範囲

MU18202xA 適用オプション	振幅	設定ステップ
x10 を実装	0.25~1.75 Vp-p	0.002 V
x11 を実装	0.5~2.5 Vp-p	0.002 V
x13 を実装	0.5~3.5 Vp-p	0.002 V

- [9] Data, XData ごとに Offset 設定を行います。Level Guard 設定や、振幅設定値、実装するオプションにより設定範囲が変わります。以下に、Defined Interface を Variable に設定した場合の振幅の設定可能範囲を示します。また、[AC OFF] を押して [AC ON] にすると、AC 結合で出力ができます。低減カットオフ周波数は、約 100 kHz です。

表 4.3.1-4 Offset 設定範囲

MU18202xA 適用オプション	Offset	設定ステップ
x10 を実装	-3.75～3.3 V	0.001 V
x11 を実装	-4.0～3.3 V	0.001 V
x13 を実装	-4.0～3.3 V	0.001 V

- [10] Data, XData ごとに External ATT Factor 設定を行います。本器の Data/XData 出力コネクタの外部に固定アッテネータを接続した場合、固定アッテネータの値を加味して被測定対象物への設定値を表示します。設定範囲は 0～40 dB です。1 dB ステップで設定ができます。Defined Interface で Variable 以外を設定した場合は、0 にリセットされ、設定は無効となります。

また、External ATT Factor-Amplitude, Offset 表示エリアに表示されている値は、アッテネータ通過後の振幅、Offset 値を表示しています。

- [11] Data, XData ごとに Cross Point 設定を行います。

表 4.3.1-5 Cross Point 設定範囲

MU18202xA 適用オプション	設定範囲	設定ステップ
x10/x11/x13 を 実装	20.0～80.0%	0.1%

- [12] データ出力信号の Half Period Jitter 設定を行います。この設定により、アイパターンを観測した場合、図 4.3.1-3 のように Cross Point を時間軸方向に調整することができます。

表 4.3.1-6 Half Period Jitter 設定範囲

設定値	設定ステップ
-20~20	1

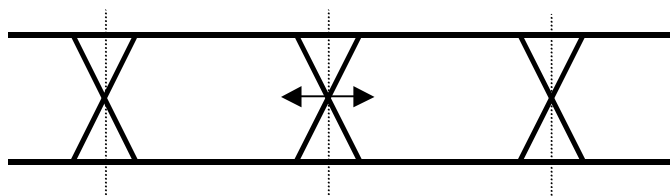


図 4.3.1-3 Half Period Jitter 設定

注:

- 出力の設定によっては、被測定対象物を破損させてしまう恐れがあります。破損防止のため被測定対象物とのインタフェース条件を確認して出力を設定するか、あらかじめ Level Guard 設定を行ってください。
- PCML, LVPECL, NECLを選択した場合、本器の出力側では被測定対象物の終端電圧に対応した電圧が加えられるため、インタフェース条件が一致していない場合、被測定対象物を壊してしまう恐れがあります。必ずインタフェース条件が一致しているか確認してください。
- 市販の ECL ターミネータを使用して出力波形を観測した場合、波形歪み(リングング)が見えることがあります。それは ECL ターミネータの特性によるものであり、本器の出力に波形歪みがあるわけではありません。
- 出力部には保護用に電流制限(Sourcing 50 mA, Sinking 80 mA)が設けられているため、間違ったインタフェース条件で接続してしまった場合など、電流制限により観測波形の Offset 電圧が、設定された Offset 電圧と一致しない場合があります。
- External ATT Factor の設定を行う場合、設定前に本器と被測定物との間に、固定アッテネータが接続されていることを必ず確認してください。固定アッテネータを接続しなかったり、External ATT Factor で設定した減衰値よりも小さい減衰値の固定アッテネータを接続した場合は、被測定物を破損させてしまう恐れがあります。

4.3.2 Delayの設定

本器では, MU18202xA-x30 25Gbit/s データ位相可変, MU18202xA-x31 28Gbit/s データ位相可変実装時にクロック出力に対しデータ出力の位相を相対的に可変できます。

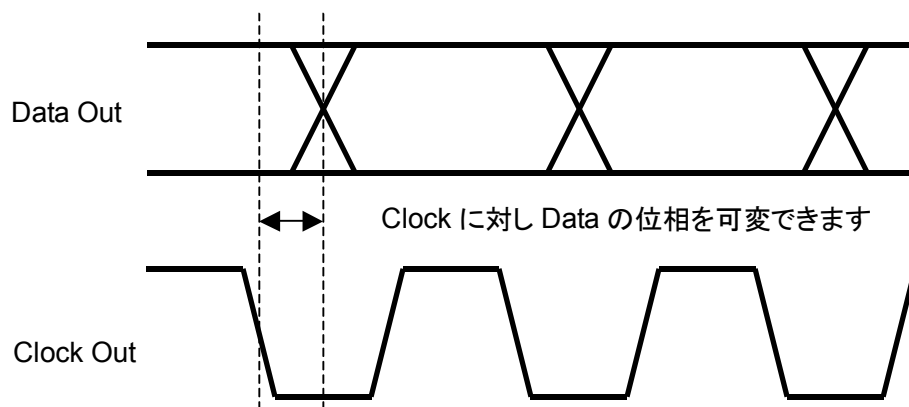


図 4.3.2-1 Delay 設定

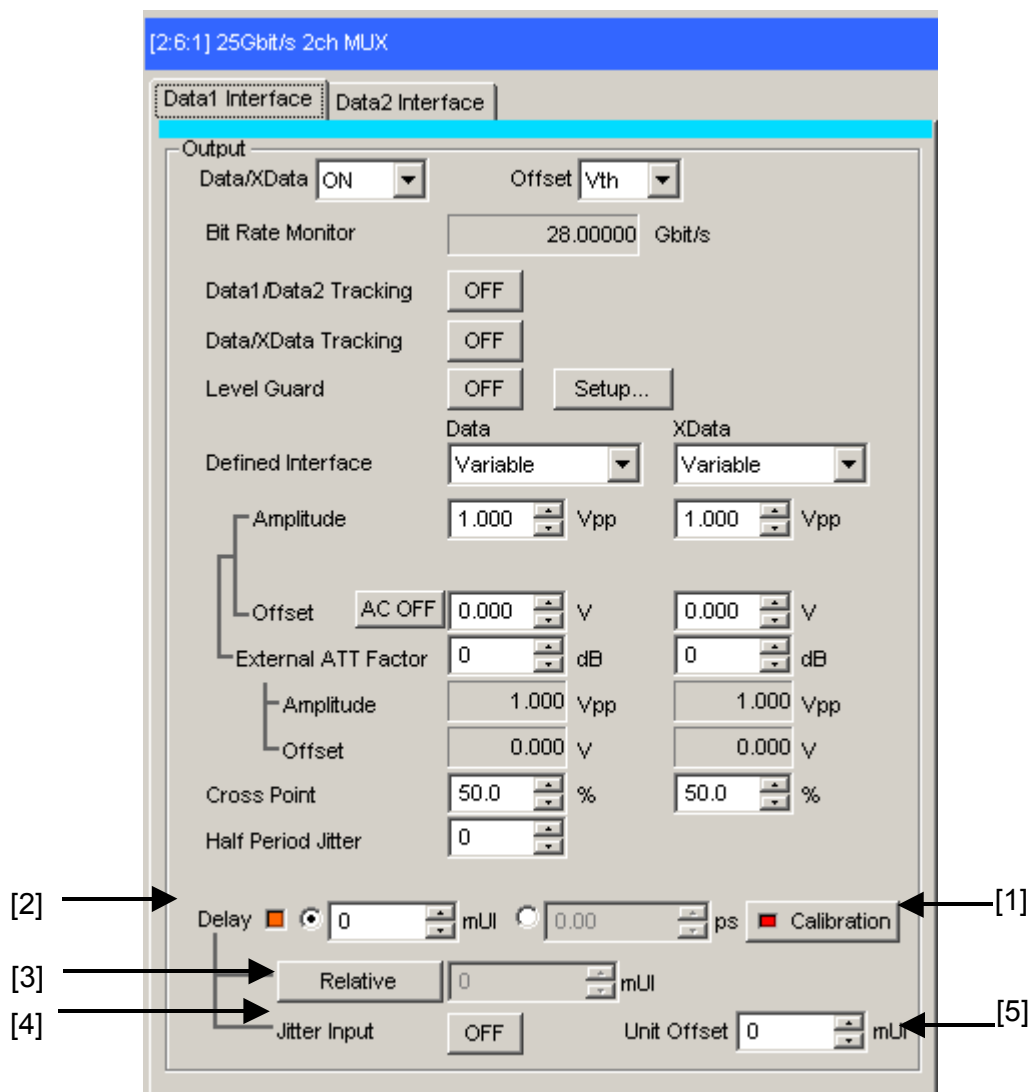


図 4.3.2-2 Output タブ Delay 設定部

- [1] [Calibration] を押すと、位相可変機能の Calibration が実行されます。電源を ON にしたとき、周波数変更時、あるいは周囲温度が変化した場合など、Calibration 推奨アラームが点灯するので [Calibration] を押して実行してください。ボタン上の LED 表示が赤色の場合、校正の実行を推奨します。LED 表示が緑色の場合、校正は良好です。校正実行中は Delay の遅延量が大きく変化するので、測定中に校正を実行する場合には注意してください。Calibration は、およそ 1 秒以下で終了します。

- [2] Delay の設定を mUI 単位または ps 単位で設定します。

＜mUI 単位時＞

本器と MU181020A/B が同一筐体内に実装されている場合でかつ、2ch Combination , 25G × 2ch Combination または 25G Channel Synchronization のとき、-64,000～64,000 mUI までを 2 mUI ステップごとに設定することができます。

上記以外のとき：-2,000～2,000 mUI

＜ps 単位時＞

2 mUI に相当する ps 単位ステップごとに設定することができます。

設定範囲は-64,000～64,000 mUI (-2,000～2,000 mUI) を ps 単位に換算した値になります。

例)

25 GHz: -2560～2560 ps, 0.08 ps ステップ

12.5 GHz: -5120～5120 ps, 0.16 ps ステップ

読み取った周波数カウンタ値の範囲が正しくない場合、「---- ps」と表示します。

注:

本器および MU181020A/B が同一筐体に実装されている場合で、かつ 2ch Combination または、25Gx2ch Combination 選択時には本器と MU181020A/B の Delay 設定が連動します。

本器と MU181020A/B の連動については「付録 B.4 Combination 連動」を参照してください。

- [3] 現在の設定位相値を相対的に 0 として基準にする場合に押します。
[Relative] を押すと、現在の遅延量を基準として相対的に「2 mUI」単位で設定できます。もう一度 [Relative] を押すと、相対値から現在の遅延量に換算し設定します。
- [4] ジッタ入力の設定をします。
ON: 本器に Jitter クロック信号を入力する場合に選択します。
OFF: 通常時に選択します。
- [5] 本体ごとの Delay オフセット値を設定します。
Unit Sync 設定が ON のときのみ有効で、同一本体に実装されたすべての MU182020A/21A に共通の値を設定します。

-64,000～64,000 mUI までを 2 mUI ステップごとに設定できます。

ただし、[2]の Delay 設定値により制約を受け、Delay 設定値 + Unit Offset 設定値 = +/- 64000mUI が設定範囲となります。

注:

1. 周波数が変わった場合、または温度条件が変わった場合は、本器の Calibration 推奨アラームが点灯します。Calibration を実行しない場合、通常の位相設定より段差が大きくなります。
2. 本器の位相設定は、mUI 単位を内部基準としているため、ps 単位で表示されている値は、周波数を変えるたびに変わります。
3. Misc 画面内の Pattern Sequence で Burst を選択した場合、Repeat 選択時より位相設定確度が悪くなります。
4. Delay の Jitter Input が OFF のまま、ジッタ変調されたクロックを入力すると、位相が不安定になる場合があります。
5. ジッタ変調されたクロックを入力すると、Delay ランプが点灯したり、位相設定誤差が大きくなる場合があります。
6. 本器に信号を入力する場合は、定格を超える過大な電圧がかからないようにしてください。回路が破損する恐れがあります。
7. 静電気対策として入力コネクタを接続する前に、接続されるほかの機器（実験回路を含む）との間をアース線で必ず設置してください。
8. 同軸ケーブルは外導体と芯線はコンデンサとして帯電することがありますので、外導体と芯線は金属などを用いて電化を放電してから使用してください。

MU182021A のデータスキュー調整について

MU182021A の場合、Delay 設定により、2 つのデータ信号のスキューを調整することができます。

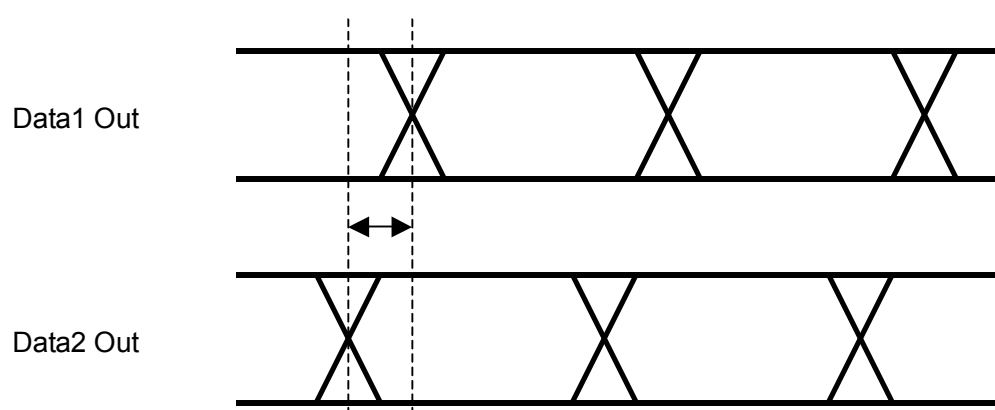


図 4.3.2-3 Combination 時の Delay 設定

4.3.3 クロックの設定

本器では、MU182020A-x02/x21 または MU182021A-x02/x21 実装時に、クロック出力の設定が可能です。

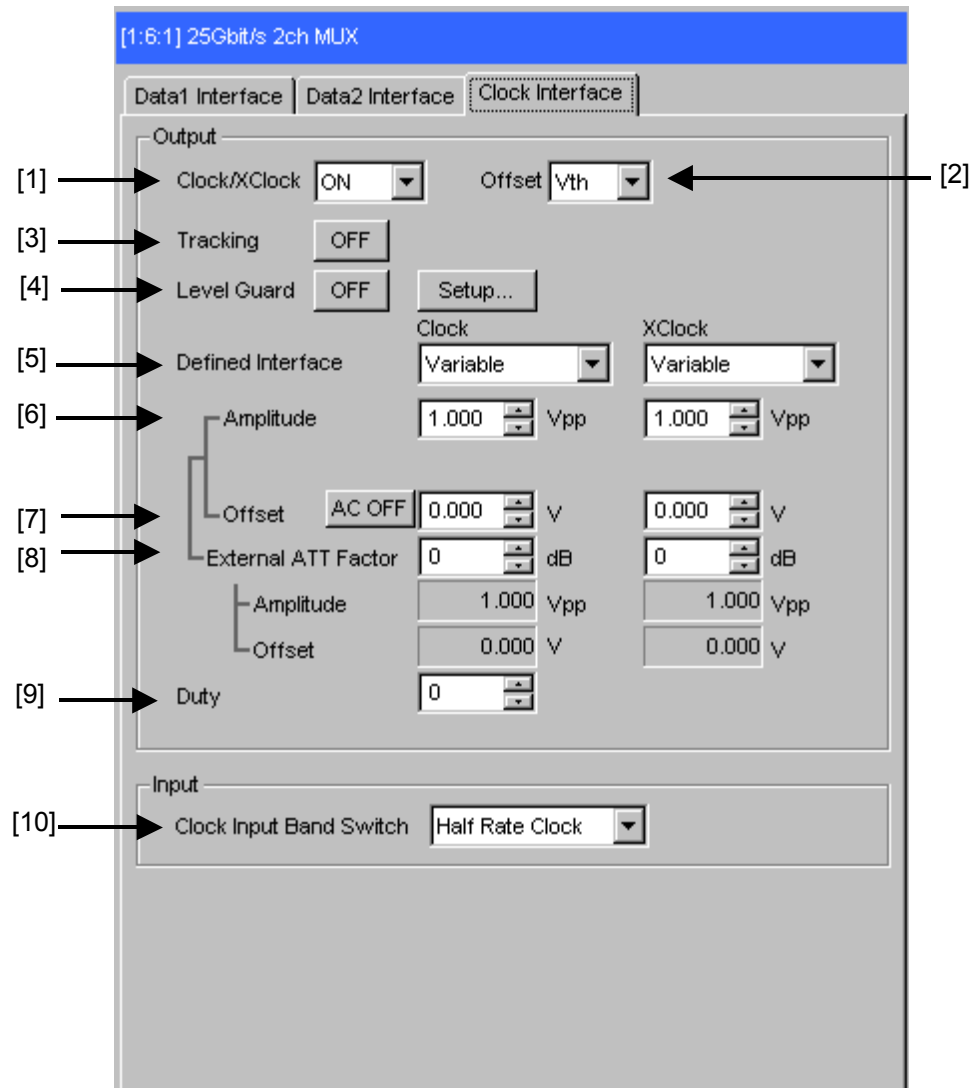


図 4.3.3-1 Clock Interface タブ

- [1] クロック出力の ON/OFF を選択します。
以降 Clock/XClock として説明しますが、MU182020A の場合は、XClock 出力がないので、XClock に関わるパネル表示および設定はありません。

- [2] Offset の基準を選択します。Offset, 振幅の設定値は, 設定されている Offset 基準と, 現在設定されているお互いの値によって制限がかかる範囲があります。また, Offset の基準を変更すると, 設定した基準に従って Offset の値が更新されます。

表 4.3.3-1 Offset 基準

オフセットの基準	設定内容
Voh	Offset 値を High レベル基準として設定します。
Vth	Offset 値を High レベルと Low レベルのセンター基準として設定します。
Vol	Offset 値を Low レベル基準として設定します。

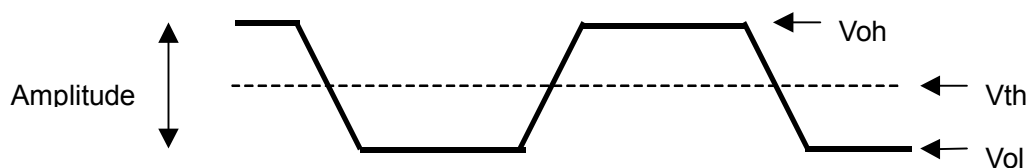


図 4.3.3-2 Offset 設定

- [3] Tracking を ON にした場合, XClock の Defined Interface, Amplitude, Offset, External ATT Factor, Duty, Cross Point 設定値は Clock と同一の設定になります (MU182020A は本機能がありません)。
- [4] [Setup] を押すと, Level Guard を行う Amplitude (振幅の最大値), Offset Max (Voh) (Offset の High レベルの最大値), および Offset Min (Vol) (Offset の Low レベルの最小値) の設定ができます。
Level Guard を ON にした場合, 必要以上の電圧が被測定対象物に加えることがないよう, [Setup] で設定した範囲内に振幅および Offset の操作を制限します。

[8] の External ATT Factor が設定されている場合, Level Guard の設定は本器と被測定物との間に接続された固定アッテネータ通過後の Amplitude, Offset Max (Voh), および Offset Min (Vol) 設定値の出力レベルを制限します。そのため, 固定アッテネータを接続しない状態で使用すると設定値を超える信号が出力されるので注意してください。

- [5] Clock, XClock ごとに Defined Interface 設定をします。
 搭載されているデータ出力オプションおよび Level Guard 設定により選択できない項目がある場合があります。

表 4.3.3-2 振幅設定値

項目	振幅		オフセット Vth
	Voh	Vol	
Variable	—	—	—
PCML	+3.3 V	+2.8 V	+3.05 V
NCML	0.0 V	−0.5 V	−0.25 V
SCFL	0.0 V	−0.9 V	−0.45 V
NECL	−0.9 V	−1.7 V	−1.3 V
LVPECL	+2.4 V	+1.6 V	+2.0 V
LVDS (400 mV)	+1.4 V	+1.0 V	+1.2 V

- [6] Clock, XClock ごとに振幅設定をします。Level Guard 設定や、Offset 設定値、実装するオプションにより設定範囲が変わります。以下に、Defined Interface を Variable に設定した場合の振幅の設定可能範囲を示します。

表 4.3.3-3 振幅設定範囲

MU1820xA 適用オプション	振幅	設定ステップ
オプションなし	min0.3 Vp-p,max1.0 Vp-p (固定)	—
MU182020A-x02 MU182021A-x02	min0.7 Vp-p,max1.0 Vp-p (固定)	—
MU182020A-x21 MU182021A-x21	0.5 ~ 2.0 Vp-p	0.002 V

- [7] Clock, XClock ごとに Offset 設定をします。Level Guard 設定や、振幅設定値、実装するオプションにより設定範囲が変わります。

以下に、Defined Interface を Variable に設定した場合の振幅の設定可能範囲を示します。また、[AC OFF] を押して [AC ON] にすると、AC 結合で出力ができます。

表 4.3.3-4 Offset 設定範囲

MU18202xA 適用オプション	Offset	設定ステップ
MU182020A-x21	−4.0～3.3 V	0.001 V
MU182021A-x21	−4.0～3.3 V	0.001 V

- [8] Clock, XClock ごとに External ATT Factor 設定をします。本器の Clock/XClock 出力コネクタの外部に固定アッテネータを接続した場合、固定アッテネータの値を加味して被測定対象物への設定値を表示します。設定範囲は 0～40 dB です。1 dB ステップで設定ができます。Defined Interface で Variable 以外を設定した場合は、0 にリセットされ、設定は無効となります。
- また、External ATT Factor-Amplitude, Offset 表示エリアに表示されている値は、アッテネータ通過後の振幅、Offset 値を表示しています。

- [9] Clock, XClock ごとに Duty 設定をします。

表 4.3.3-5 Duty 設定範囲

MU18202xA 適用オプション	Duty 設定範囲	設定ステップ
MU182020A-x21	−25～25	1
MU182021A-x21	−25～25	1

- [10] 入力クロックの帯域切り替えを設定します。
- 入力クロックの 2 倍のデータを出力するときは、[Half Rate Clock] を選択します。入力クロックと同じデータを出力するときは、[Full Rate Clock] を選択します。
- MU182020A-x02, MU182021A-x02 がない場合は、[Half Rate Clock] で動作します。また、MU182020A-x02/x21, MU182021A-x02/x21 どちらもない場合は、[Clock Interface] が表示されませんが、[Half Rate Clock] で動作します。

注:

1. 出力の設定によっては、被測定対象物を破損させてしまう恐れがあります。破損防止のため被測定対象物とのインタフェース条件を確認して出力を設定するか、あらかじめ **Level Guard** 設定を行ってください。
2. PCML, LVPECL, NECL を選択した場合、本器の出力側では被測定対象物の終端電圧に対応した電圧が加えられるため、インタフェース条件が一致していない場合、被測定対象物を壊してしまう恐れがあります。必ずインタフェース条件が一致しているか確認してください。
3. 市販の ECL ターミネータを使用して出力波形を観測した場合、波形歪み(リンギング)が見えることがあります。それは ECL ターミネータの特性によるものであり、本器の出力に波形歪みがあるわけではありません。
4. 出力部には保護用に電流制限 (Sourcing 50 mA, Sinking 80 mA) が設けられているため、間違ったインタフェース条件で接続してしまった場合など、電流制限により観測波形の **Offset** 電圧が、設定された **Offset** 電圧と一致しない場合があります。
5. **External ATT Factor** の設定をする場合、設定前に本器と被測定物との間に、固定アッテネータが接続されていることを必ず確認してください。固定アッテネータを接続しなかったり、**External ATT Factor** で設定した減衰値よりも小さい減衰値の固定アッテネータを接続した場合は、被測定物を破損させてしまう恐れがあります。
6. 基準信号発生器の周波数を高い周波数から低い周波数へ変更した直後に、約 30% 振幅が増加してから所定の値になることがあります。被測定物の定格を超える場合は、周波数を変更する前に MP1800A の **Output** をいったん **OFF** にし、周波数変更後に **Output** を **ON** にしてください。

4.3.4 エンファシスの設定

本器が MU182021A-x40 エンファシスコントロール実装時に、外部にパワーディバイダを接続しエンファシス信号を生成することができます。

本 [Emphasis Control] は MU182021A-x40 エンファシスコントロール実装時でかつ、Combination Setting 状態が 25G Channel Synchronization 時に有効となります。

図 4.3.4-1 にエンファシス原理を示します。

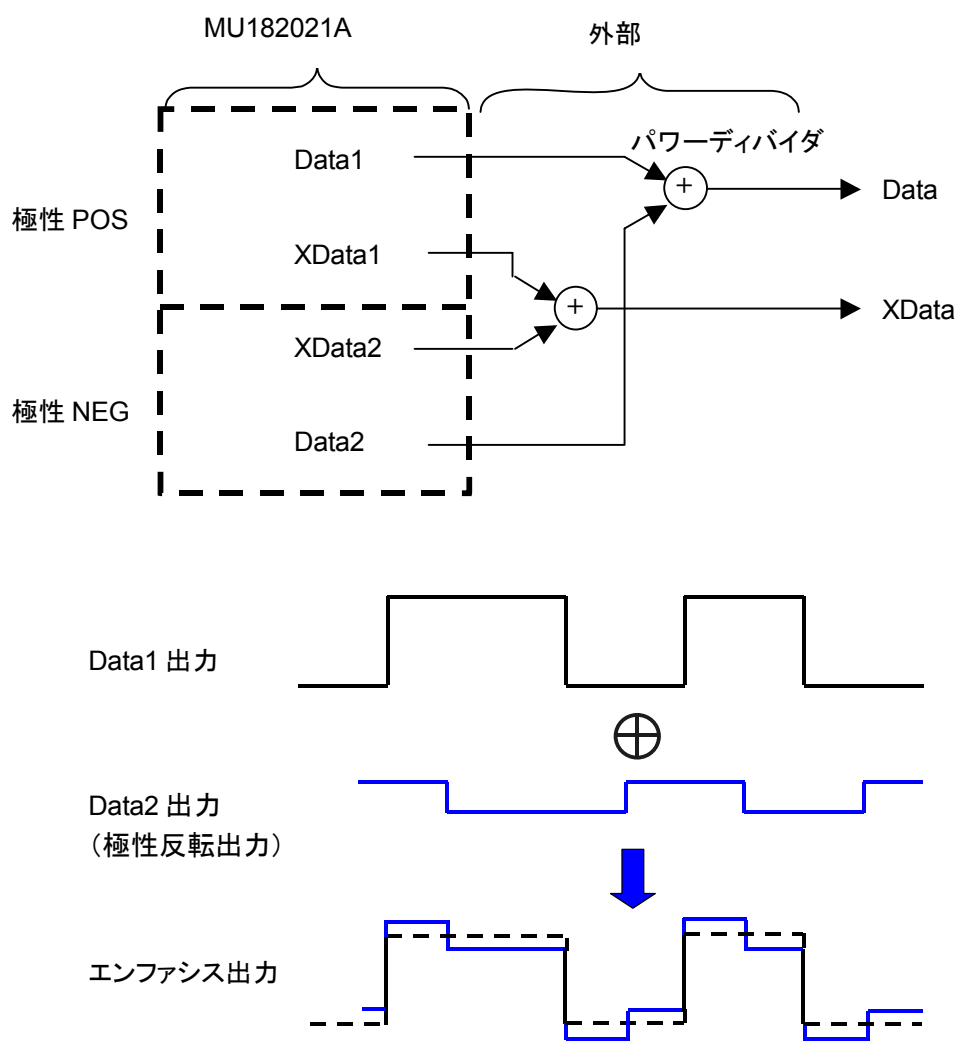


図 4.3.4-1 エンファシス発生原理

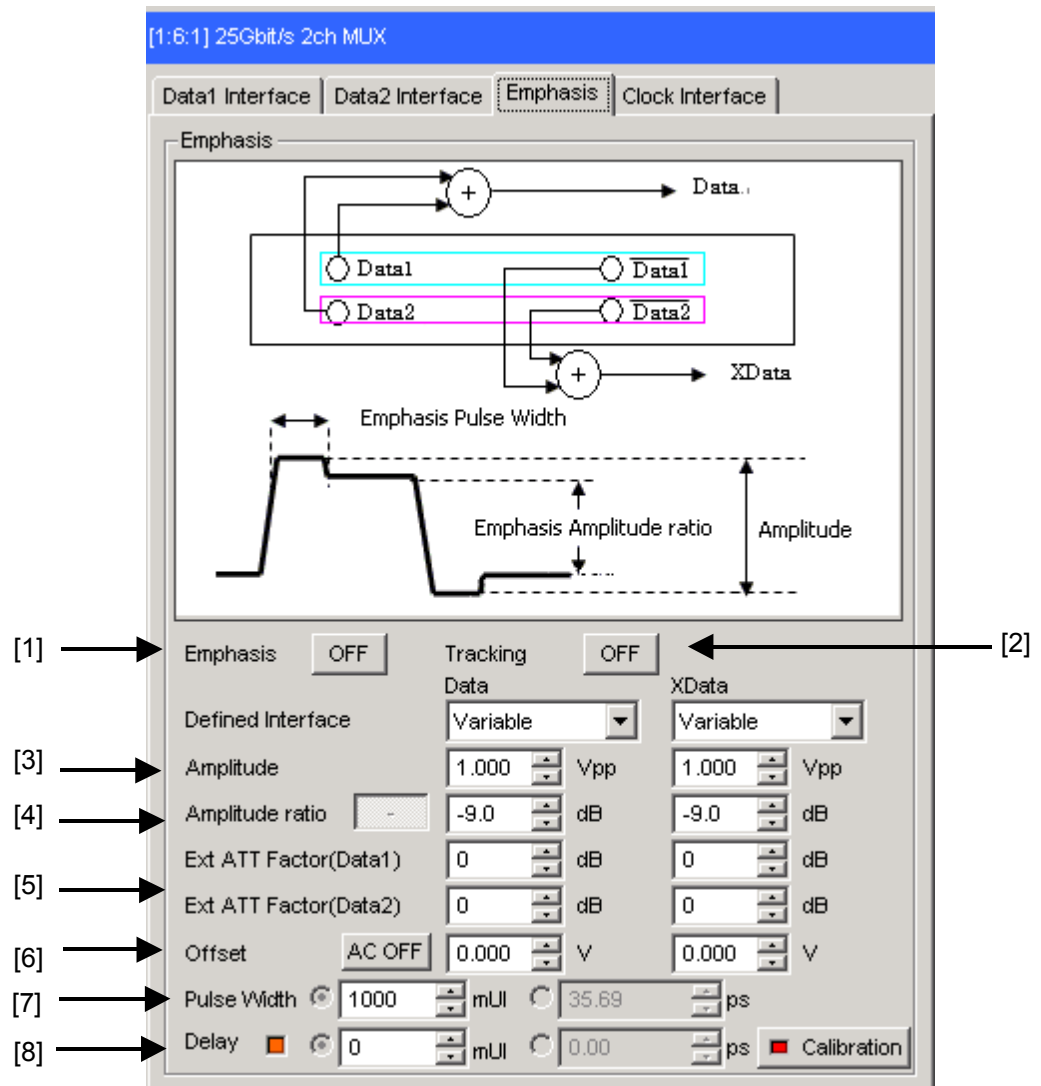


図 4.3.4-2 エンファシスタブ

- [1] エンファシス出力の ON/OFF を選択します。
ON を設定すると、[Data1 Interface] および [Data2 Interface] の各設定項目を制御し、エンファシス信号を出力します。このとき [Data1 Interface] および [Data2 Interface] の各設定項目は無効になります。

注:

1. [Data1 Interface] および [Data2 Interface] で Level Guard 設定が ON になっている場合, Level Guard 機能を OFF にするようメッセージが表示されます。
2. [Data1 Interface] および [Data2 Interface] で Defined Interface 設定が Variable 以外になっている場合, Defined Interface 設定を Variable にするようメッセージが表示されます。
3. [Data1 Interface] および [Data2 Interface] で Tracking 設定が ON になっている場合, Tracking 設定を OFF にするようメッセージが表示されます。
4. 表示メッセージは「Data1/Data2 Interface タブの Tracking 設定と Level Guard 設定を OFF に, Defined Interface 設定を Variable に変更してください。」になります。

[2] 初期値として Tracking が ON になっています。XData の Amplitude, Emphasis Amplitude Ratio, Offset, External ATT Factor の設定値は Data と同一の設定になります。また, 個別に設定する場合は, Tracking を解除して設定してください。

[3] Data, XData ごとに振幅設定を行います。Emphasis Amplitude Ratio, External ATT Factor, 実装するデータ出力オプションにより設定範囲が変わります。

図 4.3.4-3, 4 にエンファシス出力の設定のイメージ図を示します。また, Amplitude の算出は以下計算式によって表されます。

- a) Emphasis Amplitude Ratio がマイナスのとき

$$\text{Amplitude(B)} = (\text{Data1 Amplitude} + \text{Data2 Amplitude}) / 2$$
- b) Emphasis Amplitude Ratio がプラスのとき

$$\text{Amplitude(B)} = (\text{Data1 Amplitude} - \text{Data2 Amplitude}) / 2$$

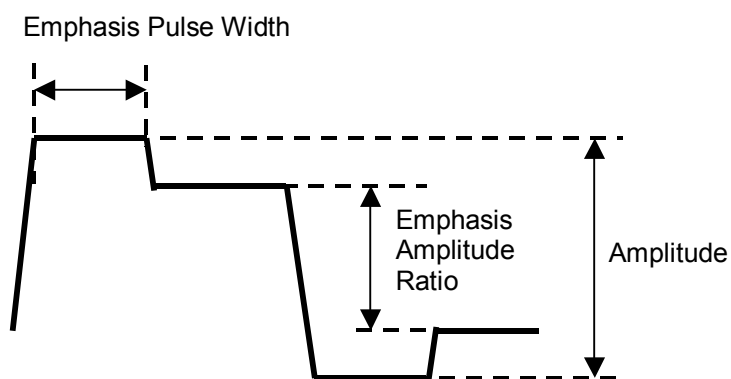


図 4.3.4-3 エンファシス出力設定イメージ(マイナス時)

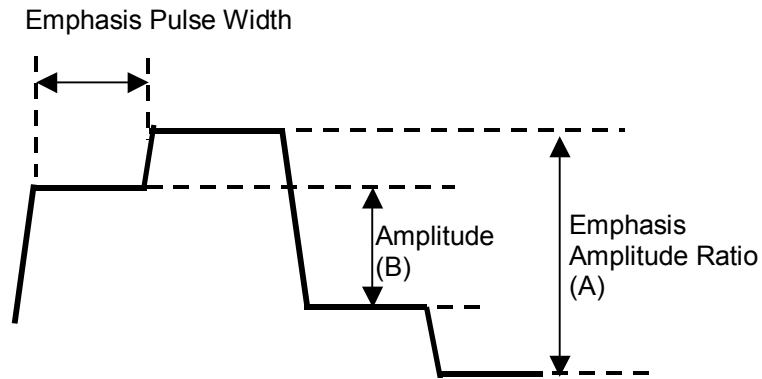


図 4.3.4-4 エンファシス出力設定イメージ(プラス時)

- [4] Data, XData ごとに Emphasis Amplitude Ratio の設定を行います。Amplitude, External ATT Factor, 実装するデータ出力オプションにより設定範囲が変わります。+/- ボタンを押すことにより、出力波形が図 4.3.4-3 および図 4.3.4-4 のイメージのようになります。
- Emphasis Amplitude Ratio の算出は以下計算式によって表されます。
- $$\text{Emphasis Amplitude Ratio} = 20\text{Log}_{10}(A/B)$$
- A : 図 4.3.4-3, 4 Emphasis Amplitude Ratio で示した電圧
- B : 図 4.3.4-3, 4 の Amplitude で示した電圧
- [5] Data1, XData1, Data2, XData2 ごとに External ATT Factor 設定をします。本器の Data1, XData1, Data2, XData2 出力コネクタの外部に固定アッテネータを接続した場合、固定アッテネータの値を加味してエンファシスの各種設定を行います。
- 初期設定値として Data1 と Data2 が 3 dB, XData1 と XData2 が 10 dB になります。
- 設定範囲は 0～40 dB です。1 dB ステップで設定ができます。
- [6] Data, XData ごとに Offset 設定を行います。
- External ATT Factor により設定範囲が変わります。
- また、[AC OFF] をクリックして [AC ON] にすると、AC 結合で出力できます。低減カットオフ周波数は、約 100 kHz です。
- [7] Emphasis Pulse Width の設定を行います。
- 図 4.3.4-3 で示した、Emphasis Pulse Width を可変できます。
- Emphasis Pulse Width: -500～1500 mUI/2 mUI ステップ
- mUI 単位/ps 単位による設定が可能です。
- [8] クロック出力に対しエンファシス出力の位相を相対的に可変できます。Delay の設定に関しては「4.3.2 Delay の設定」を参照してください。
- エンファシス出力の Delay 設定範囲: -2000 mUI～+2000 mUI

注:

1. 出力の設定によっては、被測定対象物を破損させてしまう恐れがあります。破損防止のため被測定対象物とのインタフェース条件を確認して出力を設定してください。
2. **External ATT Factor** の設定を行う場合、設定前に本器と被測定物との間に、固定アッテネータが接続されていることを必ず確認してください。固定アッテネータを接続しなかったり、**External ATT Factor** で設定した減衰値よりも小さい減衰値の固定アッテネータを接続した場合は、実際の出力振幅が大きくなり被測定物を破損させてしまう恐れがあります。
3. 外部パワーディバイダで合成した際に、反射などの影響で波形歪みやジッタが多くなる場合があります。応用部品の同軸減衰器を付けることで緩和できます。
4. エンファシス機能を使う場合、パワーディバイダおよびケーブルは、応用部品を使うことを推奨します。
5. **Amplitude, Emphasis Amplitude Ratio, Offset, Ext.ATT Factor** は先に設定されたものが優先となるため、設定値によりそれぞれの設定範囲が変わってきます。

4.4 パターン設定を行うには

本器から出力されるデータパターンの設定は、Combination 設定(4.5 項参照)と、MU181020A/B のパターン設定によって確定します。Combination 設定がされている場合、MU181020A/B 操作画面にて選択しているパターンが、本器より出力される多重後のパターンとなります。

パターンの設定は、MU181020A/B 操作画面の Pattern タブで行います。設定方法については、MU181020A/B 取扱説明書を参照してください。

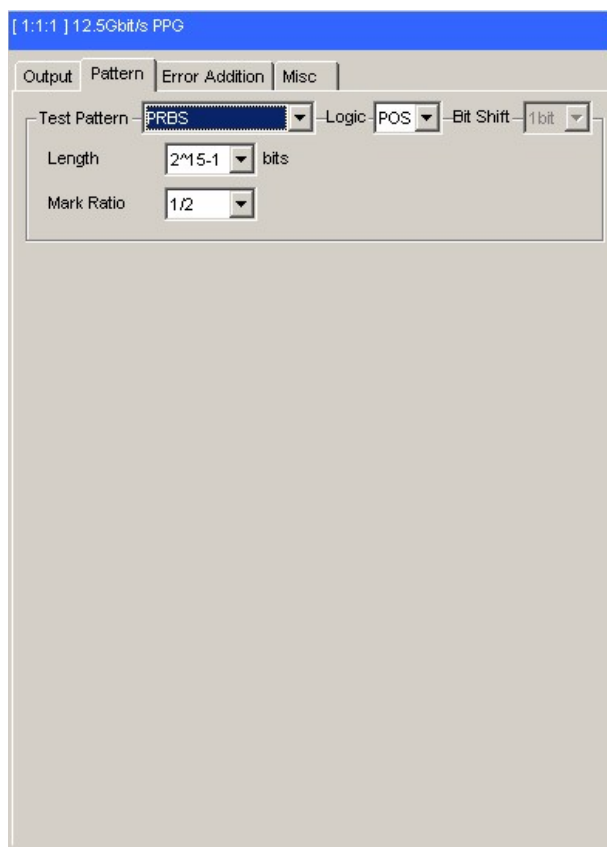


図 4.4-1 Pattern タブ

4.5 Multi Channel 機能

MP1800A に複数の MU181020A/B を挿入することにより、複数 Channel で同期動作をさせることができます。

Multi Channel 機能として、Combination 機能と Channel Synchronization 機能があります。

Combination 機能種類

- (1) 4Ch Combination: PPG/ED4 台実装時可能
- (2) 25Gx2ch Combination: PPG/ED4 台実装時可能
- (3) 2Ch Combination: PPG/ED2 台以上実装時可能

Channel Synchronization 機能種類

- (1) 12.5G Channel Synchronization: PPG2 台以上実装時可能
- (2) 25G Channel Synchronization: PPG4 台実装時可能

4.5.1 Combination機能

Multi Channel 機能を使用すると、各モジュール間のパターン発生同期、または受信同期をとることができます。本器の機能である 25 Gbit/s 信号への多重や、40 Gbit/s アプリケーションの評価を行うことができます。

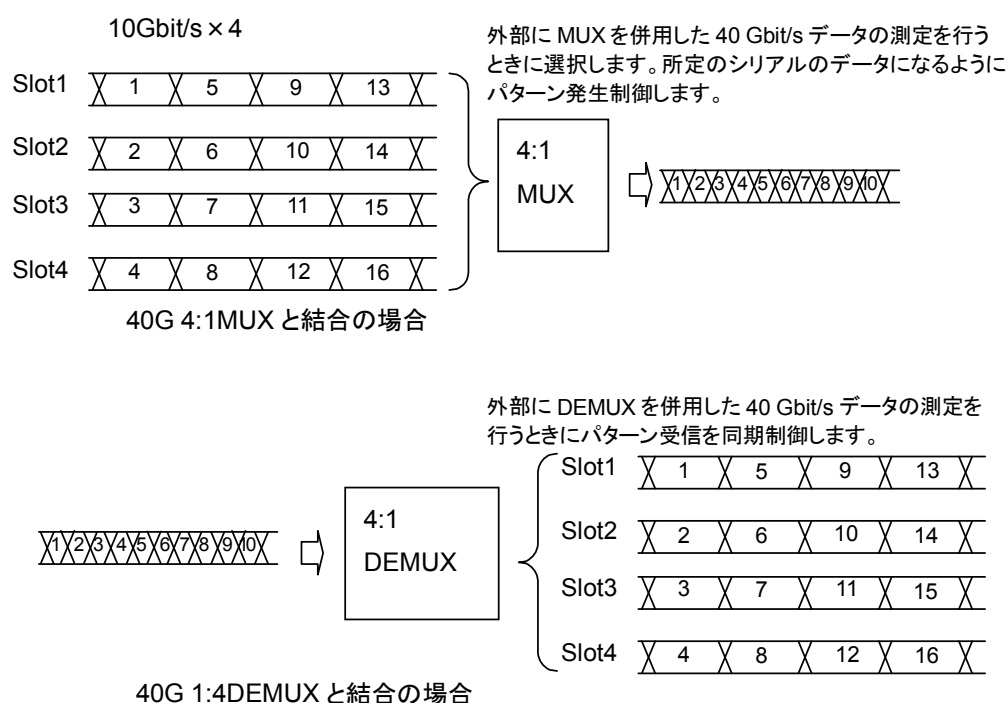


図 4.5.1-1 4ch Combination パターン生成／受信

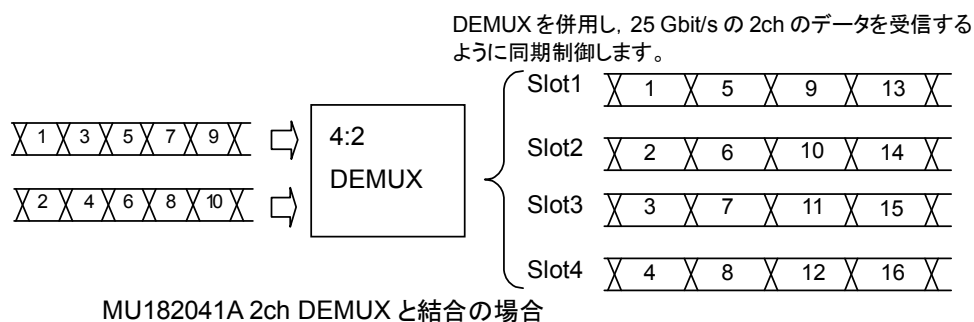
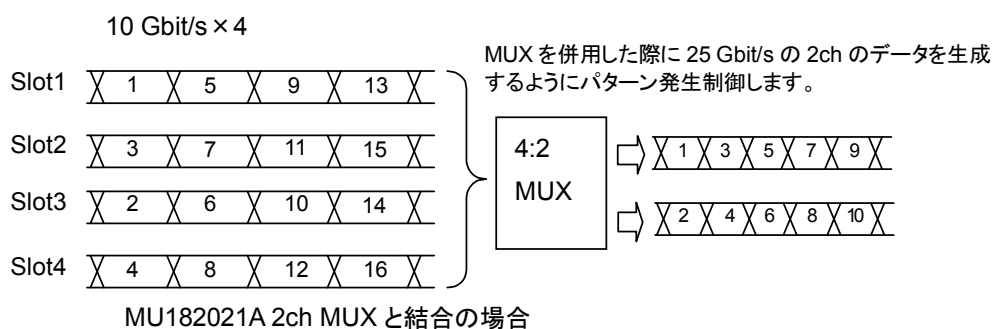


図 4.5.1-2 25Gx2ch Combination パターン生成／受信

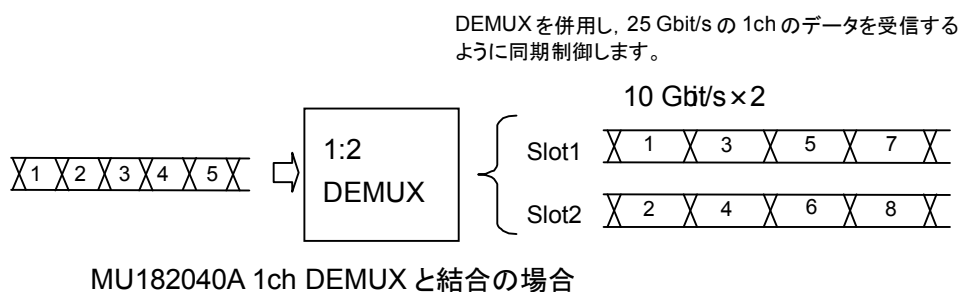
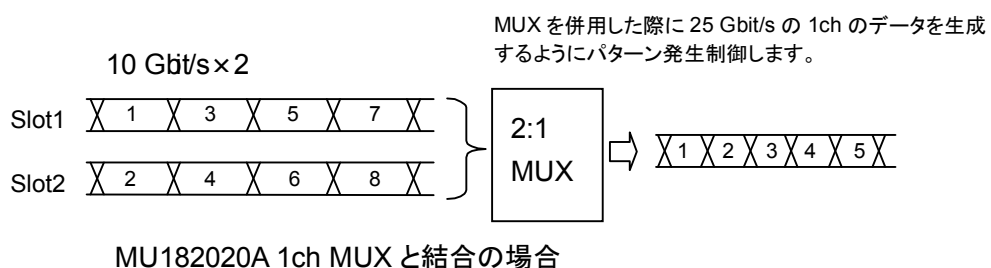


図 4.5.1-3 2ch Combination パターン生成／受信

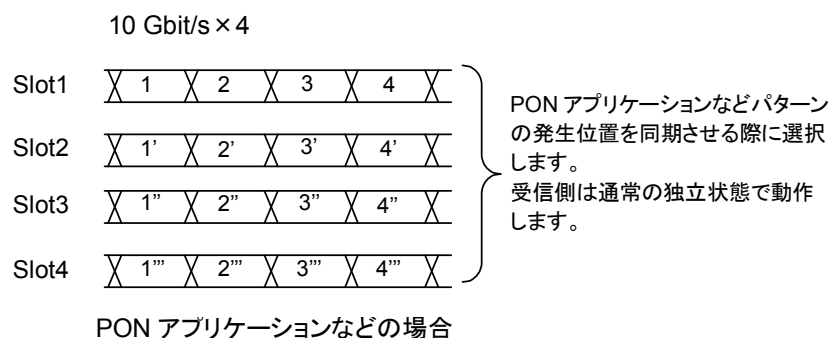


図 4.5.1-4 Channel Synchronization パターン生成

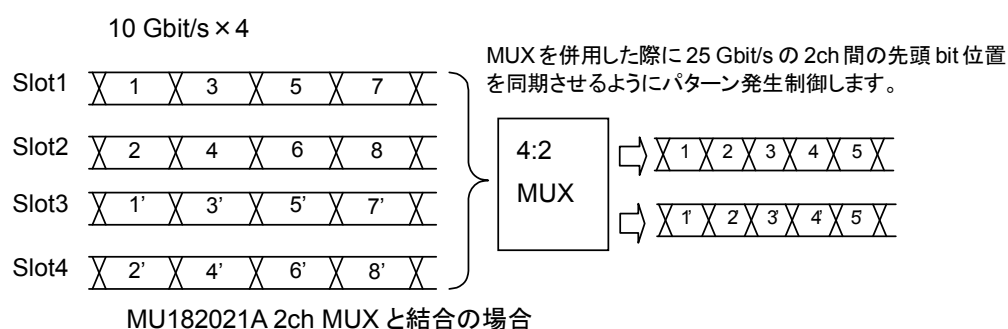


図 4.5.1-5 25Gx2ch Synchronization パターン生成／受信

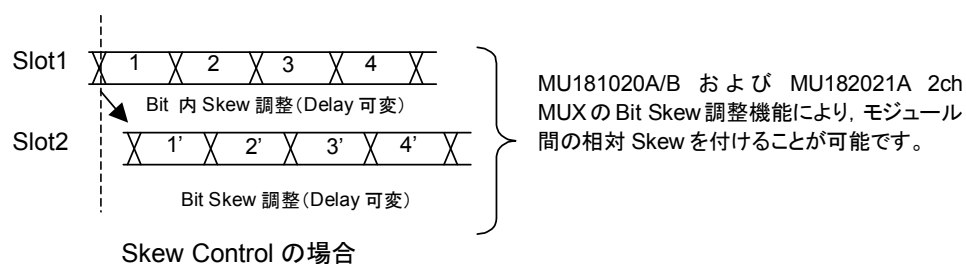


図 4.5.1-6 Bit Skew 調整機能

4.5.2 Combination設定

Multi Channel 機能を使用する場合は、モジュールファンクションボタンの [Combination Setting] を押し、Combination Setting 画面で設定します。
詳細は、MX180000A 取扱説明書「5.3.3 Combination 設定」を参照してください。

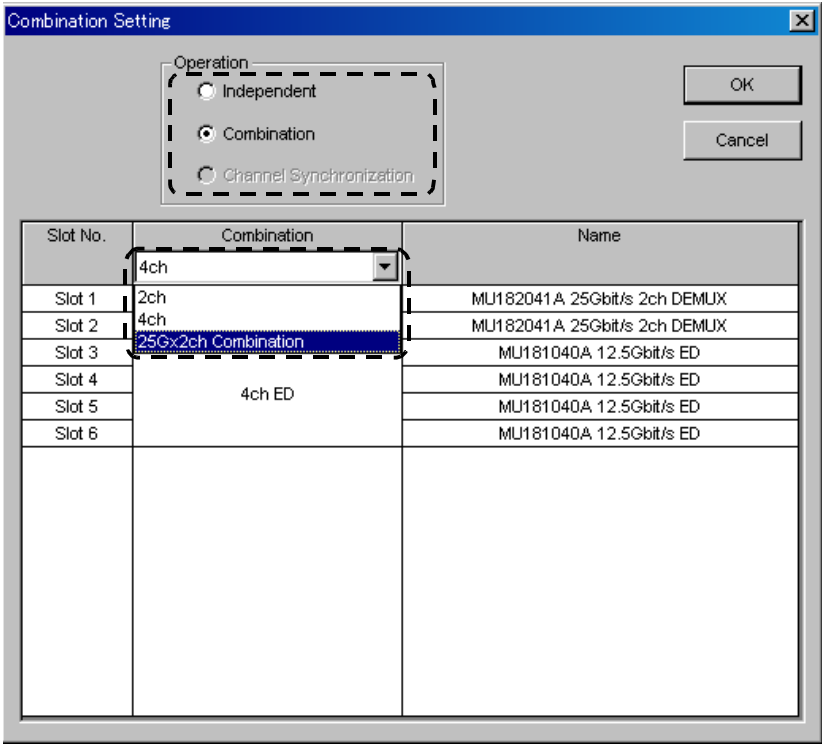


図 4.5.2-1 Combination Setting 画面

表 4.5.2-1 Combination Setting 画面構成

Operation 設定項目		内容
Independent		PPG/ED を独立に動作させるときに選択します。
Combination	2ch	本器と組み合わせて 25 Gbit/s の試験を行うときに選択します。
	4ch	外部の MUX/DEMUX と併用し 40 Gbit/s の試験を行う場合に選択します。
	25Gx2ch Combination	本器と組み合わせて 25 Gbit/s の 2ch のデータを生成／受信する場合に選択します。
Channel Synchronization	12.5G CH Sync	PON アプリケーションなど先頭 Bit を常に同期させて出力する場合に選択します。
	25G CH Sync	25 Gbit/s の 2ch 間の先頭 Bit を常に同期させて出力する場合に選択します。

[OK] を押すと、選択した動作が確定されます。

この章では、本器を使用した使用例について説明します。

5.1	Optical Device の測定	5-2
5.2	DQPSK 伝送試験	5-5

5.1 Optical Device の測定

MP1800A を使用して、25 Gbit/s の光デバイスを測定する方法について説明します。

本測定では、参考として MP1800A に本器、MU182040A、MU181020A/B、および MU181040A/B が実装されている構成での試験例を記載します。オプション構成は次のとおりです。

MP1800A-016:1 台
MU181020A/B-002/x11/x30:2 台
MU182020A-x01/x02/x13/x31:1 台
MU181040A/B-002/x30:2 台
MU182040A-x01/x02/x31:1 台
MG3693B:1 台

1. MP1800A と被測定物を GND に接続します。
2. 電源コードを接続します。
3. MP1800A の電源を ON にし、測定条件を設定します。
 - 1) 図 5.1-1 接続図に従って MP1800A、MU181020A/B、MU182020A、MU181040A/B、MU182040A、MG3693B 信号発生器（以下、MG3693B と呼びます。）を接続します。
 - 2) 本器と MU181020A/B との接続では、2 台の MU181020A/B を同期させる必要があります（本器が MU182021A のときは、4 台の MU181020A/B を同期させる必要があります）。
また、MU182040A と MU181040A/B との接続では、2 台の MU181040A/B を同期させる必要があります（本器が MU182041A のときは、4 台の MU181040A/B を同期させる必要があります）。
モジュールファンクションボタンの [Combination] を押して 2ch Combination を選択します。
 - 3) 本器のデータ出力インタフェースを被測定物 (E/O) の入力に合わせます。
このとき Output はあらかじめ OFF にしておきます。
 - 4) 送信側の試験パターンを設定します。試験パターンは、MU181020A の Pattern 画面より選択します。
MU181020A/B の 1 つのチャンネルの設定を変更することで、すべてのチャンネルに設定を反映します。
 - 5) 動作ビットレートを MG3693B に設定します。
被測定物が、1/1 周波数の Clock が必要な場合は、MG3693B に 1/1 の動作レートを設定します。
被測定物が、1/2 周波数の Clock が必要な場合は、MG3693B に 1/2 の動作レートを設定します。
入力される動作レートによって、本器の Clock Interface 画面にある Clock Input Band SW の切り替えを行います。

- 6) MU182040A のデータ入力インタフェースを被測定物(O/E)の出力にあわせます。MU182040A の Data Interface 画面で終端条件, スレッショルド値条件の設定を行います。
 - 7) 受信側の試験パターンを設定します。試験パターンは, MU181040A/B の Pattern 画面より選択します。
MU181040A/B の一つのチャンネルの設定を変更することで, すべてのチャンネルに設定を反映します。
 - 8) MU182040A の External Clock Input に入力する Clock の動作レートを設定します。
入力される動作レートによって, Data Interface 画面にある Clock Input Band SW の切り替えを行います。
 - 9) 設定完了後, MP1800A, MG3693B の電源を OFF にします。
5. MP1800A と被測定物を接続します。
応用部品の同軸ケーブルまたは同等の同軸ケーブルを使用して入出力信号を接続します。

注:

ケーブルの芯線はピンセットなどでショートして使用してください。

接続は, 図 5.1.1-1 を参照してください。

被測定物(O/E)の出力レベルが MU182040A のデータ入力範囲に適合しているかを確認してください。適合していない場合, アッテネータなどを使用してレベルを調整してください。

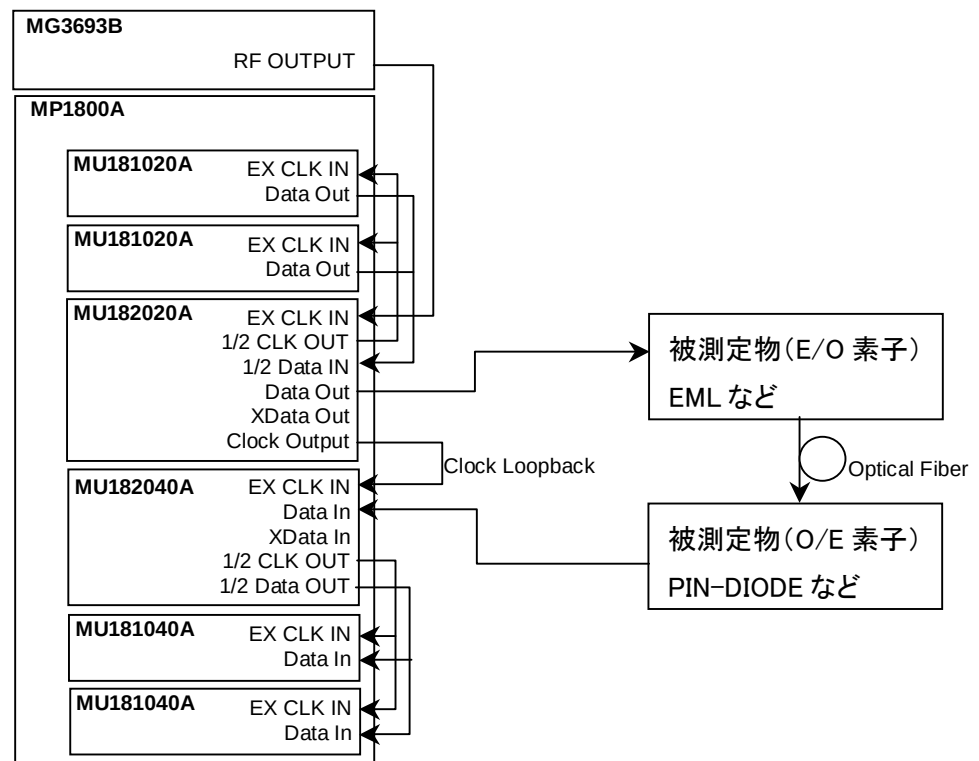


図 5.1-1 光デバイス評価接続図

6. 電源を ON にします。
電源を ON にする際は, MP1800A, 被測定物の順に ON にしてください。

 注意

電源が ON の状態で信号線を挿抜すると, 被測定物が損傷する恐れがあります。ケーブル接続を変更する場合には, MP1800A の電源を OFF にしてから作業を行ってください。

7. 信号出力を Enable にします。
MG3693B の Output および本器の Data Interface 画面の Data/XData Output を ON に設定します。
その後, モジュールファンクションボタンの [Output ON/OFF] または MP1800A 正面パネルの [Output] を ON にします。
8. MU182040A のスレッショルド電圧および位相を設定します。
モジュールファンクションボタンの [Auto Adjust] を押すと, 自動的に被測定物に対して最適なスレッショルド, Delay を設定します。
9. 測定を開始します。
MU182040A の Result 画面で, BER 測定の結果を確認できます。
10. 正常に被測定物が動作していることを確認後, 本器からの出力レベルを絞ることで, 被測定物 (E/O) の感度測定ができます。

5.2 DQPSK 伝送試験

MP1800A を使用して、25 Gbit/s DQPSK 伝送試験をする方法について説明します。

本測定では、参考として MP1800A に本器, MU181020A/B, MU182041A, MU181040A/B が実装されている構成での試験例を記載します。オプション構成は次のとおりです。

MP1800A-016:2 台
MU181020A/B-002/x11/x30:4 台
MU182021A-x01/x02/x13/x31:1 台
MU181040A/B-002/x30:4 台
MU182041A-x01/x02/x31:1 台
MG3693B:1 台

1. MP1800A と被測定物を GND に接続します。
2. 電源コードを接続します。
3. MP1800A の電源を ON にし、測定条件を設定します。
 - 1) 図 5.2-1 接続図に従って MP1800A, MU181020A/B, MU182021A, MU181040A/B, MU182041A, MG3693B を接続します。
 - 2) 本器と MU181020A/B との接続では、4 台の MU181020A/B を同期させる必要があります。また、MU181040A/B と MU182041A の接続では、4 台の MU181040A/B を同期させる必要があります。
モジュールファンクションボタンの [Combination] を押して 25G×2ch combination を選択します。
 - 3) 本器のデータ出力インタフェースを被測定物(DQPSK Precoder)の入力に合わせます。このとき Output はあらかじめ OFF にしておきます。
 - 4) 送信側の試験パターンを設定します。
試験パターンは、MU181020A/B の Pattern 画面より選択します。
MU181020A/B の 1 つのチャンネルの設定を変更することで、すべてのチャンネルに設定を反映します。
 - 5) 動作ビットレートを MG3693B に設定します。
CSRZ 信号を発生させるために、MG3693B に 1/2 の動作レートを設定します。
本器の Clock Interface 画面にある [Clock Input Band SW] を [Half Rate Clock] にします(RZ 信号を発生させる場合は、MG3693B に 1/1 の動作レートを設定し、[Clock Input Band SW] を [Full Rate Clock] にします)。
 - 6) 本器のクロック出力インタフェースを被非測定物(CSRZ 発生用 LN Modulator を駆動する Driver AMP)の入力にあわせます。このとき Output はあらかじめ OFF にしておきます。

- 7) 受信側の試験パターンを設定します。
試験パターンは, MU181040A/B の Pattern 画面から選択します。
MU181040A の 1 つのチャンネルの設定を変更すると, すべてのチャンネルの設定が反映されます。
 - 8) MU182041A の External Clock Input に入力する Clock の動作レートを設定します。入力した動作レートによって, Data Interface 画面の [Clock Input Band SW] を切り替えられます。
 - 9) 設定完了後, MP1800A, MG3693B の電源を OFF にします。
4. MP1800A と被測定物を接続します。
- 応用部品の同軸ケーブルまたは同等の同軸ケーブルを使用して入出力信号を接続します。
- このとき, ケーブルの芯線はピンセットなどでショートして使用してください。接続は, 図 5.2-1 を参照してください。
- 被測定物 (CSRZ-DQPSK Encoder Module) の出力レベルが本器のデータ入力範囲に適合しているかを確認してください。適合していない場合, アッテネータなどを使用してレベルを調整してください。

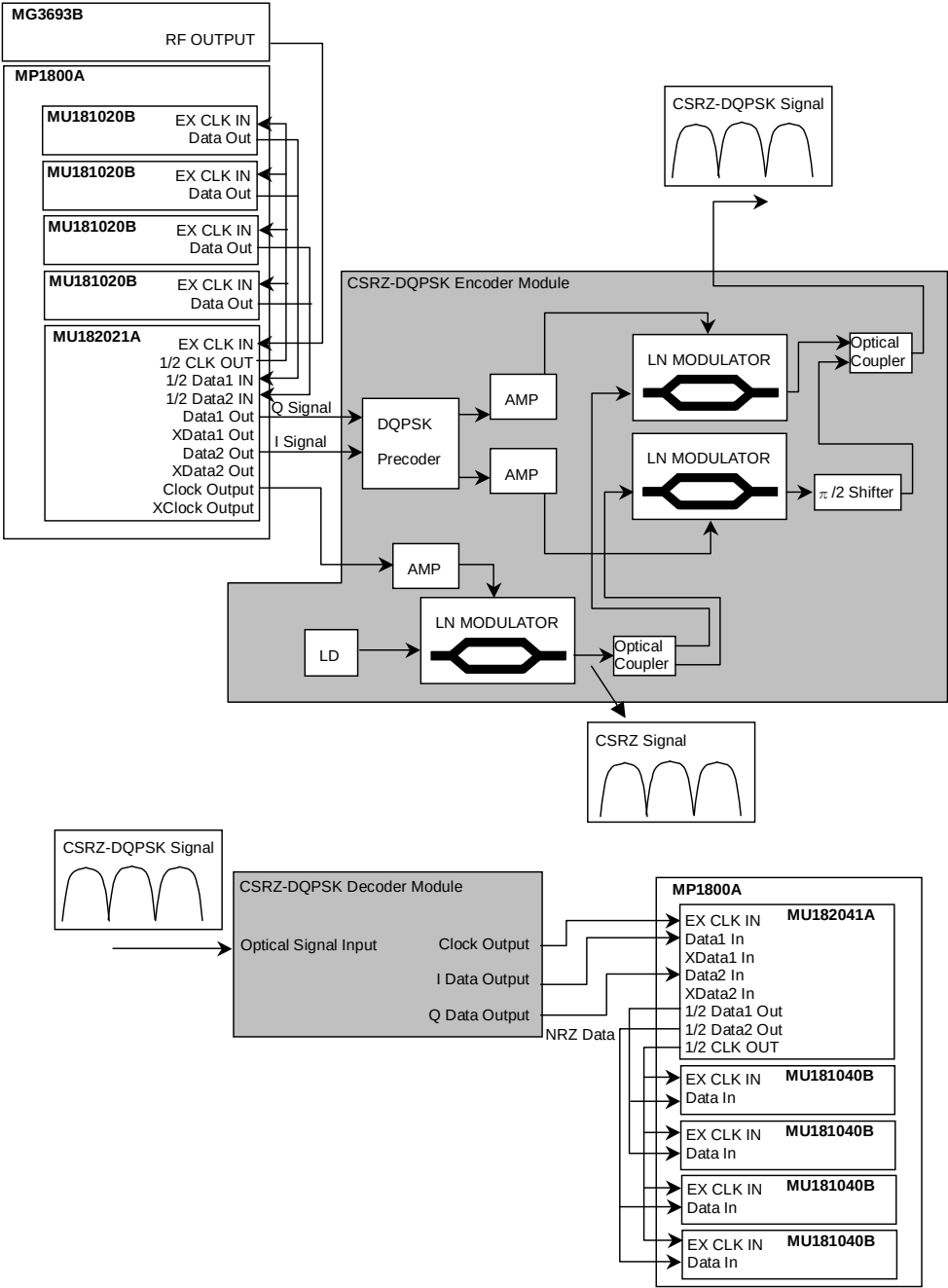


図 5.2-1 DQPSK 伝送試験接続図

5. 電源を ON にします。
電源を ON にする際は、MP1800A, 被測定物の順に ON にしてください。

 注意

電源が ON の状態で信号線を挿抜すると、被測定物が損傷する恐れがあります。ケーブル接続を変更する場合には、MP1800A の電源を OFF にしてから作業を行ってください。

6. 本器の信号出力を Enable にします。
MG3693B の Output および本器の Data Interface 画面の Data/XData Output を ON に設定します。
また、本器の Clock Interface 画面の Clock/XClock Output を ON に設定します。
そのあと、モジュールファンクションボタンの [Output] を ON にします。
7. 本器の Data1,Data2 の Delay 値の設定を行います。
被測定対象物の CSRZ Signal と I/Q 信号変調用の LN Modulator が切り離されている場合、最終出力の波形が CSRZ Signal と同一の波形になるように Data1,Data2 の Delay 値を調整します。
8. MU182041A のスレッシュホールド電圧および位相を設定します。
モジュールファンクションボタンの [Auto Adjust] を押すと、常に自動的に被測定物に対して最適な位置を設定します。
9. 測定を開始します。
MU182041A の Result 画面で、BER 測定の結果を確認できます。
10. 正常に被測定物(送信部／受信部)が動作していることを確認後、送信部／受信部の間に実験対象物(Fiber など)を入れると、CSRZ-DQPSK 信号による伝送実験を行うことができます。

この章では、本器の性能試験について説明します。

6.1	性能試験.....	6-2
6.2	性能試験用機器.....	6-2
6.3	性能試験項目	6-3
6.3.1	動作周波数範囲	6-3
6.3.2	波形評価試験	6-5

6.1 性能試験

本器の主要性能が規格を満足していることを確認するために、性能試験を行います。性能試験は、本器の受入検査時、修理後の動作確認時、および定期試験時（6ヶ月ごと）に行ってください。

6.2 性能試験用機器

性能試験を始める前に、本器と各測定器のウォーミングアップを30分以上行ってください。性能試験に必要な機器を表 6.2-1 に示します。

表 6.2-1 性能試験に必要な機器

品名(形名)	要求される性能
誤り検出器 + DEMUX (MP1800A-015/016 + MU18204xA + MU181040A/B 2 台)	動作周波数 : 8～25 GHz データ入力感度 : 100 mVp-p 以上
誤り検出器 + DEMUX (MP1800A-015/016 + MU18204xA-x01 + MU181040B 2 台)	動作周波数 : 8～28 GHz データ入力感度 : 100 mVp-p 以上
信号発生器 (MG3693B)	動作周波数 : 2～30 GHz 出力振幅 : 0.3～1.0 Vp-p
サンプリングオシロスコープ	帯域: 70 GHz 以上

注:

本器と各測定器は、特に指示する場合を除き少なくとも30分間はウォーミングアップを行い、十分に安定してから性能試験を行ってください。

最高の測定確度を発揮するには、上記のほかに室温下での実施、AC電源電圧の変動が少ないこと、騒音・振動・ほこり・湿度などについても問題がないことが必要です。

6.3 性能試験項目

以下の試験項目について説明します。

- (1) 動作周波数範囲
- (2) 波形

6.3.1 動作周波数範囲

- (1) 規格

表 6.3.1-1 規格

形名	オプション		規格
	x01	x02	
MU182020A/21A	無し	無し	4～12.5 GHz
	有り	無し	4～14 GHz
	無し	有り	Full Rate Clock 選択時: 8～25 GHz Half Rate Clock 選択時: 4～12.5 GHz
	有り	有り	Full Rate Clock 選択時: 8～28 GHz Half Rate Clock 選択時: 4～14 GHz

- (2) 接続

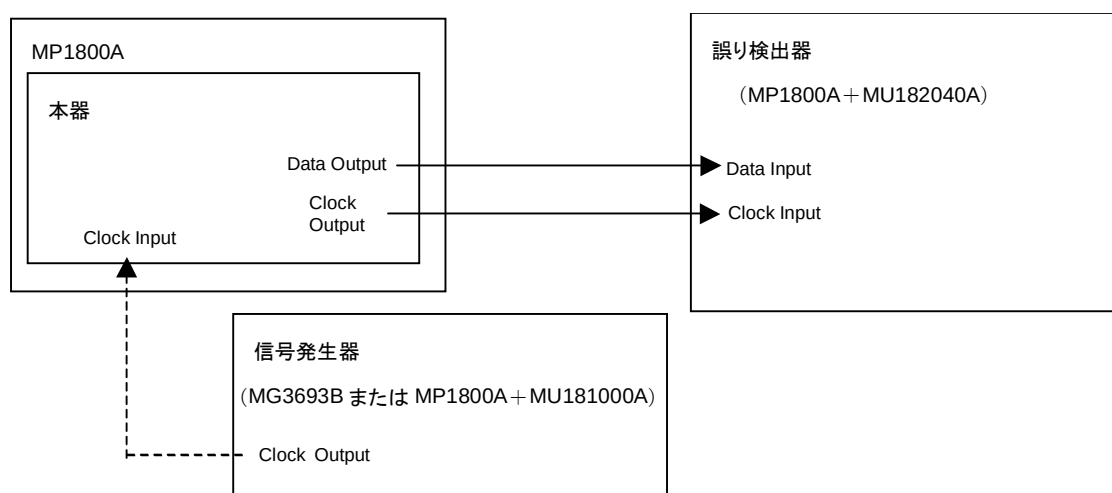


図 6.3.1-1 動作周波数範囲試験接続図

- (3) 手順

1. 図 6.3.1-1 のように、各測定器のケーブルを接続します。
2. MP1800A に本器を実装し、電源を ON にします。
MP1800A と各測定器は電源を ON にして、ウォーミングアップを行います。
3. 25 Gbit/s DEMUX の入力定格範囲内で、過大入力加わらないよう、出力レベルを設定してください。

4. MP1800A のモジュールファンクションボタンの [Combination Setting] を押して, 2ch Combination を選択します。
5. 本器の Data 信号出力振幅を 500 mVp-p, オフセット(Vth)を 0 V, MU181020A/B にて試験パターンを PRBS 31, マーク率を 1/2 に設定します。誤り検出器の試験パターンも同様に設定します。
6. MP1800A 信号出力を ON にして, 信号を出力させます。
7. MU18204xA の位相, スレッシュホールド値を最適値に調整します。
(オートサーチ機能を使用してください)
8. MU181040A/B でエラーが検出されないことを確認します。
9. 動作周波数を可変させ, 動作周波数規格範囲内でエラーが生じていないことを確認します。

6.3.2 波形評価試験

(1) 規格

表 6.3.2-1 規格

オプション	規格
MU182020A-x10 データ出力 (0.25~1.75 Vp-p)	Amplitude : 0.25 V~1.75 Vp-p Offset : -2.0~+3.3 Voh Cross Point : 20~80% Tr/Tf : Typ.12 ps (20~80%)@25 Gbit/s, 1.75 Vp-p Total Jitter : Typ. 8 psp-p* Waveform distortion : Typ. 25 mV 10%@25 Gbit/s
MU182020A-x11 データ出力 (0.5~2.5 Vp-p)	Amplitude : 0.25~2.50 Vp-p Offset : -2.0~+3.3 Voh, Min. -4 Vol Cross Point : 20~80% Tr/Tf : Typ.12 ps (20~80%)@25 Gbit/s, 2.5 Vp-p Total Jitter : Typ. 8 psp-p* Waveform distortion : Typ. 25 mV 10%@25 Gbit/s
MU182020A-x13 データ出力 (0.5~3.5 Vp-p)	Amplitude : 0.5~3.5 Vp-p Offset : -2.0~+3.3 Voh, Min. -4 Vol/ Cross Point : 20~80% Tr/Tf : Typ.12 ps (20~80%)@25 Gbit/s, 3.5 Vp-p Total Jitter : Typ. 8 psp-p* Waveform distortion : Typ. 25 mV 10%@25 Gbit/s

*: ジッタ規格値は、オシロスコープ残留ジッタ <200 fs (RMS) のものを使用したときの値です。

(2) 接続

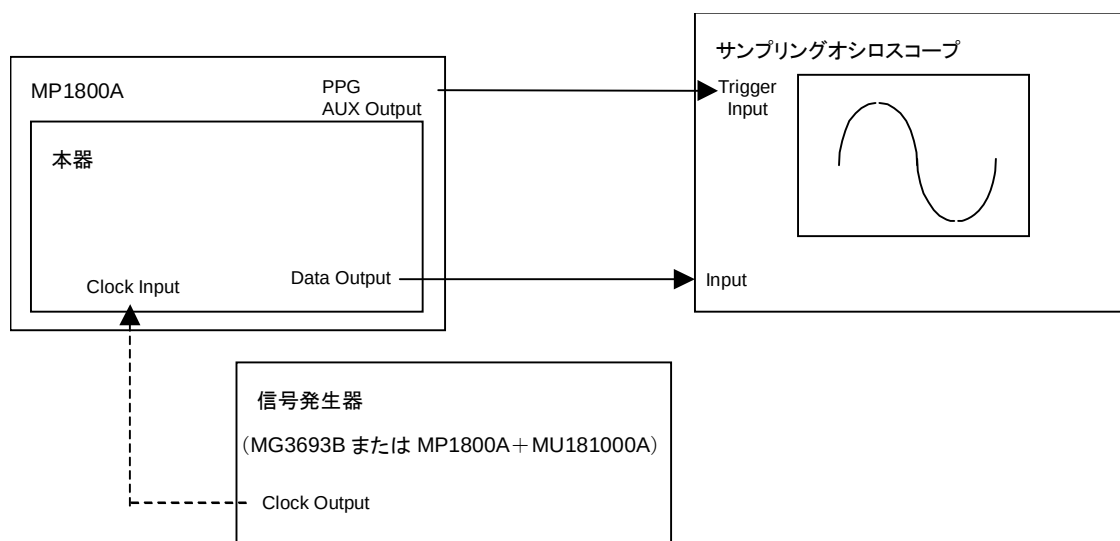


図 6.3.2-1 波形試験接続図

(3) 手順

1. 図 6.3.2-1 のように、各測定器のケーブルを接続します。
2. MP1800A に本器を実装し、電源を ON にします。MP1800A と各測定器は電源を ON にして、ウォーミングアップを行います。
3. MP1800A のモジュールファンクションボタンの [Combination Setting] を押して、2ch Combination を選択します。
4. 本器設定画面から試験する Data 出力の振幅、オフセット、クロスポイントを設定します。
5. MU181020A/B の Pattern 画面で試験パターンを設定します。
規格パラメータは、アイパターンによる観測評価となりますので、試験パターンには PRBS31、マーク率 1/2 を選択します。
6. トリガ信号を設定します。MU181020A/B の Misc 画面 AUX Output から 1/N Clock を選択し、使用するサンプリングオシロスコープにあわせて分周比を設定します。
7. 信号発生器の Output を ON、MP1800A の信号出力を ON にして、信号を出力させます。
8. サンプリングオシロスコープで出力波形を観測し、すべての規格項目について規格を満たしていることを確認します。

この章では、本器の保守について説明します。

7.1	日常の手入れ	7-2
7.2	保管上の注意	7-2
7.3	輸送方法.....	7-3
7.4	校正	7-3
7.5	廃棄.....	7-3

7.1 日常の手入れ

- ・ 外観の汚れは、薄めた中性洗剤を含ませた布で拭き取ってください。
- ・ ほこりやちりが付着した場合は、掃除機で吸い取ってください。
- ・ ネジなどの取り付け部品のゆるみは、規定の工具で締めてください。

7.2 保管上の注意

本器に付着したほこり、手あか、その他のよごれ、しみなどを拭き取ってから保管してください。また、以下の場所での保管は避けてください。

- ・ 直射日光のあたる場所
- ・ ほこりの多い場所
- ・ 水滴が付着するような高湿度の場所
- ・ 活性ガスにおかされる場所
- ・ 本器が酸化する恐れのある場所
- ・ 振動の激しい場所
- ・ 以下に示す温度と湿度の場所

温度: -20 C 以下または 60 C 以上

湿度: 85%以上

推奨保管条件

長期保管するときは、上記の保管前の注意条件を満たすほかに、以下の環境条件の範囲内で保管することをお勧めします。

- ・ 温度: 5～30 C の範囲
- ・ 湿度: 40～75%の範囲
- ・ 1 日の温度、湿度の変化が少ないところ

7.3 輸送方法

本器を輸送する場合、開梱時の梱包材料を保管していれば、その材料を使用して梱包してください。保管していない場合は以下の手順で梱包してください。

なお、本器を取り扱う際は必ず清潔な手袋を着用し、傷などを付けないように静かに行ってください。

<手順>

1. 乾いた布で本器外面の汚れやちり、ほこりを清掃してください。
2. ネジのゆるみや脱落がないかを点検してください。
3. 構造上の突起部や変形しやすいと考えられる部分には保護を行い本器をポリエチレンシートで包んでください。さらに防湿紙などで包装してください。
4. 包装した本器を段ボール箱に入れ、合わせ目を粘着テープで止めてください。さらに輸送距離や輸送手段などの必要に応じて木箱などに収納してください。
5. 輸送時は「7.2 保管上の注意」の注意条件を満たす環境下においてください。

7.4 校正

長期間安定した性能でシグナルクオリティアナライザシリーズを使用する場合には、定期点検および校正などの日常のメンテナンスが欠かせません。常に最適の状態で使用していただくため、定期的な点検および校正を推奨します。納入後の推奨校正周期は 12 ヶ月です。

納入後のサポートなどについては、本書（紙版説明書では巻末、CD 版説明書では別ファイル）に記載の「本製品についてのお問い合わせ窓口」へご連絡ください。

次の事項に該当する場合は、校正および修理を辞退させていただくことがあります。

- ・ 製造後、7 年以上を経過した測定器で部品入手が困難な場合、または摩耗が著しく、校正および修理後の信頼性が維持できないと判断される場合
- ・ 当社の承認なしに回路変更、修理または改造などが行われている場合
- ・ 修理価格が新品価格に対し高額になると判断される場合

7.5 廃棄

廃棄する場合は、シグナルクオリティアナライザシリーズ インストレーションガイドに記載の事項、各国の条例、および各地方の条例に従って処理するように注意してください。

第8章 トラブルシューティング

この章では、本器の動作時に異常が発生した場合、故障かどうかを判断するためのチェック方法について説明します。

8.1	モジュール交換時の問題.....	8-2
8.2	出力波形観測時の問題.....	8-3
8.3	エラーレート測定時の問題.....	8-5

8.1 モジュール交換時の問題

表 8.1-1 MU182020A/21A 交換時の問題対処方法一覧

現象	チェックする箇所	対処方法
モジュールを認識しない。	モジュールは、確実に実装されていますか。	インストレーションガイドの「2.3 モジュールの装着と取り外し」に従って再度装着してください。
	適切なモジュールが実装されていますか。	インターネットのアンリツホームページ (http://www.anritsu.com) の MP1800 Series Signal Quality Analyzers から該当地域にアクセスし、サポート対象モジュールと本器のソフトウェアバージョンを確認してください。 対象モジュールが実装されているのにモジュールが認識されない場合、故障の可能性がありますので、本書（紙版説明書では巻末、CD版説明書では別ファイル）に記載の「本製品についてのお問い合わせ窓口」へご連絡ください。

8.2 出力波形観測時の問題

表 8.2-1 出力波形観測時の問題対処方法一覧

現象	チェックする箇所	対処方法
出力波形が正しく観測できない。	Output タブの Data/XData または Clock/XClock が ON になっていますか。	出力したい Output タブの Data/XData , Clock/XClock を ON に設定し、モジュールファンクションボタンの [Output ON/OFF] が有効な場合、ボタンを押し、ON にしてください。
	本器および MU181020A/B のモジュールファンクションボタンの [Output ON/OFF] が ON になっていますか。	モジュールファンクションボタンの [Output ON/OFF] を押し、ON に設定してください。
	動作 Clock は正しく供給されていますか。	信号発生器からの周波数と Clock Input _Band Switch の設定により、Bit-rate モニタがアットているか確認してください。 また、外部からの接続インタフェースを確認してください。インタフェースについては「3.1 パネルの説明」を参照してください。
	MU181020A/B のトリガクロックは正しく設定されていますか。	トリガ用クロックは、AUX Output から出力される信号を使用してください。 AUX Output コネクタの設定と測定するサンプリングオシロスコープとのインタフェースが正しいことを確認してください。
	電気インタフェースケーブルがゆるんでいませんか。	コネクタ部分を締め直してください。
	ケーブルやコネクタは高周波特性の良い物を使用していますか。	高周波特性の良いケーブルやコネクタを使用してください。
	本器と MU181020A/B のケーブルは正しく確実に接続されていますか。	接続先やコネクタの締め付けなどを確認してください。
	本器と MU181020A/B のケーブルは、正しい順番で接続されていますか。	本器と MU181020A/B の接続ケーブルを 3 章に基づいて、正しい順番で接続してください。
	本器と MU181020A/B の電気インタフェースは合っていますか。	別筐体の場合は、1 章の規格に合うように MU181020A/B の電気インタフェースを合わせ、Delay を調整する必要があります。
	本器の 1/2 Clock Output から MU181020A/B へのケーブルは同じ長さですか。	同じ長さにします。

表 8.2-1 出力波形観測時の問題対処方法一覧(続き)

現象	チェックする箇所	対処方法
出力波形が正しく観測できない。 (続き)	MU181020A/B の Data Output および Clock Output と, 本器の 1/2 Data Input および 1/2 Clock Input のケーブルは同じ長さですか。	同じ長さにします。

8.3 エラーレート測定時の問題

表 8.3-1 エラーレート測定時の問題対処法一覧

現象	チェックする箇所	対処方法
エラーが入る。	被測定物との接続インターフェースは正しいですか。	データレート, レベル, オフセット, 終端条件が一致しているか確認してください。
	本器(または MU181020A/B)と, MU18204xA(または MU181040A/B)の論理パターンは正しく設定されていますか。	本器の発生するパターンは被測定物が受信可能なパターンに設定されているか, 被測定物が発生するパターンと MU18204xA(または MU181040A)の検出パターンの設定は一致しているか確認してください。 被測定物が本器のパターンを変更せずに出力するような場合, 本器と MU18204xA(または MU181040A)を直接接続してエラーが検出されるか確認してください。
	本器と MU181040A/B のケーブルは正しい順番で接続されていますか。	本器と MU181040A/B の接続ケーブルを「3.2 モジュール間の接続」に基づいて正しい順番で接続してください。
	エラー付加機能は OFF に設定されていますか。	MU181020A/B の Error Addition 画面で Error Addition Switch が OFF になっていることを確認してください。
	電気インターフェースケーブルがゆるんでいませんか。	コネクタ部分を締め直してください。
	ケーブルやコネクタは高周波特性の良い物を使用していますか。	高周波特性の良いケーブルやコネクタを使用してください。
	位相マージンとバイアスマージンは十分確保されていますか。	本器と被測定物間, 被測定物と MU18204xA 間の位相とオフセットがそれぞれ最適になるように調整します。

上記の項目で解決できない場合は, 初期化を行い, 上記項目を再確認してください。それでも問題が解決できない場合は, 本書(紙版説明書では巻末, CD 版説明書では別ファイル)に記載の「本製品についてのお問い合わせ窓口」へご連絡ください。

付録 A	初期設定項目一覧	A-1
付録 B	設定制約事項	B-1
付録 C	性能試験結果記入表	C-1

A.1 初期設定項目一覧

ここでは、本器に関する出荷時の設定項目初期値を示します。

なお、メニューバー [File] [Initialize] を選択すると全設定項目を初期設定値にすることができます。

表 A.1-1 MU182020A 初期設定一覧表

設定機能	大項目	中項目	小項目	初期設定値
Output (Data)	Data・XData Output ON・OFF の選択			ON
	Clock ON・OFF の選択 (MU182020A-x21, x02)			ON
	Amplitude・Offset の選択			Vth
	Data・Xdata の選択	Tracking の設定		OFF
		Level Guard の設定		OFF
		Level Guard Setup の設定	Amplitude 上限の設定	1.750 Vp-p (MU182020A-x10) 2.500 Vp-p (MU182020A-x11) 3.500 Vp-p (MU182020A-x13)
			Offset limit の設定	−3.750〜3.300 V (MU182020A-x10) −4.000〜3.300 V (MU182020A-x11) −4.000〜3.300 V (MU182020A-x13)
		Defined Interface の 設定	Amplitude の設定	1.000 Vp-p
			Offset の切り替え設定	AC OFF
			Offset 設定	0.000 V
			External ATT Factor の 設定	0 dB
		Cross Point の設定		50%
		Half Period Jitter		0
		Delay の設定	Delay の設定	0 mUI (MU182020A-x30, x31)
			Calibration の設定	— (MU182020A-x30, x31)
			Jitter Input 設定	OFF (MU182020A-x30, x31)
			Delay Relative 設定	OFF (MU182020A-x30, x31)

表 A.1-1 MU182020A 初期設定一覧表(続き)

設定機能	大項目	中項目	小項目	初期設定値	
Output (Data) (続き)	Clock・Xclock の選択 (MU182020A -x21)	Tracking の設定		OFF	
		Level Guard の設定		OFF (MU182020A-x21)	
		Level Guard Setup の設定	Amplitude 上限の 設定	2.000 Vp-p	
			Offset limit の設定	－4.000～3.300 V	
		Defined Interface の設定			Variable
			Amplitude の設定		1.000 Vp-p
			Offset の切り替え設定		AC OFF (MU182020A-x21)
			Offset 設定		0.000 V (MU182020A-x21)
			External ATT Factor の設定		0 dB (MU182020A-x21)
		Duty の設定		0 (MU182020A-x21)	

表 A.1-2 MU182021A 初期設定一覧表

設定機能	大項目	中項目	小項目	初期設定値
Output (Data 1, 2)	Data・XData Output ON・OFF の選択			ON
	Clock・XClock Output ON・OFF の選択 (MU182021A-x21, x02)			ON
	Amplitude・Offset の選択			Vth
	Data ・ Xdata の選択	Data 1, 2 Tracking		OFF
		Tracking の設定		OFF
		Level Guard の設定		OFF
		Level Guard Setup の設定	Amplitude 上限の設定	1.750 Vp-p (MU182021A-x10) 2.500 Vp-p (MU182021A-x11) 3.500 Vp-p (MU182021A-x13)
			Offset limit の設定	− 3.750～3.300 V (MU182021A-x10) − 4.000～3.300 V (MU182021A-x11) − 4.000～3.300 V (MU182021A-x13)
		Defined Interface の設定	Variable	
			Amplitude の設定	1.000 Vp-p
			Offset の切り替え設定	AC OFF
			Offset 設定	0.000 V
			External ATT Factor の 設定	0 dB
		Cross Point の設定		50%
		Half Period Jitter		0
		Delay の設定	0 mUI (MU182021A-x30, x31)	
			Calibration の設定	— (MU182021A-x30, x31)
			Jitter Input 設定	OFF (MU182021A-x30, x31)
			Delay Relative 設定	OFF (MU182021A-x30, x31)

表 A.1-2 MU182021A 初期設定一覧表(続き)

設定機能	大項目	中項目	小項目	初期設定値	
Output (Data 1, 2) (続き)	Clock ・ Xclock の選択 (MU182021A- x21)	Tracking の設定		OFF (MU182021A-x21)	
		Level Guard の設定		OFF (MU182021A-x21)	
		Level Guard Setup の設定	Amplitude 上限の設定	2.000 Vp-p	
			Offset limit の設定	－4.000～3.300 V	
		Defined Interface の設定			Variable (MU182021A-x21)
			Amplitude の設定		1.000 Vp-p (MU182021A-x21)
			Offset の切り替え設定		AC OFF (MU182021A-x21)
			Offset 設定		0.000 V (MU182021A-x21)
			External ATT Factor の設定		0 dB (MU182021A-x21)
		Duty の設定		0 (MU182020A-x21)	

注

Combination または Channel Synchronization 機能を選択した状態で Initialize 機能を実行した場合, 初期状態である Independent になります。

B.1	オフセット, 振幅の設定範囲.....	B-2
B.1.1	MU182020/21A-x10 データ出力 (0.25~1.75 Vp-p)	B-3
B.1.2	MU182020/21A-x11 データ出力 (0.5~2.5 Vp-p)	B-5
B.1.3	MU182020/21A-x13 データ出力 (0.5~3.5 Vp-p)	B-7
B.1.4	MU182020/21A-x21 クロック出力 (0.5~2.0 Vp-p)	B-9
B.2	Combination 機能構成	B-11
B.3	Channel Synchronization 機能構成	B-12
B.4	Combination 連動.....	B-13
B.5	Combination 共通設定一覧	B-14

B.1 オフセット, 振幅の設定範囲

■オフセット基準値と振幅の関係

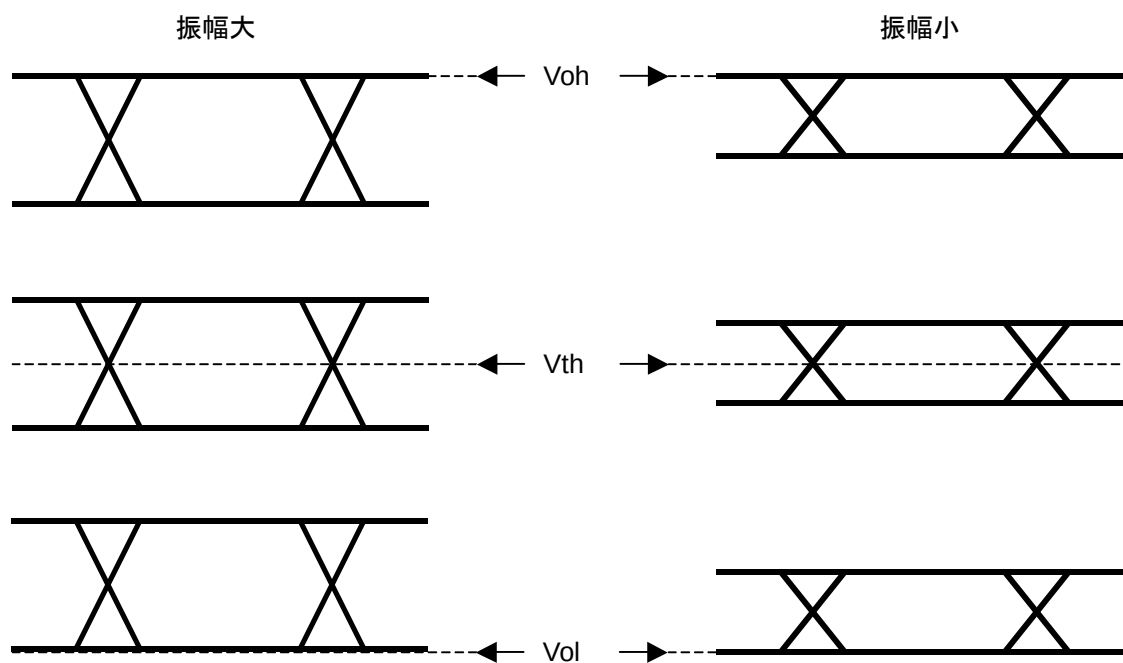


図 B.1-1 オフセット基準値と振幅の関係

B.1.1 MU182020/21A-x10 データ出力 (0.25~1.75 Vp-p)

<規格>

振幅: 0.25~1.75 Vp-p

オフセット: -2.0~+3.3 V(Voh)

(a) Voh 時

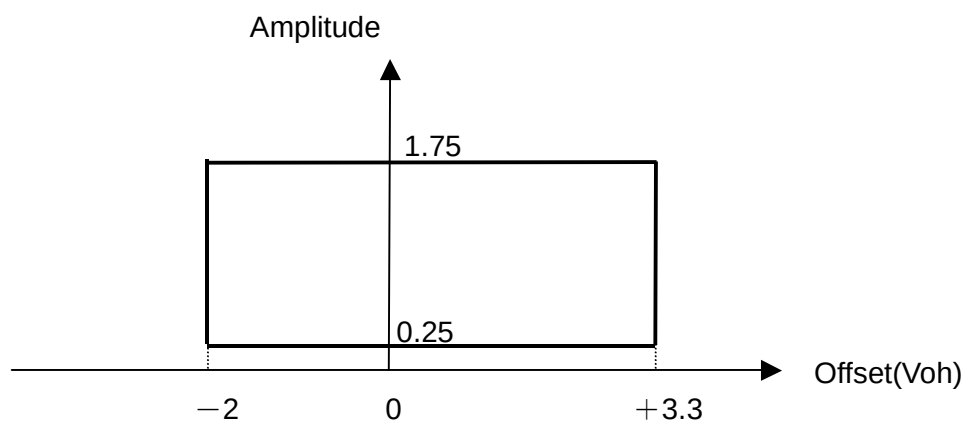


図 B.1.1-1 MU182020/21A-x10 オフセット基準に対する振幅, オフセット設定範囲 (Voh)

(b) Vth 時

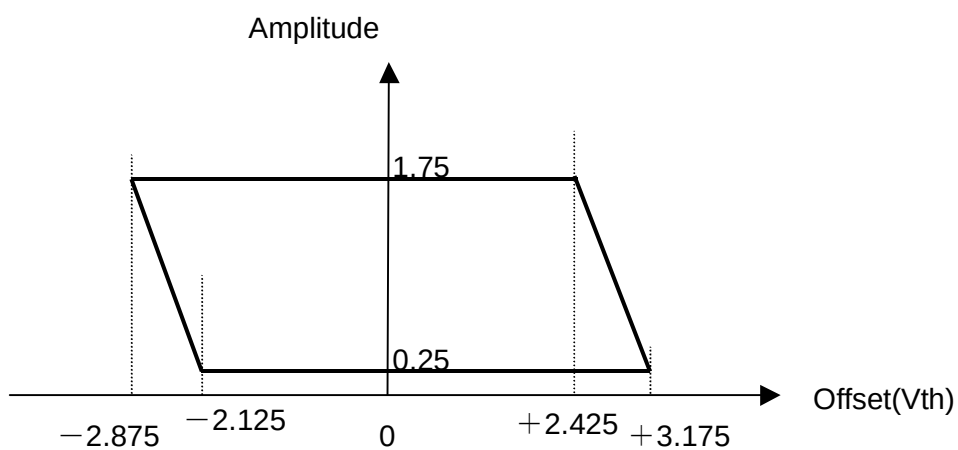


図 B.1.1-2 MU182020/21A-x10 オフセット基準に対する振幅, オフセット設定範囲 (Vth)

(c) Vol 時

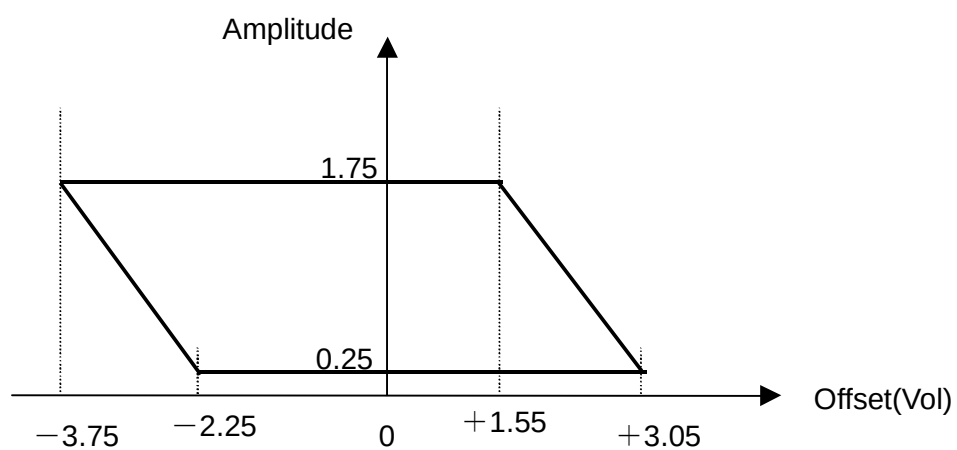


図 B.1.1-3 MU182020/21A-x10 オフセット基準に対する振幅, オフセット設定範囲 (Vol)

B.1.2 MU182020/21A-x11 データ出力 (0.5~2.5 Vp-p)

<規格>

振幅: 0.5~2.5 Vp-p

オフセット: -2.0~+3.3 V (Voh)

(a) Voh 時

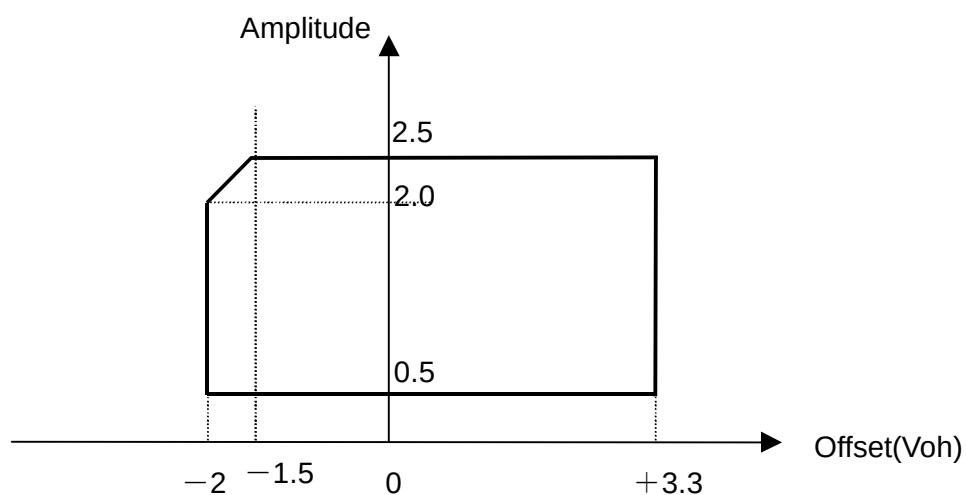


図 B.1.2-1 MU182020/21A-x11 オフセット基準に対する振幅, オフセット設定範囲 (Voh)

(b) Vth 時

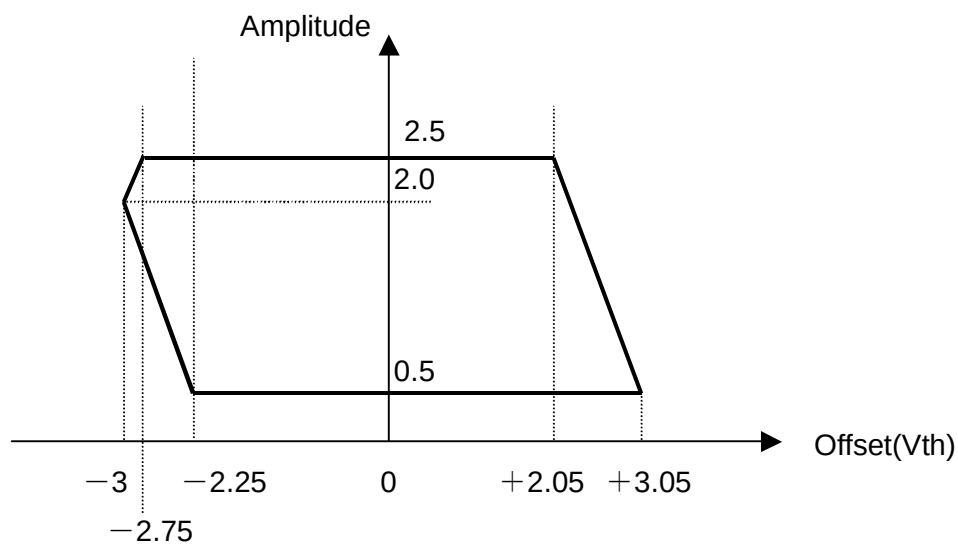


図 B.1.2-2 MU182020/21A-x11 オフセット基準に対する振幅, オフセット設定範囲 (Vth)

(c) Vol 時

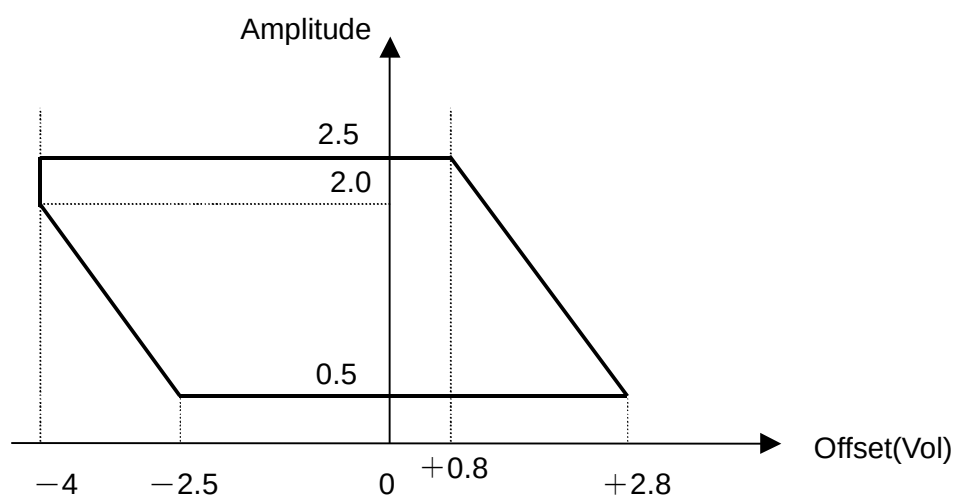


図 B.1.2-3 MU182020/21A-x11 オフセット基準に対する振幅, オフセット設定範囲 (Vol)

B.1.3 MU182020/21A-x13 データ出力 (0.5~3.5 Vp-p)

<規格>

振幅: 0.5~3.5 Vp-p

オフセット: -2.0~+3.3 V (Voh)

(a) Voh 時

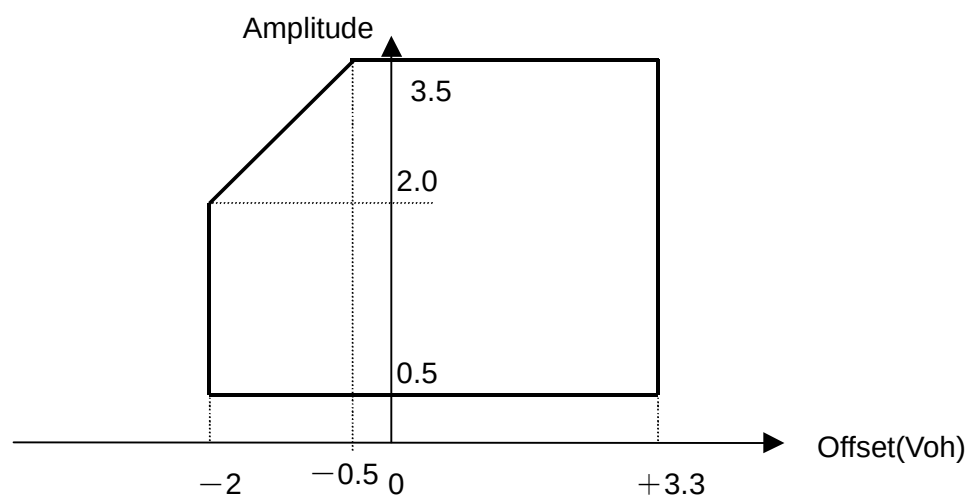


図 B.1.3-1 MU182020/21A-x13 オフセット基準に対する振幅, オフセット設定範囲 (Voh)

(b) Vth 時

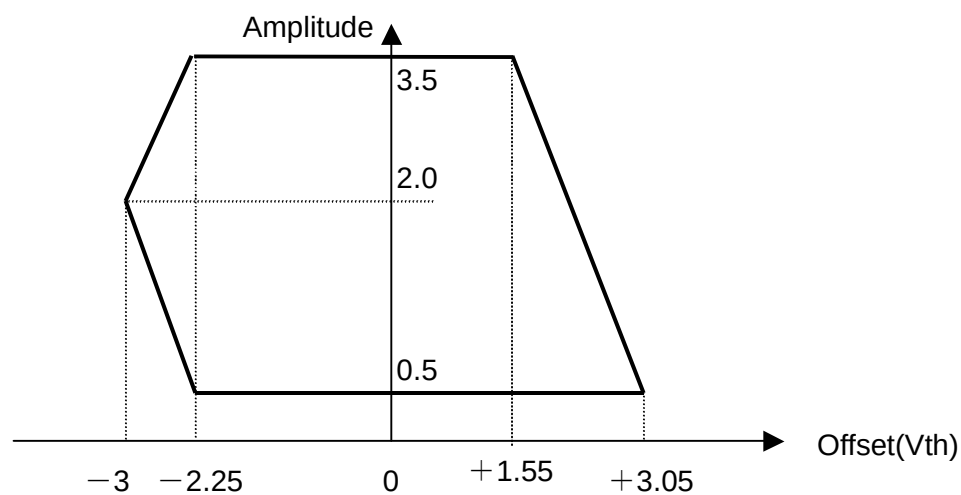


図 B.1.3-2 MU182020/21A-x13 オフセット基準に対する振幅, オフセット設定範囲 (Vth)

(c) Vol 時

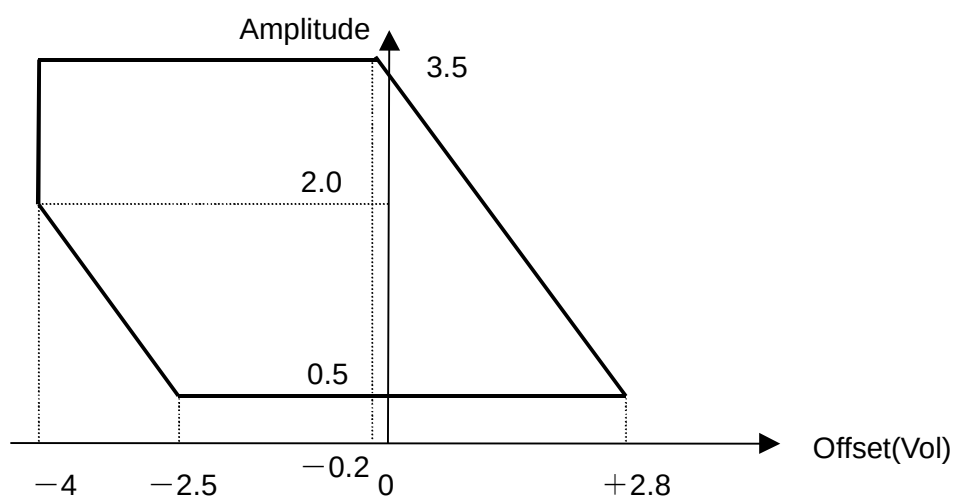


図 B.1.3-3 MU182020/21A-x13 オフセット基準に対する振幅, オフセット設定範囲 (Vol)

B.1.4 MU182020/21A-x21 クロック出力 (0.5~2.0 Vp-p)

<規格>

振幅: 0.5~2.0 Vp-p

オフセット: -2.0~+3.3 V (Voh)

(a) Voh 時

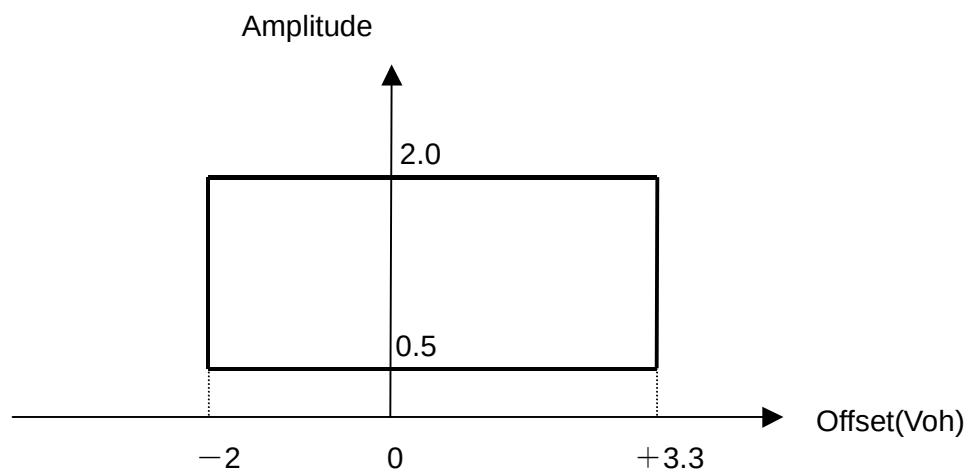


図 B.1.4-1 MU182020/21A/-x21 オフセット基準に対する振幅, オフセット設定範囲 (Voh)

(b) Vth 時

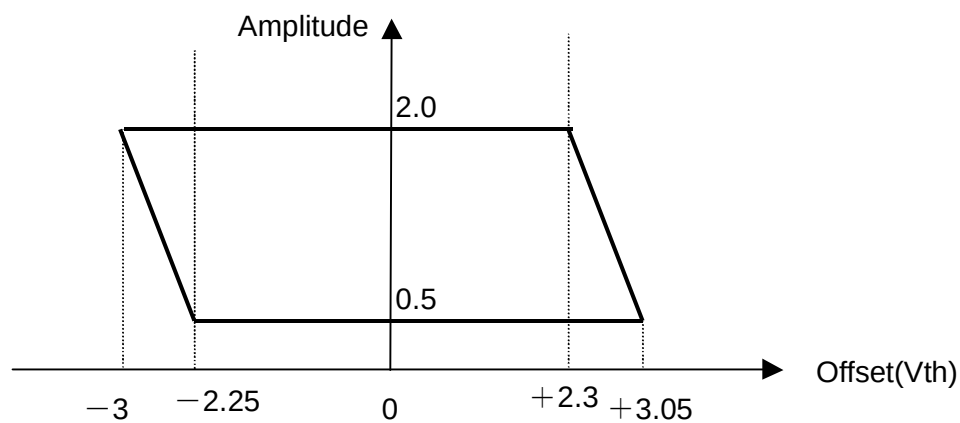


図 B.1.4-2 MU182020/21A/-x21 オフセット基準に対する振幅, オフセット設定範囲 (Vth)

(c) Vol 時

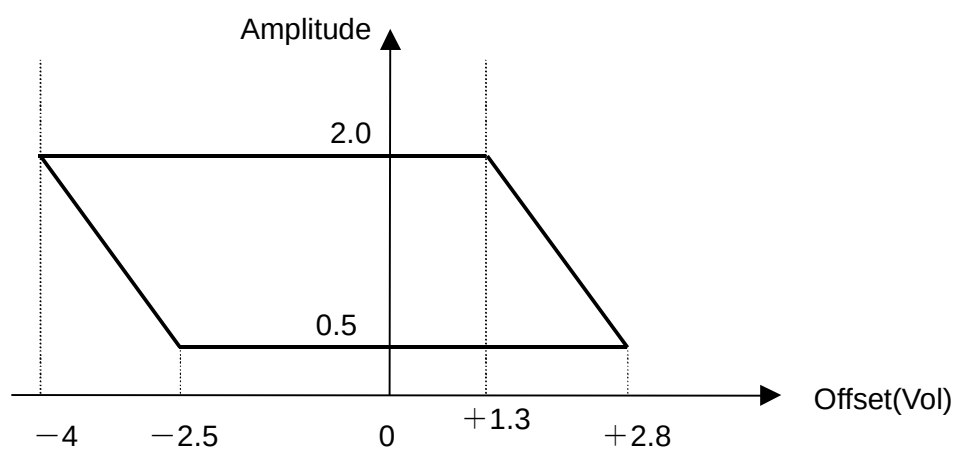


図 B.1.4-3 MU182020/21A/-x21 オフセット基準に対する振幅, オフセット設定範囲 (Vol)

B.2 Combination 機能構成

複数の MU181020A/B を使用して、Combination 機能を実行するための条件について説明します。

Combination 機能を実行するには、以下の条件をすべて満たしている必要があります。

Combination 機能有効条件

- ・ 2 台以上の MU181020A/B が 1 つの本体に実装されていること (Slot1 から上詰めで実装)。
- ・ MU181020A と MU181020B が混在していないこと。
また、各オプション (MU181020A-x10/x11/x12/x13 , MU181020B-x11/x12/x13) も混在しないこと。
- ・ 実装されているすべての MU181020A/B が MU181020A-002 または MU181020B-002 を実装していること。
- ・ 実装されているすべての MU181020A/B が MU181020A-x30 または MU181020B-x30 を実装していること。
- ・ 実装されているすべての MU181020A/B が MU181020A-x21 または MU181020B-x21 を実装していること、あるいはすべての MU181020A-x21 または MU181020B-x21 が実装されていないこと。
- ・ 本体のオプションが MP1800A-015, 016 のいずれかであること。

また、Combination 機能時は、以下の制約が発生します。

Combination 機能時の制約

- ・ 試験パターンとして、Alternate, Mixed-Alternate, および Sequence パターンは使用できません。

B.3 Channel Synchronization 機能構成

複数の MU181020A/B を使用して、Channel Synchronization 機能を実行するための条件について説明します。

Channel Synchronization 機能を実行するためには以下の条件をすべて満たしている必要があります。

Channel Synchronization 機能有効条件

- ・ 2 台以上の MU181020A/B が 1 つの本体に実装されていること。
Slot1 から連続で実装されている MU181020A/B までが有効となります。
- ・ MU181020A と MU181020B が混在していないこと。
また、各オプション (MU181020A-x10/x11/x12/x13 , MU181020B-x11/x12/x13) も混在しないこと。
- ・ 実装されているすべての MU181020A/B が MU181020A-002 または MU181020B-002 を実装していること。
- ・ 実装されているすべての MU181020A/B が MU181020A-x30 または MU181020B-x30 を実装していること。
- ・ 実装されているすべての MU181020A/B が MU181020A-x21 または MU181020B-x21 を実装していること、あるいはすべて MU181020A-x21 または MU181020B-x21 が実装されていないこと。

B.4 Combination 連動

本器および MU181020A/B が同一筐体の実装されている場合で、かつ 2ch Combination または、25Gx2ch Combination 選択時には本器および MU181020A/B が連動します。

a) MP1800A-015/016 2ch Combination の場合

図 B.4-1 に示すように、Slot1,2 の MU181020A/B と Slot5 の MU182020A(21A 時は Data1)が連動します。本器の Data Interface タブで設定する Delay が Slot1, 2 の MU181020A/BG の Delay と連動します。

Slot3,4 の MU181020A/B と Slot6 の MU182020A(21A 時は Data2)が連動します。

本器の Data Interface タブで設定する Delay が Slot3, 4 の MU181020A/B の Delay と連動します。

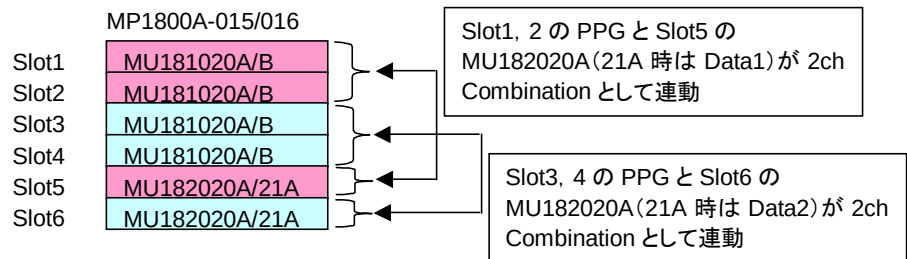


図 B.4-1 MP1800A-015/016 2ch Combination 連動

b) MP1800A-015/016 25Gx2ch Combination の場合

図 B.4-2 に示すように、Slot1～4 の MU181020A/B と Slot5,6 の MU182020A/21A が連動します。

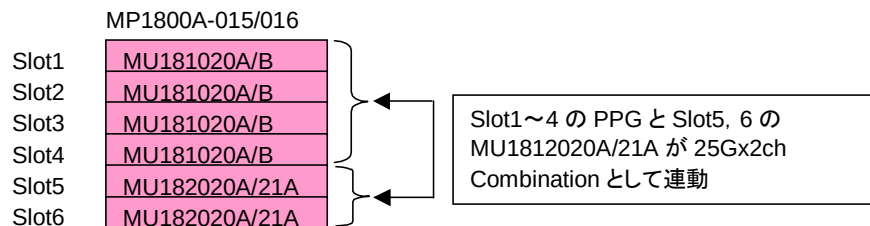


図 B.4-2 MP1800A-015/016 25Gx2ch Combination 連動

B.5 Combination 共通設定一覧

本器を Combination として使用する場合, Combination された全モジュール共通の設定となる項目があります。

ここでは, Combination 時に設定を共通または独立で行う項目を示します。

表 B.5-1 Combination 共通設定有無一覧表

設定機能	大項目	中項目	小項目	共通設定の有無
Output	Data・XData Output ON・OFF の選択			独立
	Clock・XClock Output ON・OFF の選択 (MU181020A-x21, MU181020B-x21)			独立
	Amplitude・Offset の選択			独立
	Data・Xdata の選択	Tracking の設定		独立
		Level Guard の設定		独立
		Level Guard Setup の設定	Amplitude 上限の設定	独立
			Offset limit の設定	独立
		Defined Interface の設定	Amplitude の設定	独立
			Offset の切り替え設定	独立
			Offset 設定	独立
			External ATT Factor の設定	独立
		Cross Point の設定		独立
		Delay の設定	Calibration の設定	独立
	Clock・Xclock の選択 (MU181020A -x21, MU181020B- x21)	Tracking の設定		独立
		Level Guard の設定		独立
		Level Guard Setup の設定	Amplitude 上限の設定	独立
			Offset limit の設定	独立
		Defined Interface の設定	Amplitude の設定	独立
			Offset の切り替え設定	独立
			Offset 設定	独立
			External ATT Factor の設定	独立
		Duty の設定		独立

表 B.5-1 Combination 共通設定有無一覧表(続き)

設定機能	大項目	中項目	小項目	共通設定の有無
Pattern				共通
	PRBS の設定	PRBS 段数の選択		共通
		Logic の設定		共通 (パターン共通)
		マーク率の選択		共通 (パターン共通)
		Bit Shift の設定		共通 (Mixed Data と共通)
	Zero-substitution の設定	PRBS 段数の選択		共通
		Zero-Substitution Length の設定		共通
		Addition Bit の設定		共通
	Data の設定	Data Pattern の設定		共通
	Mixed Data の設定	Logic の設定		共通 (パターン共通)
		Bit Shift の設定		共通 (PRBS と共通)
		Block 数の表示		共通
		Row Length の表示		共通
		Data Length の表示		共通
		Row 数の表示		共通
		PRBS	Pattern の設定	共通
			マーク率の選択	共通 (パターン共通)
		Scramble の設定		共通
		Scramble Setup の設定		共通
		PRBS Sequence の設定		共通
	Pattern Editor の設定	Zoom の設定		独立
		Block 数の表示		共通
		Row Length の表示		共通
		Data Length の表示	Data の設定	共通
			Mixed Data の設定	共通
		Row 数の表示		共通

表 B.5-1 Combination 共通設定有無一覧表(続き)

設定機能	大項目	中項目	小項目	共通設定の有無	
Error Addition	Error Addition の設定			共通	
		Source の選択		共通	
		Variation の選択		共通	
		Route の設定		独立	
		Error Rate の設定		共通	
		Test Pattern が Mixed Data の場合 Row 1		共通	
Misc	Pattern Sequence の設定			共通	
		Repeat 時	Pulse Width の設定	共通	
			Delay の設定	共通	
		Burst 時	Source の選択	共通	
			Data Sequence の選択	共通	
			Enable Period の設定	共通	
			Burst Cycle の設定	共通	
			Delay の設定	共通	
			Pulse Width の設定	共通	
	Aux Input の設定			共通	
	Aux Output の設定				独立
		1/N Clock 時			独立
		Pattern Sync 時	PRBS, Zero-Substitution, Data の場合 Position		独立
			Mixed Data の場合 Block No. Row No.		独立
		Burst Output 2 時	Delay の設定		共通
			Pulse Width の設定		共通

C.1 性能試験結果記入表

形名／品名： MU182020A 25Gbit/s 1ch MUX

MU182021A 25Gbit/s 2ch MUX

製造 No. :

周囲温度: °C

相対湿度: %

表 C.1-1 MU182020A

オプション構成	規格項目	規格	結果
—	Operating Bit Rate	8.0～25.0 Gbit/s 8.0～28.0 Gbit/s (MU182020A-x01 実装時)	
MU182020A-x10 (Variable Data Output (0.25～1.75 Vp-p))	Amplitude 設定誤差	0.25～1.75 Vp-p / 2 mV Step 設定誤差: 50 mV 17% of Amplitude	
	Offset 設定誤差	2.0～+3.3 Voh, Min. 最小値: -4.0 Vol/1 mV Step 設定誤差: 65 mV 10% of Offset (Vth) (Amplitude 設定誤差/2)	
	Cross Point	20～80%/0.1% Step	
	Tr/Tf	Typ.12ps (20～80%) @25 Gbit/s, 1.75 Vp-p	
	Total Jitter	Typ. 8psp-p*	
	Waveform Distortion (0-peak)	Typ. 25 mV 10%@25 Gbit/s	

*: ジッタ規格値は、オシロスコープの残留ジッタが 200 fs (RMS) 未満のものを
使用したときの値です。

表 C.1-1 MU182020A(続き)

オプション構成	規格項目	規格	結果
MU182020A-x11 (Variable Data Output (0.5~2.5Vp-p))	Amplitude 設定誤差	0.5~2.5 Vp-p/2 mV Step 設定誤差: 50 mV 17% of Amplitude	
	Offset 設定誤差	-2.0~+3.3 Voh, Min. 最小値:-4.0 Vol/1 mV Step 設定誤差: 65 mV 10% of Offset (Vth) (Amplitude 設定誤差/2)	
	Cross Point Setting Range	20~80% / 0.1% Step	
	Tr/Tf	Typ.12ps (20~80%)@25 Gbit/s, 2.5 Vp-p	
	Total Jitter	Typ. 8psp-p*	
	Waveform Distortion (0-peak)	Typ. 25 mV 10%@25 Gbit/s	
MU182020A-x13 (Variable Data Output (0.5~3.5 Vp-p))	Amplitude 設定誤差	0.5~3.5 Vp-p/2 mV Step 設定誤差: 50 mV 17% of Amplitude	
	Offset 設定誤差	-2.0~+3.3 Voh, Min. 最小値:-4.0 Vol/1 mV Steps 設定誤差: 65 mV 10% of Offset (Vth) (Amplitude 設定誤差/2)	
	Cross Point Setting Range	20~80%/0.1% Step	
	Tr/Tf	Typ.12ps (20~80%)@25 Gbit/s, 3.5 Vp-p	
	Total Jitter	Typ. 8psp-p*	
	Waveform Distortion (0-peak)	Typ. 25 mV 10%@25 Gbit/s	

*: ジッタ規格値は、オシロスコープの残留ジッタが 200 fs (RMS) 未満のものを
使用したときの値です。

表 C.1-1 MU182020A(続き)

オプション構成	規格項目	規格	結果
Clock Output (MU182020A-x21 未実装時)	Amplitude 設定誤差	Min. 0.3 Vp-p, Max. 1.0 Vp-p Min. 0.7 Vp-p, Max. 1.0 Vp-p (MU182020A-x02 実装時)	
Clock Output (MU182020A-x21 実装時)	Amplitude 設定誤差	0.5~2.0 Vp-p/2 mV Step 設定誤差: 70 mV 17% of Amplitude	
	Offset 設定誤差	-2.0~+3.3 Voh, Min. 最小値: -4.0 Vol/1 mV Step 設定誤差: 65 mV 10% of Offset (Vth) (Amplitude 設定誤差/2)	
	Duty Setting Range	-25~+25/1 Step (No Unit)	
Variable Data Delay (MU182020A-x30 または x31 実装時)	Phase Setting Range	-64000~+64000 mUI/2 mUI Steps	
	Accuracy	Typ. 50 mUIp-p	

表 C.1-2 MU182021A

オプション構成	規格項目	規格	結果
—	Operating Bit Rate	8.0～25.0 Gbit/s 8.0～28.0 Gbit/s (MU182021A-x01 実装時)	
MU182021A-x10 (Variable Data Output (0.25～1.75 Vp-p))	Amplitude 設定誤差	0.25～1.75 Vp-p / 2 mV Step 設定誤差: 50 mV 17% of Amplitude	
	Offset 設定誤差	－2.0～＋3.3 Voh, Min. 最小値:－4.0 Vol/1 mV Step 設定誤差: 65 mV 10% of Offset (Vth) (Amplitude 設定誤差/2)	
	Cross Point	20～80% / 0.1% Step	
	Tr/Tf	Typ.12ps (20～80%)@25 Gbit/s, 1.75 Vp-p	
	Total Jitter	Typ. 8psp-p*	
	Waveform Distortion (0-peak)	Typ. 25 mV 10%@25 Gbit/s	
	Data1/Data2 Skew	0.25 UI	

*: ジッタ規格値は、オシロスコープ残留ジッタ <200 fs (RMS) のものを使用し
たときの値です。

表 C.1-2 MU182021A(続き)

オプション構成	規格項目	規格	結果
MU182021A-x11 (Variable Data Output (0.5~2.5 Vp-p))	Amplitude 設定誤差	0.5~2.5 Vp-p/2 mV Step 設定誤差: 50 mV 17% of Amplitude	
	Offset 設定誤差	-2.0~+3.3 Voh, Min. 最小値:-4.0 Vol/1 mV Step 設定誤差: 65 mV 10% of Offset (Vth) (Amplitude Accuracy/2)	
	Cross Point Setting Range	20~80% / 0.1% Step	
	Tr/Tf	Typ.12ps (20~80%)@25 Gbit/s, 2.5 Vp-p	
	Total Jitter	Typ. 8psp-p*	
	Waveform Distortion (0-peak)	Typ. 25 mV 10%@25 Gbit/s	
	Data1/Data2 Skew	0.25 UI	

*: ジッタ規格値は, オシロスコープ残留ジッタ <200 fs (RMS) のものを使用し
たときの値です。

表 C.1-2 MU182021A(続き)

オプション構成	規格項目	規格	結果
MU182021A-x13 (Variable Data Output (0.5~3.5 Vp-p))	Amplitude 設定誤差	0.5~3.5 Vp-p/2 mV Step 設定誤差: 50 mV 17% of Amplitude	
	Offset 設定誤差	-2.0~+3.3 Voh, Min. 最小値: -4.0 Vol/1 mV Step 設定誤差: 65 mV 10% of Offset (Vth) (Amplitude 設定誤差/2)	
	Cross Point Setting Range	20~80% / 0.1% Step	
	Tr/Tf	Typ.12ps (20~80%)@25 Gbit/s, 3.5 Vp-p	
	Total Jitter	Typ. 8psp-p*	
	Waveform Distortion (0-peak)	Typ. 25 mV 10%@25 Gbit/s	
	Data1/Data2 Skew	0.25 UI MU182021A-x10, Data1/Data2 Skew 参照	

*: ジッタ規格値は, オシロスコープ残留ジッタ <200 fs (RMS) のものを使用したときの値です。

表 C.1-2 MU182021A(続き)

オプション構成	規格項目	規格	結果
Clock Output (MU182021A-x21 未実装時)	Amplitude 設定誤差	Min. 0.3 Vp-p, Max. 1.0 Vp-p Min. 0.7 Vp-p, Max. 1.0 Vp-p (MU182021A-x02 実装時)	
Clock Output (MU182021A-x21 実装時)	Amplitude 設定誤差	0.5~2.0 Vp-p/2 mV Step 設定誤差: 70 mV 17%	
	Offset 設定誤差	-2.0~+3.3 Voh, Min. 最小値: -4.0 Vol/1 mV Step 設定誤差: 65 mV 10% of Offset (Vth) (Amplitude 設定誤差/2)	
	Duty Setting Range	-25~+25/1 Step (No Unit, 非独立)	
Variable Data Delay (MU182021A-x30 または x31 実装時)	Phase Setting Range	-64000~+64000 mUI/2 mUI Step	
	Accuracy	Typ. 50 mUIp-p	

