

高速インタコネクタ開発の最前線 先進技術を支える テストソリューションの力

Qualitas Semiconductor Co., Ltd. 様

アンリツのベクトルネットワークアナライザ (VNA) を活用し、高速インタコネクタのシグナルインテグリティの検証力を強化
IPソリューションの開発効率を向上し、品質・信頼性を確保



Qualitas
SEMICONDUCTOR

記事概要

Qualitas Semiconductor Co., Ltd. (以下、Qualitas社) は、高速インタコネクタ分野で先進的なPHY IPを開発・提供する企業です。PHY IPは、PCI Express® (PCIe®) やUSBなどの高速インタフェースで、デジタル信号の送受信を担う物理層の設計ブロックです。

高速インタコネクタ分野ではデータ伝送の高速化が続いており、それに伴いシグナルインテグリティへの要求も一段と厳しくなっています。もはやチップ単体での評価では十分といえず、電子プリント基板 (PCB)、チップを封止するパッケージ、チップとPCBを接続するソケットまで含めたインタコネクタチャンネル全体を総合的に評価することが不可欠となっています。そのため、このような評価を可能にする検証環境の構築が重要な課題として位置づけられています。

こうした課題に対応するため、Qualitas社はアンリツのShockLine™ VNA MS46524Bを導入しました。PHY IPを含むシステム全体のシグナルインテグリティを正確かつ高い再現性で評価できる検証環境を構築し、IPの品質と信頼性を大幅に向上させました。

本記事では、Qualitas社 R&Dセンタ Executive DirectorのJaeyoung Kim博士へのインタビューを通じて、直面していた技術課題、検証環境強化の取り組み、アンリツソリューション導入の決め手、次世代インタフェース時代に向けた技術戦略について紹介します。

PCIe®およびPCI Express®は、PCI-SIGの登録商標です。



— 貴社の事業内容と強みについて教えてください。

Qualitas社は、高速インタコネクト向けのPHY IPを専門的に開発する半導体設計企業です。SerDes PHY IPをはじめ、PCIe、Universal Chiplet Interconnect Express (UCIe)、Ethernet、Mobile Industry Processor Interface (MIPI)、USB SuperSpeed+など、主要な高速インタフェース向けに高付加価値のPHY IPを提供しています。これらのPHY IPは、各種高速通信規格で高い信号品質を確保するための中核部品として数多くの顧客に採用されています。

Qualitas社の強みは、先進的なシグナルインテグリティ技術と、最先端プロセスに最適化された高精度の回路設計力にあります。回路の高速化・高密度化が進む中でも安定した動作を実現するため、設計段階から実装条件を重視しています。具体的には、パッケージ、PCB、ソケットを含むインタコネクトチャンネル全体の条件を反映した総合的な設計を行っています。さらに、実シリコンで性能を確認した「シリコン実証済みIP」を数多く保有しており、高い信頼性を備えたIPを提供できる点も大きな強みです。

こうした技術基盤を背景に、Qualitas社は米国・中国・日本をはじめとする主要半導体市場の大手企業と多数の供給契約を締結し、豊富な実証データと量産実績を蓄積してきました。顧客の設計負荷を軽減しつつ、開発期間の短縮や量産安定化に貢献することで、次世代AI、データセンタ、自動車、チップレットベースシステムといった成長分野で信頼性の高い技術パートナーとしての地位を確立しています。

— シグナルインテグリティ検証がより一層重要視されるようになった理由を教えてください。

PCIe・UCIe・USB・Ethernetなど主要インタフェースは世代を重ねるごとに高速化しています。これにより、シグナルインテグリティに対する許容マージンは急速に縮小し、チャンネル損失、反射、クロストーク、インピーダンス不整合といった寄生成分がシステム動作へ直接影響を及ぼすようになってきています。その結果、従来のようにチップ単体のみを評価する手法では、実際のシグナルインテグリティを確保することが困難になっています。

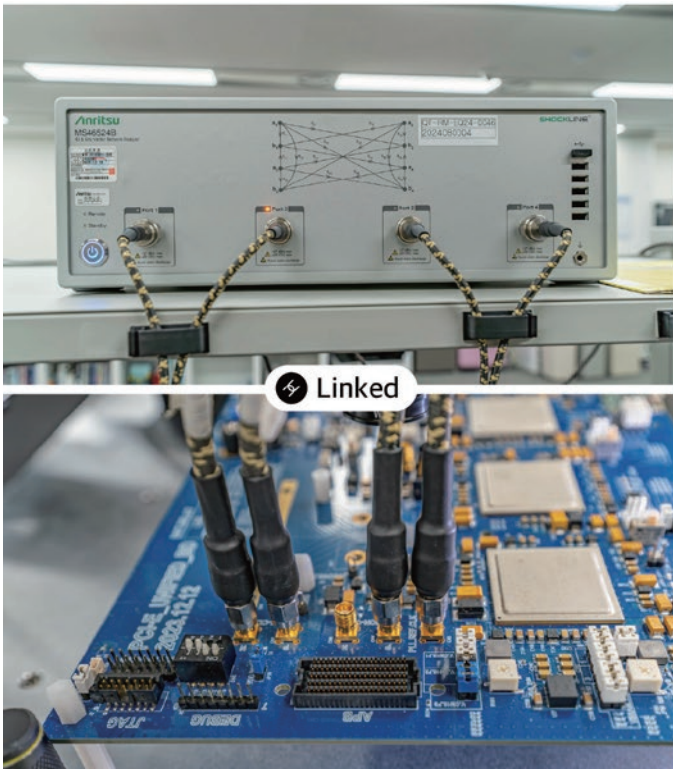
高速信号のシグナルインテグリティは、パッケージ内部配線、PCBの配線長・誘電率・層構成、ビア構造、ソケットやコネクタなどのインタコネクト全体により決定されます。信号の高速化により、これらの構造のわずかな差異が品質の悪化につながります。このため、実装された状態に近い環境での評価なしでは、実使用環境で期待通りの性能を発揮できる保証が難しくなっています。言い換えると、チップ単体の評価では良好でも、実装後に反射や不連続点が顕在化して動作マージンを下回る可能性が高まっています。つまり、評価対象はチップ単体からパッケージ・PCB・コネクタ等を含むインタコネクトチャンネル全体へと拡張させる必要があり、チャンネル全体の最適化を前提としたシグナルインテグリティの確保が求められています。

— 貴社が直面していた従来手法の限界について教えてください。

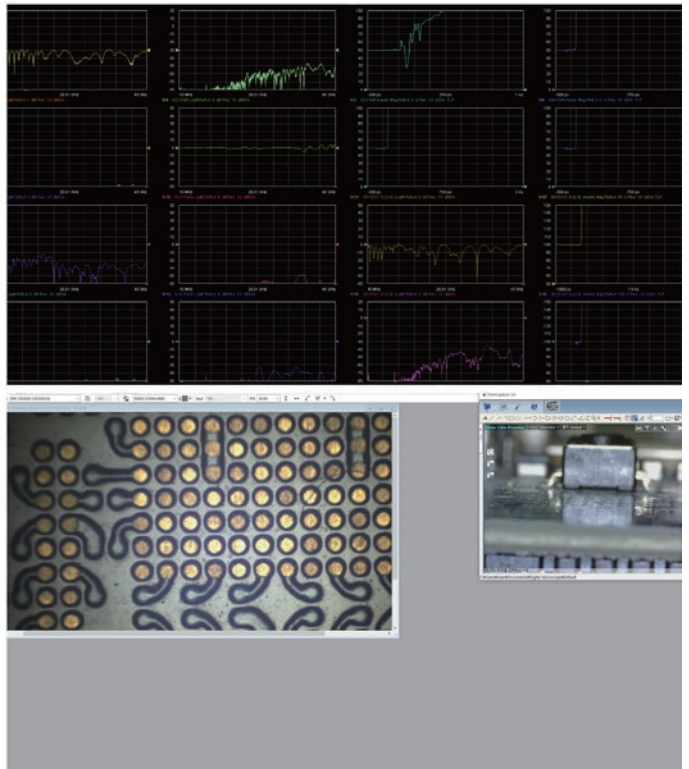
高速インタコネクト開発で従来実施してきたシミュレーションでは、システム実装後に発生する信号劣化を完全には再現しきれないという課題が顕在化していました。パッケージ構造やPCB配線長などがごくわずかに異なっていたとしても、損失・反射・クロストークといった信号劣化要因が増加し、PHY IPの実動作に大きな影響を及ぼします。しかし、実装依存の現象はモデル化自体が難しく、シミュレーションのみでは十分に再現・検出できないケースが多くありました。その結果、設計段階では問題が顕在化せず、実測フェーズで不具合が見つかって設計・基板・治具の見直しが後工程に波及し、手戻りが大きくなる点が問題となっていました。また、グローバル顧客からは、実測データに基づく信頼性実証を厳しく要求される事例が増えており、シミュレーション中心の従来手法では対応に限界があることが明らかになりました。

ShockLine™ VNA MS46524B

Measurement Screen



Qualitas社の高速インタコネクットの検証環境



— アンリツのMS46524Bを選定した理由について教えてください。

そこでQualitas社は、従来のシミュレーション中心の手法から、実装状態に近い条件下での事前検証へ軸足を移す取り組みを進めてきました。さらに、次世代規格や多様化するパッケージ構造に対応するためにも、実装状態を反映した環境でシグナルインテグリティを定量評価できる検証環境の整備が急務となっていました。こうした背景から、Qualitas社はVNAの導入に踏み切りました。

複数ベンダのVNA製品を比較検討した結果、Qualitas社がアンリツのMS46524Bを選定した最大の理由は、高周波帯での測定安定性と、インタコネクの実装条件の複雑さに対する柔軟な適応力でした。特に、プローブ測定と同軸測定が混在する検証環境では、測定条件が変わりやすく測定再現性の確保が課題となります。しかし、このような環境でも安定した再現性を確保できることを他社製品に対する優位性として評価しました。さらに、MS46524Bは10ピコ秒未満の高分解能TDR測定（インタコネクのインピーダンス変化などを可視化する測定法）に対応しており、微細なパッケージ構造や高速伝送路の評価に不可欠であり、将来技術への拡張性の面でも大きなメリットとなりました。

— MS46524Bの導入による成果について教えてください。

VNAの導入後は、PCB・パッケージ・テストチップといった異なる構造を単一プラットフォーム上で効率的に評価できる環境を構築しました。差動Sパラメータ測定では挿入損失・反射特性・差動伝送特性を精度よく把握でき、差動TDR測定ではインピーダンス不連続や微小構造の課題を時間領域で直感的に特定可能になりました。これらを併用することで、問題発生時の原因を迅速に特定できるようになり、設計・検証間のフィードバックを効率化できました。

さらに、アンリツ独自のソフトウェアにより測定ワークフローを自動化・標準化でき、評価作業の効率が向上しました。品質レポートの作成や顧客提出までのリードタイムも短縮され、グローバル顧客が求める検証スピードと品質基準を満たす環境が整いました。その結果、現在は設計段階での問題検出精度が向上し、開発後期での手戻りを抑制できるようになりました。これにより、IP設計の品質向上と市場投入までのリードタイム短縮を両立しています。

— 高速インタコネク検証環境の構築時に苦労された点や、対処方法について教えてください。

高速インタコネクットの検証では、特にプローブを用いた非同軸測定（プローブ-同軸、プローブ-プローブ）で想定以上に多くの試行錯誤が必要でした。特に、ボールパッド型パッケージや微細なPCBパターンを対象とする場合、プローブの接触状態や位置ずれが測定結果に直結するため、リファレンスプレーンの設定や測定再現性の確保が容易ではありませんでした。

この課題に対処するため、Qualitas社はMS46524Bの4ポート環境を活用し、プローブ同軸およびプローブプローブの両方に対応した一貫性のある測定系を構築しました。さらに、Type-Eネットワーク抽出技術（測定系に含まれる既知のネットワーク要素を分離・補正する手法）や、プローブ・ケーブルなどに起因する寄生因子を数学的に除去するディエンベディング技術を適用することで、DUT本来の特性のみを正確に抽出できる検証環境を整備しています。

さらに、高速インタコネクトをプローブで評価する際には、実システム環境との差をいかに最小化するかが大きな課題でした。従来のパッド単体での評価では、PCBレイアウトやパッケージ構造がシグナルインテグリティに及ぼす影響を十分に反映できず、実際の特性と一致しないケースが散見されました。高速化が進む最新インタコネクトでは、この乖離が特に顕著であり、従来手法だけでは検証精度を確保できない状況にありました。

この課題に対し、Qualitas社では、パッドレベルだけでなく実際のPCBレイアウトやパッケージ構造を忠実に再現した評価ボード（EVB）を設計してプローブ測定を実施しています。また、プローブ同軸環境とプローブプローブ環境の両方で、差動Sパラメータ測定とTDR測定を併用し、それぞれの測定結果の差異を定量的に比較・解析するアプローチを採用しています。これにより、周波数領域と時間領域の両面から実装起因の影響を的確に把握することができます。

このように実装条件を考慮した多角的なプローブ測定を行うことで、実システムに近いシグナルインテグリティを事前に把握できるようになり、顧客環境での挙動予測精度とIPの信頼性向上に大きく貢献しています。

— 検証で重要視されているディエンベディング技術の活用法や、その効果について教えてください。

高速インタコネクトでは、プローブやケーブルなどといった測定系の治具がシグナルインテグリティに影響を与えるため、DUTが本来持つ特性をどれだけ正確に抽出できるかが検証精度を大きく左右します。Qualitas社ではこうした課題に対応するため、MS46524Bの4ポート測定環境を用いて測定系に含まれる外部要素のSパラメータを事前に抽出し、その後ディエンベディング処理を適用して外部影響を取り除いています。

Qualitas社が重要視しているディエンベディングとは、測定系に含まれるケーブルやプローブなどの影響を数学的に取り除き、DUT本来の特性のみを抽出するための補正技術です。これにより、挿入損失・インピーダンス変化・反射特性など、シグナルインテグリティ評価に不可欠なパラメータを高精度で取得できる環境が整いました。特に、高損失チャネルや微細構造を備えたパッケージでは、この補正の有無により結果の解像度が大きく変わるため、ディエンベディングは極めて重要な工程となっています。

こうして得られた高精度の実測データは、PHY IPの設計段階で貴重なフィードバックとして活用され、設計改善の精度向上・品質向上・開発サイクル短縮に直接貢献しています。Qualitas社にとってディエンベディング技術は、次世代インタフェースで求められる厳しい品質基準に対応するうえで不可欠な要素となっています。



超高速インタコネクトPHY IP検証の様子

— 検証環境の構築による、貴社のPHY IP品質や今後の技術開発戦略への効果について教えてください。

MS46524Bを中心としたシグナルインテグリティ検証環境を構築したことで、Qualitas社は、パッケージ・PCB・テストチップを含むシステムレベルでの伝送特性を事前に定量評価できる体制を確立しました。これにより高周波測定の再現性が大幅に向上し、PHY IP品質を設計初期の段階から安定して保証できるようになりました。

また、アンリツのカスタマイズソフトウェアによって測定ワークフローの自動化と標準化が進み、検証作業のばらつきが減少しました。さらに、短いサイクルで信頼性の高いフィードバックを得られるようになり、品質レポートの作成や量産立ち上げに必要な実測データを迅速に提供できるプロセスが確立しました。これにより、グローバル顧客の要求水準に対応する競争力も強化されています。

この検証環境は、現在のPHY IP開発で品質確保の基盤として既に活用しています。加えて、今後の技術戦略においても重要な役割を担うと考えています。多様化するパッケージ構造や、UCIe・PCIe Gen6などの次世代高速規格にも柔軟に対応できるため、新世代IPの開発スピードと品質を同時に高める“継続的な技術力強化サイクル”を実現しています。Qualitas社にとってこの環境は、長期的にシグナルインテグリティ競争力を維持し、グローバル市場での存在感を高めるうえで欠かせない基盤となっています。

— 次世代高速インタフェースに備えた今後の検証環境について教えてください。

次世代インタフェースでは、パッケージ構造の複雑化やチップレットアーキテクチャの普及、さらにデータレートの一層の高速化が進むことで、シグナルインテグリティ検証に求められる精度と再現性はこれまで以上に高まると見込んでいます。そのためQualitas社では、今後の技術動向に対応できるよう、検証環境のさらなる高度化に取り組んでいます。

具体的には、MS46524Bを中心としたプローブベースの測定環境を拡張し、より広帯域かつ高精度な差動測定が可能なプラットフォームへ進化させていく計画です。また、Qualitas社独自の検証ソフトウェアとの連携を強化することで、複雑化するパッケージやインタコネクト構造に対しても、再現性の高い測定結果を安定して得られるワークフローを構築していきます。

さらに、UCIeやPCIe Gen6をはじめとする次世代高速規格への対応力を高めるため、測定手法・校正プロセス・データ解析手順の拡張も進めています。併せて、業界の標準化活動や外部パートナーとの共同研究にも積極的に参加し、将来のインタフェース仕様に適した検証モデルや評価指標の確立にも貢献していく方針です。こうした取り組みによって、シグナルインテグリティ検証全体の精度向上を図り、次世代製品の開発に必要な競争力の強化を継続的に実現していきたいと考えています。

— 高速インタコネクト開発ベンダがグローバル市場で競争力をより一層高めていくために必要な要素について教えてください。

グローバル市場で競争力を高めるためには、単に規格を満たすPHY IPを提供するだけでは十分ではありません。高速化・高密度化が進む最新インタフェースでは、実際のシステム環境で安定して動作することが強く求められるため、パッケージ・PCB・ソケットを含むインタコネクト全体の信号品質を実測に基づいて証明できることが不可欠です。

Qualitas社では、開発初期から実装環境を忠実に再現した事前検証を実施し、差動SパラメータやTDRなどの測定により、PHY IPが実際の使用条件でどのように振る舞うかを客観的なデータとして提示できる体制を整えています。また、MS46524Bを活用した高信頼の測定環境によって、グローバル顧客が求める水準の検証結果を迅速に提供できる点も大きな強みです。

— アンリツとの協業で特に印象的だった点や取り組みについて教えてください。

アンリツとの協業で特に印象的だったのは、技術課題に直面した際の実務レベルでのサポートでした。アンリツは製品を提供するだけでなく、Qualitas社の検証環境やワークフローを深く理解し、課題に合わせて積極的に技術支援を行ってくれました。

高周波測定では、多くの工程が複雑で専門的な判断を要しますが、アンリツはそれらをより効率的・確実に実行できるよう、測定手順の自動化や標準化を実現するカスタマイズソフトウェアの共同開発にも取り組んでくれました。この取り組みにより、プローブベースの検証作業におけるばらつきが大幅に減少し、再現性と作業効率の両面で大きな改善が得られました。

こうした密な連携を通じて、アンリツとは単なる測定器供給の関係を越え、次世代インタフェースの検証技術とともに進化させていく長期的な技術パートナーとしての信頼関係を築くことができた点が、最も大きな成果だと感じています。