



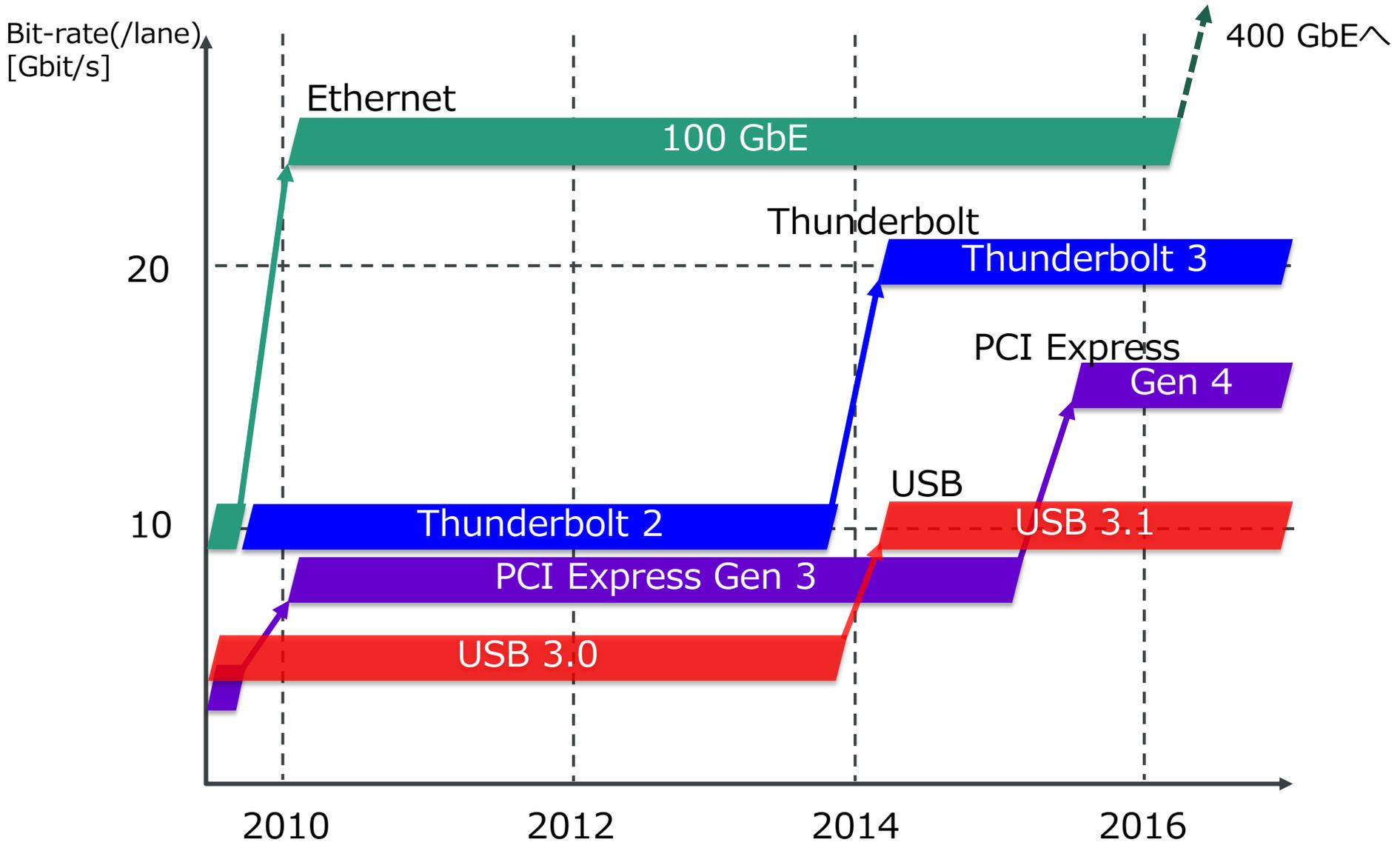
ハイスピードシリアルバス インタフェースソリューション for PCI Express, Thunderbolt, USB

シグナル クオリティ アナライザ
MP1800A シリーズ

概要

- データセンタにおける通信量はクラウドコンピューティングサービスの拡がりにより増大しています。それにともない、サーバとネットワーク機器間を通信する100 GbE、400 GbE、InfiniBand EDR規格の高速化が進む一方、PCI Expressなどの機器内シリアルBUSインタフェースも高速化が検討されています。
- さらに、ハイエンドコンピューティング用インタフェースとして、USB Type-Cコネクタ/ケーブルを介する、Thunderbolt 3, USB 3.1の高速化も進んでいます。
- この製品紹介はハイスピードシリアルバスインタフェースである、PCI Express、Thunderbolt、USB向けソリューションとMP1800Aの機能を説明します。

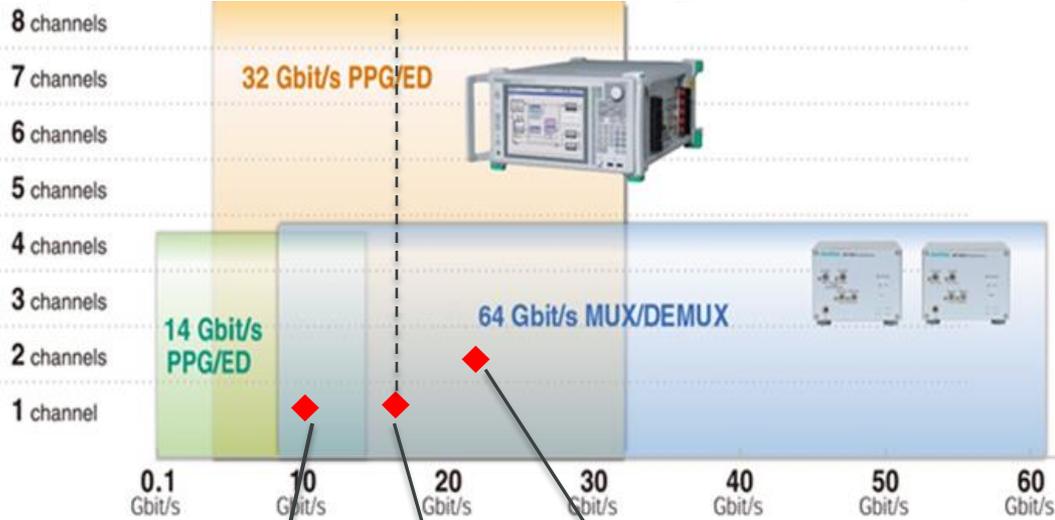
Ethernet, Thunderbolt, PCI Express, USBの規格動向



32Gbit/s 広帯域・マルチインタフェーステスト

MP1800A SQA 1台で32 Gbit/s 最大8 chの拡張性、マルチインタフェースの評価に対応
(PCI Express Gen4(16 G), USB 3.1 Gen2(10 G), Thunderbolt 3(20 G),
100 GbE(25.78 G), 400 GbE(26.6 G/53.1 G), InfiniBand(25.78 G), CEI(28 G))

Multi-channel NRZ solutions

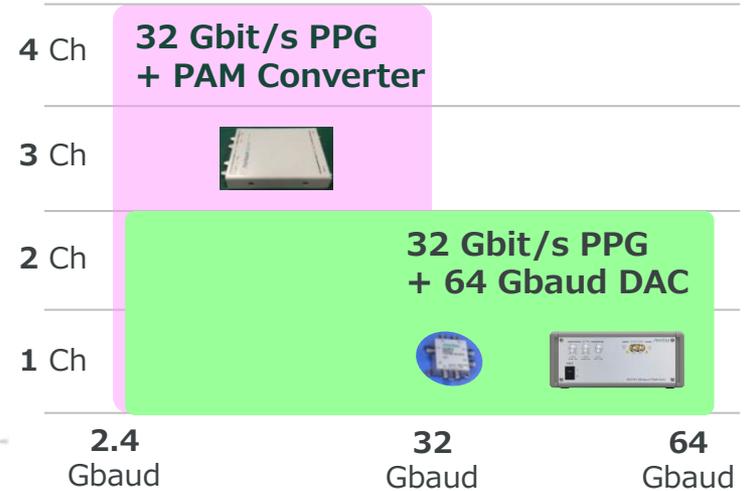


Thunderbolt 3

USB 3.1 Gen 2

PCI Express Gen 4

Multi-channel PAM4 solutions



MP1800A High Speed Serial BUSテストソリューション特長

32 Gbit/s MP1800Aによりマルチインタフェース物理層テストをサポート

- アプリケーション: PCI Express Gen4(16 G), USB 3.1 Gen 2 (10 G), Thunderbolt 3(20 G), 100GbE(25.28 G),400GbE(26.6 G/53.1 G), InfiniBand(25.28 G), CEI(28 G)
- マルチチャンネルと高い拡張性
- 機器間インタフェース100 GbEと機器内インタフェース (PCI Express) の双方をサポート
- USB 3.1 Type-Cに統合されているUSB 3.1 Gen 2とThunderbolt 3の双方をサポート
- 各種規格に対応可能な汎用性が高いジッタトレランスソフトウェア (MX183000A-PL001)

デバイスレシーバテストに対応するリンクシーケンス発生機能

- PCI Express Gen1、2、3、4 (MX183000A-PL011)
- USB 3.0/3.1用リンクシーケンス発生(MX183000A-PL012)

再現性の高いキャリブレーションとジッタ測定機能により、エンジニアのテスト負担を軽減

- キャリブレーションとジッタテストを自動化
 - PCI Express Gen 4 base spec , Thunderbolt 3/2, USB 3.1 Gen 2に対応

*オートメーションソフトはGranite River Labs社(<http://graniteriverlabs.com/>)より販売しています。

高品質波形と高入力感度性能により効果的にデバイスの設計検証をサポート

- 低残留ジッタ RJ 200 fs(rms)の出力波形 (PPG)、10 mVの高入力感度(ED)により、より正確な検証をサポート

MP1800A シリーズソフトウェア製品

- マルチインタフェーステストをサポートする拡張性の高いソフトウェアソリューション
- デバイスレシーバテスト用キャリブレーションとテストを自動化

形名	品名
MX183000A	ハイスピードシリアルデータテストソフトウェア (標準搭載)
MX183000A-PL001	ジッタトレランステスト
MX183000A-PL011	PCIeリンクシーケンス
MX183000A-PL012	USBリンクシーケンス
GRL-PCIE4-BASE-RXA*	PCIE Gen4 オートメーション ソフトウェア
GRL-TBT3-RXA*	Thunderbolt 3 オートメーション ソフトウェア

*オートメーションソフトはGranite River Labs社(<http://graniteriverlabs.com/>)より販売しています。

MP1800Aによるレシーバテスト用ストレス信号発生とBER測定

➤ ストレス信号発生

- ジッタ付加機能：SJ/RJ/BUJ/SSC
- ノイズ付加機能：Common Mode/Differential Mode (MG3710A SG使用)
- ISIコントロール (Artek社 Variable ISI)
- Emphasisコントロール
- クロストーク信号発生：最大8ch/MP1800A 1台のマルチチャンネル
- DUTの状態をループバックへ遷移させるリンクシーケンスパターン発生

➤ BER測定

- ジッタ耐力測定
- 高感度入力性能：10mV (Typ.) Eye Height入力
- CDR機能：広帯域 2.4~32.1 Gbit/s
- 自動測定機能：Bath-tub/ Eye Diagram/Eye Contour/ Eye Margin



PCI Express Gen4 base specification テストソリューション

PCI Express Gen4 base spec. レシーバテスト 概要

➤ PCI Express用PHY IPデバイスレシーバテストの流れ

ストレス信号の
キャリブレーション

Loopbackへの
状態遷移

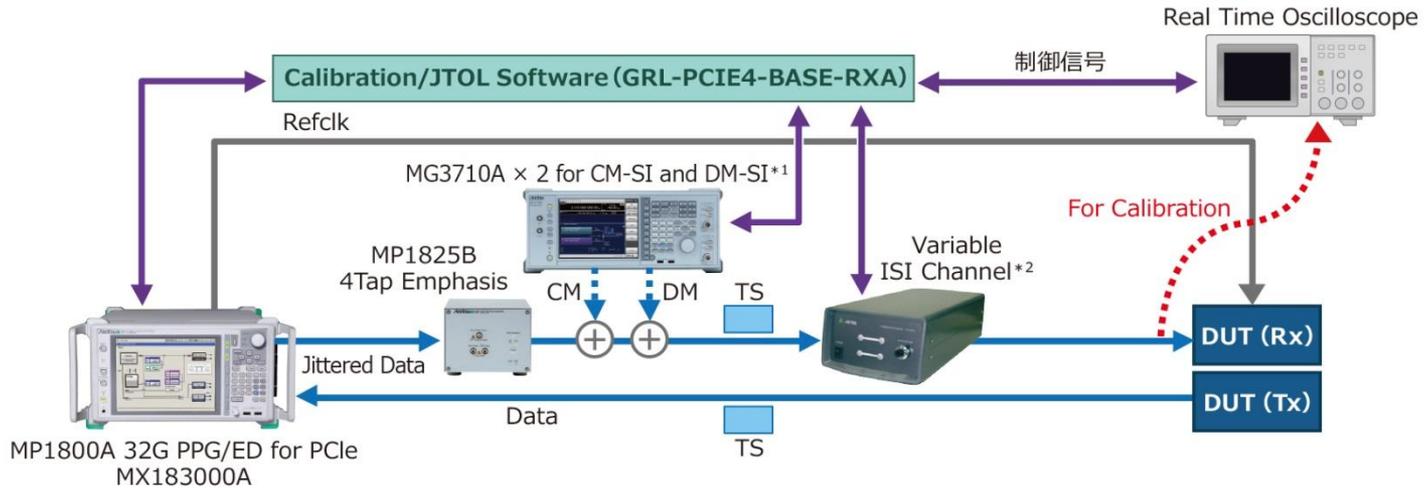
ストレス信号
入力テスト

使用ソフトウェア

オートメーション
ソフトウェア:
GRL-PCIE4-BASE-RXA

リンクシーケンスパターン・Jitter耐カマージン検証用:
発生ソフトウェア:
MX183000A-PL011

または
・Jitterスイープテスト用(Pass/Fail判定):
GRL-PCIE4-BASE-RXA



PCI express測定概略図

PCI Express Gen4 base spec. レシーバテスト 特長

✓ 主な特長

- オートメーションソフトウェア GRL-PCIE4-BASE-RXAを使用することにより自動測定および自動キャリブレーションが可能
- MX183000Aを使用することによりLogical Sub Block評価が可能
- リンクシーケンス発生により、デバイスのステータスを遷移させることで、ジッタ耐力試験が可能

対応規格

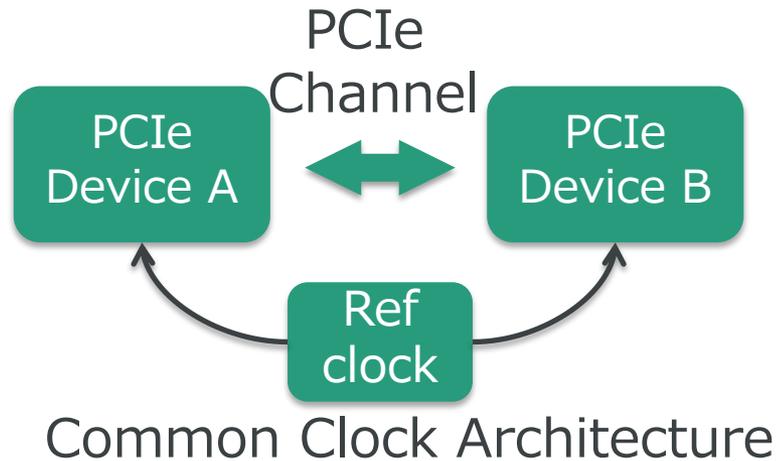
対応規格		DUT	キャリブレーション	リンクシーケンス発生	ジッタ耐力試験
PCI Express	1.x/2.0/3.x/	Host用SERDES	4.0 対応	対応	対応
	4.0	End Point用SERDES	未対応	未対応	未対応

ジッタトレランステスト機能 (オプション PL001)	PCI Expressリンクシーケンス発生機能 (オプション PL011)
<ul style="list-style-type: none">✓ SJ/RJを印可し PHY デバイスのジッタ耐力試験が可能✓ 低レート推定 BER 測定によりデバイスマージン検証が可能✓ HTML、CSV 形式の測定結果レポート作成機能	<ul style="list-style-type: none">✓ シーケンス発生により PCI Express Base Specification Rev4.0 デバイスのステータスを制御し Logical Sub Block 評価をサポート✓ 8B/10B、128B/130B、Scramble、SKIP Insertion

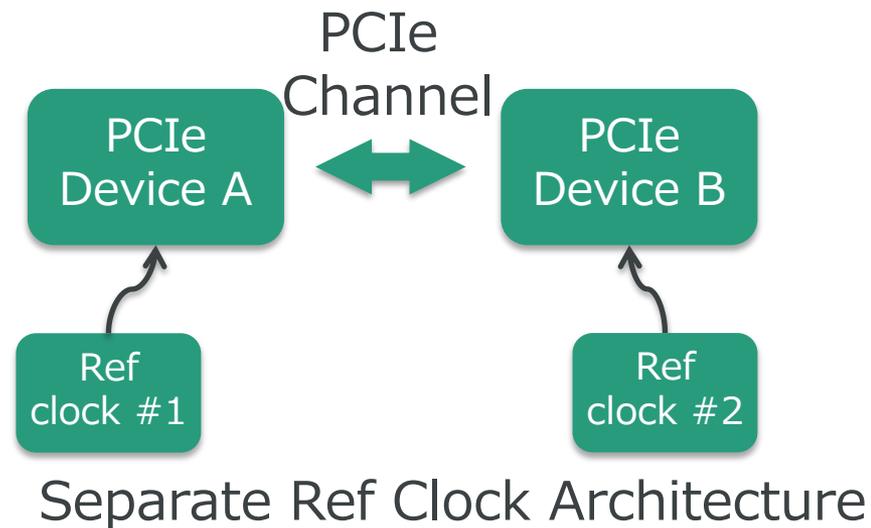
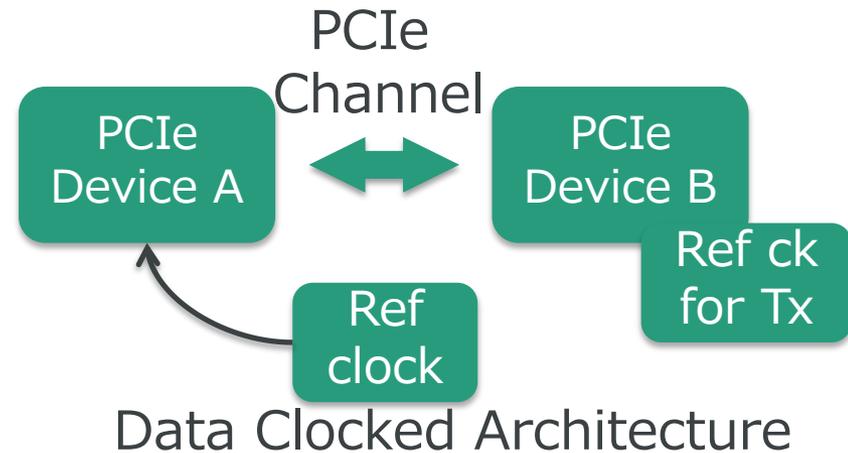
※制約事項：以下の場合のみ測定可能

- Common Clock Architecture
- DUTからのLoopbackデータはSSC Offの場合

対応 PCI Express Clock Architecture



Common Clock Architectureのみ対応



PCI Express Gen4 Base Spec. Calibration points (1/2)

ストレス信号の
キャリブレーション

Loopbackへの
状態遷移

ストレス信号
入カテスト

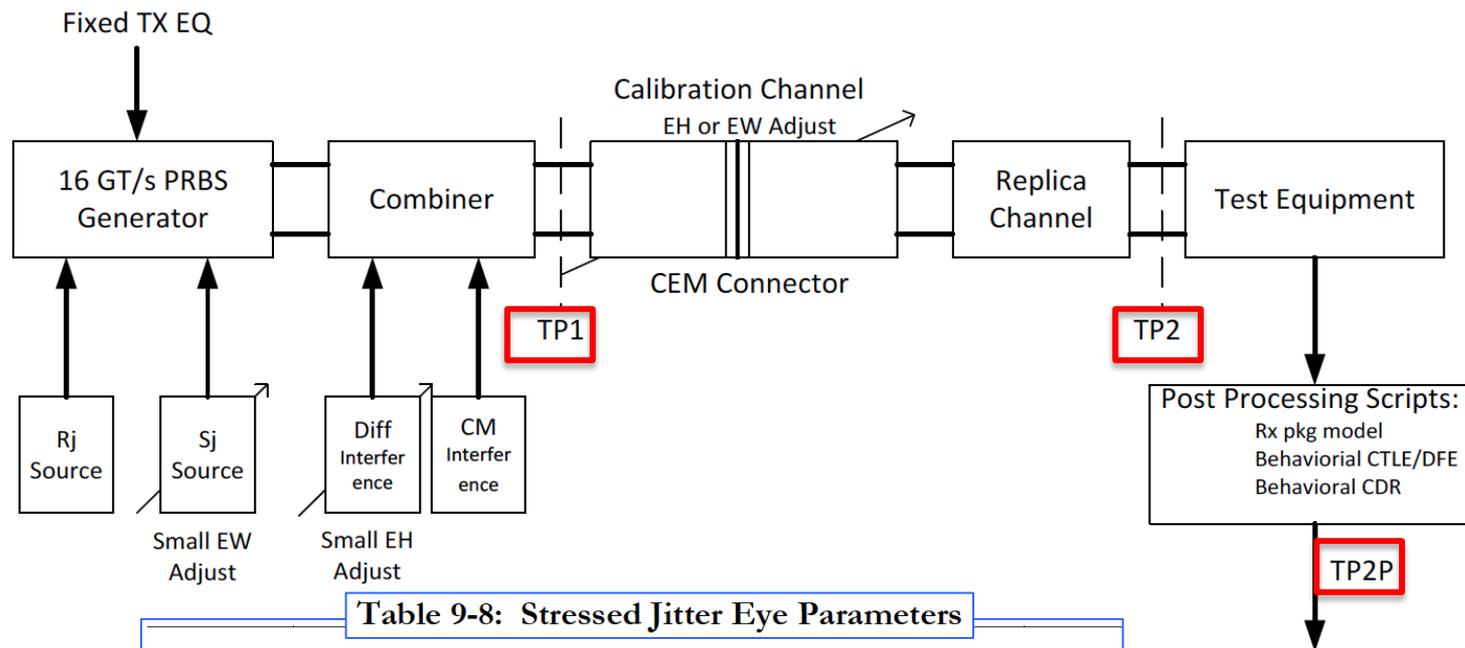
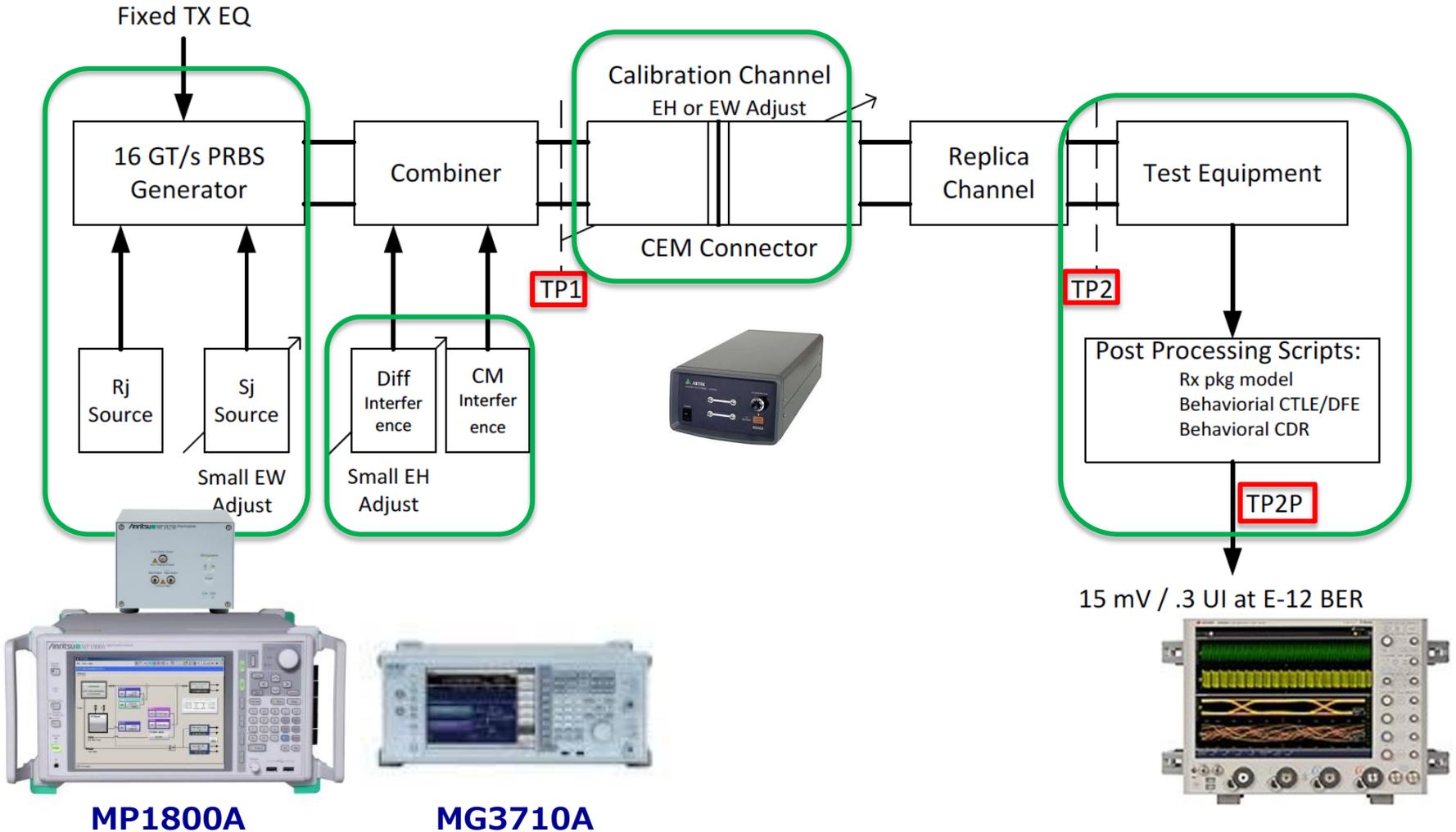


Table 9-8: Stressed Jitter Eye Parameters

Symbol	Parameter	2.5 GT/s	5.0 GT/s	8.0 GT/s	16.0 GT/s	Units
$V_{RX-LAUNCH}$	Generator launch voltage	800-1200	800-1200	800-1200	800-1200	mV PP
T_{RX-UI}	Unit Interval	400	200	125	62.5	ps
T_{RX-ST}	Eye width at TP2P	<0.4	<0.32	0.30	0.30	UI
$T_{RX-ST-SJ}$	Swept Sj	33 KHz spur only	33 KHz spur only	Figure 9-29, Figure 9-30	Figure 9-29, Figure 9-30	UI PP
$T_{RX-ST-RJ}$	Random Jitter	TBD	TBD	3.0 (max)	~1.0 (max)	ps RMS
$V_{RX-DIFF-INT}$	Differential noise	TBD	TBD	TBD	TBD	mV PP
$V_{RX-CM-INT}$	Common mode noise	150	150	150	150	mV PP

15 mV / .3 UI at E-12 BER

PCI Express Gen4 Base Spec. Calibration points (2/2)

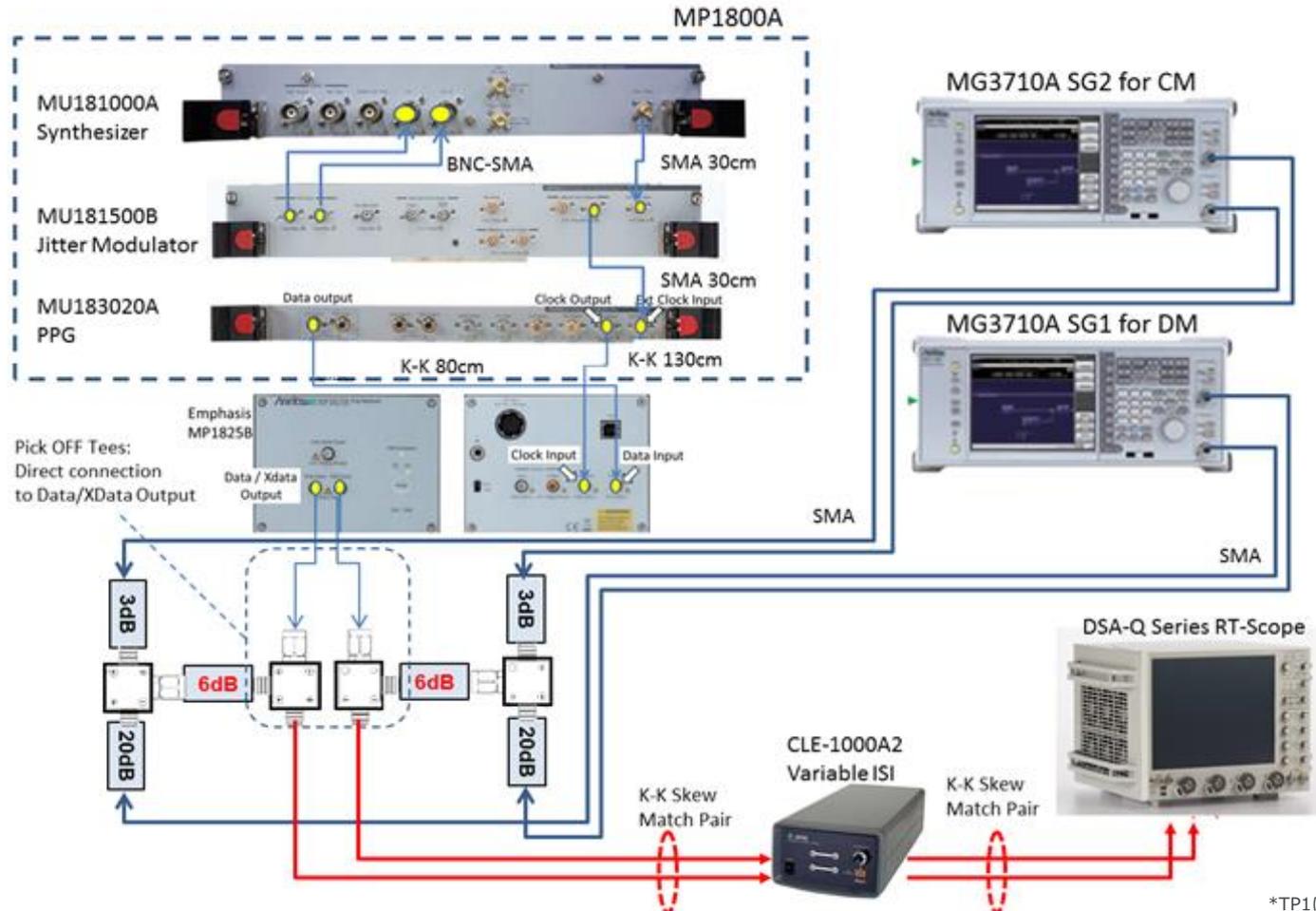


PCI Express Gen4 base spec calibration test setup for TP2

ストレス信号の
キャリブレーション

Loopbackへの
状態遷移

ストレス信号
入カテスト



*TP1はVariable ISIを削除して行います。

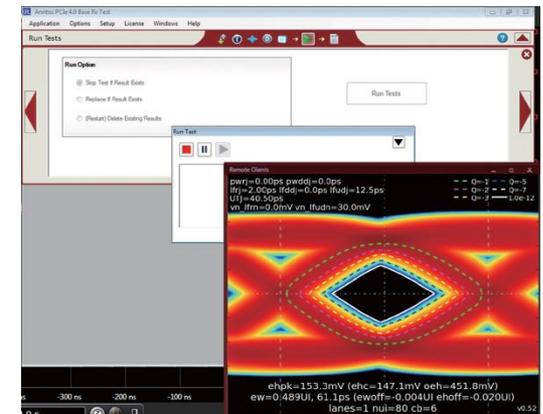
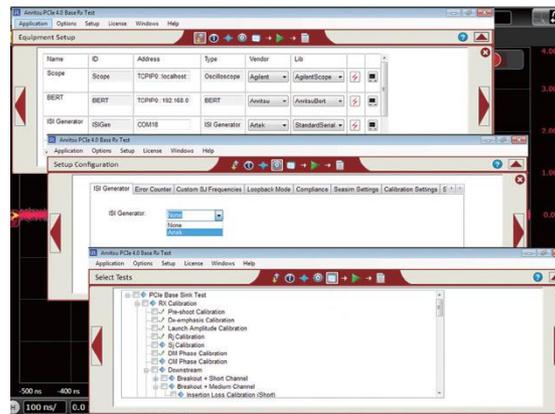
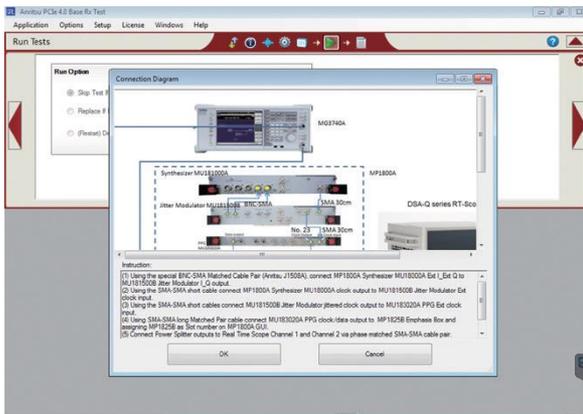
PCI Express Gen4 base spec Calibration

ストレス信号の
キャリブレーション

Loopbackへの
状態遷移

ストレス信号
入カテスト

- ストレス信号のキャリブレーション
オートメーションソフトウェア GRL-PCIE4-BASE-RXAの特長



キャリブレーション設定と測定画面例

GRL-PCIE4-BASE-RXAによりストレス入力信号のキャリブレーション・テストをワンボタンで実行

- ✓ PCIe-Gen4 Rev0.5規格に対応したデバイスに対応
- ✓ 再現性の高いテスト信号のキャリブレーションとレシーバテストを実現
- ✓ 可変ISIチャンネルを自動制御し、Eyeオープンキャリブレーションが可能

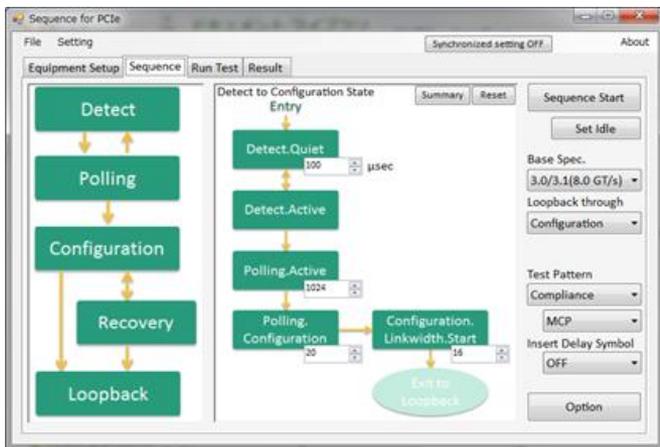
PCI Express Gen4 base spec レシーバテスト (1/3)

ストレス信号の
キャリブレーション

Loopbackへの
状態遷移

ストレス信号
入カテスト

➤ MX183000A-PL011によるリンクシーケンス発生について



PCI Expressリンクシーケンス設定画面

MX183000AよりPPGのパターンを制御

- ✓ 測定条件の設定とテスト実行をシンプルに行うことができる画面機能
- ✓ PDFフォーマットのレポート機能を搭載
- ✓ シーケンス発生によりPCI Expressデバイスのステータスを制御し、Logical Sub Block評価をサポート
- ✓ 8B/10B, 128B/130B, Scramble SKIP Insertion

項目	MX183000A-PL011規格
対応規格	PCIe Rev 1.x (2.5 GT/s), 2.0 (5 GT/s), 3.x (8 GT/s), 4.0 (16 GT/s)
テストパターン	Compliance (MCP, CP), PRBS (7, 9, 10, 11, 15, 20, 23, 31)
LTSSM State	Transition to Detect, Polling, Configuration, Recovery, Loopback
Loopback through	Configuration, Recovery
TS 設定パラメータ	SKIP Insertion, 8B/10B, 128B/130B, FTS, Link Number, Lane Number, Scrambling

PCI Express Gen4 base spec レシーバテスト (2/3)

ストレス信号の
キャリブレーション

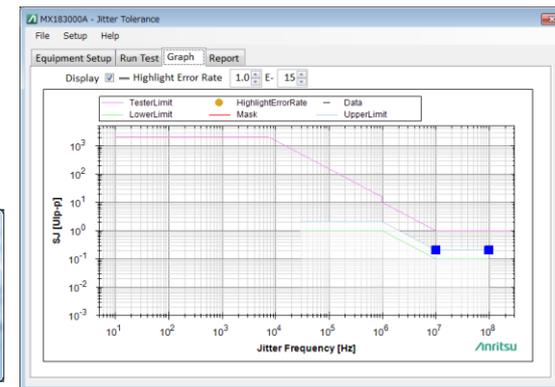
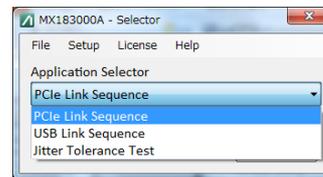
Loopbackへの
ステート遷移

ストレス信号
入カテスト

➤ ストレス信号入カテスト (MX183000A-PL001によるJitter耐カマーゲン検証)

MX183000Aによりジッタ制御と耐力測定

- ✓ SJ/RJを印可しPHYデバイスのジッタ耐力試験が可能
- ✓ 低レート推定BER測定によりデバイスマーゲン検証が可能
- ✓ HTML、CSV形式の測定結果レポート作成機能



項目	MX183000A-PL001規格
Jitter設定範囲	MU181500B Jitter Modulation Source規格に準拠
Direction Search	Binary, Downward Linear, Downward Log, Upward Linear, Upward Log, Binary + Linear
Detection	Error Rate, Error Count, Estimate
Error Threshold	1.0E-3 to 1.0E-14
Highlight Error Rate	9.9E-9 to 1.0E-20 (at estimate)
Report 機能	Reports results in HTML and CSV formats

PCI Express Gen4 base spec レシーバテスト (3/3)

ストレス信号の
キャリブレーション

Loopbackへの
ステート遷移

ストレス信号
入力テスト

- ストレス信号入力テスト (GRL-PCIE4-BASE-RXA Pass/Fail試験)

The screenshot displays the Anritsu PCIe 4.0 Base Rx Test software interface. The 'Run Tests' window is active, showing the 'Run Option' section with two radio buttons: 'Skip Test if Result Exists' (selected) and 'Replace if Result Exists'. A 'Run Tests' button is visible. The 'Report' window is also shown, featuring a table with the following columns: No, Test Name, Result, Limits, Value, and SJ. The table is currently empty. To the right of the table are buttons for 'Generate report', 'Delete', and 'Delete All', along with a checked checkbox for 'Plot Calibration Data'.

2) Run Tests (Go / No Go at test points)

3) Generate Report

No	Test Name	Result	Limits	Value	SJ
----	-----------	--------	--------	-------	----

Thunderbolt 3 テストソリューション

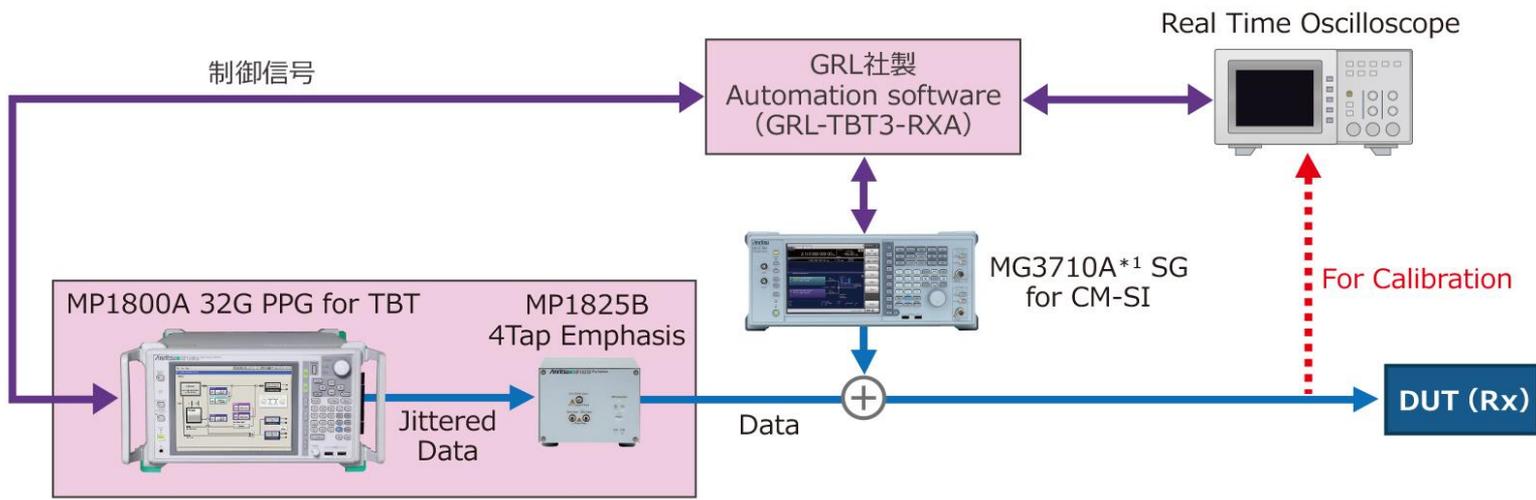
Thunderbolt 3 レシーバテスト 概要

Thunderbolt 3 レシーバテストの流れ



使用ソフトウェア

オートメーションソフトウェア:
GRL-TBT3-RXA



Thunderbolt測定概略図

Thunderbolt 3 レシーバテスト 特長

✓ 主な特長

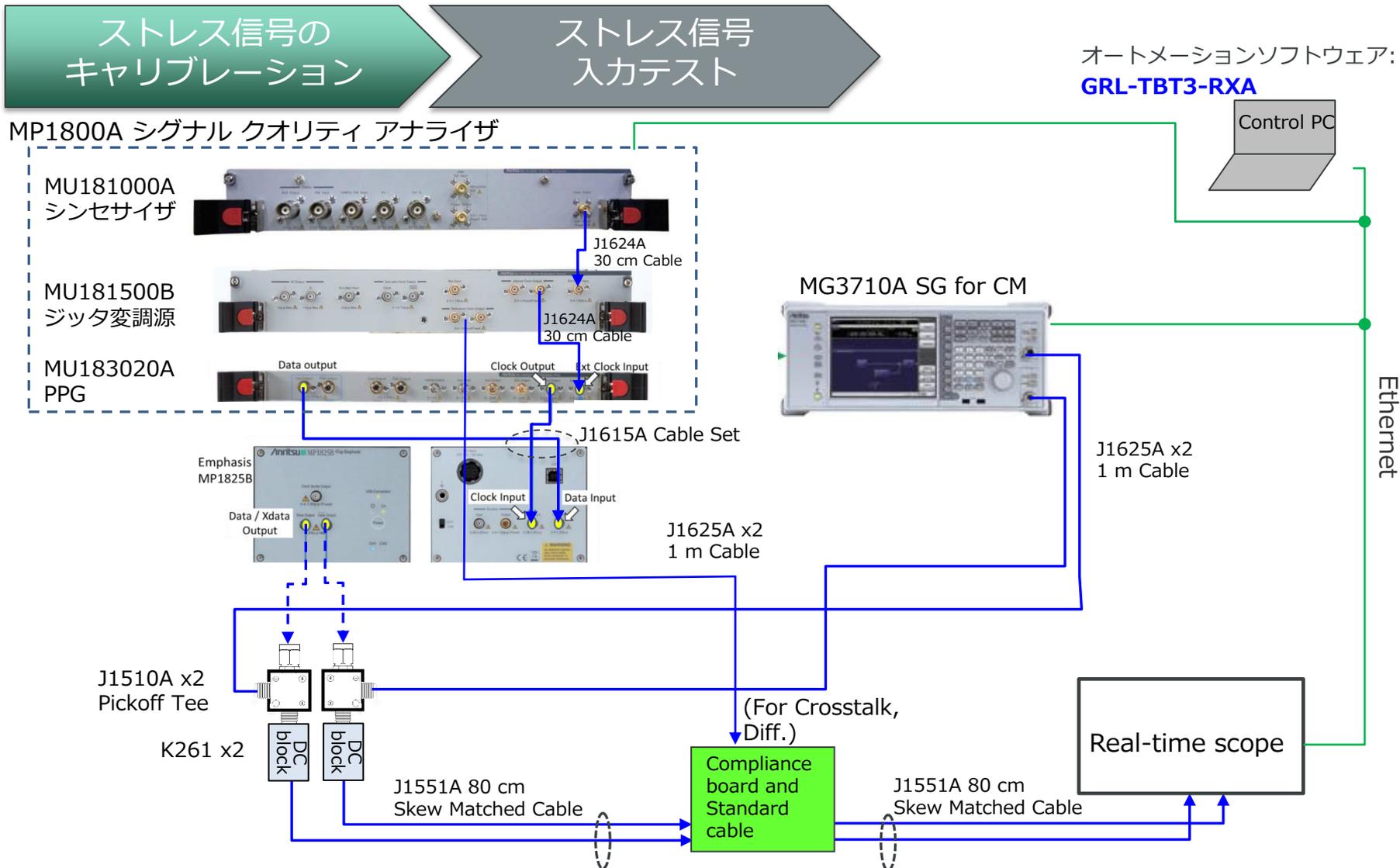
- 対応規格 : Thunderbolt 2/3
- Thunderbolt Compliance Test Specificationに推奨機器として記載
- Thunderbolt 3 (USB Type-C Thunderbolt Alternate Mode Electrical Host/Device Compliance Test Specificationを含む)の規格で規定される、ストレスドRxジッタパラメータを構築するために信号損失を自動でキャリブレーション可能
- Host/Deviceのコンプライアンステストで要求される、Rx BER測定が可能
- Tenlira scriptsにより自動Rx Testに対応

対応規格

対応規格	DUT
Thunderbolt 2 (10G) Thunderbolt 3 (20G)	デバイス

Thunderbolt 3 レシーバテスト (1/4)

➤ ストレス信号のキャリブレーション



Thunderbolt 3 レシーバテスト (2/4)

➤ ストレス信号入力テスト (Jitterスイープテスト(Pass/Fail判定))

ストレス信号の
キャリブレーション

ストレス信号
入力テスト

MP1800A シグナル クオリティ アナライザ

MU181000A
シンセサイザ

MU181500B
ジッタ変調源

MU183020A
PPG



J1510A x2
Pickoff Tee

K261 x2
DC block

J1551A 80cm
Skew Matched Cable

J1624A
30 cm Cable

J1624A
30 cm Cable

J1615A Cable Set

J1625A x2
1 m Cable

MG3710A SG for CM

J1625A x2
1 m Cable

USB
Type-C

Compliance
board and
Standard
cable

DUT

オートメーションソフトウェア:
GRL-TBT3-RXA

Control PC

Ethernet

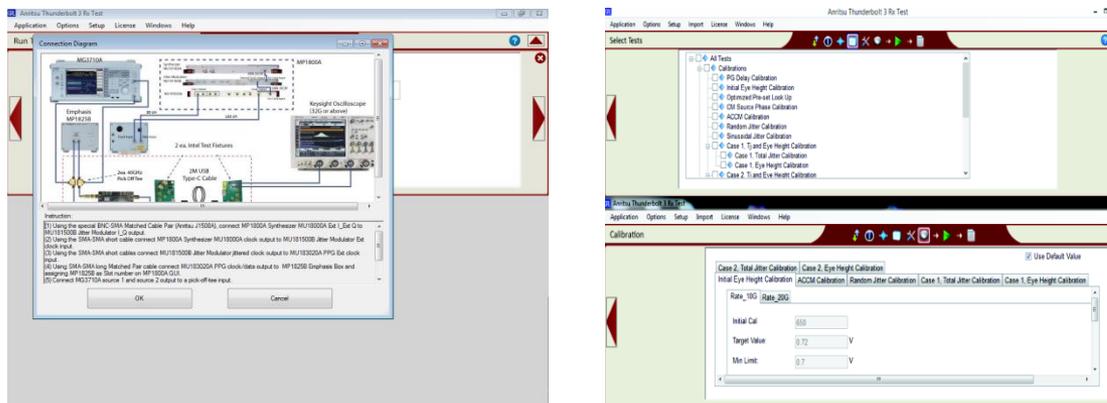
USB Type-C

Thunderbolt 3 レシーバテスト (3/4)

ストレス信号の
キャリブレーション

ストレス信号
入力テスト

- ストレス信号のキャリブレーション
オートメーションソフトウェア GRL-TBT3-RXAの特長



キャリブレーション設定画面例

GRL-TBT3-RXAによりストレス入力信号のキャリブレーションワンボタンで実行

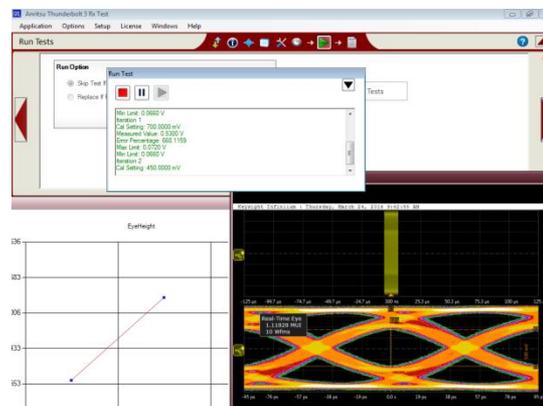
- ✓ Thunderbolt 3 (USB Type-C Thunderbolt Alternate Mode Electrical Host/Device Compliance Test Specification) に対応
- ✓ 再現性の高いテスト信号のキャリブレーションとレシーバテストを実現

Thunderbolt 3 レシーバテスト (4/4)

ストレス信号の
キャリブレーション

ストレス信号
入力テスト

- ストレス信号のストレス信号入力テスト
オートメーションソフトウェア GRL-TBT3-RXAの特長



測定画面例

GRL-TBT3-RXAによりストレス入力信号のテストをワンボタンで実行

- ✓ 再現性の高いテスト信号のキャリブレーションとレシーバテストを実現
- ✓ 測定条件の設定とテスト実行をシンプルに行うことができる画面機能
- ✓ PDFフォーマットのレポート機能を搭載

USB 3.1 テストソリューション

USB 3.1 レシーバテスト 概要

➤ USB 3.1 レシーバテストの流れ

ストレス信号の
キャリブレーション

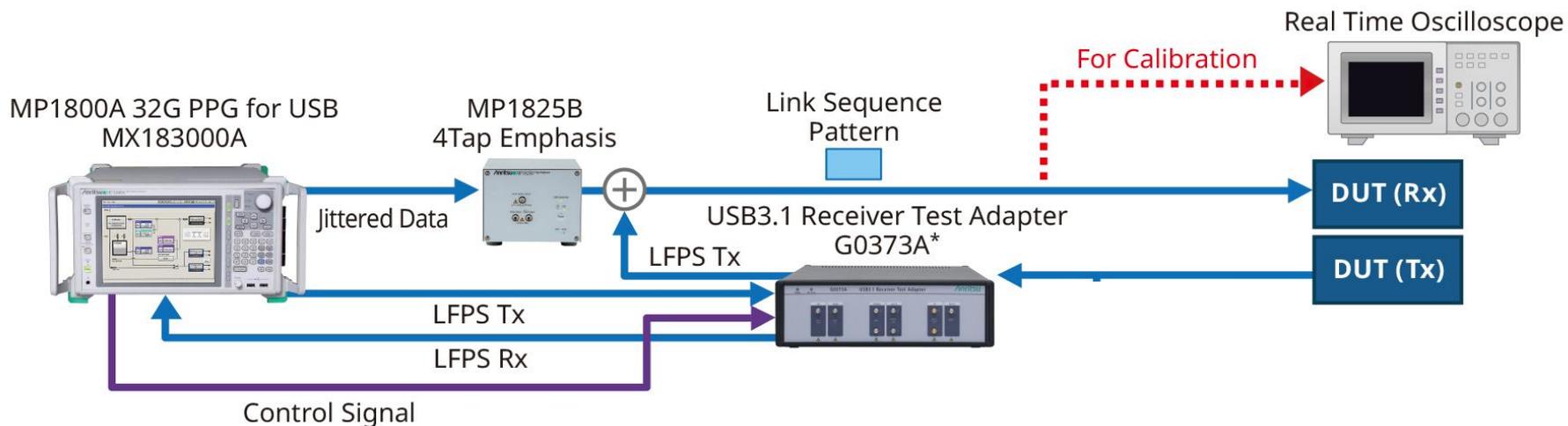
オートメーション
ソフトウェア:
GRL-USB31-RXA

Loopbackへの
ステート遷移

リンクシーケンスパター
ン発生ソフトウェア:
MX183000A-PL012

ストレス信号
入力テスト

・ Jitterスイープテスト用(Pass/Fail判
定): GRL-USB31-RXA



USB 3.1 測定概略図

USB 3.1 レシーバテスト 特長

✓ 主な特長

- GRL-USB31-RXAを使用することにより自動測定および自動キャリブレーションが可能
- USB 3.1 Gen1-2デバイス評価のため、Loopbackモードに遷移させることが可能
- BER測定

対応規格

対応規格		DUT	リンクシーケンス発生	ジッタ耐力試験
USB	3.0/3.1	Device	対応	※
		Host	対応	※

USBリンクシーケンス発生機能 (MX183000A-PL012)

- ✓ USB 3.1 Gen1-2 デバイス評価のため、Loopback モードに遷移させることが可能
- ✓ 8B/10B、128B/132B、Scramble、SKIP Insertion、LFPS 生成機能

※BER測定およびジッタ耐力測定に関してはお問い合わせください。

USB 3.1 レシーバテスト (1/4)



➤ ストレス信号のキャリブレーション

オートメーションソフトウェア GRL-USB31-RXAの特長

GRL-USB31-RXAによりストレス入力信号のキャリブレーション・テストをワンボタンで実行

- ✓ USB 3.1 Gen1/2規格に対応したデバイスに対応
- ✓ 再現性の高いテスト信号のキャリブレーションとレシーバテストを実現
- ✓ 可変ISIチャンネルを自動制御し、Eyeオープンキャリブレーションが可能

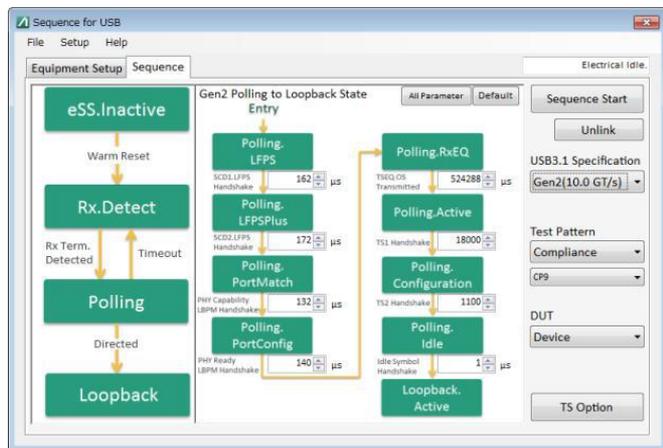
USB 3.1 レシーバテスト (2/4)

➤ MX183000A-PL012によるリンクシーケンス発生について

ストレス信号の
キャリブレーション

Loopbackへの
状態遷移

ストレス信号
入力テスト



USB リンクシーケンス設定画面

MX183000AよりPPGのパターンを制御

- ✓ USB 3.1 Gen1-2デバイス評価のため、Loopbackモードに遷移させることが可能
- ✓ 8B/10B、128B/132B、Scramble、SKIP Insertion、LFPS生成機能

項目	MX183000A-PL012 規格
対応規格	USB 3.0, 3.1 Gen1 (5 Gbit/s), 3.1 Gen2 (10 Gbit/s)
テストパターン	Compliance (Gen1: CP0, CP1, CP2, CP4, CP5, CP6, Gen2: CP9), User
LTSSM State	Transition to eSS.Inactive, Rx.Detect, Polling, Loopback
Loopback through	Configuration
TS 設定パラメータ	SKIP Insertion, 8B/10B, 128B/132B, Scrambling

USB 3.1 レシーバテスト (4/4)



- ストレス信号入力テスト (GRL オートメーションソフトウェア Pass/Fail試験)

Appendix

オーダリングインフォメーション (1/2)

形名	品名	オプション	Qty.		
			PCIe	TBT	USB
MP1800A	シグナル クオリティ アナライザ	x02, x07, x32	1	1	1
MU181000A/B	シンセサイザ	-	-	-	1
		x01	1	-	-
MU181500B	ジッタ変調源	-	1	1	1
MU183020A	28G/32G bit/s PPG	X12/x30	1	1	1
MU183040B	28G/32G bit/s High Sensitivity ED	X10/X22	1	-	-
MP1825B	4 タップエンファシス	x02	1	1	1
MG3710A	ベクトル信号発生器	x02, x29, x36, x41, x42, x66, x71, x72	2	1	-
MX183000A	ハイスピード シリアルデータ テストソフトウェア	-	1	-	1
GRL-PCIe4 – BASE-RXA		-	1	-	-
GRL-TBT3-RXA		-	-	1	-
GRL-USB31-RXA		-	-	-	1
G0373A	USB3.1 Receiver Test Adaptor	-	-	-	1

*オートメーション ソフトはGranite River Labs社(<http://graniteriverlabs.com/>)より販売しています。

オーダリングインフォメーション (2/2)

	型名	品名	数量		
			PCIe	TBT	USB
コンポーネント	J1398A	N-SMA ADAPTOR	4	2	-
	41KC-3	3dB ATT	2	-	-
	41KC-6	6dB ATT	2	-	-
	41KC-20	20dB ATT	2	2	-
	K241C	Splitter	2	-	-
	J1510A	Pick Off Tee	2	2	2
	Z1927A	USB 測定キット	-	-	1
	J1508A	BNC-SMA コネクタケーブル	2*	-	-
	J1615A	Cable set	1*	1*	1*
	J1551A	同軸スキューマッチケーブル(0.8m, K コネクタ)	2	2	-
	J1624A	同軸ケーブル 0.3m	2*	2*	2*
	J1625A	同軸ケーブル 1m	6	3	-
	J1715A	同軸ケーブル 0.1m (SMP-J,SMA-J)	4	-	-

*MP1800Aシリーズ製品に標準添付されているコンポーネントです。

