



58 G/64 GbaudマルチチャネルPAM4 BERT

PAM4 PPG MU196020A

PAM4 ED MU196040B

シグナル クオリティ アナライザ-R

MP1900A シリーズ

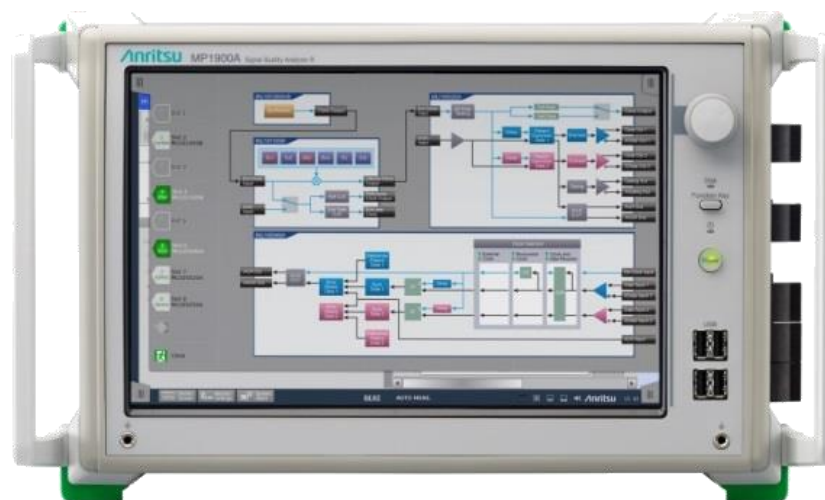


MP1900AシリーズPAM4 BERT概要

- 400 GbE、将来の800Gなど高速インタフェースの測定に最適
- 最大64 Gbaud高品質データ出力波形と、高感度入力性能により、PAM4対応デバイスの設計検証を強力にサポート
- ジッタ付加、クロックリカバリ、エンファシス、NRZ/PAM3/PAM4パターン編集、SER機能、FEC機能などを1台に集積したソリューション
- 再現性が高く、構築しやすいPAM4測定システムを提供

MP1900A PAM4シリーズ 対象アプリケーション

200/400/800 GbE、CEI-56G/112G、InfiniBand HDR、64G Fibre Channel



MP1900A New PAM4 BERTの特長

- 測定再現性が高く構築しやすいOne boxテストソリューション
- より確かな測定をサポートする波形品質
- 高ビットレート、マルチチャネル化に対応、将来にわたり投資抑制に貢献する拡張性

PAM4 One box テストソリューション

エンファシス 4Tap, 20dB

クロックリカバリ・イコライザ内蔵

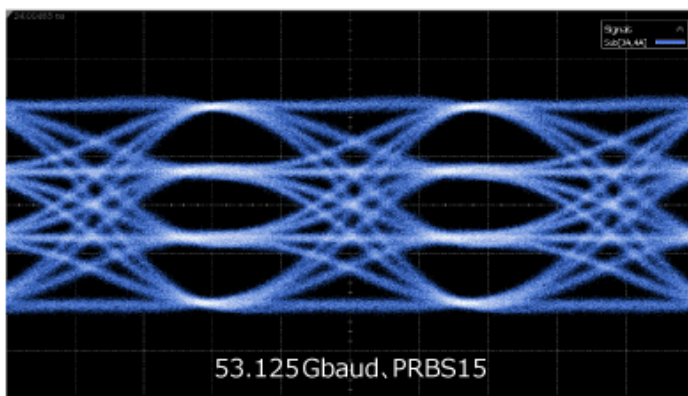


ジッタ/ノイズ付加

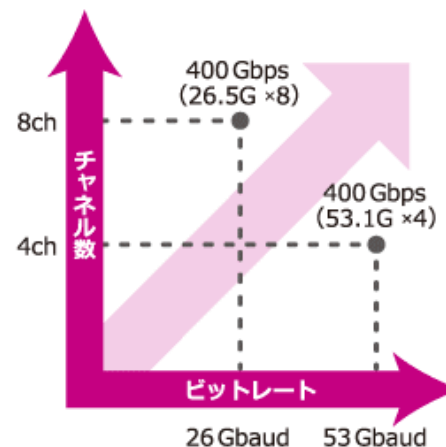
ジッタトレランス試験

FECシンボルエラー解析

最高レベルの波形品質

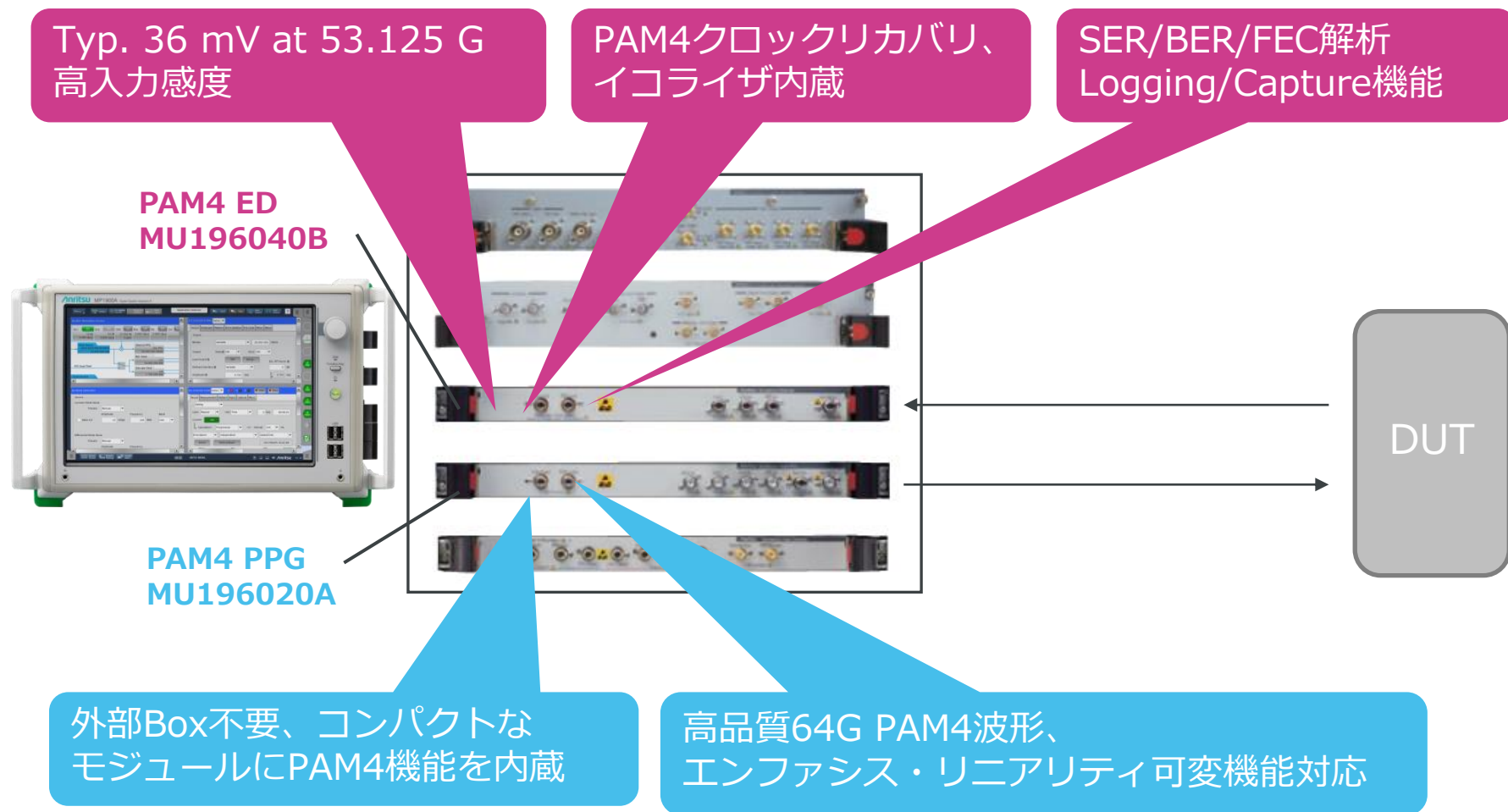


次世代テラビット



PAM4 One Box BERTソリューション

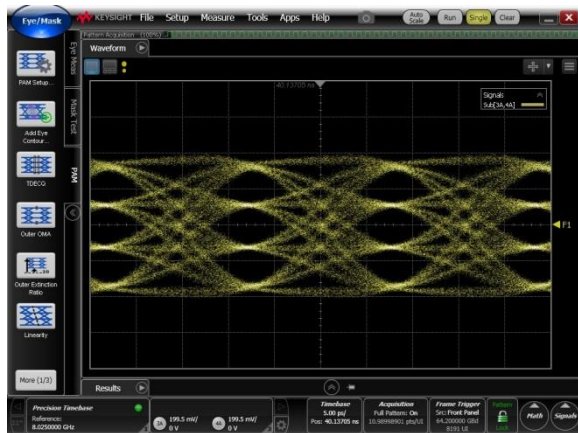
再現性が高く、構築・操作が容易なOne Box
検証時間短縮にも貢献



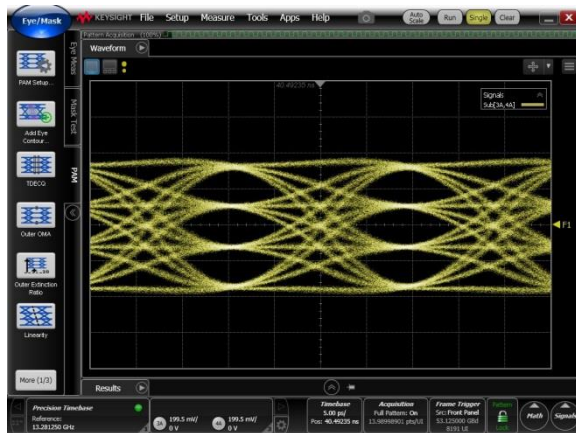
最高レベルの波形品質 - PAM4 PPG MU196020A

最高クラス低残留ジッタ(typ. 170 fs(rms))、Tr/Tf (typ. 8.5 ps)の高品質波形。
より確かなDUTの実力評価をサポート。

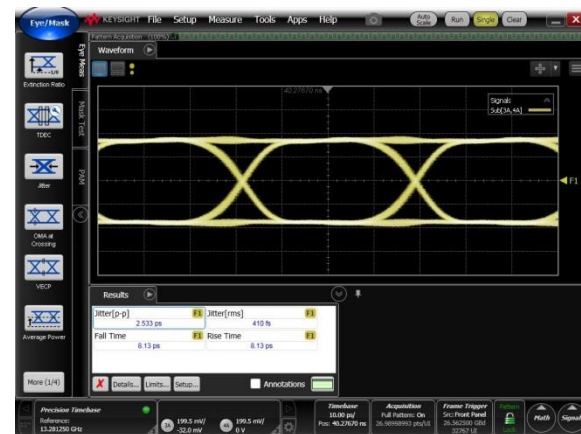
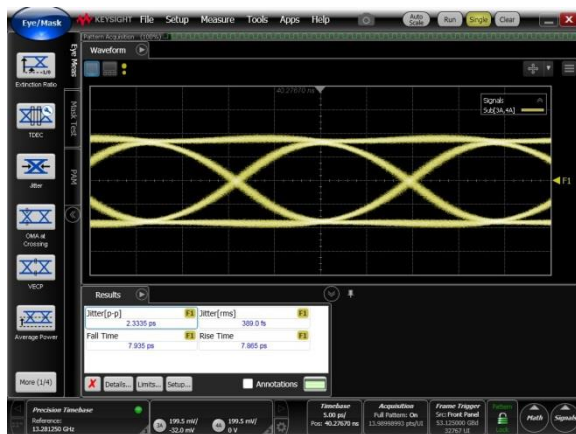
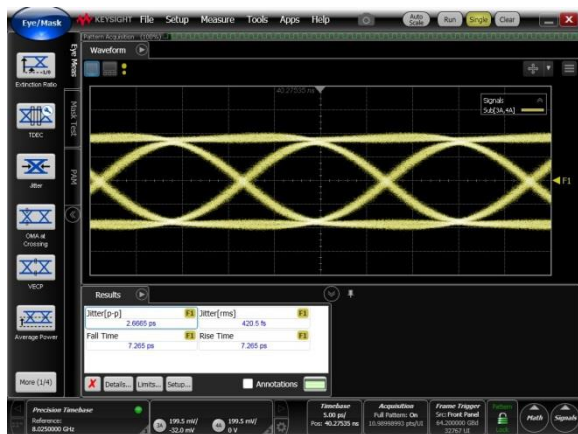
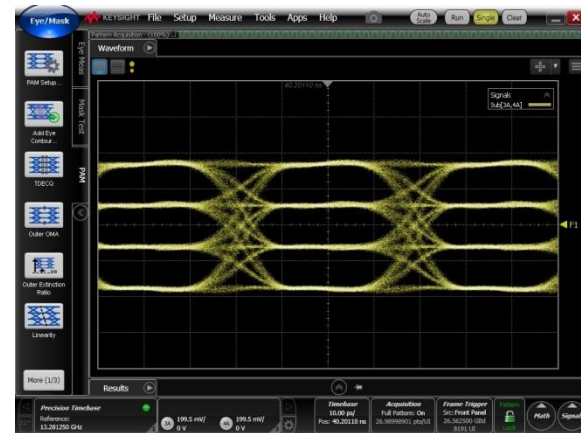
64.2 Gbaud



53.125 Gbaud



26.5625 Gbaud



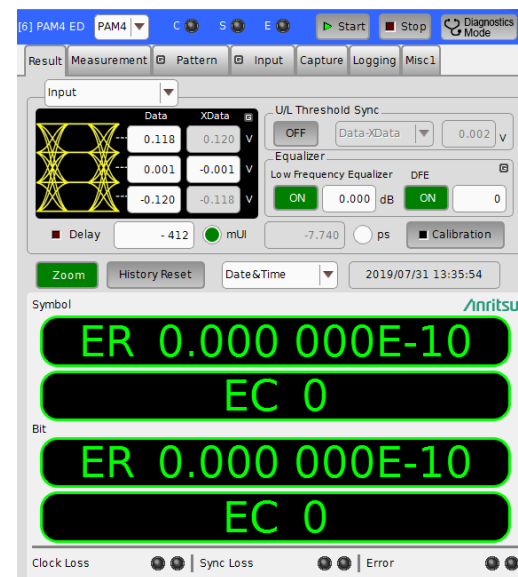
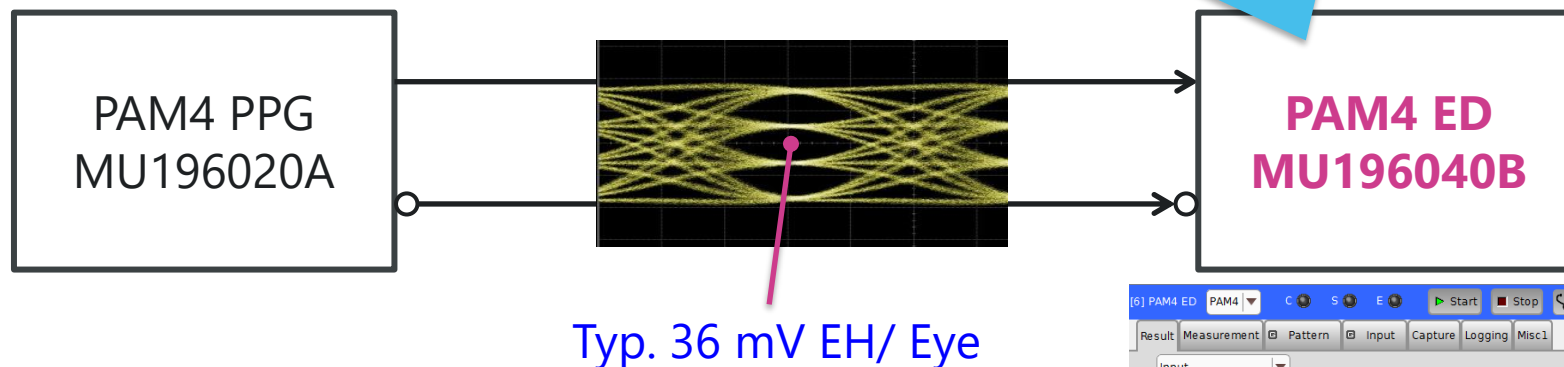
Differential 1.4 Vp-p, PRBS13Q pattern, J1789A 40-cm cable+70 GHz Scope

116 Gbit/s PAM4 業界最高レベルの高感度入力性能

Typ. 36 mV (at 53.125 Gbaud)の高感度入力

これまで原因切り分けが困難だったPAM4エラー測定を容易に。

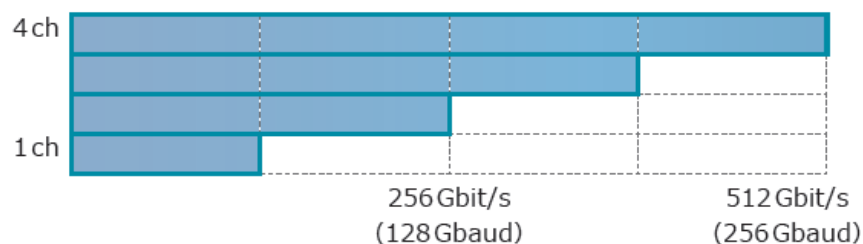
Error Free !! at 53.125 Gbaud
最高レベルのPAM4感度



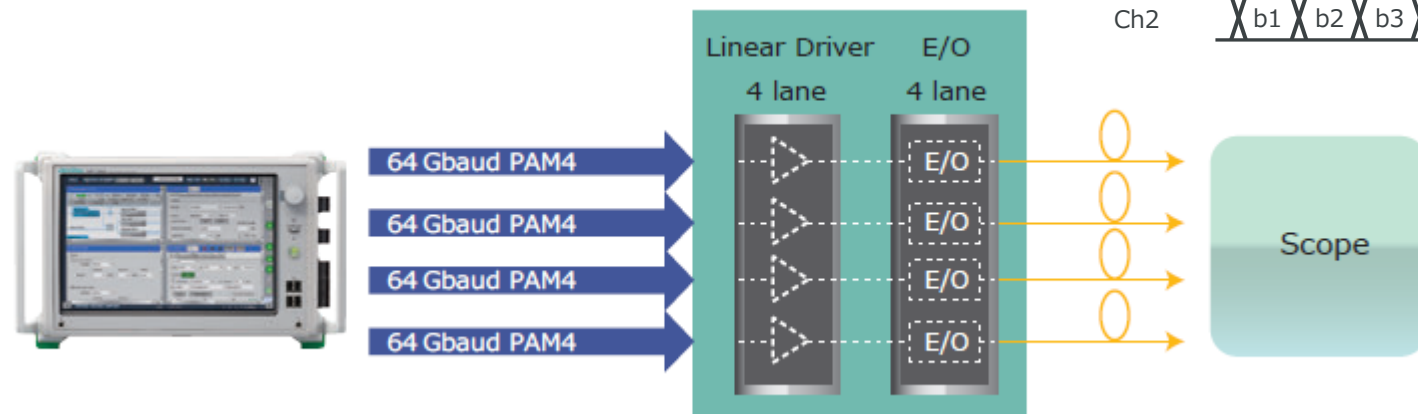
最大4chまでのPPGをMP1900A 1台でサポート。
400 GbE(53 Gbaudx4Lane)、Over 400Gの評価に活用可能。
将来の投資抑制に貢献します。

PAM4ソリューション

Max. 64Gbaud at 1 ch



• 4 Lane DUT(Driver+E/O)の測定例



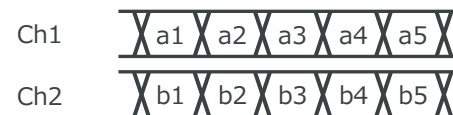
• Channel Synchronization

MP1900A 1台で4ch、2台で8chまでの同期出力が可能
(8chは将来対応)



• 2ch Combination (NRZ)

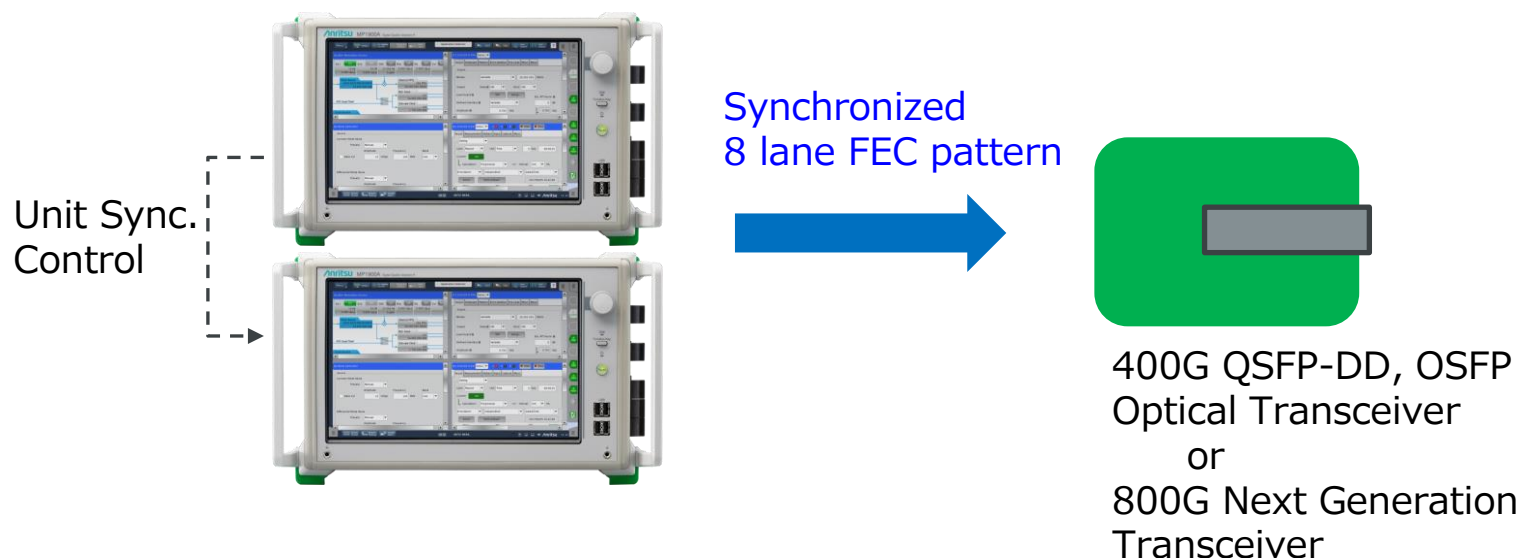
“a1b1a2b2...”パターンへの多重



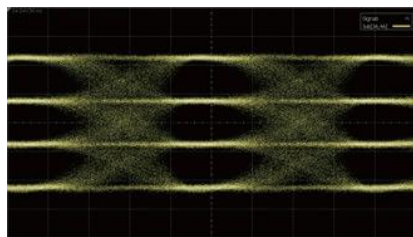
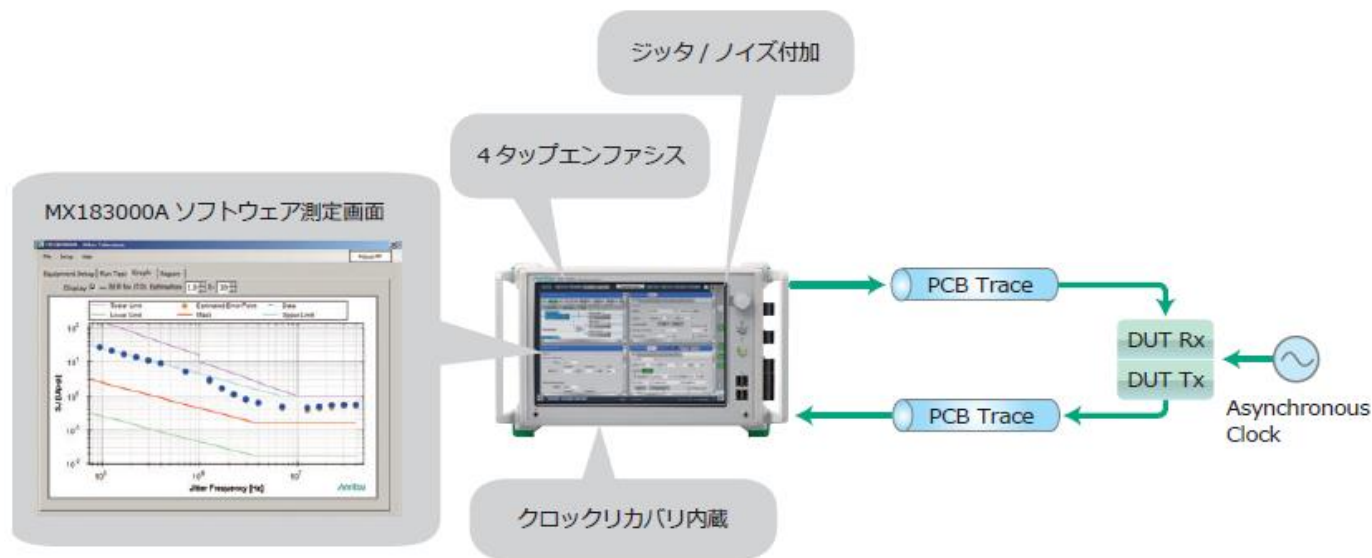
次世代テラビット - マルチチャネル・拡張性 (2/2)

8ch (4ch_53.125 Gbaud PAM4 x MP1900A 2台)同期機能により、800Gへの拡張が可能。

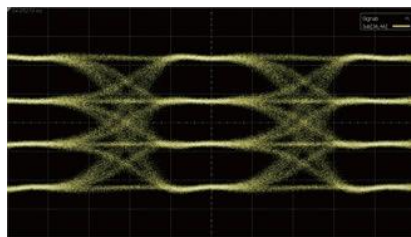
8レーンFECパターン発生機能により、QSFP-DDトランシーバのFEC評価をサポート。



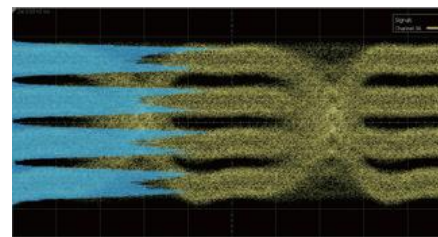
PAM4ジッタトレランステストを1台でサポート。
ジッタ/ノイズ付加機能、クロックリカバリ機能を内蔵、ジッタ耐カソフトウェア MX183000A-PL001と組み合わせて、測定系の構築しやすさと、測定時間短縮に貢献。



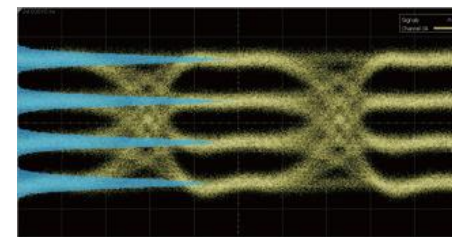
正弦波ジッタ(SJ)



ランダムジッタ(RJ)



CM/DMノイズ



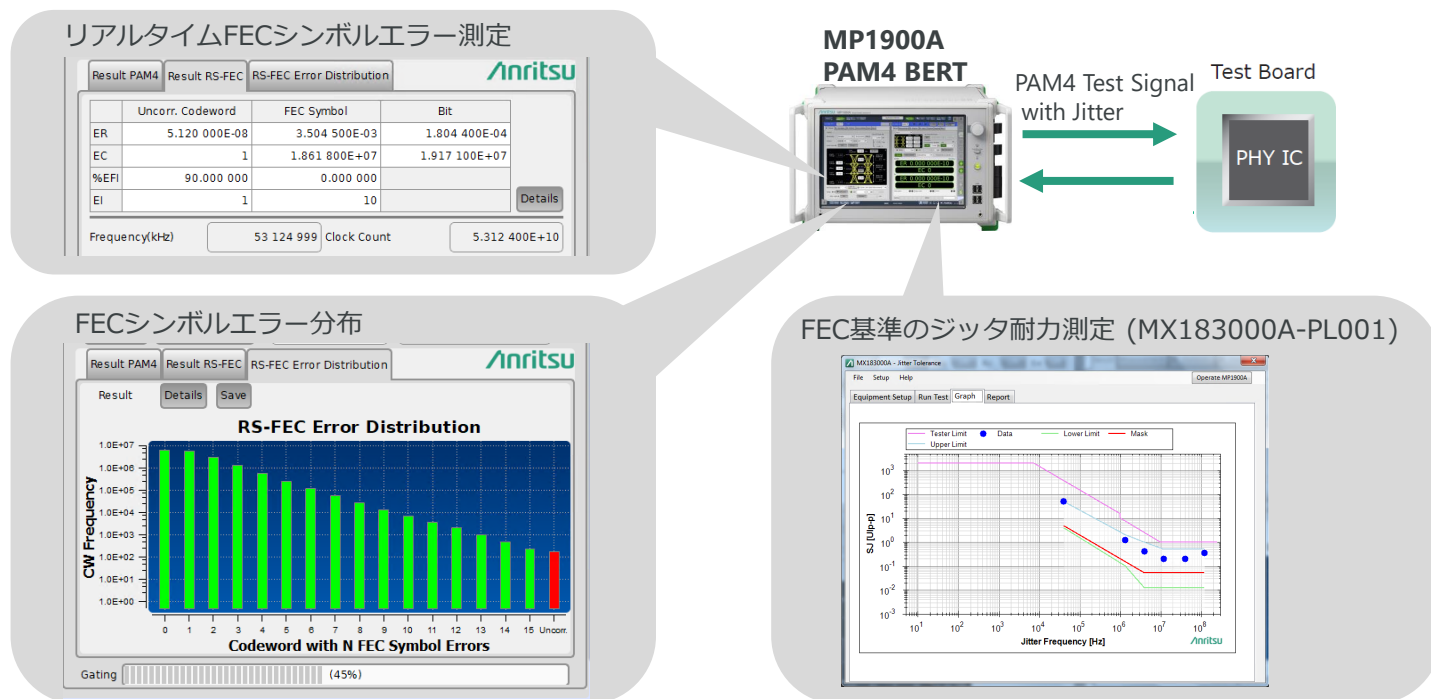
Whiteノイズ

リアルタイムFECシンボルエラー測定とFEC基準のジッタ耐力測定機能

ビットエラー測定と同時に、Uncorrectable Codeword、FECシンボルエラーをリアルタイムに測定し、一画面に表示します。

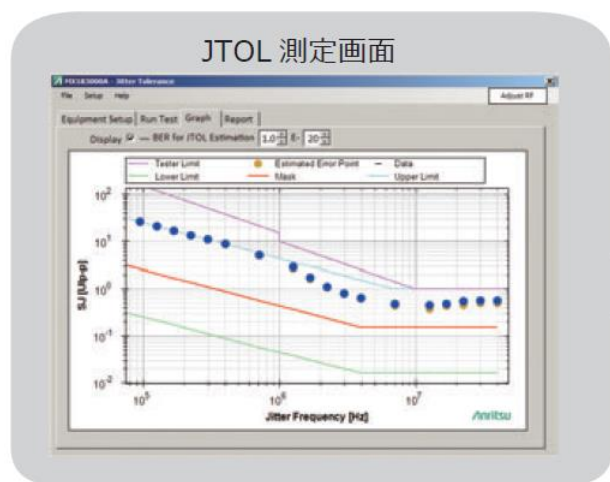
FEC訂正可能かどうかを基準に、ジッタ耐力測定、FECシンボルエラー per Codeword分布測定をサポートします。(MU196040B-042)

ビットエラー、FECシンボルエラー両測定を高感度で実現します。



DUTのBERカウンタを使用したジッタ耐力測定

DUTにビットエラーをカウントする機能がある場合は、MP1900AのPPGと組み合わせることにより、費用対効果の高いジッタ耐力測定環境が構築可能。

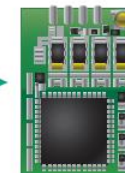


取得したエラーカウント値を使用してジッタ耐力を測定
(MX183000A-PL001 Jitter tolerance software)



PCB Trace

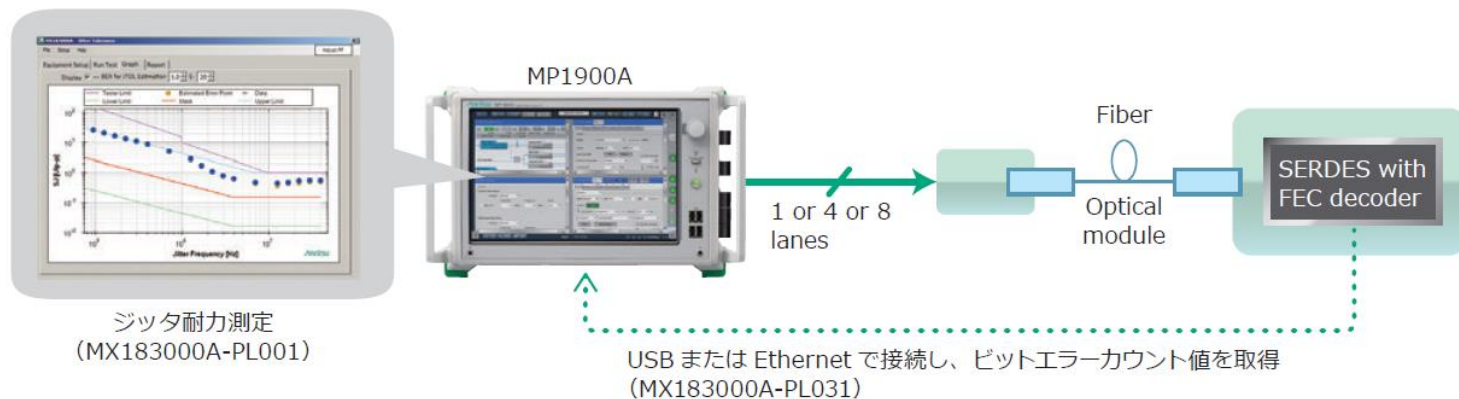
DUT



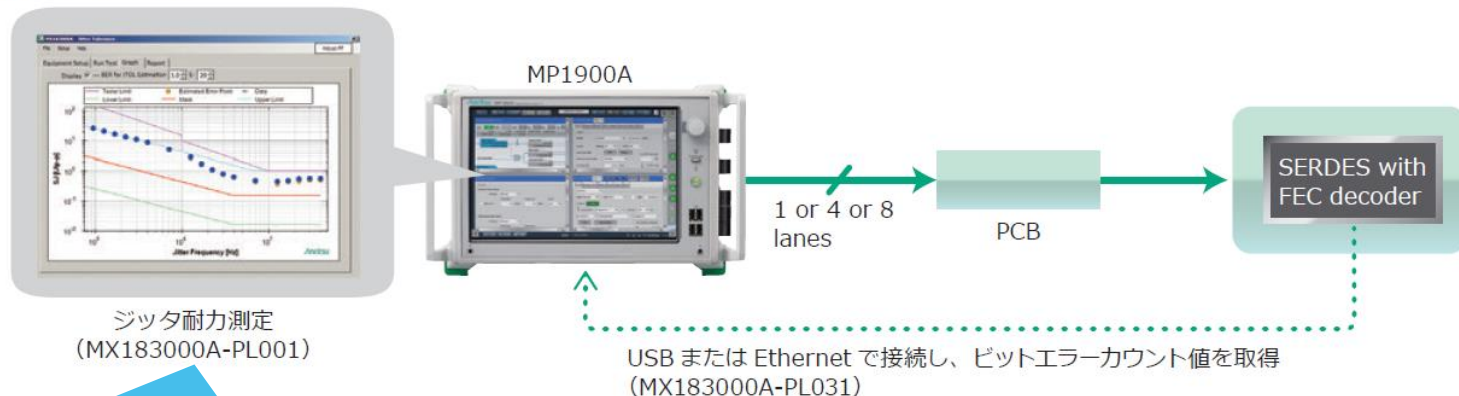
USB または Ethernet で接続し、ビットエラーカウント値を取得
(MX183000A-PL031 DUT Error Counts Import)

FECパターン発生・エラー挿入機能とDUTのビットエラーカウント読み取り機能を組み合わせることにより、FECの評価が可能。

光FEC信号伝送評価



電気FEC信号伝送評価



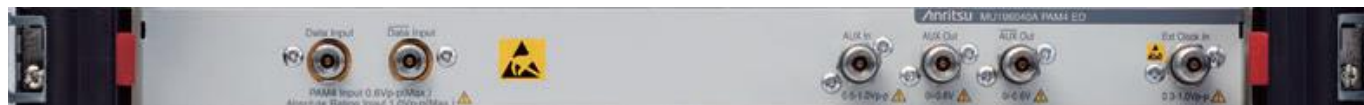
取得したエラーカウント値を
使用してジッタ耐力を評価

PAM4 PPG MU196020A



- Baud-rate: 2.4 Gbaud ~ 32.1 / 58.2 / 64.2 Gbaud
- データ出力振幅: 0.14 Vp-p ~ 1.6 Vp-p (差動)
- エンファシス: 4タップ、±20 dB (1 post/2 pre cursor) 、ISI/チャネルエミュレータ
- 低残留ジッタ(rms): 170 fs (代表値、NRZ)
- Tr/Tf (20-80%): 8.5 ps (代表値、NRZ)
- マルチチャネル同期機能
- FECパターン発生機能

PAM4 ED MU196040B

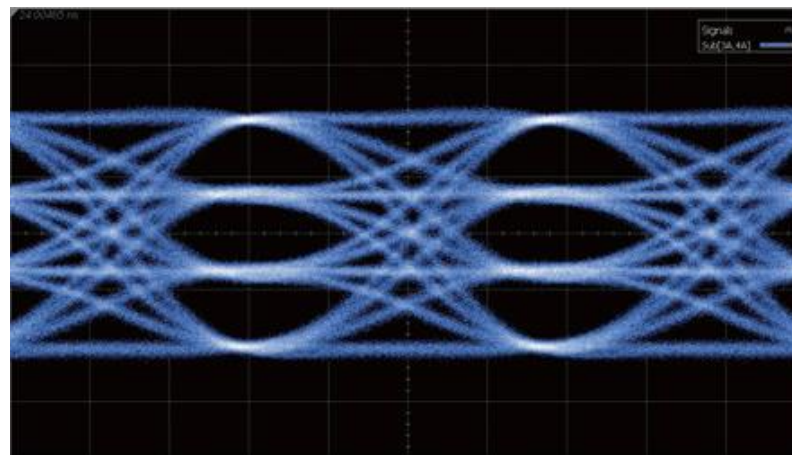


- Baud-rate: 2.4 Gbaud ~ 32.1 / 58.2 Gbaud PAM4 and 64.2 Gbaud NRZ
- 入力振幅 (最大値) : 1.0 Vp-p (NRZ、PAM4)
- 入力感度(Eye Height): 23 mV (代表値、26.5625 Gbaud), 36 mV (代表値、53.125 Gbaud)
- 内蔵クロックリカバリ: 2.4 G ~ 29 G or 32.1 Gbaud / 51 G ~ 58.2 Gbaud 拡張
- アナログ帯域: > 40 GHz (公称値)
- 内蔵イコライザ: Low Frequency Equalizer(2 dB)+DFE(1.4 dB)
- SER測定対応、“Diagnostics Mode”による論理エラー診断機能、キャプチャ、Logging機能
- リアルタイムFECシンボルエラー測定、FEC基準のジッタ耐力測定機能

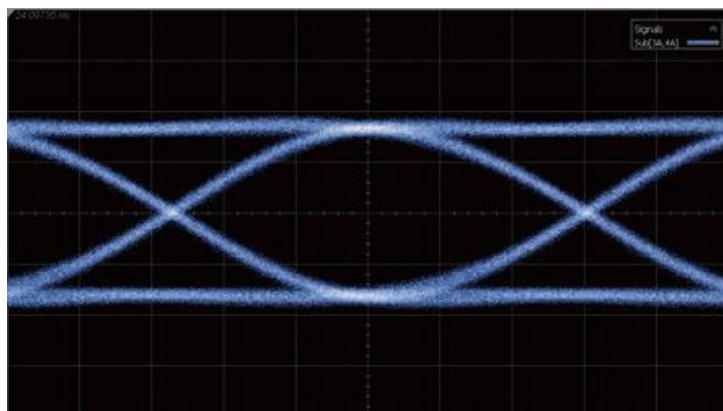
PAM4 PPG機能・性能

PAM4/NRZ Data output

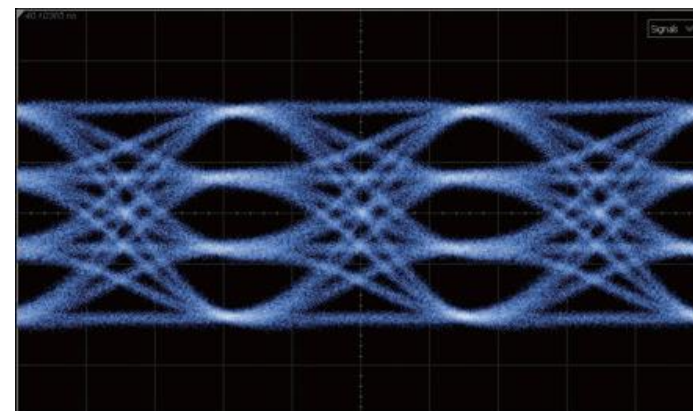
400/800 GbE、CEI-112Gなどの次世代Over 50 Gbaudアプリケーションをサポート



53.125 Gbaud PAM4



58 Gbaud NRZ

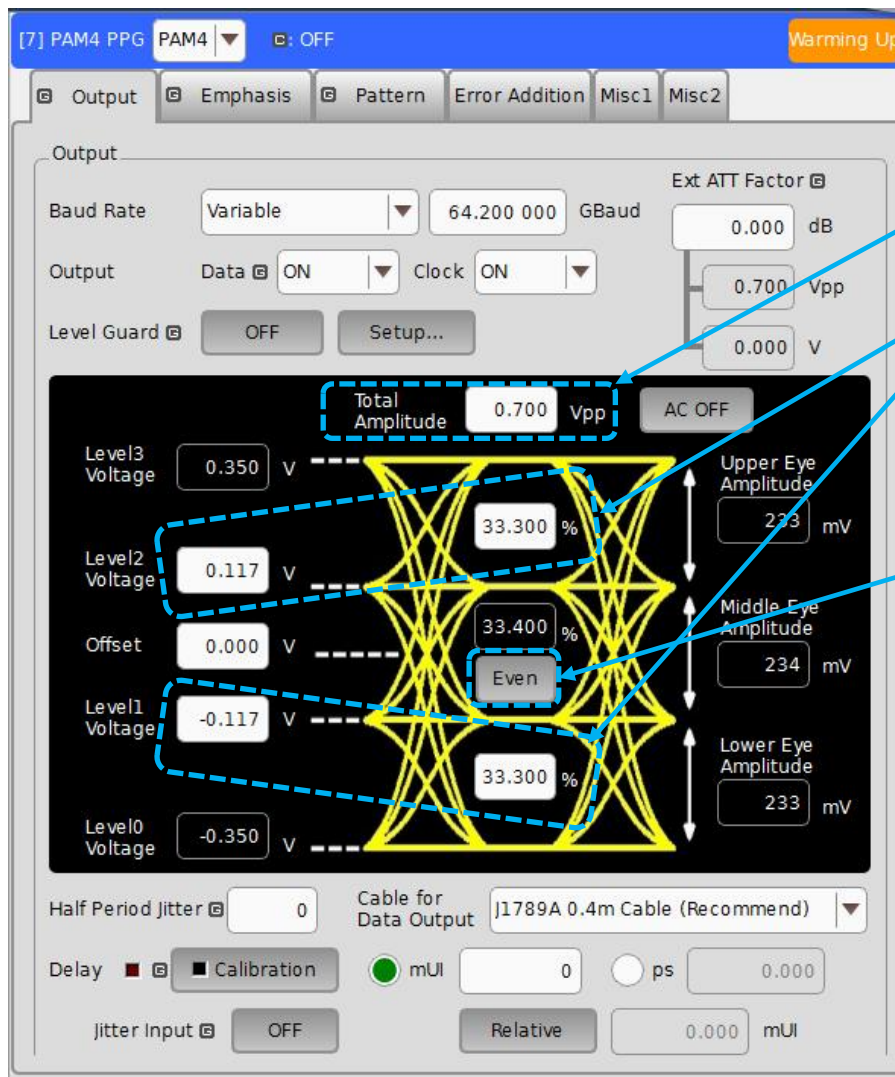


58 Gbaud PAM4

出力代表波形 (J1789A 40cmケーブル、差動1400 mV、PRBS15)

PAM4 レベルを容易に制御可能

Baud-Rate、レベル、オフセット、Half Period Jitter、Delayを一画面から制御可能

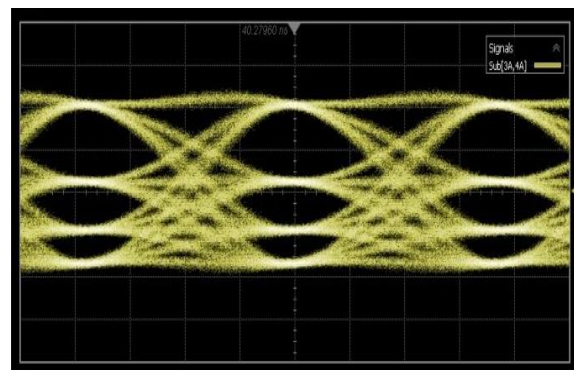


• PAM4 Total振幅の設定

• 電圧値または%値でPAM4の3Eye振幅を独立に制御可能

• "Even"ボタンにより均等レベルへ簡単に戻せます

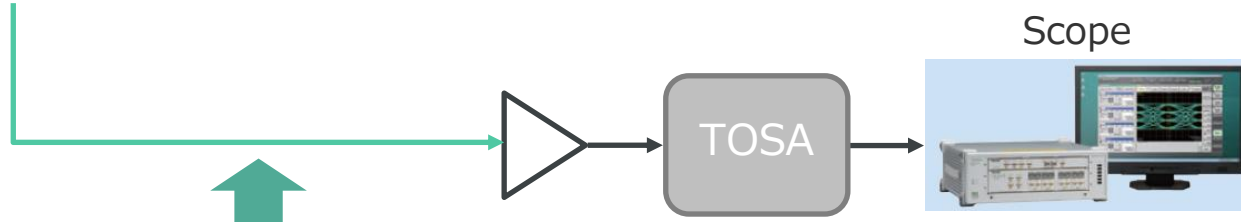
レベルコントロール参考波形



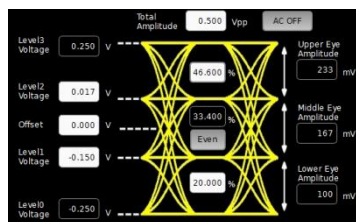
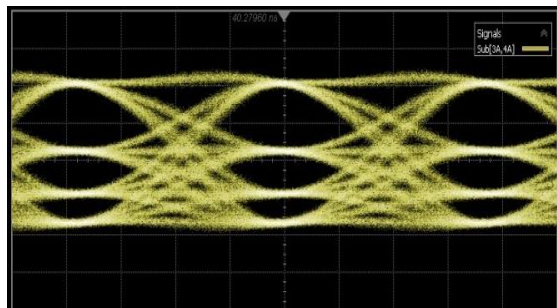
リニアリティ、エンファシス制御

TOSAデバイスの評価、さまざまな伝送路損失のテストケースにも対応可能

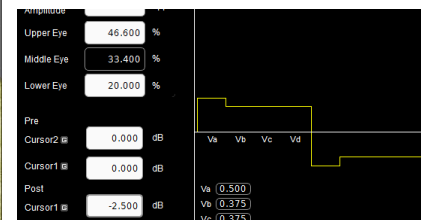
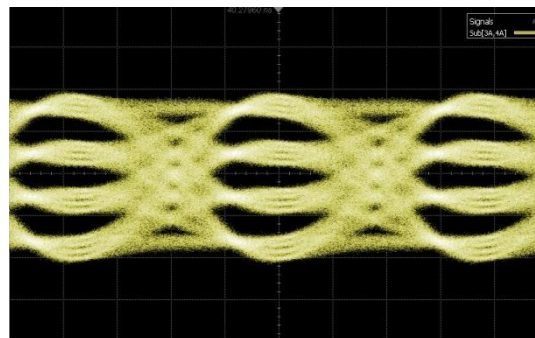
MU196020A
PAM4 PPG



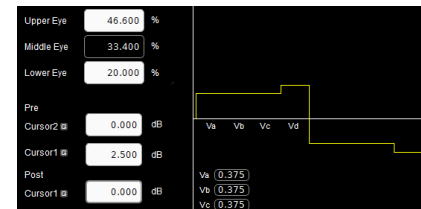
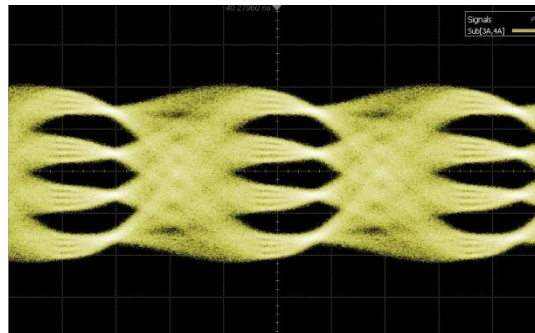
53G, リニアリティ制御波形



53G, Post1エンファシス制御

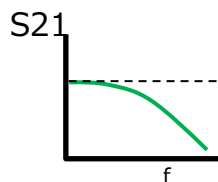
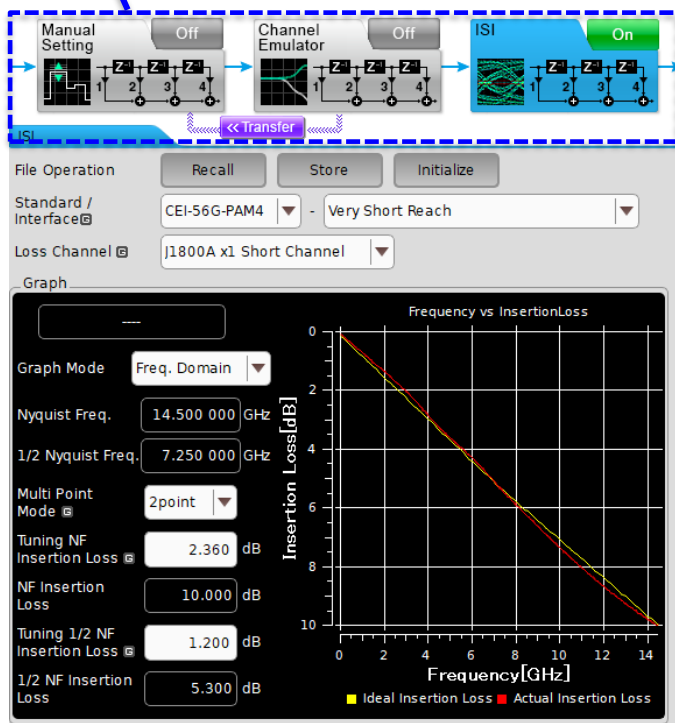


53G, Pre1エンファシス制御

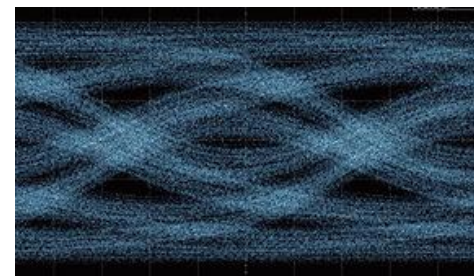


複数のPCボード試作が不要となり、開発期間短縮に貢献
高速デバイスのチャネル損失依存性の設計検証をシンプル、再現性良く実現

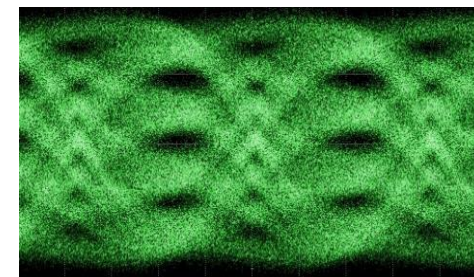
- **Manual Setting:** 4タップエンファシス機能によるターゲットEH/EWへの信号校正
- **Channel Emulator:** S2P, S4Pデータの挿入損失をエミュレートまたはエンファシス補償
- **ISI:** CEI-28G/25Gナイキスト周波数の損失設定によりISIをエミュレート



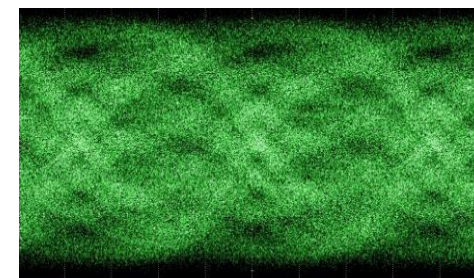
チャネル損失をエミュレート
または、
損失を補償する信号を発生
(ISIオプション)



NRZ CEI-28G 14 dB loss



PAM4 26.6G 4 dB loss



PAM4 26.6G 6 dB loss

ISI機能 代表波形

PAM4 テストパターン (1/2)

200 GbE、400 GbE規格で規定するPAM4テストパターンをサポート

対応パターン一覧

CEI	QPRBS13-CEI, QPRBS31-CEI
IEEE	IEEE802.3bs/cd: PRBS13Q, PRBS31Q, SSPRQ, Square Wave IEEE802.3bj: QPRBS13, JP03A, JP03B, Transmitter Linearity
RS-FEC	RS-FEC Scrambled Idle 50G 1 Lane (26.5625 Gbaud, 50GBASE-KR/CR/SR/FR/LR) RS-FEC Scrambled Idle 100G 1 Lane (53.125 Gbaud, 100GBASE-DR/KR1/CR1) RS-FEC-Int Scrambled Idle 100G 1 Lane (53.125 Gbaud, 100GBASE-P) RS-FEC Scrambled Idle 100G 2 Lanes 26.5625 Gbaud, 100GBASE-KR2/CR2/SR2) RS-FEC Scrambled Idle 200G 4 Lanes (26.5625 Gbaud, 200GBASE-SR4/DR4/FR4/LR4) RS-FEC Scrambled Idle 200G 2 Lanes (53.125 Gbaud, 200GBASE-KR2/CR2) RS-FEC Scrambled Idle 400G 4 Lanes (53.125 Gbaud, 400GBASE-DR4/KR4/CR4) RS-FEC Scrambled Idle 400G 8 Lanes (26.5625 Gbaud, 400GBASE-FR8/LR8)
InfiniBand	PRBS13Q(InfiniBand), PRBS23Q, PRBS31Q(InfiniBand)
Fibre Channel	PRBS31Q(Fibre Channel)
General Purpose	PRBS7, 9, 10, 11, 13, 15, 20, 23, 31, Data (User defined) 4 to 256 M Symbol

PAM4シンボル 0,1,2,3 値によるDataパターンの編集が可能

Pattern Editor

File Cursor Addr 7

	+0	+4	+8	+12	+16	+20	+24	+28	+32
00000000	3	2	1	0	0	1	2	3	
00000008									
00000016									

Number of Block

Row Length

Data Length

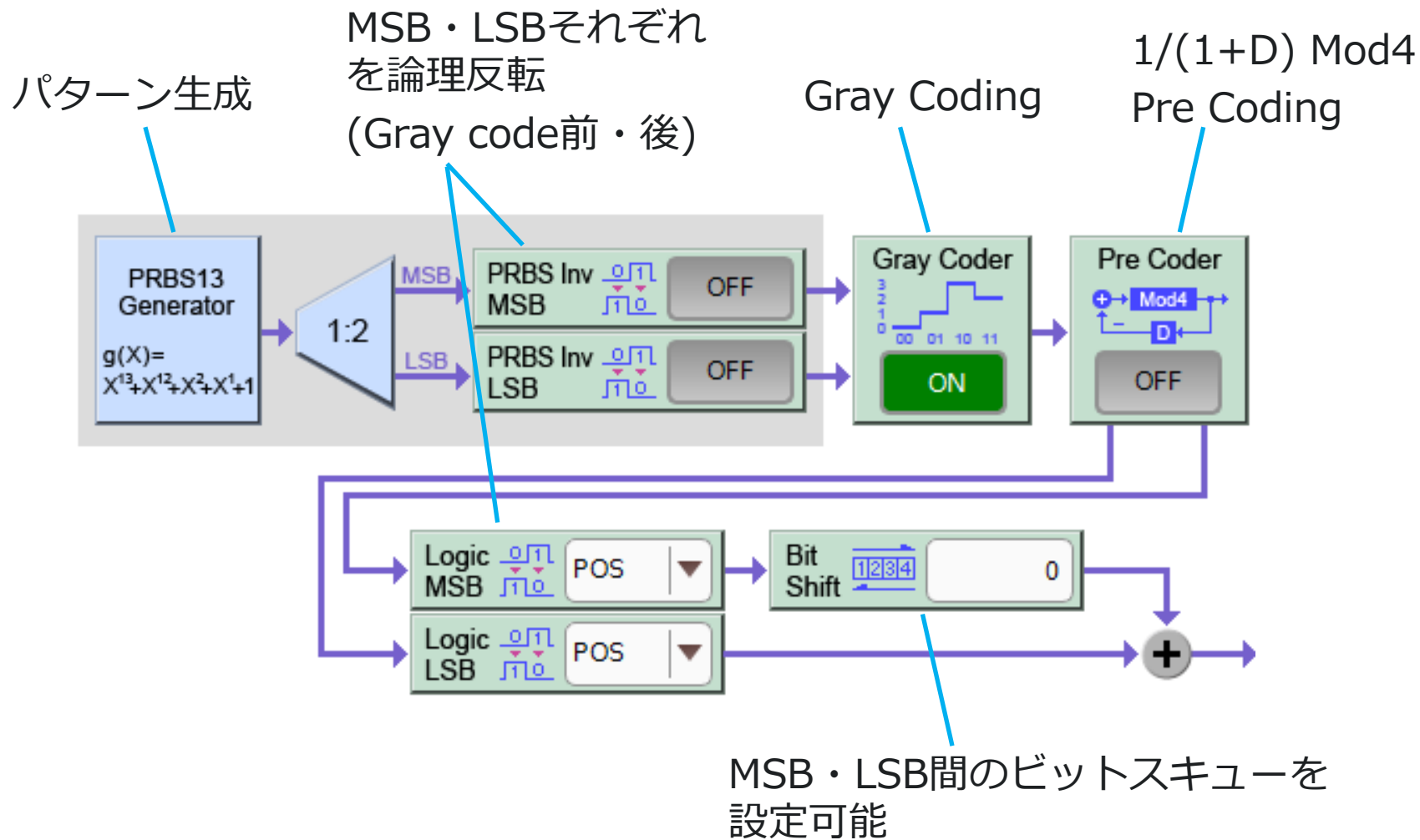
Number of Row

Edit Block

PAM4 テストパターン (2/2)

DSPによって異なるパターン発生方式にも対応してBER測定が可能。

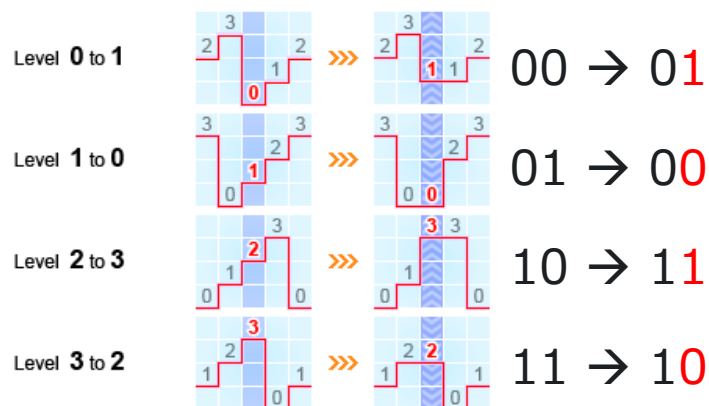
論理反転・ビットスキューなど、パターン発生回路の違いや、論理的なエラーの検出に有効です。



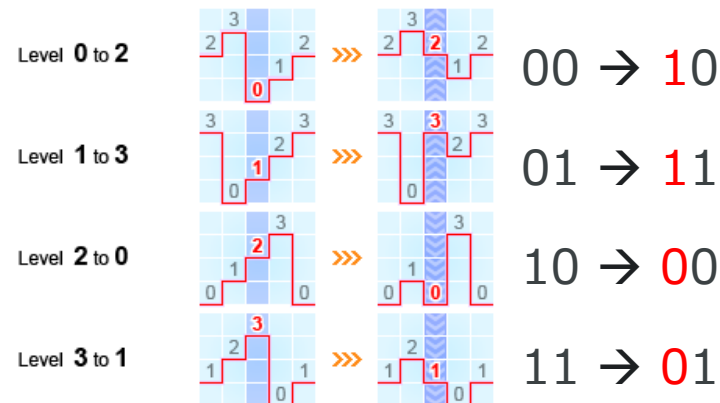
PAM4では、1レベル変化するエラーケースだけでなく、MSBのエラーにより2レベル変化するケースも想定されます。

“Error Addition” タブから、それぞれのエラーケースでエラー挿入が可能。
疎通の確認や、エラー結果の検証に役立ちます。

・ LSBエラー挿入時

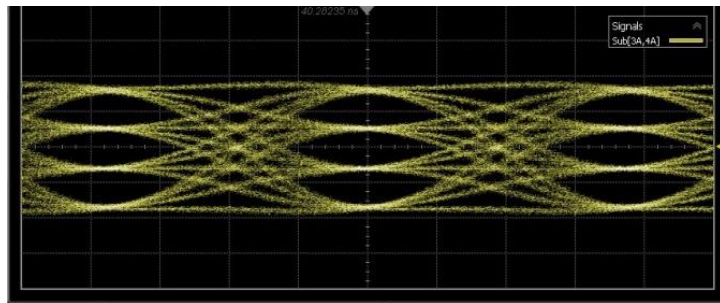


・ MSBエラー挿入時



離れたDUTへ80 cmケーブルで接続可能。80 cmケーブルの損失を自動補正する機能により、その損失をエンファシス調整する手間がありません。

Cable for data output設定: "J1789A 0.4 m"

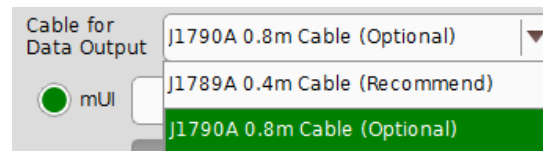


40 cm使用時
@53G

← 波形の評価にはJ1789A 40 cmケーブルが最適です。

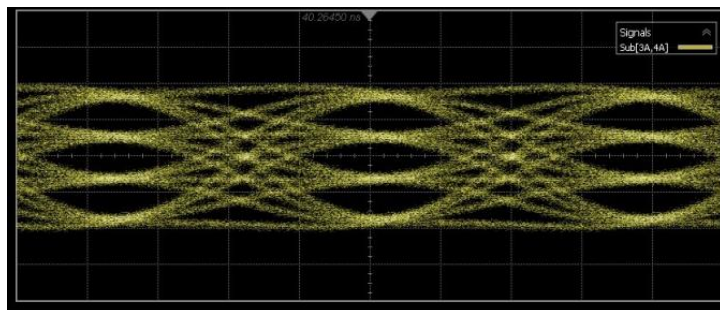
✓ ケーブルが長いと(80 cm)アイ開口が悪化します。

↓ 設定により80 cmケーブル影響は自動補正することができます。



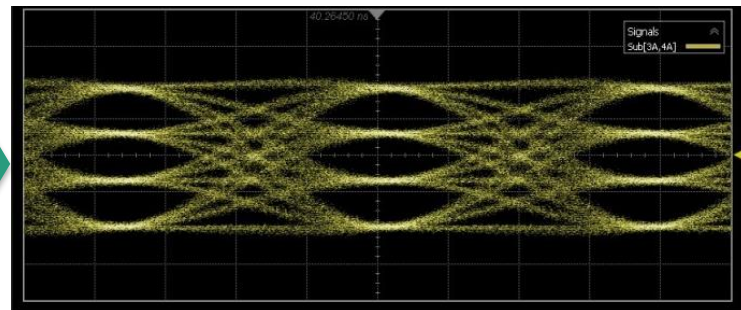
J1790A設定を選んでください

Cable for data output設定: "J1789A 0.4 m"



80 cm使用時
@53G

Cable for data output設定: "J1790A 0.8 m"



PAM4 ED機能・性能

400 GbE/800 GbE向け 116 Gbit/s PAM4 Error Detector概要

- ・ **116 Gbit/s PAM4エラーフリー測定を実現する高性能BERT**

これまで困難だったPAM4のトラブルシュートをシンプルに

- ・ **業界最高の感度性能 36 mV EH@53.125 Gbaud**

最大116 Gbit/s PAM4のより確かなBER評価をサポート

- ・ **オールインワン58 Gbaud PAM4レシーバテスト対応
クロックリカバリ、イコライザ機能を内蔵**

構築しやすい測定系により検証・デバッグ時間短縮に貢献

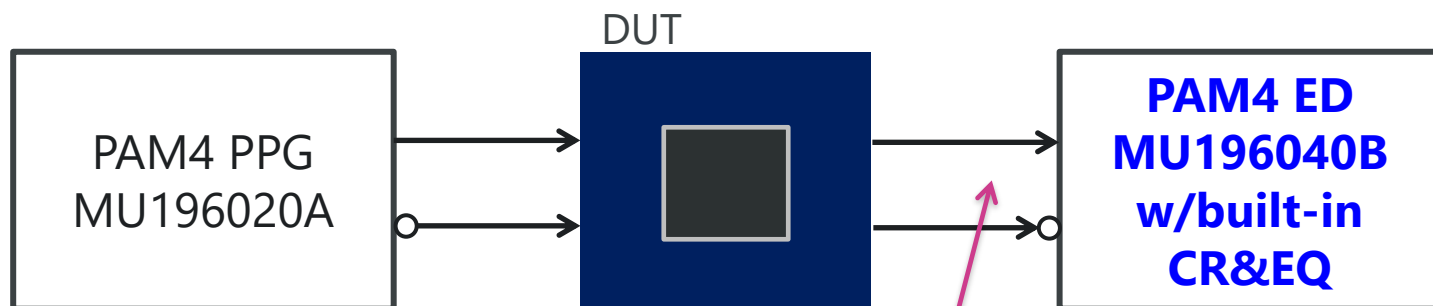
- ・ 広帯域動作: 2.4 Gbaud～58.2 Gbaud for PAM4
2.4 Gbaud～64.2 Gbaud for NRZ
- ・ CEI-112G-VSR ストレスレシーバテストをサポート
- ・ 58 Gbaud PAM4クロックリカバリ機能内蔵
- ・ PAM4シンボルキャプチャ機能
- ・ 最大4ch ED/MP1900A本体 マルチチャネル測定対応
- ・ リアルタイムFECシンボルエラー測定、FEC基準のジッタ耐力測定対応

ターゲットアプリケーション:

100/200/400/800 GbE、CEI-112G-VSR

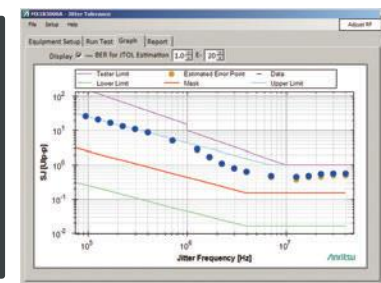
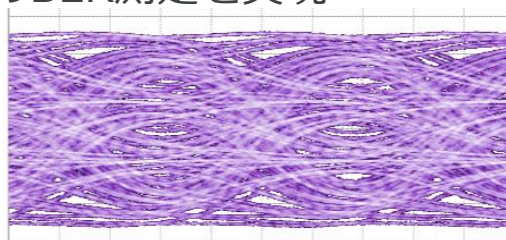
All-in-one BERT、PAM4クロックリカバリ、イコライザ内蔵

外部機器やコンポーネントの接続が不要。
構築が容易、シンプルな構成のPAM4 ジッタ耐力測定を実現。



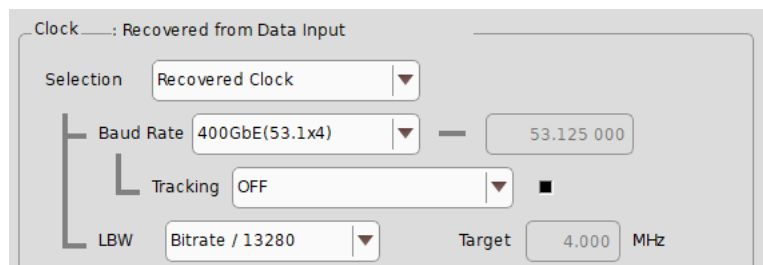
- Jitter
- ISI Control

ストレスを加えた閉じたEye信号
のBER測定を実現

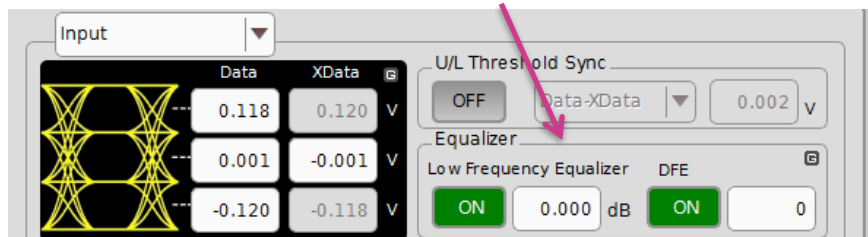


PAM4ジッタ耐力
試験をサポート

• Built-in Clock Recovery : 58Gbaud PAM4信号
をリタイミングしジッタ耐力試験を可能に



• Equalizer function :
VSR規格のストレス信号のBER測定を実現



CEI-112G-VSR規格のストレス入力テストをサポート

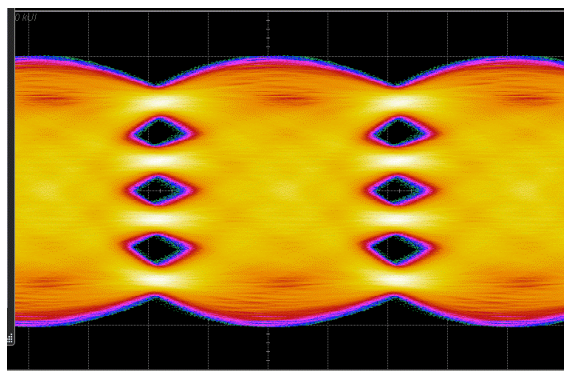
CEI-112G-VSRのストレスを加えた信号を低エラーレート(<E-8)で受信可能。
DUTの実力が検証可能に。

CEI-112G-VSR Rx入力規格

Item	Spec. (112G-VSR-PAM4)
Baud Rate	36 to 58 Gbaud
Channel Loss	12 dB at 26.5625 GHz
EH6	>37 mV
EW6	>0.2 UI (>3.76 ps)
Target BER	<E-6



MU196020A PPG出力とISIボードを使用し、Rx入力規格性能となるよう校正した信号 (スコープCTLE設定 2.5 dB)

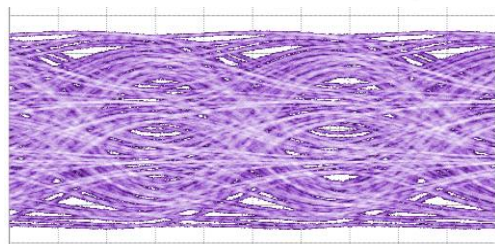
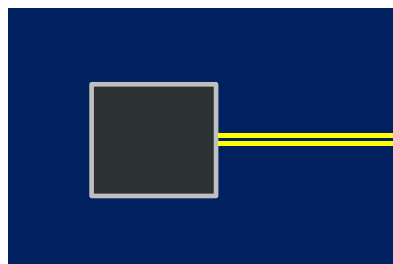


SER <E-8 !!
規格定義されているレシーバ
モデルより高水準の感度性能

**PAM4 ED
MU196040B**

内蔵イコライザ機能と高感度入力性能のコンビネーションによって確度の高い測定をサポート

DUT

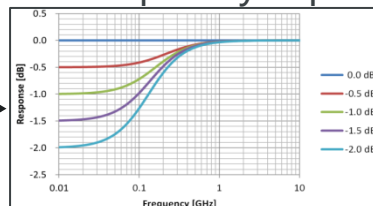


ISI Stressed eye signal

MU196040B

Built-in Equalizer diagram

Low-frequency Equalizer



	Data	XData	U
1	0.118	0.120	V
2	0.001	-0.001	V
3	-0.120	-0.118	V



Decision feedback
Equalizer

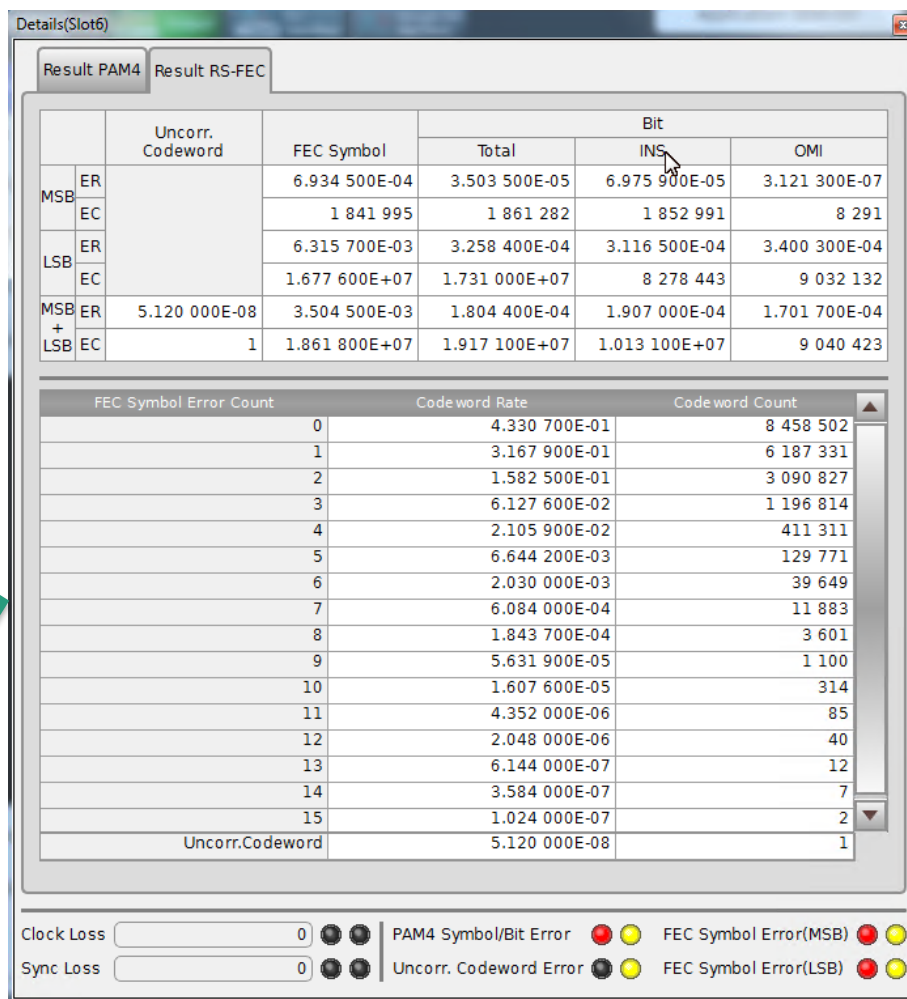
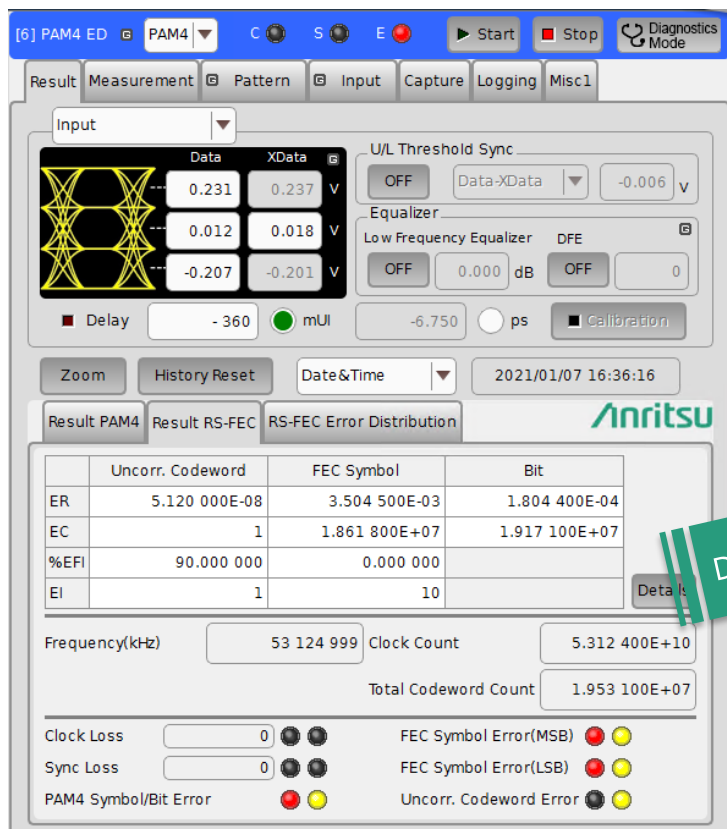
BER
Measur
ement

Error-Free at 53.125 Gbaud
3 dBロス(typ.)を通過した信号
入力時

Uncorrectable Codeword、FEC Symbol Error、Bit Errorをリアルタイムに測定、
詳細結果を一画面に表示

詳細結果画面で、MSB/LSBエラー、各シンボルエラーカウン
ントper CodewordのCodeword RateとCodeword Count
を観測可能

MU196040B PAM4 ED Result画面



FEC Analysis 機能 (2/4)

FECで訂正されるかどうかを基準とした
ワンボタンジッタ耐力測定をサポート



ジッタ周波数とテストマスク設定

MX183000A - Jitter Tolerance

File Setup Help Operate MP1900A

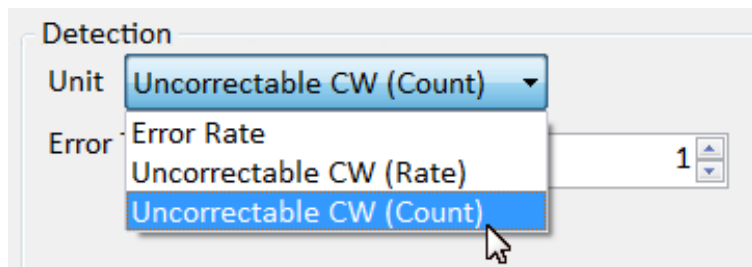
Equipment Setup Run Test Graph Report

Check All Measurement: 12,000,000 Hz, 0.060 Ulp-p Uncheck All Detail Stop Test

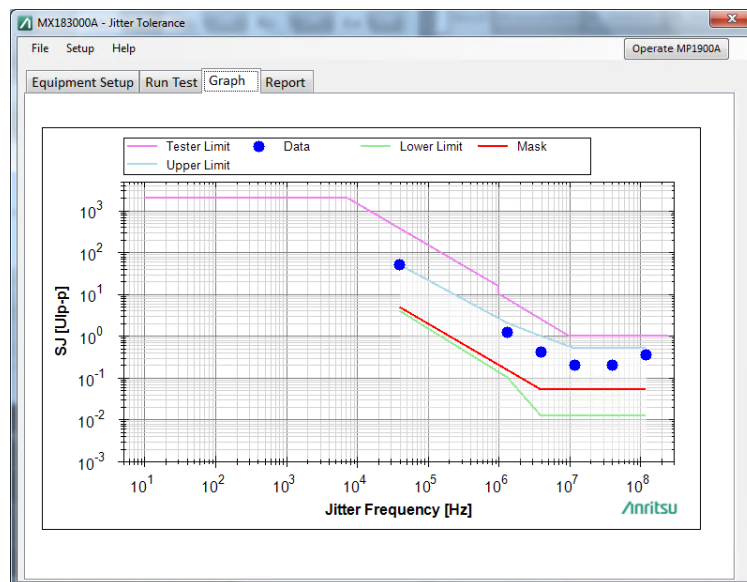
No.	Jitter Freq. [Hz]	Mask [UI]	Upper Limit [UI]	Lower Limit [UI]	Meas. [UI]	Meas. Judge
✓ 1	120,000,000	0.052	0.500	0.012	0.348	PASS UC
✓ 2	40,000,000	0.052	0.500	0.012	0.204	PASS UC
✓ 3	12,000,000	0.052	0.500	0.012	---	---
✓ 4	4,000,000	0.052	1.000	0.012	---	---
✓ 5	1,333,000	0.152	2.000	0.100	---	---
✓ 6	40,000	5.000	50.000	4.000	---	---

Start Test

テスト基準として、ビットエラーまたはUncorrectable CW選択



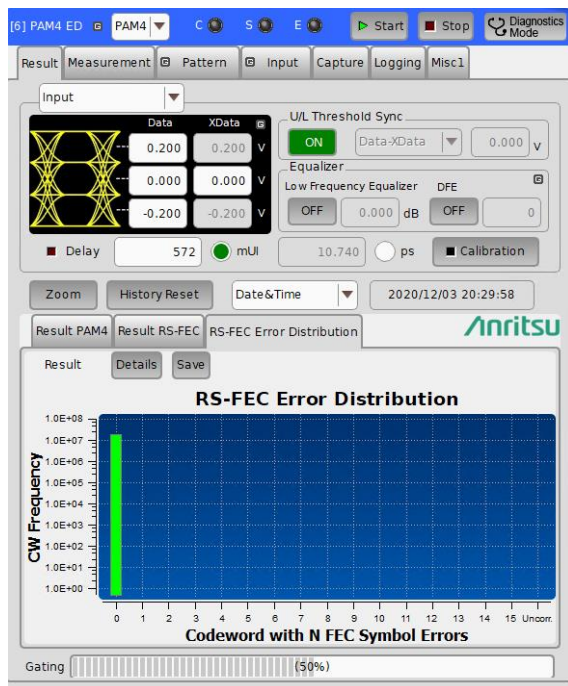
Uncorrectable CW基準のジッタ耐力測定結果



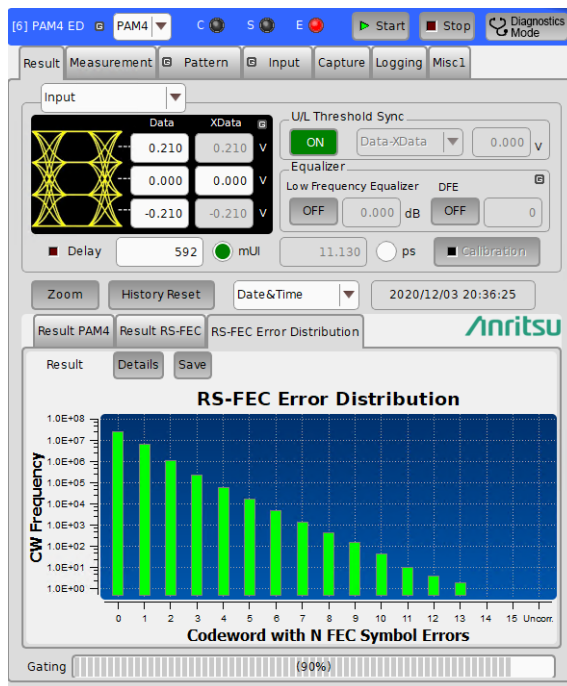
FEC Analysis 機能 (3/4)

FECシンボルエラー分布機能をサポート。
ジッタストレスなど入力信号条件の変化をリアルタイムに観測。

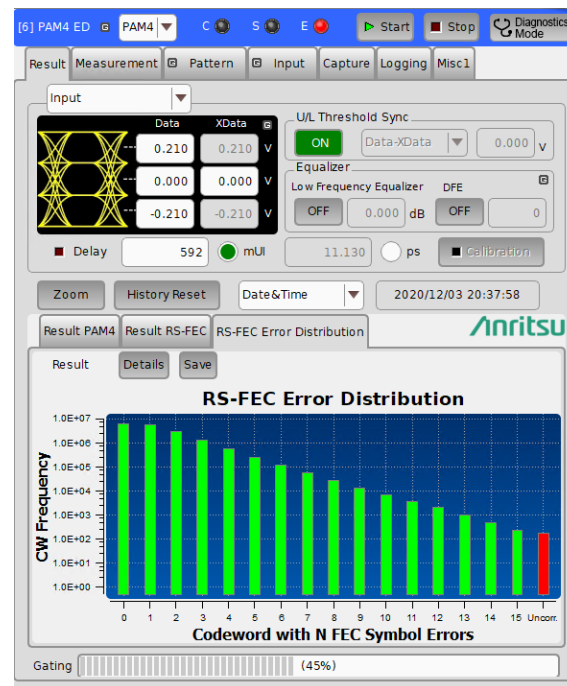
Error Free



Correctable Errors



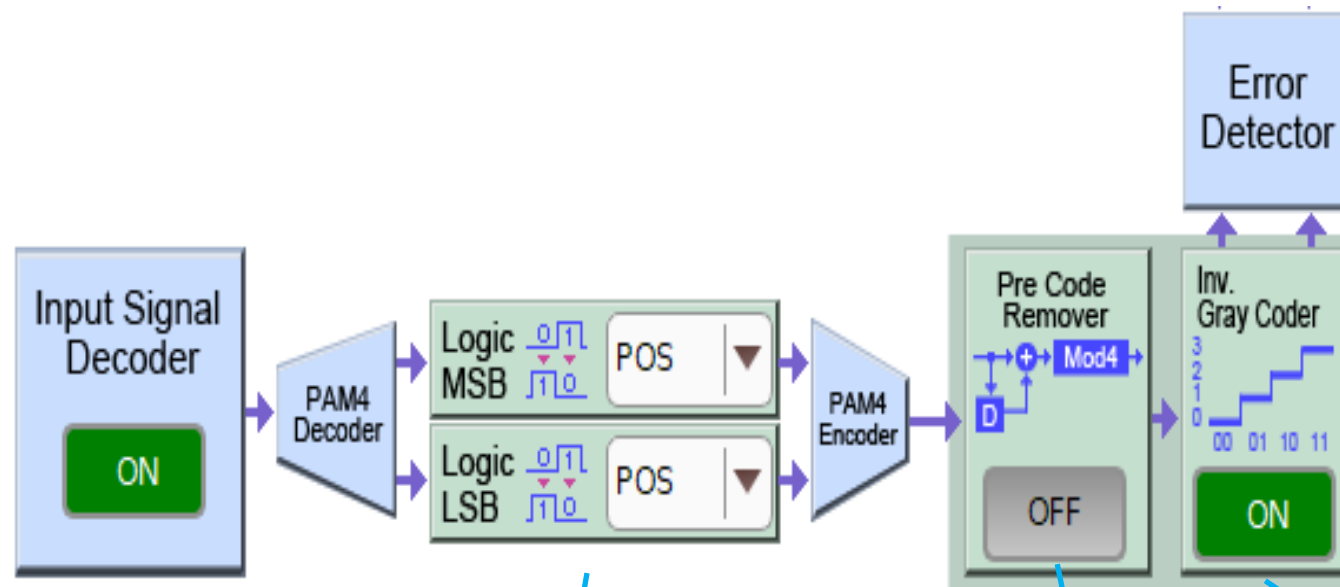
Uncorrectable Errors



Stress Injection

Grayデコード機能対応

入力データをデコードし、FECシンボルエラーを測定



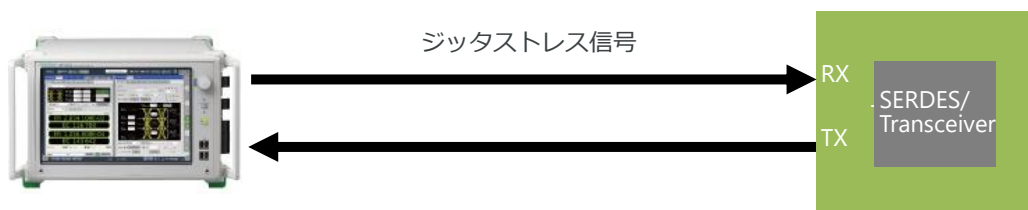
MSB・LSBそれぞれ
を論理反転
(Gray code前・後)

$1/(1+D)$ Mod4
Decoding

Gray Coding

FECシンボルキャプチャ機能 (1/2)

- 高感度入力性能(36 mV EH at 53 Gbaud)と、FEC Symbol Capture機能により、FECで訂正できないエラーの解析エラー訂正前後のジッタ耐力評価をサポート
- IEEE802.3 RS-FEC規定に対応したCodeword長、FEC Symbol長を測定基準として、FEC Symbolエラーを検出
- FEC Symbolエラー数基準 (1~32/ステップ1)を超えたタイミングで、入力信号をキャプチャー。基準を超えるエラー要因となった入力パターンの解析が可能。



Capture

File: LSB: Cursor Addr: 2097015 Position: 2097015 Pattern Addr: 1128719893

Block: 1 Block Length: 4194300 symbol Trigger Position: 2096895 symbol

Viewer Mode: Notation: Bin(MSB/LSB) Format: Pattern

Error: ☒ MS ☒ CH

Move and Search: Pattern: Target: All

Error Search: Continuous Error: 1 bit Target: All

1/1

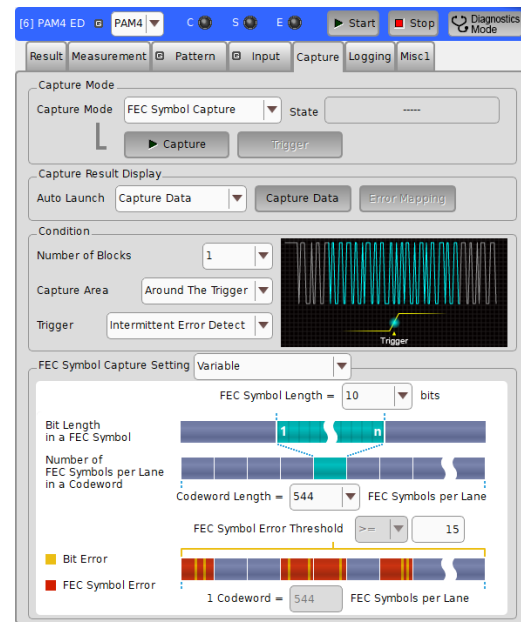
	First Error BlockAddress	Last Error BlockAddress	Total Error Counts Bit Error/Total Bits	Total FEC Symbol Error Counts FEC Symbol Error/Total FEC Symbols	CaptureDepth
MSB	1 2097030	1 2097128	8 4194300	7 419430	4194300
LSB	1 2096954	1 2097136	27 4194300	16 419430	4194300

検出したFECシンボルエラーをキャプチャ

FECシンボルキャプチャ機能 (2/2)

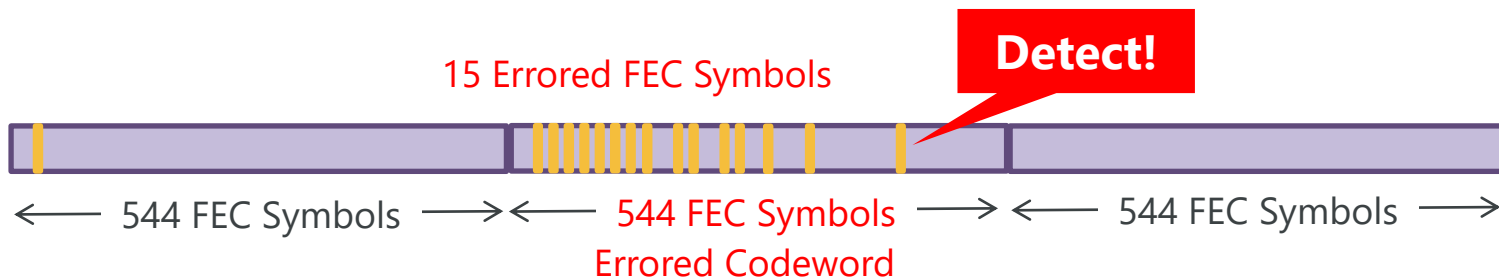
Codeword内のFECシンボルエラーを検出。FECシンボルエラーがThreshold設定を超えたタイミングで入力信号をキャプチャすることが可能。

取り込んだデータからエラー要因の解析が可能。

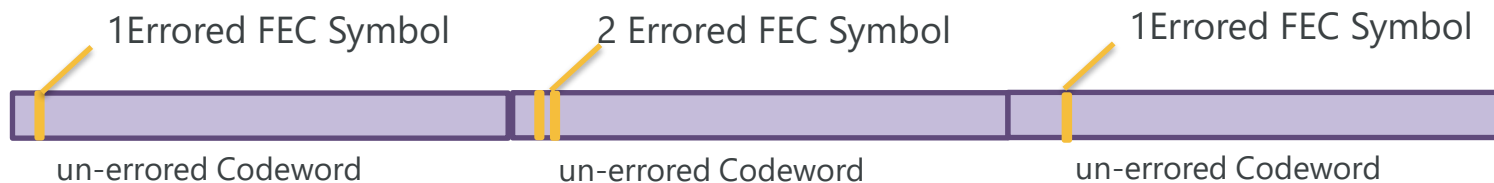


例: 15 FECシンボルエラーThreshold/544 FECシンボルCodeword

- シンボルエラーがThreshold値を超えたため、キャプチャを開始

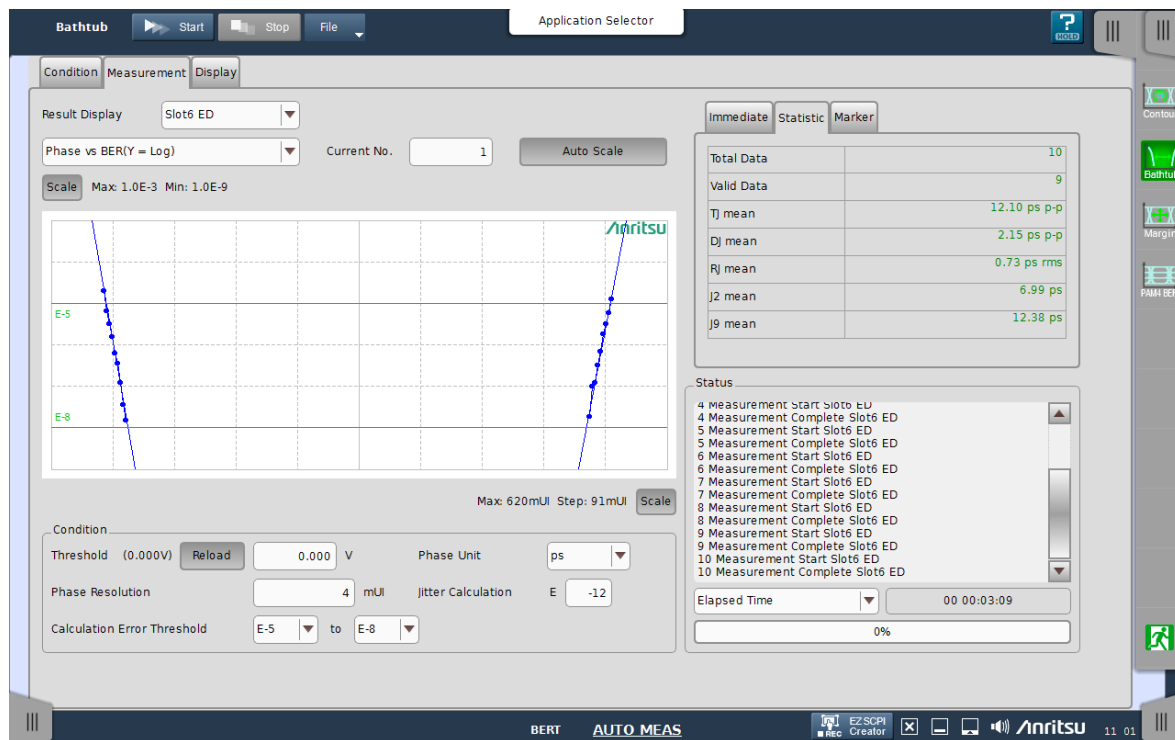


- Threshold内のFECシンボルエラー



Bathtub機能により、入力信号のジッタ、位相マージンを自動測定することができます。

広帯域・高感度なPAM4 EDで測定することにより、DUT実力のより確かな測定に貢献します

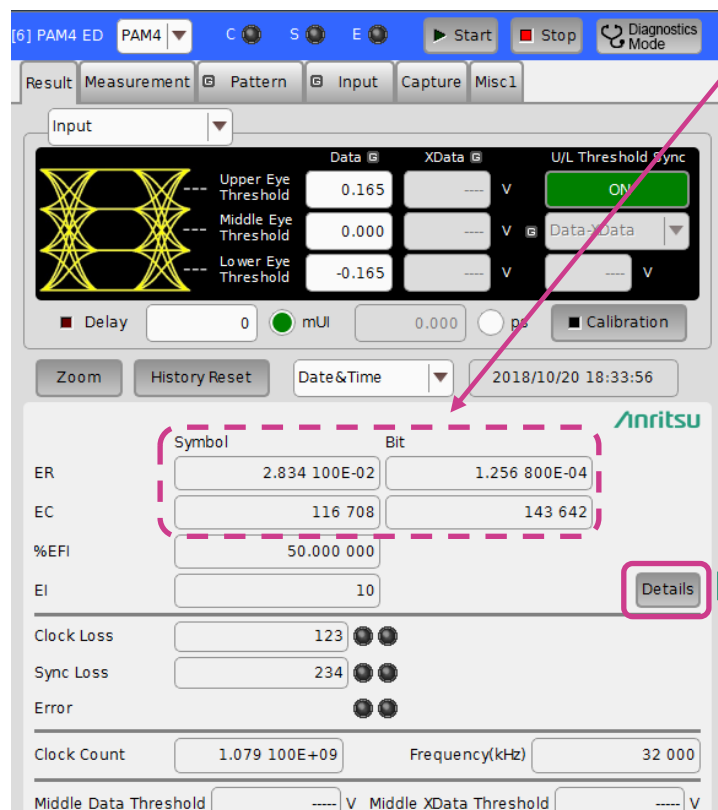


PAM4信号のBathtub測定例

エラー解析機能 (1/2)

シンボルエラー(MU196040A-041)とビットエラーの両方の測定ができます。
両者を比較することにより、エラー要因の特定に有効です。

“Details”ボタンを押すと、12通りあるエラーの出方の結果をそれぞれ確認することができ、より詳細な分析ができます。



PAM4シンボルエラーとビットエラー測定結果

MSB、LSBそれぞれのエラーレート測定が可能

12通りあるPAM4のエラーを同時に測定

All Channel(Slot6)		Total	INS	OMI
MSB	ER	7.685 700E-05	1.857 800E-04	6.017 900E-07
	EC	82 942	82 560	382
LSB	ER	9.531 300E-04	2.564 100E-05	1.499 000E-03
	EC	60 700	605	60 095

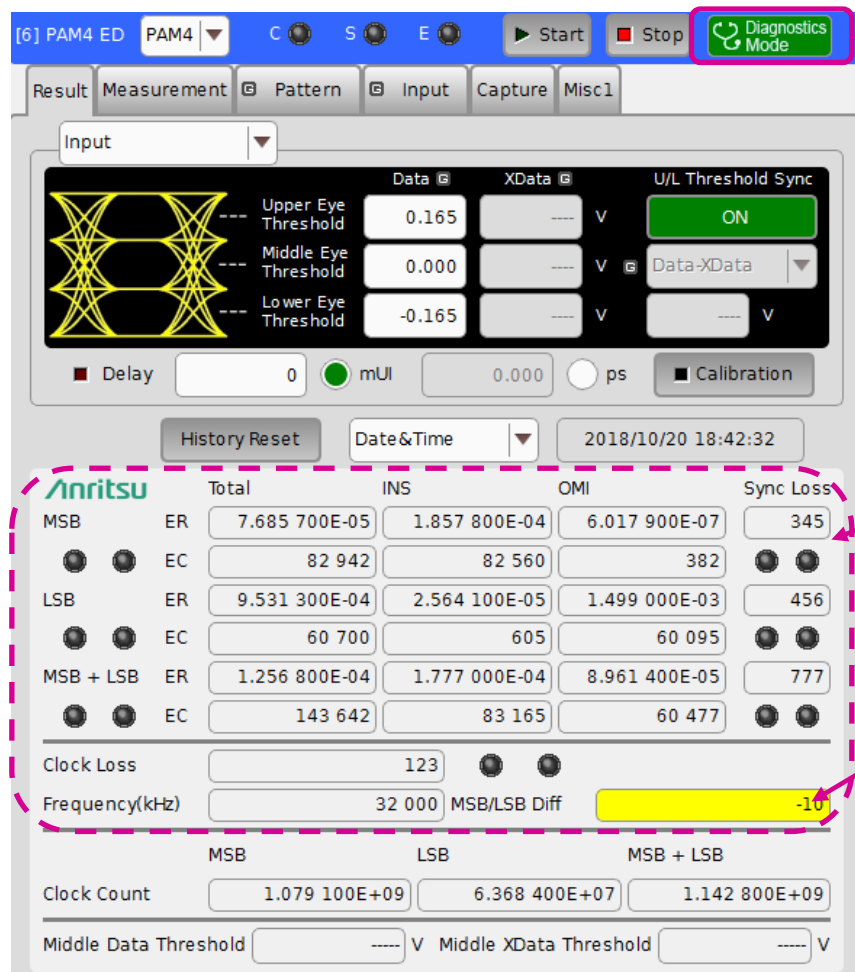
	Level 0	Level 1	Level 2	Level 3	Symbol
EC	to Level 3	5 768	786	435	116 708
	to Level 2	6 445	9 467		
	to Level 1	345		76 008	
	to Level 0		8 987	786	
	Total	12 558	19 240	77 229	
ER	Total	1.239 800E-02	1.887 100E-02	7.167 000E-02	2.834 100E-02

Clock Loss: 123 Sync Loss: 234 Error: 0

エラー解析機能 (2/2)

Diagnostics Modeは論理反転やMSB・LSB間のビットスキューなどの論理エラーのトラブルシュー트에役立ちます。

このような論理エラーによって同期が確立しない場合、MSB・LSBそれぞれのエラー結果と、ビットスキュー検出結果から、その原因の特定ができます。

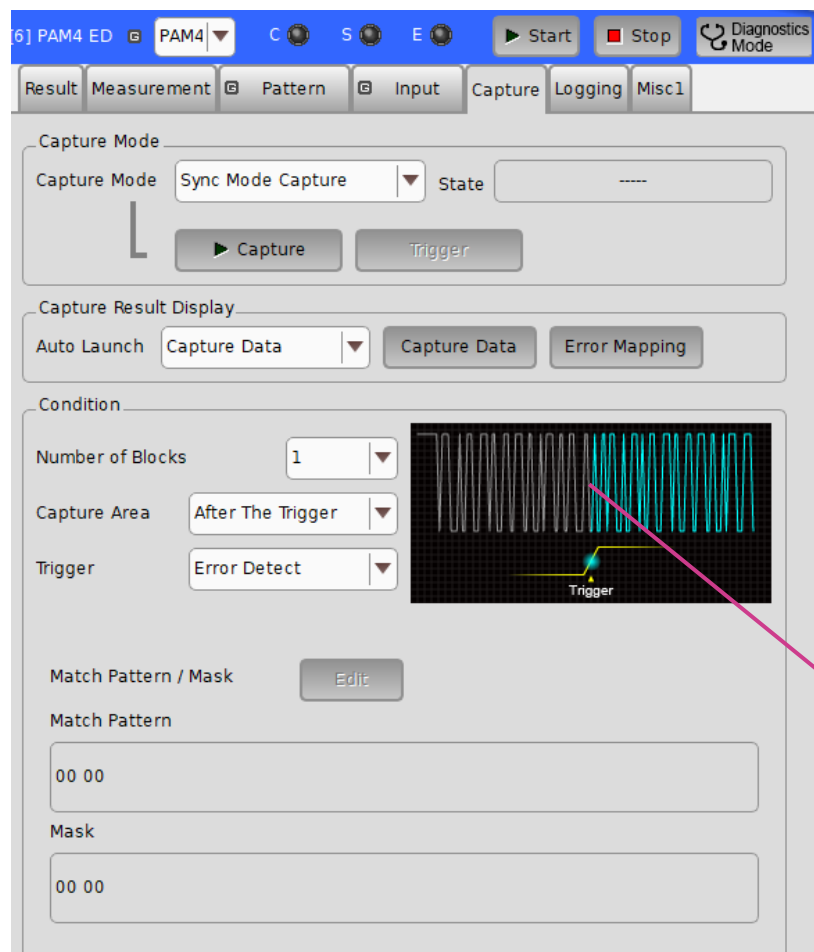


Diagnostics Modeボタン

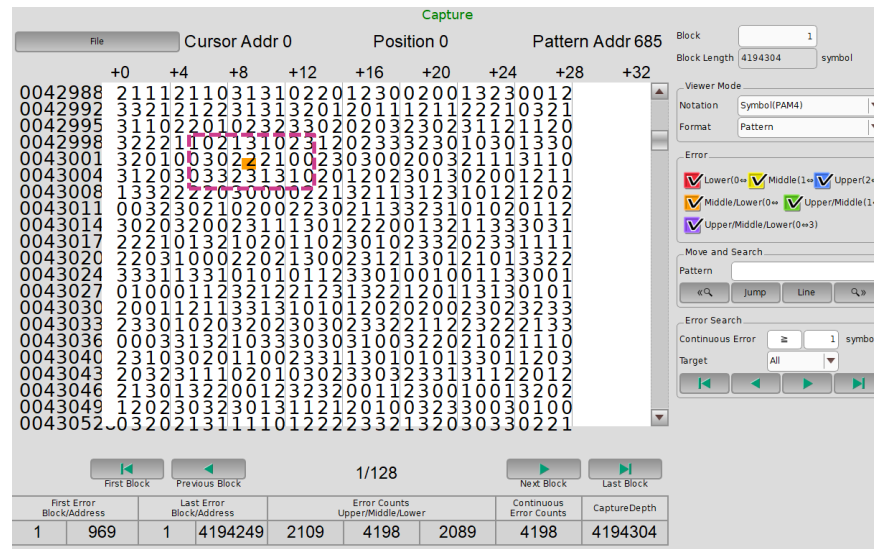
MSB、LSBそれぞれのエラー結果

MSB、LSB間のビットスキューを検出

キャプチャ機能によってPAM4エラーシンボルの特定が可能、
SER結果の検証時間を短縮

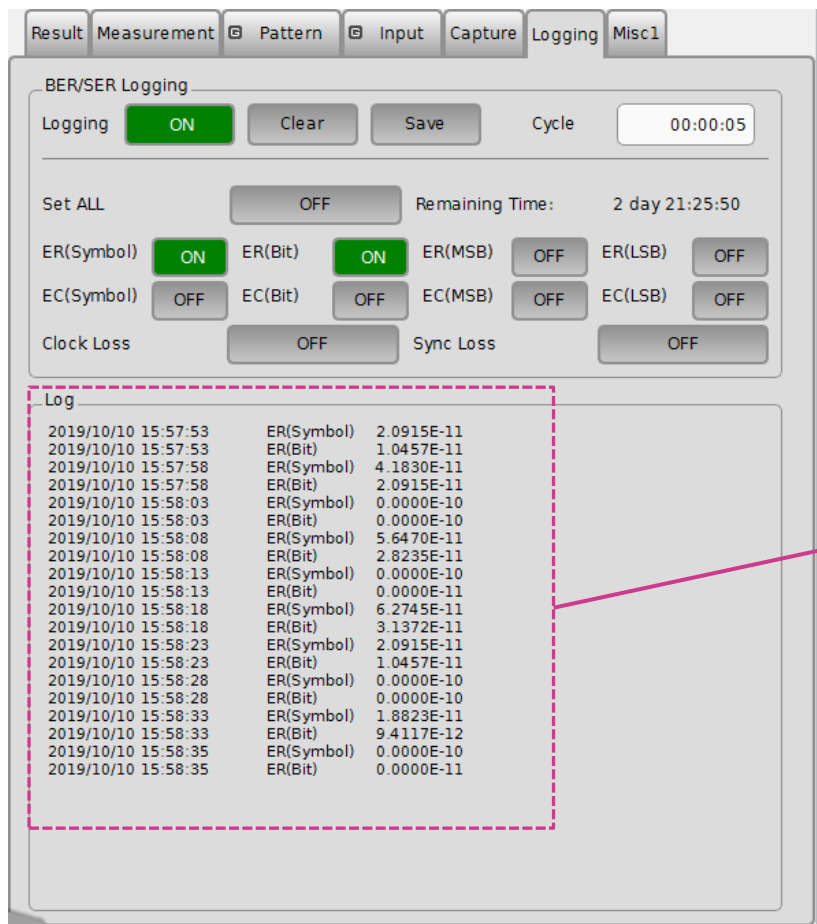


キャプチャした信号の、エラーシンボルの
位置とレベルの変化を特定可能



Error detection、
Match pattern、
External triggerをトリガー
として、入力シンボルの
キャプチャを開始

BER/SERなどの測定結果を定期的に保存することにより、DUTの時間に依存する性能変化や安定性の評価が可能



測定サイクルを設定して、Loggingをスタート。
測定結果はファイルにセーブ。

測定項目を選択

時間－測定結果 を定期的に保存

Appendix

58 Gbaud PPG/ED代表構成

Model	Name	Option	Qty	Remark
MP1900A	シグナル クオリティ アナライザ-R	-	1	
MU181000B	12.5GHz 4ポートシンセサイザ	-	1	
MU181500B	ジッタ変調源	-	1	ジッタ付加用
MU196020A	PAM4 PPG	002, 011, 040, 042	1	
MU196040B	PAM4 ED	002, 011, 021, 023, 041, 042	1	

ジッタ耐カテスト用ソフトウェア

Model	Name
MX183000A-PL001	Jitter Tolerance Test
MX183000A-PL031	DUT Error Counts Import

応用部品

Model	Name
J1789A	同軸電気長規定ケーブル 0.4 m (Vコネクタ)
J1790A	同軸電気長規定ケーブル 0.8 m (Vコネクタ)
J1800A	ISI Board V
J1793A	Pick OFF Tee (V)

64 G PPG/58 G EDモジュールオプション

Model	Name
MU196020A	PAM4 PPG
MU196020A-001	32G baud
MU196020A-002	58G baud
MU196020A-003	64G baud
MU196020A-011	4Tap Emphasis
MU196020A-030	Data Delay
MU196020A-040	Adjustable ISI
MU196020A-042	FEC Pattern Generation
MU196020A-050	Intel-Module Synchronization

Model	Name
MU196040B	PAM4 ED
MU196040B-001	32G baud
MU196040B-002	58G baud
MU196040B-011	Equalizer
MU196040B-021	29G Clock Recovery (2.4 to 29 Gbaud)
MU196040B-022	32G Clock Recovery (2.4 to 32.1 Gbaud)
MU196040B-023	58G Clock Recovery Extension (51 to 58 Gbaud)
MU196040B-041	SER Measurement
MU196040B-042	FEC Analysis

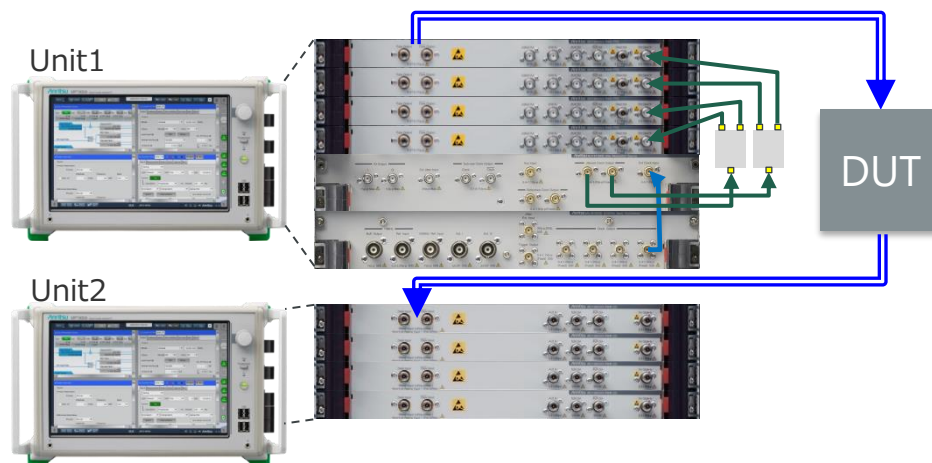
PAM4 PPG MU196020A 規格

Item	Specification	Remarks
動作レート	2.4 Gbaud～32.1 /58.2 /64.2 Gbaud	オプションにより選択
出力信号方式	NRZ, PAM4	
出力数	2 (Data, xData)	
出力振幅	70 mVp-p～800 mVp-p (Single-end) 140 mVp-p～1600 mVp-p (Differential)	
オフセット	-2 V～+3.3 V	
エンファシス	4タップ、-20～+20 dB	オプション
Channel Emulator	挿入損失が発生した波形、挿入損失を補償した波形をエミュレート可能 Sパラメータファイル (S2P、S4P) 読み込みにより設定	オプション
ISI	ISI発生波形をエミュレート可能 CEI規定のナイキスト周波数における損失量 (-8 .00～8 .00 dB) により設定 J1800A/J1758A (応用部品) などのチャネルボード、またはNoise Module MU195050Aと組み合わせて使用	オプション
PAM4 3 Eye 独立可変	20～50 % (PAM4 Amplitude 0 /3レベルを100 %とする)	
PAM4パターン	SSPRQ、PRBS13Q、PRBS31Q、RS-FECなど	RS-FECはオプション
PAM4パターンエラー付加	Error on MSB、Error on LSB、Error on LSB&MSB、RS-FEC Symbol Error	RS-FECはオプション
Tr/Tf (20～80%)	8.5 ps (代表値、NRZ)	
ランダムジッタ	170 fs rms (代表値、NRZ)	
出力コネクタ	V (f)	
Jitter 付加機能	SJ, RJ, BUJ, SSC (With MU181500B)	
Noise 付加機能	CMI, DMI, White Noise (With MU195050A (32.1G max.) and J1792A)	

PAM4 ED MU196040B 主要規格

Item	Specification	Remarks
動作レート	2.4 Gbaud to 32.1 / 64.2 Gbaud (NRZ) 2.4 Gbaud to 32.1 / 58.2 Gbaud (PAM4)	オプションにより選択
入力信号方式	NRZ, PAM4	
入力数	2 (Data, xData)	
入力振幅	1.0 Vp-p (max.)	
入力感度	36 mV (typ. at 53.125 G), 23 mV (typ. at 26.5625 G) (Eye Height of each PAM4 Eye)	
Stressed Margin	BER < 1 E-8 (When inputting minimum eye signal defined in CEI-112G-VSR)	
アナログ帯域	>40 GHz (nominal)	
クロックリカバリ動作範囲	2.4 Gbaud to 29 Gbaud or 2.4 Gbaud to 32.1 Gbaud 51 Gbaud to 58.2 Gbaud Extension	オプション
Equalizer	DFFE (1.4 dB) + Low-frequency-Equalizer (2 dB)	オプション
BER/SER測定	Total BER, MSB/LSB BER, SER Logging, Capture (8 M bits/4 M PAM4 symbols)	SERはオプション
FECシンボルエラー測定	Uncorrectable Codeword Error, FEC Symbol Error, RS-FEC Error Distribution	オプション
パターン	PRBS, Data (max. 268 Mbit (symbol)), PAM4 Pattern (PRBS13Q, PRBS31Q, SSPRQ, QPRBS13-CEI, QPRBS31-CEI), Gray Code/PAM4 Pre-Code, RS-FEC pattern	RS-FEC patternはオプション
入力コネクタ	V (f)	

100 Gx4マルチチャネル代表構成



Unit1

Model	Name	Qty
MP1900A	シグナル クオリティ アナライザ-R	1
MU181000B	12.5GHz 4ポートシンセサイザ	1
MU181500B	ジッタ変調源	1
MU196020A	PAM4 PPG (Opt. 002,011, 030, 040, 042, 050)	4
J1748A	Power Splitter (1.5G-18GHz)	2
J1728A	Electrical Length Specified Coaxial Cable(0.4m, K)	6

Unit2

Model	Name	Qty
MP1900A	シグナル クオリティ アナライザ-R	1
MU196040B	PAM4 ED (Opt. 002,011, 021, 023, 041, 042)	4

Test cable

Model	Name	Qty
J1789A or J1790A	同軸電気長規定ケーブル 0.4m or 0.8m (Vコネクタ)	16

