

LTE-Advanced の検証に貢献する MD8430A の開発

Development of MD8430A for LTE-Advanced Tests

樋 詰 昌 樹 Masaki Hizume, 今 野 秀 則 Hidenori Konno, 宮 崎 寿 郎 Toshiro Miyazaki, 佐 々 木 理 人 Masato Sasaki,
櫻 井 勝 夫 Katsuo Sakurai, 若 狭 聡 史 Satoshi Wakasa, 瀬 川 真 一 Shinichi Segawa, 藤 原 智 之 Tomoyuki Fujiwara,
酒 井 祐 二 Yuji Sakai

[要 旨] 3GPP(The 3rd Generation Partnership Project)で標準化された移動通信システムである LTE(Long Term Evolution)が広く普及されている中、急激に増加している通信量に対応するために LTE をさらに高速化した LTE-Advanced の採用が進んでいる。MD8430A は、LTE に対応した端末やチップセットの開発、プロトコル開発、および無線信号やデータ通信の性能検証に不可欠な試験環境を提供する基地局シミュレータである。本開発では、Carrier Aggregation Mobility や MIMO(Multiple-Input and Multiple-Output)の高次化等の LTE-Advanced で必要とされる機能を拡充した。

1 まえがき

スマートフォンをはじめとする移動通信分野で LTE(Long Term Evolution)が普及している。近年、さらなる通信の高速化と大容量化の要求に応え、CA(Carrier Aggregation)によって安定した高速通信を可能にした LTE-Advanced(3GPP Release 10)が普及され始めている。

LTE UE(User Equipment:移動通信端末)用のチップセット開発やプロトコル開発向けの基地局シミュレータとして MD8430A シグナリングテストが商品化されているが、この MD8430A に対しても LTE-Advanced に対応するための、さらなる機能拡張が要求された。

(1) CA(Carrier Aggregation)試験への対応

- ・ CC(Component Carrier)数増加への対応
- ・ MIMO(Multiple-Input and Multiple-Output)の高次化への対応

(2) 高スループット化への対応

本稿では LTE-Advanced 試験のために、本開発で実現した機能およびその実現手段について解説する。

2 開発方針

プロトコル開発には、LTE-Advanced 機能を備えた疑似的な基地局装置が必要とされ、チップセット開発には、CC 数の増加や MIMO の高次化への対応のほかに空間伝搬路を模擬するフェーディング機能が必要とされる。

それらを考慮し、MD8430A の LTE-Advanced 用機能開発の重点方針を以下とした。

- ・ CC 数増加への対応
- ・ MIMO の高次化への対応

- ・ 高スループット化への対応
- ・ CA Mobility への対応
- ・ 疑似空間伝搬路(フェーディング機能)の対応

本開発では、CC 数を 4、スループットを 600 Mbps とし、近い将来予想されるさらなる CC 数増加、スループット増加(1 Gbps など)に対応可能なハードウェア設計を行うことを目標とした。図 1 に MD8430A のシステム構成例を示す。

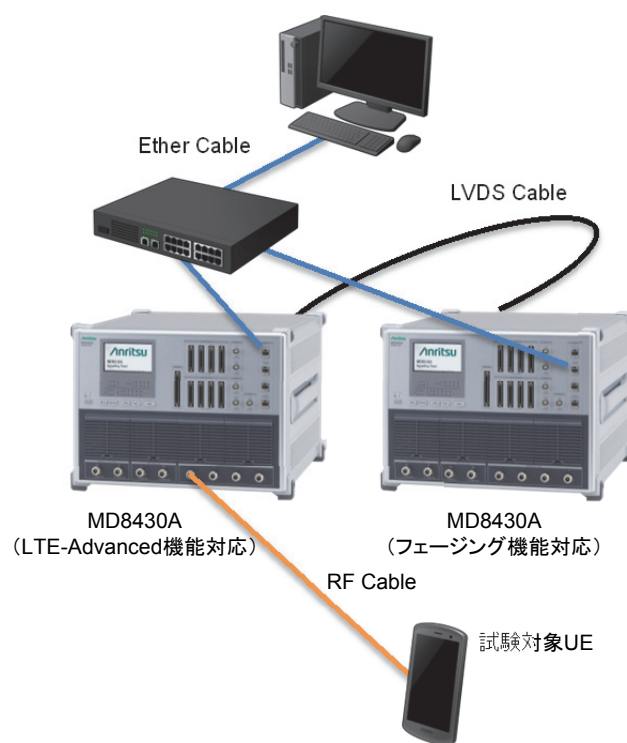


図1 シグナリングテストのシステム構成例

3 LTE-Advanced 機能

3.1 Carrier Aggregation

LTE の通信方式との互換性を保ちつつ、さらなる広帯域化(最大 100 MHz)を行うことを目的として、LTE-Advanced において CA 機能が追加された。CA 機能は、CC と呼ばれる既存 LTE の周波数単位を最大 5CCs まで束ねることにより広帯域化を実現する技術である。これらの機能により、E-UTRAN(Evolved Universal Terrestrial Radio Access Network)基地局、UE それぞれが、LTE との接続互換性を維持したままさらなる高速化を実現することが可能となる。

また、CA 機能を基に以下の機能が拡張、追加された。

- Timing Advance Groups
- Different UL/DL configuration for TDD inter-band carrier aggregation
- TDD-FDD Joint Operation including Carrier Aggregation (TDD-FDD CA)

DL: Downlink

UL: Uplink

FDD: Frequency Division Duplex

TDD: Time Division Duplex

図 2 に LTE-Advanced の Layer2 構成を示す。

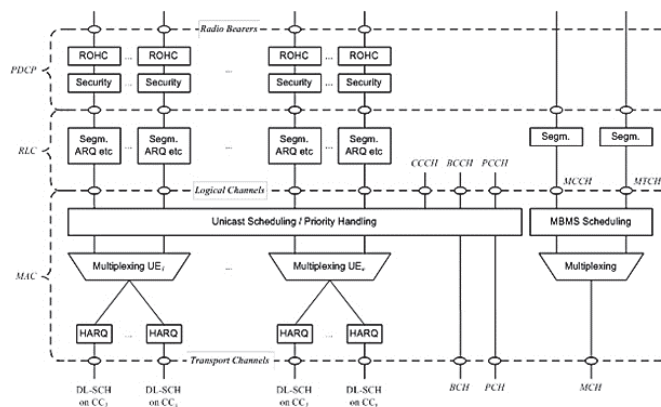


図 2 Layer2 Structure for DL with CA configured in 3GPP TS36.300 Figure 6.4-1¹⁾

3.2 MIMO

CA と並行して LTE-Advanced では MIMO の高次化、有効活用するための技術が追加されている。具体的に以下のような技術が追加定義された。

- Multi-antenna transmission with up to 8 antenna ports
 - Single User MIMO(SU-MIMO)

- Multi User MIMO(MU-MIMO)

- CoMP(Co-ordinated Multi-Point Transmission)
- CSI(Channel State Information)reference signal

- Downlink 256QAM(Quadrature Amplitude Modulation)

これらの技術によって、LTE-Advanced は LTE と比較して周波数当たりのピーク伝送効率が約 2 倍に増加した。

3.3 UE category

3GPP Release 12 では、CA や高次 MIMO 機能の拡張による伝送速度の増加に伴い、最大通信速度によって規定される表 1 や表 2 のような UE DL Category および UE UL Category が新たに定義される。²⁾

MD8430A ではこれらのうち、UE DL Category 12(DL 600 Mbps) および UE UL Category 13(UL 150 Mbps)まで対応した。

表 1 代表的な UE DL category

UE DL category	変調方式	DL 通信速度
DL Category 6	64QAM	DL 300 Mbps
DL Category 9	64QAM	DL 450 Mbps
DL Category 11/12	64QAM または 256QAM	DL 600 Mbps
DL Category 15	64QAM または 256QAM	DL 750 Mbps~800 Mbps
DL Category 16	256QAM	DL 970 Mbps~1050 Mbps

表 2 代表的な UE UL category

UE UL category	変調方式	UL 通信速度
UL Category 3	16QAM	UL 50 Mbps
UL Category 5	64QAM	UL 75 Mbps
UL Category 7	16QAM	UL 100 Mbps
UL Category 13	64QAM	UL 150 Mbps

4 ハードウェアシステム設計

初期開発目標である 4CCs、600 Mbps のスループットを達成し、近い将来予想されるさらなる CC 数増加、スループット増加(1 Gbps など)に対応可能なハードウェアとするために、以下を実施した。

- 最新のプロセスを用いた大規模 FPGA(Field-Programmable Ggate Array)を業界に先駆けて採用することで将来の拡張性を確保した。
- U-Plane 用の 1000BASE-T Ethernet ポートを 2 ポート搭載することで、1 Gbps 超の U-Plane パケット帯域を実現可能な構成とした。

- ・ 従来, 別々の FPGA に配置していた機能ブロックを大規模 FPGA 上にそのまま流用し, 互換性を確保した。
- ・ DSP(Digital Signal Processor)と FPGA 間の Interface として, PCIeGen2(×2)を新規採用し, データ転送帯域を確保した。
- ・ U-Plane のデータ経路を DSP から FPGA に変更することによりデータのスループットを向上した(5 章参照)。
- ・ 高位合成の最新ツールを業界に先駆けて採用した。
- ・ RF 入出力数拡張の実現のため, LVDS Cable 用 Interface を採用し筐体連動に対応した(図 3)。

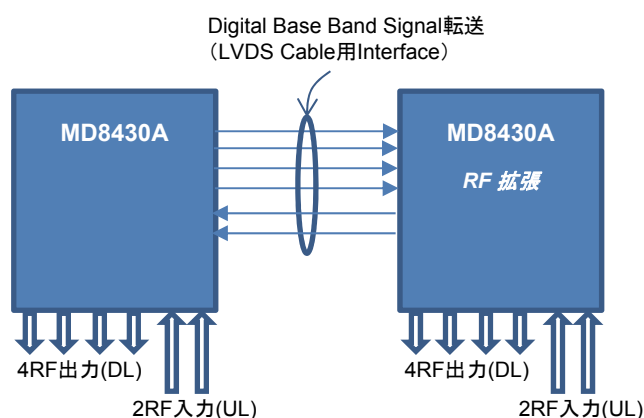


図 3 2 筐体連動構成例(DL: 8RF/UL: 4RF)

5 ソフトウェアシステム設計

5.1 PHY Layer

PHY(Physical)Layer においては, LTE-Advanced 機能の CC 数増加への対応, MIMO の高次化への対応に当たり処理時間の短縮が課題となる。この課題の解決と将来的な拡張性を考慮し, マルチコア DSP を増設し, 処理を並列化することで, 処理時間の短縮を実現した。PHY Layer の DSP 構成を図 4 に示す。

マルチコア DSP では各コアに一つの Cell の送信制御を割り当て, 処理を並列化させている。処理の並列化により, CA 機能拡張で CC 数を増やすことが容易となる構成とした。

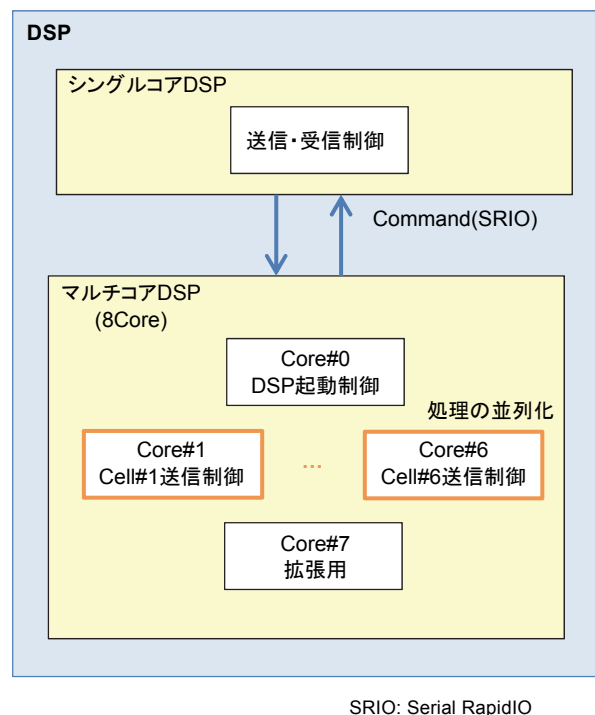


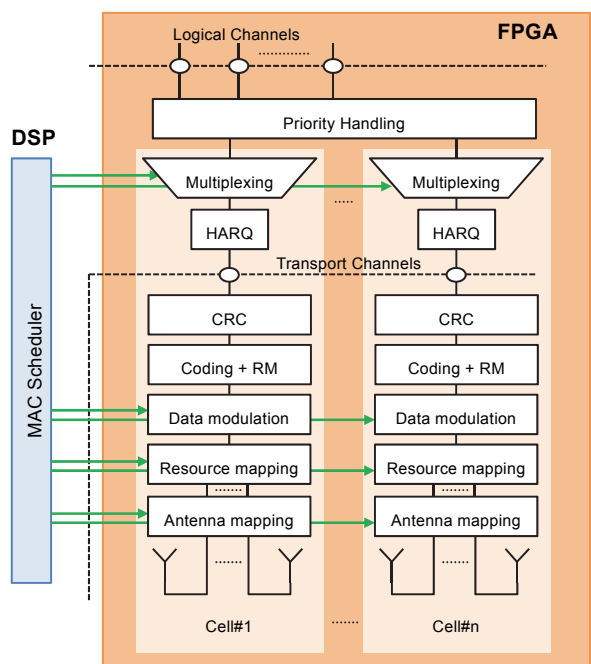
図 4 PHY Layer 処理構成

5.2 MAC Layer

MAC(Medium Access Control)Layer においては, CC 数増加, MIMO の高次化, Carrier Aggregation Mobility に対応した。

改良する以前の MD8430A では, DL-SCH(Downlink Shared Channel)や UL-SCH(Uplink Shared Channel)のデータ処理を DSP で行っており, 通信速度の増大がそのまま処理時間の増大につながっていた。そのため, これらのデータ処理を FPGA で行うことで, 処理の高速化を図った。一方でスケジューリングに関連する処理(MAC Scheduler)については, 従来同様 DSP で行っている。この構成を図 5 に示す。これにより, 規格の追加や変更に対応できる構成を維持しつつ, LTE-Advanced の伝送速度の増大に対応することができ, 4 layers までの MIMO(8×4 MIMO, 4×4 MIMO)と最大 4CCs を実現した。

また, 3GPP Release 9以前の1CCで提供してきたスケジュールを含む PHY Layer と MAC Layer の設定を CA 時のそれぞれの CC に対して実現可能とした。さらに, Primary Cell と Secondary Cell を試験の途中で変更することを可能とし, さまざまな CA 時の Mobility 試験に柔軟に対応できるようにした。



HARQ: Hybrid Automatic Repeat Request
CRC: Cyclic Redundancy Check
RM: Rate Matching

図5 MAC Layer 処理構成

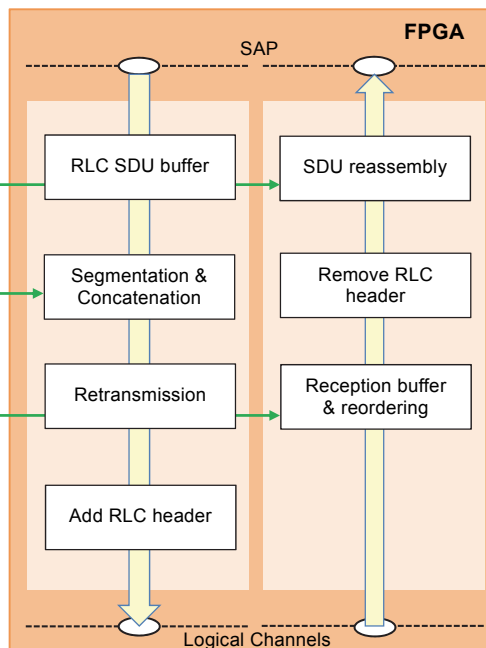


図6 RLC Layer 処理構成

5.3 RLC Layer

RLC(Radio Link Control)Layer においては、高スループット化に対応した。

CC 数が 2CCs, 3CCs に増えると、RLC で処理するデータ量も 2 倍、3 倍に増える。増大するデータ処理の対策として MAC Layer と同様にデータ処理を FPGA で行った。

FPGA は大量のデータを扱うのに適しているが、複雑な条件判定処理(RLC Scheduler)については、パフォーマンスに悪い影響を与えることがあるため、従来同様 DSP で処理している。この構成を図 6 に示す。

例えば、図 6 の SDU(Service Data Unit)reassembly については、DSP が FPGA から受信データのヘッダ情報を受け取り、その情報から受信データの Reassemble 処理命令を作成し FPGA に指示している。

5.4 Gateway/PDCP Layer

Gateway/PDCP(Packet Data Convergence Protocol)Layer においては、高スループット化に対応した。

改良する以前の MD8430A は 3GPP Release 8 で定義された UE Category 4 までの対応であったが、UE DL Category 12 および UE UL Category 13 まで対応するには Gateway/PDCP 処理部として、スループットと 1TTI(Transmission Time Interval) に処理可能な packet 数の向上が求められた。この課題に対しては、複数の処理の並列実行を可能とするため、MAC/RLC Layer と同様に、改良前の MD8430A では DSP で行っていた処理を FPGA で処理するようにした。Gateway/PDCP 処理部のソフトウェアと FPGA の主要機能ブロックを図 7 に示す。

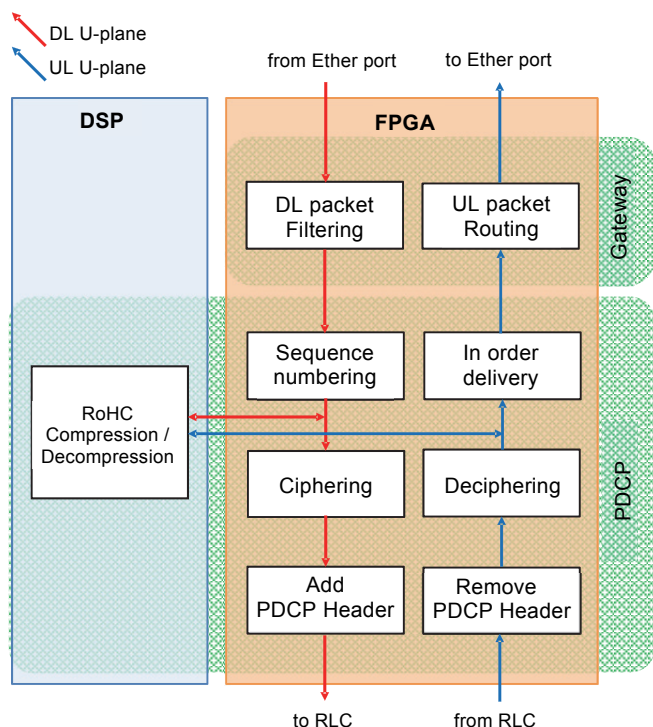


図7 Gateway/PDCP Layer 処理構成

改良する以前の MD8430A では Gateway/PDCP のすべての処理を DSP により行っていたが、ほぼすべての処理を FPGA で行うようにした、これにより処理ブロック単位で並列動作を可能とし、高速化に対応した。

表3に示すとおり、改良する以前の MD8430A と比較して本開発の MD8430A はスループットと処理 packet 数を大幅に向上することができた。

表3 改良する以前の MD8430A と本開発による MD8430A の性能比較表

	改良する以前の MD8430A	本開発による MD8430A
UE Category	Category 4	DL Category 12 / UL Category 13
DL 最大スループット	150 Mbps	600 Mbps
UL 最大スループット	50 Mbps	150 Mbps
1TTI で処理可能な DL packet 最大数	20 packet/ms	100 packet/ms

6 フェージング機能

LVDS Cable 用 Interface を使用し、MD8430A を2台連動することにより、フェージング機能の対応を実現した。

3GPP の測定規格で定義される伝搬路モデルのうち、従来機の MF6900A フェージングシミュレータでは対応していない 4×4MIMO、8×2MIMO、および 8×4MIMO といった高次 MIMO のマルチパスフェージング伝搬路モデルへ対応した。フェージング

シミュレータ機能対応はソフトウェアと FPGA により構成される MD8430A の柔軟な構造を活かすことで実現し、図1のように MD8430A を2台使用することで高次 MIMO のフェージング環境を実現した。

MD8430A の2台連動によるフェージング機能では、MF6900A との互換性を維持しながら以下の機能を実現している。

表4 フェージング機能対応表

主なフェージング機能	MF6900A	MD8430A Fader
2×2MIMO	2 Cell	6 Cell
4×2MIMO	1 Cell	3 Cell
4×4MIMO	対応なし	3 Cell
8×2MIMO	対応なし	1 Cell
8×4MIMO	対応なし	1 Cell

7 むすび

移动通信オペレータによる LTE-Advanced のサービス展開に先駆け、UE チップセットやプロトコル開発に貢献すべく MD8430A の機能を拡充した。

MD8430A は、複雑な信号処理や、高いパフォーマンスが要求される LTE や LTE-Advanced の技術検証に不可欠な試験ツールとして、世界の主要なチップセットベンダーや端末ベンダーに採用されている。また、コンFORMANCE試験や、事業者受け入れ検証向けのシステムを実現するための主要コンポーネントとしても利用されており、サービス品質の向上に貢献している。移動体通信システムは、さらなるデータ速度の高速化や、ネットワーク容量の拡大に向けた仕様の標準化が進められている。アンリツは、今後も、新たな技術の検証に必要なソリューションを提供し、移動体通信システムの進化と発展に貢献していく。

参考文献

- 1) 3GPP TS 36.300: "Evolved Universal Terrestrial Radio Access (E-UTRA) and Evolved Universal Terrestrial Radio Access Network (E-UTRAN); Overall description; Stage 2".
- 2) 3GPP TS 36.306: "Evolved Universal Terrestrial Radio Access (E-UTRA); User Equipment (UE) radio access capabilities".

執筆者



樋 詰 昌 樹
計測事業グループ
R&D 本部
第 2 商品開発部



今 野 秀 則
計測事業グループ
R&D 本部
第 2 商品開発部



宮 崎 寿 郎
計測事業グループ
R&D 本部
第 2 商品開発部



佐々木理人
計測事業グループ
R&D 本部
第 2 商品開発部



櫻井勝夫
計測事業グループ
R&D 本部
第 2 商品開発部



若狭聡史
計測事業グループ
R&D 本部
第 2 商品開発部



瀬川真一
計測事業グループ
R&D 本部
第 2 商品開発部



藤原智之
計測事業グループ
R&D 本部
第 2 商品開発部



酒井祐二
アンリツエンジニアリング(株)
第一事業本部
プロトコル技術部

公知