

スマートフォン製造効率を改善する MU887002A 送受信テストモジュールの開発

富崎巧一郎 Koichiro Tomisaki, 佐々木哲朗 Tetsuro Sasaki, 近藤佑樹 Yuki Kondo

[要 旨]

第 5 世代移動通信システム(5G)の商用サービスは、今後さらなる拡大が期待されている。これに伴い、5G 対応スマートフォンの出荷台数も大幅な増加が見込まれている。一方、5G 対応スマートフォンのアンテナ数の増加による製造時間の長期化と製造設備投資の増大は、製造メーカーにとって切迫した課題となっている。この課題を解決するため、アンリツは 1 モジュールあたり 24 個の RF(Radio Frequency)テストポートを備え、更に将来の要求にも対応できる拡張性を備えた RF 試験装置 MT8870A ユニバーサルワイヤレステストセットに実装するモジュール MU887002A 送受信テストモジュールを開発した。

1 まえがき

5G では移動体通信の枠を超えて社会のインフラとなるべく eMBB(enhanced Mobile BroadBand)・URLLC(Ultra-Reliable and Low Latency Communications)・mMTC(massive Machine Type Communications)などが検討されている。また、すでにセルラ通信システムの 5G 商用サービスが開始され、5G 対応のスマートフォンの加入者数は 2022 年には 10 億人近く、そしてスマートフォン総出荷台数における 5G 対応率は 45%に達する見込みであり、更なる拡大が期待されている。

5G の仕様が本格的に規定されたセルラ通信システムの規格である 3GPP Release 15 では、まず要求の高い高速・大容量通信に向けた eMBB の仕様が優先的に決定された。この Release15 では、高速・大容量通信を可能とすべく新技術が導入され、新たな周波数帯や、従来より広い周波数帯域等が規定された。この要求に応えるため、5G 対応のスマートフォンは高性能・高機能化が進み、特にスマートフォン内部のアンテナ数は従来の 2 倍近くに増加している。

このような状況において、スマートフォン製造メーカーにとってアンテナ数の増加による製造時間の長期化は切迫した課題であり、製造時間を劇的に改善する製造用測定器の開発が望まれていた。

一方、これまでにアンリツは移動体通信機器の製造に最適化した MT8870A¹⁾に実装するモジュール MU887000A/MU887001A (従来機)を市場投入し、製造ラインの効率化に貢献してきた。しかしながら、5G 対応のスマートフォンをより効率的に製造するためには、更なる RF テストポート数の増加が不可欠であった。このような背景から、図 1 に示すような 1 モジュールで 24 個の RF テストポートを備えた MU887002A を開発した。



図 1 MT8870A 正面
(MU887002A を 2 モジュール実装時)

これにより、セルラ通信システムのみならず、WLAN(Wireless LAN)、Bluetooth、GNSS(Global Navigation Satellite System)等を 1 つのステージで測定することが可能となり、5G 向けスマートフォンの製造効率化に加え、製造ラインの高密度化、高速化を実現可能にした。更に MU887002A は最大出力レベルを従来機の -10 dBm から 0 dBm(CW, ≤ 3800 MHz)まで拡張し、送受信帯域幅も従来機の最大 160 MHz から 200 MHz まで拡張することで、将来の要求にも対応可能とした。

2 開発方針

5G のスマートフォン調整検査時間を従来機比で 1/3 に短縮し、かつ、現在製造分野で使用されている従来機と同等の価格としつつも同等以上の性能・機能を持ち、更に将来拡張性を持つモジュールを開発することを目標に、以下の開発方針を立てた。

2.1 マルチポート化・低価格化

調整検査時間を従来機比で 1/3 に短縮するため、従来機比 3 倍である 12 個の RF テストポートを搭載することとした。更に、従来機 2 モジュール分のスペースを使用して合計 24 個の RF テストポートとし、CPU をはじめとする共用可能部分を極力共通化することで、マルチポート化と低価格化を両立する設計方針とした。

2.2 既存機種互換性

従来機から MU887002A へのスムーズな移行が可能となるように、従来機との互換性を維持する必要があった。

前述のとおり MU887002A は従来機 2 モジュール分を 1 モジュールとしたが、従来機の 2 モジュール分と同様の制御を可能とするために、左側の従来機 1 モジュール相当を 1 つ目の送受信測定機能部(TRX1)、右側の従来機 1 モジュール相当を 2 つ目の送受信測定機能部(TRX2)とし、TRX1/2 を別々に制御できるようにする方針とした。

更に従来機の機能やリモートコマンドの完全互換を実現するために、ユーザインタフェースと密接に関連する範囲のソースコードの流用率を極限まで高めつつもハードウェアの違いに対応できるソフトウェア構造とする方針とした。

これらの方針により、従来機の特徴的な機能である、無線機器と測定器へ試験手順を事前に設定し、試験を高速に実施するシーケンス測定(リストモード方式)や、複数のアンテナ端子を一度に測定する際、測定器内部に複数の仮想機器を持ち、それらを切り替えることにより全体の測定時間を短縮する機能(RF-Semaphore 機能)を使用して最適化された調整検査シーケンスをユーザは変更することなく製造設備の置き換えを実現できる。

2.3 測定効率の向上

受信試験の効率化のため、従来機では実現することができなかったブロードキャスト機能に対応することを設計方針とした。ブロードキャスト機能とは、MU887002A のすべての RF テストポートから同一の信号を同時に出力することができる機能のことである。従来の受信感度試験では、無線機器のアンテナ端子に対して一つずつ順番に信号を入力しなければならなかったが、ブロードキャスト機能を実装することで、一つの無線機器の複数のアンテナ端子や、複数の無線機器の複数のアンテナ端子に対し同時に信号入力することが可能となり、測定時間の短縮と測定器数の削減が実現できる。

送信試験においては、内部の実装スペース効率化のため、2 つの送受信モジュールで取り込んだ信号を 1 つの CPU で並列して解析する必要があり、測定速度が遅くなってしまうという課題があった。この課題を解決するために、ハードウェア・スキャット・ギャザー方式の DMA(Direct Memory Access)転送を採用することで、CPU リソースを解析処理に集中させ、かつ高速な CPU を採用することで、測定時間を削減する方針とした。

2.4 拡張性

次世代通信システムや既存通信システムの新しい規格への対応に際し、ハードウェアの交換なしにソフトウェアでの機能変更や機能追加を可能とするため、信号処理やハードウェア制御に FPGA(Field Programmable Gate Array)を使用する方針とした。

また、今後必要となるであろう、より広帯域な信号の測定需要に応えるため、200 MHz 帯域幅での送受信測定を標準搭載とする方針とした。

3 ハードウェア

MU887002A のハードウェアの回路構成と機能概要について述べる。

3.1 回路構成

MU887002A の回路構成は大きく分けて、12 個の RF テストポートを有する 2 つのフロントエンド部(Frontend)、2 つの RF 送受信部(RF Transceiver)、1 つのベースバンド部(Baseband)で構成されている。MU887002A の回路構成を図 2 に示す。

(1) フロントエンド部

フロントエンド部においては、12 個の RF テストポートの搭載を実現するために、省スペース化と要求性能・機能の両立が重要な要素であった。

図 1 でも示したように、正面パネルの利用可能スペースと RF ケーブルの着脱容易性を踏まえて、RF テストポートは 6×4 の配置とした。

また、従来機で採用していた正面パネルの N 型コネクタと PCB(Printed Circuit Board)をセミリジッドケーブルで接続する構成を廃止し、挿抜耐久性が十分な PCB 直付け N 型コネクタを採用することで、モジュール内部のデッドスペースを削減し、フロントエンド部の PCB の面積を確保した。

更に、Divider の小型化により部品実装スペースを捻出し、すべての送信経路へアンプとレベル調整回路を実装することで、最大出力レベル 0 dBm(CW, ≤3800 MHz)、ブロードキャスト機能時の RF テストポートごとのレベル調整分解能±0.02 dB を達成し、高出力・高レベル確度を兼ね備えた信号発生器を実現した。

(2) RF 送受信部

RF 送受信部においては、ハードウェア実装スペースの捻出と価格低減のために、回路の省スペース化とプリント基板材質選定が重要な要素であった。

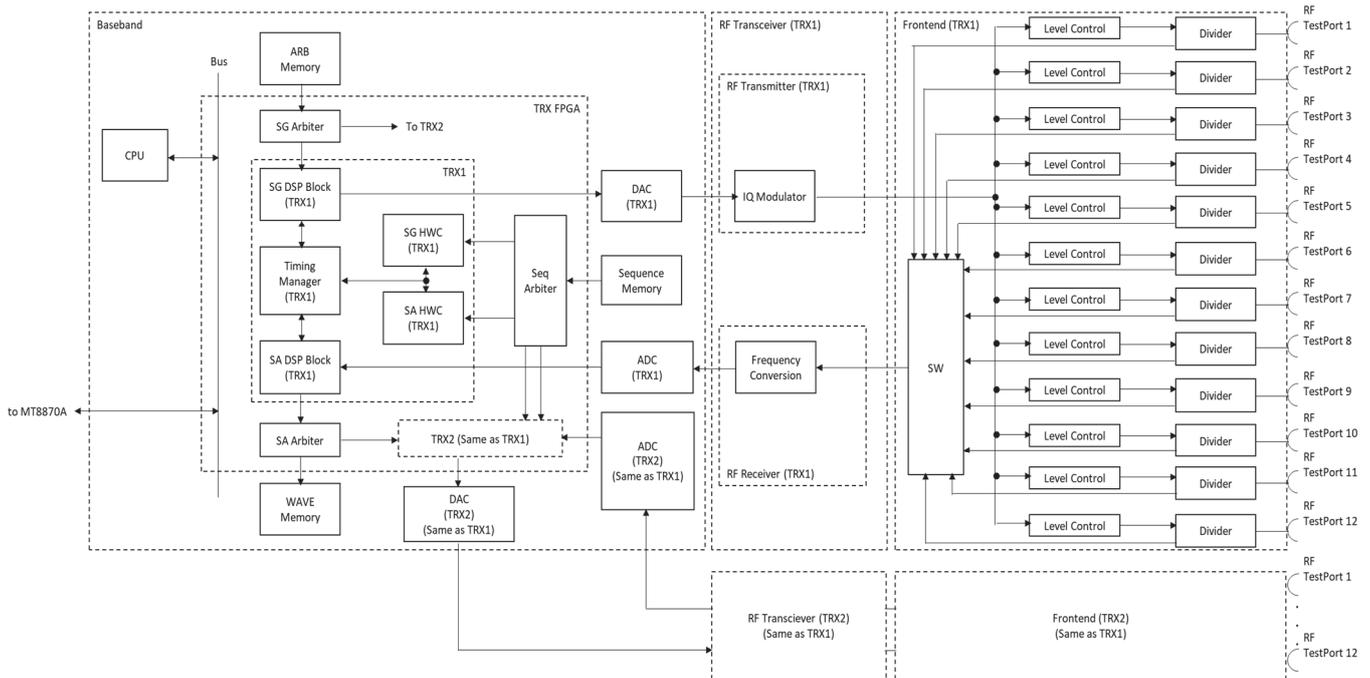


図2 MU887002A 構成

回路の省スペース化については、RF 周波数範囲を移動体通信に必要とされる周波数範囲に限定し、周波数変換部の回路構成を見直すことで、送受信回路のダウンコンバート・アップコンバート回路を削減することが可能となった。更に、信号処理用 FPGA (TRX FPGA) 内の SA (Signal Analyzer) / SG (Signal Generator) DSP Block 内に備える NCO (Numerically Controlled Oscillator) に細かい周波数変換を担わせることで、Local 信号の生成方法をこれまで一般的であった VCO (Voltage Controlled Oscillator) と複数の PLL (Phase Locked Loop) の組み合わせから小型な PLL IC のみとすることが可能となった。これらにより、回路の省スペース化を実現した。

プリント基板材質については、GHz 帯の回路には、一般的には高周波用高性能基板が使用されるが、寄生容量に配慮したパターン設計や、経路損失を織り込んだ回路設計を行うことで、一般的なガラスエポキシ基板を使用することが可能となり、低価格化を実現した。

(3) ベースバンド部

ベースバンド部の設計においては、ハードウェア実装スペースの捻出のための回路の省スペース化と高速測定の両立が重要な要素であった。

省スペース化のため、従来機比 2 倍以上の容量の出力波形パターン用メモリ、入力波形用メモリ、リストモード方式用メモリをそれぞれ 1 つずつ搭載し、TRX1/2 で共用させることで、TRX1/2 の信

号処理を同時並列に行うことができる設計とした。

また、更なる省スペース化のために、メイン CPU と TRX FPGA もそれぞれ 1 つとした。ただし、ただ単にこれらを 1 つにしてしまうと処理速度が遅くなってしまうため、高速測定が可能となるような CPU を選定し、TRX FPGA と上記メモリ間インタフェースなどの内部インタフェースの高速化を行うことで従来機以上の高速測定を実現した。

3.2 機能の概要

(1) 送信部

送信部では、変調信号を出力するために、TRX FPGA の SG DSP Block にて、ARB (Arbitrary waveform Generator) メモリから読みだした所定の情報から IQ データを生成する。この IQ データを DAC (Digital Analog Converter) にてアナログ信号に変換し、IQ Modulator により直交変調することで、400 MHz ~ 6 GHz の周波数の信号を生成する。

ARB 機能を実現する TRX FPGA の SG DSP Block は、さまざまな通信システムのサンプリングレートに合わせるため、クロック生成回路は十分な設定分解能を持たせた。

ARB メモリには 4GByte の大容量波形メモリを搭載しているが、より多くの波形の再生を可能とするために、波形データの任意の部分を接続したり繰り返したりできるシーケンス機能を実装している。セルラ方式の無線機器は、基地局が送信する同期信号に同期して動作するため、基地局を擬似する信号を ARB 機能を用いて出力

する必要があるが、その信号を構成する情報は、周期の長いパターンや短いパターン、同じパターンの繰り返しが混在する。このような場合、それぞれのパターンについて、1 周期分の波形データと再生するパターンの順番を決定するシーケンス情報を組み合わせることで、データ量を大幅に削減することができる。また、部分的にパターンが異なる信号を再生する場合には、その部分的に異なる差分の波形データとシーケンス情報のみがあればよい。

また、帯域の広い信号では、帯域内振幅フラットネスがレベル誤差につながる。そこで、SG DSP Block には帯域内振幅フラットネス補正機能を持たせ、最大 200 MHz 帯域の信号に対して実力値で±1.5 dB の帯域内振幅フラットネスを実現した。

(2) 受信部

受信部では、フロントエンド部へ入力された被測定信号は、周波数変換部で IF(Intermediate Frequency)にダウンコンバートされた後、ADC(Analog Digital Converter)によりデジタル IF 信号に変換され、TRX FPGA の SA DSP Block へ送られる。

受信部には、広帯域幅の測定が必要とされることと同時に、既存の各種通信システムに対する測定も必要である。これらのシステムでは、Uplink 信号から数十 MHz 離れた周波数に Downlink 信号が存在する。つまり、測定帯域内には Downlink 信号が存在することとなるため、これらの信号を低減させるようにフィルタリングが必要となる。測定に必要な帯域幅を確保しつつ、解析に不要な信号を分離できるように、解析帯域幅ごとに最適な帯域制限フィルタを用いている。

SA DSP Block では、デジタル IF 信号に対して帯域内補正を行い、直交復調処理にて IQ データに変換したのち、解析に適した 250 MHz から 1 MHz までのサンプリングレートへのレート変換を行う。サンプリングレート変換後、浮動小数点形式の IQ データに変換すると同時に、受信部のハードウェア設定に応じた補正を行い、実レベル値の IQ データを波形メモリに転送する。実レベル値の IQ データは浮動小数点形式なので、この後に続くソフトウェアでの解析処理の際にデータ変換と補正処理が不要となり、高速な解析が可能となる。

また更なる高速な解析のため、信号レベルの変化によるトリガ検出、波形データに対するトリガの時間情報の記録、リアルタイムに実行可能な電力測定機能を持たせることで、解析処理での信号探索処理と電力測定処理の削減を可能とした。

(3) Full Duplex 機能

MU887002A は 24 個の RF テストポートを搭載しているが、す

べてのテストポートは送受信信号を同時に入出力可能な、Full Duplex 用のテストポートとした。そのため、送信経路と受信経路が Divider によって結合されているが、Divider 内部で接続されている送信経路と受信経路間のアイソレーションが大きくなるように設計することで、送信経路と受信経路の回路が互いに与える影響を 0.1 dB 以下にし、送信部と受信部をそれぞれ独立して制御できるようにした。

(4) ハードウェア制御

TRX FPGA 内部の SG HWC(Hardware Controller for Signal Generator)と SA HWC(Hardware Controller for Signal Analyzer)は、すべてのハードウェアへの設定を実行する部分である。

通常のハードウェアの設定は CPU からの命令で実行しているが、リストモード方式での動作は CPU を介さずに行われ、タイミングマネージャと SA/SG HWC を連携させることで実現した。

リストモード方式の動作では、ハードウェア設定値と設定タイミングによって構成されるシーケンス情報を事前にシーケンスメモリに格納し、SA/SG HWC がシーケンス情報に従って、ハードウェアを設定する。SA/SG HWC に対して、動作タイミングのトリガを配信するのがタイミングマネージャである。タイミングマネージャは SG DSP Block, SA DSP Block にも接続されており、すべてのトリガ情報は、タイミングマネージャに集約されている。また、タイミングマネージャは複数のタイマー機能を持っており、周期的なトリガを生成することもできる。周期的なトリガを利用して各種通信システムに合わせたフレームタイミングやスロットタイミングのトリガを生成でき、そのタイミングでのハードウェア設定を可能としている。

これらの機能・構成により高速かつ柔軟な測定が可能となっている。

4 ソフトウェア

MU887002A のソフトウェアと MU887002A 制御用ソフトウェアについて述べる。

4.1 MU887002A ソフトウェア

MU887002A のソフトウェア構成を図 3 に示す。

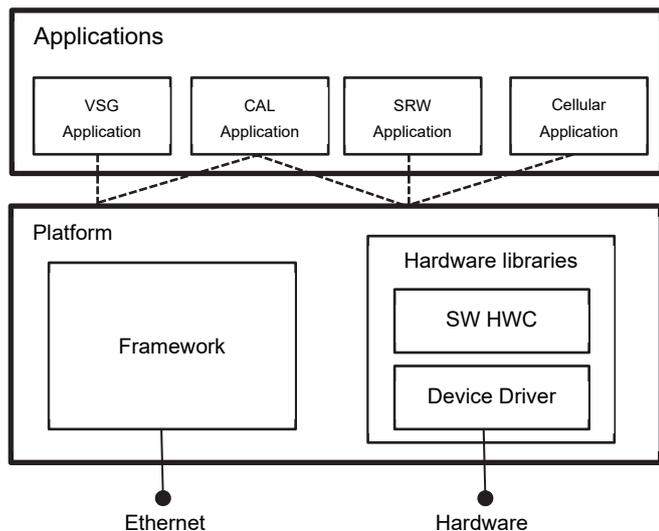


図3 MU887002Aのソフトウェア構成

MU887002A に搭載されているソフトウェアは、Platform と Applications で構成される。MU887002A 開発においては、既存機種互換性の観点からユーザが既存のテストシーケンスを変更することなく従来機の機能を実行できるようにするため、MU887002A のハードウェア変更に対して Platform で対応し、Applications では従来機と完全互換となるように設計した。

(1) Platform

Platform は、Framework と Hardware libraries から構成される。

Framework では Ethernet 接続でのリモート通信のコマンド処理、筐体である MT8870A の情報管理、アプリケーションの管理などを行う。

Hardware libraries では MU887002A に搭載されているハードウェアの制御、ハードウェアと Applications 間のデータの受け渡し、Applications へのハードウェア制御用 API(Application Programming Interface)の提供を行う。リストモード方式での試験の実行時には、周波数、レベル、時間といったシーケンス情報を Applications が設定すると、SW HWC(Hardware Controller in Software)がハードウェアの設定値に変換してハードウェアに設定を行う。Device Driver では、実際のハードウェアとのインタフェースや Applications への解析データ受け渡し処理を担っている。

MU887002A では、従来機からのハードウェアの変更を Hardware libraries で吸収するような設計を行い、更なる影響が Applications に及ばないようにするために、Applications とのインタフェースを変更しないように注意して実装することで、既存機種互換性を実現している。

(2) Applications

Applications はリモートコマンドに従って信号生成や解析処理を行う実行部である。Applications 内には VSG Application, Cellular Application, SRW(Short Range Wireless) Application, CAL(Calibration) Application の 4 種類のアプリケーションがある。

VSG Application は各種通信システムの受信測定向け任意波形発生器の機能を提供する。

Cellular Application と SRW Application は、各種通信システムの送信測定機能を実行し、CAL Application は、MU887002A 内部の温度特性や経年変化を補正する。送信部の補正はフロントエンド部の各 RF テストポートにあるレベル調整回路を使用して実施し、受信部の補正は MU887002A 内部で送信信号を折り返すことで実施する。

MU887002A 開発では、既存機種互換性の観点から、Cellular Application と SRW Application は可能な限り変更がないように設計を行い、Applications の従来機からのソースコード変更はほぼ CAL Application に関する変更となるようにすることで、97%のソースコード流用率を達成し、既存機種互換性を実現した。

4.2 MU887002A 制御用ソフトウェア

(1) CombiView(コンビビュー)

MT8870A, MU887002A は、従来機と同様に画面表示機能を搭載していないため、マニュアル操作を行う場合は、外部の PC 上から操作を行う。操作には、MU887000A/MU887001A/MU887002A 共用のソフトウェアである MX880050A CombiView を使用する。

MU887002A ではブロードキャスト機能に対応したため、図4のように複数の出力ポートを選択できる機能を追加した。

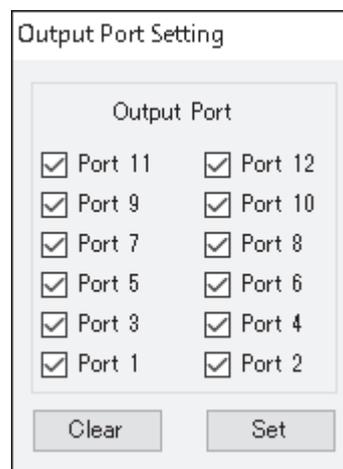


図4 CombiViewの出力ポート設定画面

(2) ユーティリティツール

MT8870A および MU887002A のライセンスキーのインストールやソフトウェアのアップグレード、VSG アプリ用の波形ファイルの更新といったメンテナンスを行うため、CombiView と同様に PC 上で動作するソフトウェアとして MU887000A/MU887001A/MU887002A 共用の MX887900A ユーティリティツールを使用する。

ソフトウェアインストーラは従来機と共通となるように設計したため、MT8870A に実装されているモジュールの種類によらず、一括インストールを可能とした。

5 測定効率の向上

5.1 ブロードキャスト機能

MU887002A ではブロードキャスト機能を実現している。前述のとおりブロードキャスト機能とは、すべての RF テストポートから同一の信号を同時に出力できる機能のことであり、試験時間の短縮と測定器数の削減が可能となる機能である。

ブロードキャスト機能を使用する際、各 RF テストポートと評価対象のアンテナ端子は RF ケーブルで接続されるが、その際に接続された RF ケーブルはそれぞれ周波数特性が異なることから、各 RF テストポートに異なる外部損失補償値を設定する必要がある。MU887002A では、各 RF テストポートにレベル調整回路を搭載しており、RF テストポート間の外部損失の差を最大 8 dB まで調整可能とした。

5.2 測定速度

従来機では、測定信号を取り込みながら解析処理を行うことで測定時間の短縮をしているが、MU887002A では、解析データの転送に CPU リソースを使用しないハードウェア・スキャッタ・ギャザー方式の DMA 転送を採用し、CPU リソースを可能な限り解析処理に割り当てられるようにすることで、更なる高速な測定を実現した。

表 1 に従来機との測定時間の比較を示す。TRX1 のみで比較すると、並列処理を得意とするマルチコア CPU の能力を最大限に活用することによって、MU887002A の測定時間は従来機比で約半分となった。TRX1/2 を同時に測定した場合であっても、従来機よりも高速に測定できる結果を得た。

表 1 測定時間の比較(5G NR FDD×20回測定)

	MU887000A/MU887001A	MU887002A
Port 数	4	12×2
TRX1 のみ	372~600 msec	279 msec
TRX1/2	—	340 msec

6 主要規格

表 2 に MU887002A の主要規格を示す。

7 むすび

今後増えていく無線機器のアンテナ数と無線性能試験項目に効率よく対応可能な MT8870A 向け測定モジュール MU887002A を開発した。本開発により、無線機器の大量製造において、製造設備投資を抑制しながらも、これまで以上の製造効率化と省スペースが実現可能となった。

今後も、製造時間をより短縮する測定手法の考案、今後追加される通信システムへの対応など、無線機器を製造するお客さまからの要求に応えるためのさまざまなソリューションの提供に継続して取り組み、無線機器の製造性の効率化に貢献していく。

参考文献

- 1) 西澤, 山田, 岩本: “MT8870A Universal Wireless Test Set の開発”, アンリツテクニカル 89 号, pp.14-22(2014.3)

執筆者



富崎巧一郎
通信計測カンパニー
モバイルソリューション事業部
第 2 商品開発部



佐々木哲朗
通信計測カンパニー
モバイルソリューション事業部
第 2 商品開発部



近藤佑樹
通信計測カンパニー
モバイルソリューション事業部
第 2 ソリューションマーケティング部

表 2 MU887002A 送受信テストモジュールの主要規格

コネクタ	RF テストポート	TRX 1: Test Port 1~12 TRX 2: Test Port 1~12
	コネクタ	N (female)
	インピーダンス	50 Ω (Nominal)
	VSWR	< 1.4 (20~30°C) 400 MHz ≤ 周波数 < 450 MHz < 1.3 (20~30°C) 450 MHz ≤ 周波数 ≤ 2700 MHz < 1.4 (20~30°C) 2700 MHz < 周波数 ≤ 3800 MHz < 1.4 (20~30°C) 3800 MHz < 周波数 ≤ 6000 MHz
	最大入力レベル	+35 dBm
信号発生器	周波数範囲	400~6000 MHz
	周波数分解能	1 Hz
	レベル設定範囲	-130~0 dBm
	レベル設定分解能	0.1 dB
	レベル確度	CW, 校正実行後にて, 400 MHz ≤ 周波数 ≤ 3800 MHz, -120 dBm ≤ 出力レベル ≤ -5 dBm ±0.7 dB (Typ.) ±1.0 dB (20~30°C) 3800 MHz < 周波数 ≤ 6000 MHz, -100 dBm ≤ 出力レベル ≤ -8 dBm ±1.0 dB (Typ.) ±1.3 dB (20~30°C)
	ケーブルロス設定時のレベル直線性	Broadcast 時, かつ Test Port ごとの Cable Loss 値が異なるとき, ケーブルロス 0 dB 基準にて, ±0.2 dB (Typ.) ただし, テストポート間の外部損失データの差 ≤ 8 dB
	出力レベル偏差	Broadcast 時 ≤ 0.6 dB (Nominal)
	高調波歪み	800 MHz ≤ 高調波周波数 ≤ 6000 MHz, -120 dBm ≤ 出力レベル ≤ -5 dBm, CW にて, < -25 dBc
	ベクトル変調 変調帯域幅	最大 200 MHz
信号解析器	周波数範囲	400~6000 MHz
	周波数分解能	1 Hz
	レベル設定範囲	-65~+35 dBm (CW にて)
	レベル設定分解能	0.1 dB
	レベル確度	CW, 測定帯域幅 = 300 kHz, RBW = 100 kHz, 校正実行後, 設定周波数に等しい周波数の被測定信号, 設定レベルに等しいレベルの被測定信号にて, 400 MHz ≤ 周波数 ≤ 3800 MHz ±0.3 dB (Typ.) -30 dBm ≤ レベル ≤ +35 dBm ±0.5 dB (20~30°C) -30 dBm ≤ レベル ≤ +35 dBm ±0.7 dB (20~30°C) -55 dBm ≤ レベル < -30 dBm ±0.9 dB (20~30°C) -65 dBm ≤ レベル < -55 dBm 3800 MHz < 周波数 ≤ 6000 MHz ±0.7 dB (20~30°C) -30 dBm ≤ レベル ≤ +35 dBm ±0.9 dB (20~30°C) -55 dBm ≤ レベル < -30 dBm ±1.1 dB (20~30°C) -65 dBm ≤ レベル < -55 dBm
	レベル直線性	CW, 測定帯域幅 = 300 kHz, RBW = 100 kHz にて, ±0.2 dB (20~30°C) 0~-40 dB, 入力レベル ≥ -55 dBm ±0.4 dB (20~30°C) 0~-40 dB, 入力レベル ≥ -65 dBm

	最大解析帯域幅	25 MHz (10 MHz ≤ 設定周波数 < 500 MHz) 80 MHz (500 MHz ≤ 設定周波数 < 1900 MHz) 200 MHz (1900 MHz ≤ 設定周波数 ≤ 6000 MHz) ただし、 (設定周波数 - 解析帯域幅 / 2) < 400 MHz, 6000 MHz < (設定周波数 + 解析帯域幅 / 2) の場合の測定結果は保証範囲外とする。
その他	トリガ機能	MT8870A 背面パネルのトリガコネクタを経由して、トリガ信号の入出力が可能
	リモート制御	イーサネット: MT8870A のインタフェース経由でリモート制御可能
	寸法	181 (W) × 193.6 (H) × 325 (D) mm (突起物を除く)
	質量	≤ 12.5 kg
	動作温度範囲	+5 ~ +40°C
	保管温度範囲	-20 ~ +60°C

公知