

業界最小クラス 400G ネットワークテスタの開発

宮内 徹 Toru Miyauchi, 阿部高也 Takaya Abe, 石塚康二 Yasuji Ishizuka, 露木明宜 Akinobu Tsuyuki

[要 旨]

5G サービスの開始、クラウドコンピューティングの普及にともない、より高速で大容量の通信を実現させる 400G イーサネットは重要なテクノロジーとなっており、回線の開通、保守業務のため、測定現場への持ち運びが容易な小型の 400G 対応ネットワーク測定器の需要が高まっている。業界最小クラスの B5 サイズという大きさで、開通・保守試験を手軽に効率よく行えるネットワークテスタを開発した。

1 まえがき

5G サービスの開始、クラウドコンピューティングの普及にともない、通信トラフィックは増加し続けている。また、テレワーク、オンライン授業の急速な普及により通信帯域の増強はネットワークオペレータの喫緊の課題である。通信帯域の増強のために 400G イーサネット¹⁾は重要なテクノロジーであり、回線の開通、保守業務のため、測定現場への持ち運びが容易な小型の 400G イーサネット対応測定器の需要が高まっている。

従来のイーサネットでは単位時間あたりのビットが 0 か 1 の 2 値の信号を伝送していたのに対し、400G イーサネットでは 0~3 の 4 値の信号を伝送する PAM4(4 Pulse Amplitude Modulation)方式が採用された。PAM4 は、低コストで変調速度を倍加することができる一方で、ノイズの影響を受けやすい側面がある。そのため、FEC(Forward Error Correction: 前方誤り訂正)が標準実装となっている。また、図 1 のようにネットワークはイーサネットだけではなく、eCPRI(Common Public Radio Interface)を使ったモバイルネットワーク、OTN(Optical Transport Network)や SONET/SDH(Synchronous Optical Network/Synchronous Digital Hierarchy)などのコアネットワーク、データセンタや映像ネットワークで使用される FC(Fibre Channel)などさまざまなネットワークが混在している。

このような背景により、400G イーサネットに対応し、1 台で各種通信方式のシステムを評価することができるネットワークマスタプロ MT1040A と、測定モジュールとなる 400G マルチレートモジュール MU104014A/15A(QSFP-DD/OSFP)の開発を行った。本製品の特長は以下のとおりである。

Small:

- 業界最小クラスの筐体に、QSFP-DD および OSFP 光トランシーバをダイレクト実装でき、10 M~400 Gbit/s の評価を 1 筐体で実現

Flexible:

- スタッカブルモジュールの自由な組み合わせにより、フィールドでもラボでも用途に応じ最適な機器構成とすることが可能(図 2 参照)

- 100G 以下のイーサネット、OTN、eCPRI/RoE、FC など複数の通信方式を各ポート独立に測定可能

- OTDR モジュールと組み合わせ、光ファイバ線路測定が可能

Powerful:

- 400G イーサネットの FEC 解析機能を標準装備

- 光トランシーバの簡易チェック機能を実装

- 測定の自動化支援ツールによりワンボタンで複数の試験を自動で実行でき、作業効率の向上に貢献²⁾

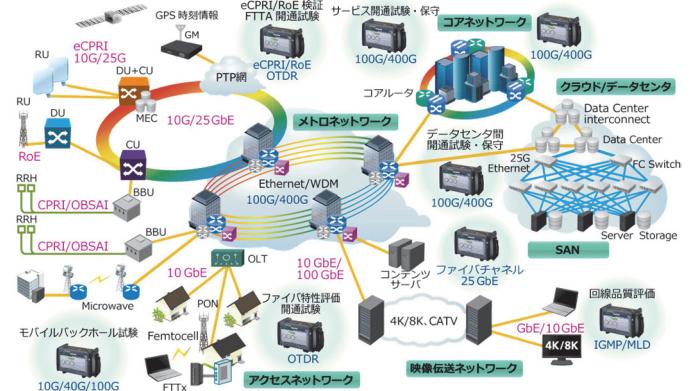


図 1 ネットワークと対応する通信方式と通信速度

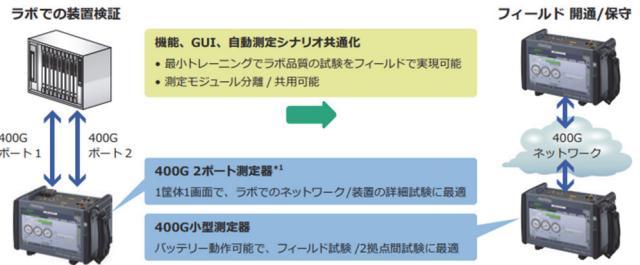


図 2 フレキシブルな機器構成

2 400G イーサネット

400G イーサネットで採用されたレイヤ 1 の 2 つのテクノロジー(PAM4, FEC)について紹介する。

2.1 PAM4

400G イーサネットの光トランシーバでは従来の NRZ(Non Return to Zero)ではなく PAM4 方式が採用されている。図 3 に示すように、PAM は振幅変調により伝送容量を向上させる方式で、PAM4 は 4 值の電圧レベル(0, 1, 2, 3)で信号を伝送する。NRZ では 2 値の電圧レベル(0, 1)で信号を伝送するため、PAM4 は NRZ と比べると同じレートで 2 倍のデータを送信できる利点がある。

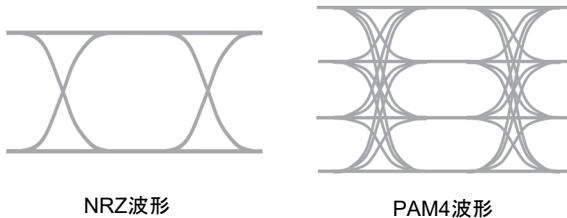


図 3 NRZ 波形と PAM4 波形

ただし、PAM4 では NRZ に比べて識別範囲であるアイ開口の振幅が 1/3 となるために、信号対雑音比が劣化し、ノイズの影響を受けやすくなる。

2.2 FEC

400G イーサネットの PAM4 方式は、ノイズの影響を受けエラーが発生しやすいため、ネットワーク上で発生したエラーを訂正し、元の状態に復元するための符号化技術である FEC が必須となる。

FEC を適用すると通信データは Codeword と呼ばれる単位に分割し送信され、受信時に Codeword 単位でエラー訂正する。

400G イーサネットでは、IEEE802.3 で符号化が定められており、RS-FEC(544, 514)を採用している。RS-FEC(544, 514)による符号化を図 4 に示す。Codeword は 514 シンボルデータと 30 シンボルのパリティの計 544 シンボルからなり、1 シンボルは 10 ビットで構成される。

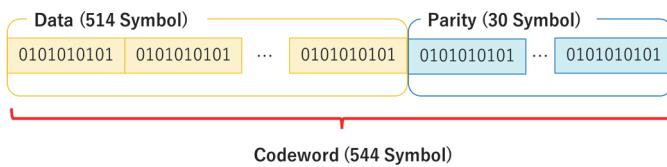


図 4 FEC フレーム構成

符号化された信号で発生したエラーはシンボル単位で訂正され、エラーが発生したシンボル(シンボルエラー)が 15 個以下ならば、すべてのエラーを訂正することができる。16 個以上のシンボルエラー

が発生した場合はエラー訂正に失敗し、エラーが発生していないシンボル含め Codeword 単位でデータが失われる。なお、エラー訂正に成功した Codeword を Correctable Codeword、エラー訂正に失敗した Codeword を Uncorrectable Codewords と定義される。

3 ネットワークマスタプロ MT1040A

3.1 MT1040A の概要

MT1040A は、10 Mbit/s から 400 Gbit/s までの通信速度で運用される各種ネットワークの通信品質を評価できるポータブル測定器である。400G イーサネット評価に使用する MU104014A/15A を最大で 2 モジュール搭載することができる。また、持ち運びでの使用も想定しているため、MU104014A が 1 モジュール以下の場合はバッテリでの動作も可能であり、筐体前面のサイズは業界最小クラスの MT1000A と同じ B5 サイズとした。さらに、100G マルチレートモジュール MU100011A や、高精度 GNSS 同期発信器 MU100090B 等の MT1000A のモジュールを使うことができる。図 5 に MT1040A の外観を示す。



MT1040A + MU104014A + MU104015A

図 5 MT1040A 外観図

3.2 大電力供給への対応

MU104014A/15A を最大で 2 モジュール搭載するために、従来の MT1000A と比較して後段モジュールへの大電力の給電を可能としている。さらに、ポータブル測定器としての特性上活線挿抜された場合でも、不具合無く動作することが可能となっている。以下に、大電力給電に対応するために行った対策を示す。

- ・ プッシュオンタイプのコネクタの採用により、コネクタのルーズコンタクト状態を物理的に防止する
- ・ コネクタ挿抜をハードウェアで判断しルーズコンタクトによる端子の接触抵抗の増大による異常発熱を防止する
- ・ MU104014A/15A 搭載時は電流変化の前後の電源電圧の値を測定し、異常があれば瞬時に負荷を低下させ、UI にてユーザーに異常を通知する仕組みを導入する

これらの技術課題を解決することにより、10M から大電力を消費する 400G イーサネット評価まで、ポータブルで測定できる装置を実現した。

4 400G マルチレートモジュール MU104014A/15A

4.1 MU104014A/15A の概要

MU104014A/15A は 400 Gbit/s までのマルチインターフェースを持ちながら、小型軽量を実現した。SFP28, QSFP28, QSFP-DD, OSFP 規格に準拠した各種トランシーバー用の電気インターフェースと RJ45 インタフェースを持ち、400GbE/100GbE/40GbE/25GbE/10GbE/1GbE/1000MbE/100MbE/10MbE などのイーサネットや OTN, FC, CPRI などのトランスポートネットワークで使用されているプロトコル試験に対応している。MU104014A は 400 Gbit/s のポートとして QSFP-DD に対応し、MU104015A は OSFP に対応する。MU104014A の外観を図 6 に示す。

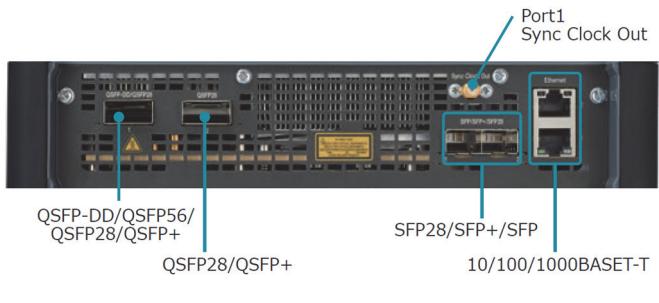


図 6 MU104014A のインターフェースの外観

測定用インターフェース以外にも Sync Clock Out 端子を設けています。本端子を外部の光波形観測用サンプリングオシロスコープのトリガ信号に用いることで、各種インターフェースに接続された光トランシーバから出力される光波形を観測できる。

4.2 56 Gbit/s 電気インターフェース仕様

QSFP-DD/OSFP の電気インターフェースでは、各レーンごとに 56 Gbit/s の伝送速度を持つ。56 Gbit/s 電気インターフェースの電気的および機械的仕様はそれぞれの光トランシーバ規格の MSA (Multi Source Agreement)³⁾ や SFF(Small Form Factor) で規定されており、主に OIF(Optical Internetworking Forum) CEI-56G-VSR⁴⁾ に準拠することが求められている。

4.3 小型な構造と OSFP と QSFP-DD の排他構成

MU104014A/15A は FPGA 等が搭載されたメイン基板と、OSFP または QSFP-DD 等の光トランシーバが挿入されるインターフェース部の基板に分割した構成とし、測定モジュールによりインターフェース基板のみを置き換える構成としている。これにより、将来新しい電気インターフェースを対応する場合に、インターフェース基

板のみを設計することで対応できるメリットがある。図 7 に構成図を示す。メイン基板とインターフェース基板は、電源やロジック信号をスタッキングコネクタで接続し、高速信号は、多極集合同軸ケーブルで接続している。しかし、ケーブルコネクタのランド部分ではインピーダンスの不整合が発生し、56 Gbit/s PAM4 信号では、インピーダンス不整合による波形への影響が従来より大きい。また、小型軽量化のために、プリント基板は限られたスペースで配線する必要があり、配線密度が上がるためクロストークの影響も考慮する必要がある。そこで、波形の劣化を最小限に抑えるため、配線設計には 3 次元解析ツールを用いた。基板設計は以下に留意した。

- ・配線の最短化
- ・不要な内層配線の回避
- ・スキップビアやバックドリルによる、ビア形状の最適化
- ・コネクタ部のランド形状の最適化

設計した QSFP-DD 電気コネクタから集合同軸コネクタへのプリント基板配線パターンを図 8 に、配線部の 3 次元解析結果(S パラメータ)を図 9 に示す。56 Gbit/s PAM4 信号では 1 クロックで 2 bit の情報が伝達されるため、伝送レートは 28Gbaud となる。そのため、基本周波数は 14 GHz となるが、CEI-56G-VSR に準拠した測定系において、規格値の 10 dB 以下の損失を満たすことができた。

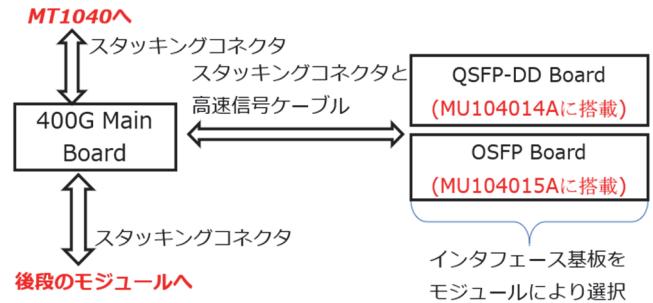


図 7 MU104014A/15A の構成図

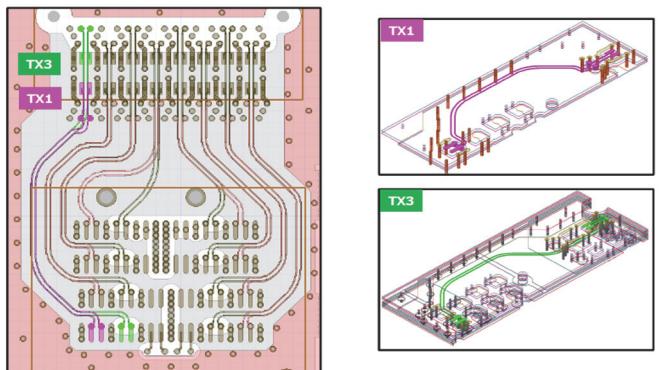


図 8 3 次元解析モデル

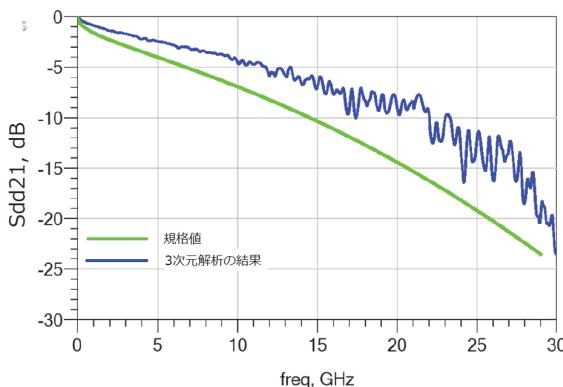


図 9 解析結果

4.4 冷却システム

QSFP-DD や QSFP28 などの光トランシーバや FPGA の放熱・空冷方法も課題であった。小型・軽量化のため、大きなファンを用いた空冷や熱伝導の良い銅板等を用いた放熱は採用できなかつた。そのため以下の指針で放熱・空冷設計を行つた。機構設計には、流体シミュレーションを行い設計した。

- ・ 小型かつ風量の大きいファンの採用
- ・ 光モジュール部/FPGA 部と区域を分けて風の流れを効率化
- ・ 光モジュールのヒートシンクに風が当たるような構造
- ・ 熱抵抗が小さく軽量なヒートシンク

図 10 にシミュレーション結果を示す。これにより、内部温度の上昇を抑える設計を行うことができた。さらに、実測した結果、温度上限以下の温度上昇となっていることを確認した。

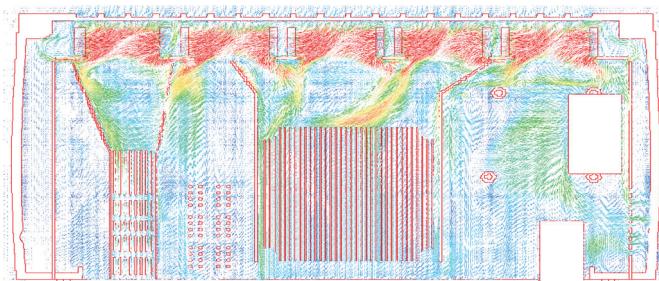


図 10 温度解析結果

4.5 400G イーサネットのフレーム処理

大容量化に対応するため、イーサネットフレーム処理は、100GbE MAC ブロックを 4 つ配備した Multi MAC ブロック構成を採用した。本構成を採用した理由は、内部バス幅拡張によるフレーム処理の複雑化を避けられること、今後の 800G への拡張がしやすいこと、などが挙げられる。Single MAC ブロック処理と Multi MAC ブロック処理の詳細を以下に記載する。

(1) Single MAC ブロック処理

送受ともフレームの順番が崩れることなく、シリアル的に処理する

ことができる。しかし、400G イーサネットの場合、内部バス幅が 2048 bit と大きくなるため(動作周波数は約 200 MHz)、1 クロック中に最大 4 つのフレームの先頭が入るなど、処理がより複雑になる。



図 11 Single MAC ブロック処理

(2) Multi MAC ブロック処理

100GbE MAC を並列に搭載し、その後段に MUX/DEMUX する回路構成とすることで設計コストを抑えることができる。ただし、回路を並列にしたこと、各 MAC ブロックを跨いだ送信フレームの連続性が担保できないなどのデメリットがある。

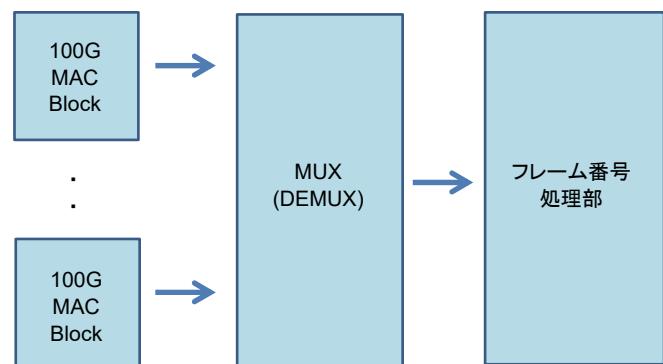


図 12 Multi MAC ブロック処理

送信フレームの連続性を保つために、テストフレームに付けるテスト用のフレーム番号は、MUX 後に付加するようにした。これにより、フレーム番号どおりの順番でフレームが送信される。

4.6 パーシャルリコンフィグレーション技術

100G 以下のビットレートのデザイン(例えば、100GbE/10GbE, OTU4/OTU2 など)は 1 モジュールで 2Port 同時動作に対応しているが、各 Port 独立動作させることを目的に、FPGA にてパーシャルリコンフィグレーション技術を採用している。この技術は、FPGA 内部を複数の領域に分割し、それぞれの領域ごとに用意された FPGA コンフィグレーションファイルを必要なときに指定された領域にのみコンフィグレーションする技術である。

パーシャルリコンフィグレーションのパーティションは、Port1, 2 でそれぞれ 1 つずつとしている(橙色部分がパーシャルリコンフィグレーション領域)。

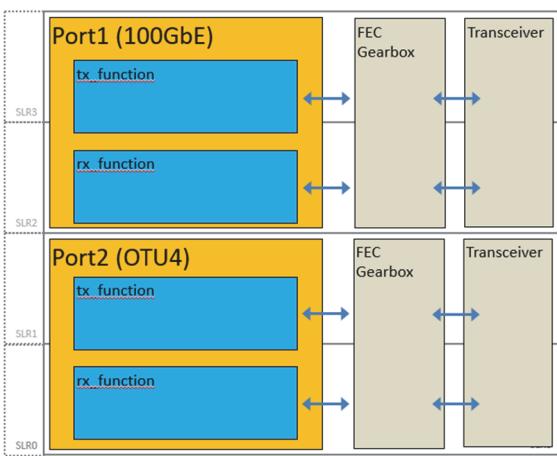


図 13 パーチャルリコンフィグレーション

このパーチャルリコンフィグレーションを利用することで、ほかのポートの測定、設定に影響することなく、当該ポートのアプリケーション切り替えや設定が可能になり、被測定対象物の挟み込み試験やパススルーモードでの信号モニタなどへ容易に対応することができた。

200GbE/400GbE については、1 モジュールで 1Port のみの動作であること、パーチャルリコンフィグレーションにするとゲート使用効率が落ちることなどからパーチャルリコンフィグレーションには対応していない。

4.7 400G 通信に対応したネットワークの測定

MT1040A は 400G イーサネット規格に対応しており、BERT、Jitter/Latency 測定、FrameCapture、RFC2544 試験などの機能を提供する。また、400G では PAM4 で発生するエラーを FEC で訂正して通信していることから、BER だけでなく FEC によりどのくらいのエラー訂正が行われているかを知ることが重要となる。

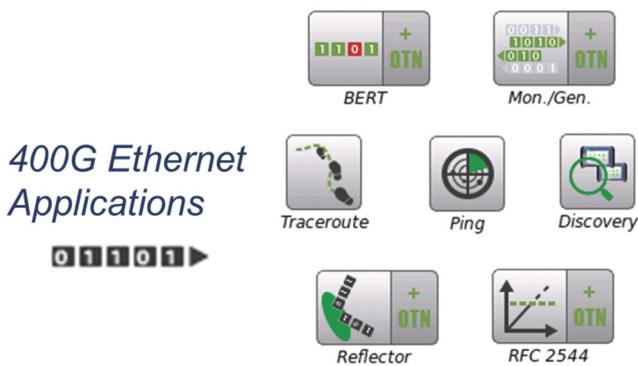


図 14 400G イーサネットアプリケーション

4.8 FEC 適用の通信における品質の測定と視覚化

FEC 訂正を前提としたネットワークの場合、発生したエラー数が訂正可能な範囲に収まっていることが重要である。そこで、MT1040A ではネットワークの品質を測る指標として、Codeword

当たりの Symbol Error の発生数の分布を測定する機能を追加した。

RS-FEC(544,514)では、Codeword 当たりの Symbol Error の発生数が 15 個以下ならばエラー訂正が可能である。そのため、Symbol Error が 3 個発生している場合、マージンに余裕があるためエラー訂正に失敗する可能性は低い。しかし、Symbol Error が 15 個発生している場合、マージンに余裕が無くエラー訂正に失敗する可能性が高い。そこで、MT1040A ではエラー訂正のマージンが少ない場合を判定するため、最大 Symbol Error 数にしきい値を設けて警告を出す機能を追加した。これにより、Uncorrectable Codeword が発生する可能性の高いネットワークを検出することができるようになっている。

また、Symbol Error の発生率の分布をグラフ化し、しきい値による判定結果を反映することで、視覚的に FEC の品質を確認できるようにした。分布をグラフ化することで、最大 Symbol Error 数、エラー分布が分かるだけでなく、しきい値による判定結果を色分けすることで合否判定も容易に判断できるようになっている。

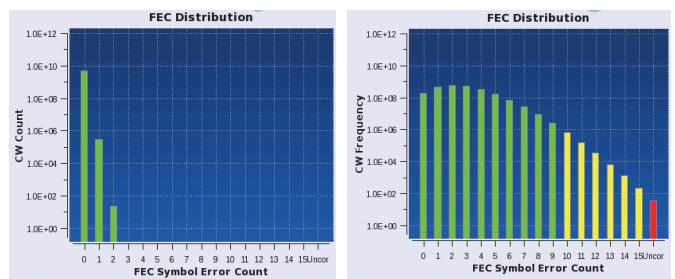


図 15 Symbol Error の発生率の分布

グラフは縦軸に発生頻度、横軸に Codeword 当たりのエラー訂正された Symbol Error 数を示している。品質の良いネットワークの場合、左図のように Symbol Error 数の少ない Codeword の分布が多数を占めていることが分かる。一方で品質が悪いネットワークの場合、右図のように Symbol Error 数の多い Codeword が多数検出され、視覚的にネットワークの品質を判断することができる。

5 むすび

5G サービスの開始、クラウドコンピューティングの普及にともない、より高速で大容量の通信を実現させる 400G イーサネットは重要なテクノロジーとなっており、回線の開通、保守業務のため、測定現場への持ち運びが容易な小型の 400G 対応測定器の需要が高まっている。このような背景の下、400G イーサネットに対応し、かつ、さまざまな通信方式やビットレートを評価できる、小型でバッテリ駆

動可能なネットワークの開通・保守に貢献するポータブル測定器を開発した。

今後も高速化・複雑化していく光ネットワークの評価品質の向上に貢献していきたい。

参考文献

- 1) IEEE: "IEEE802.3bs-2017 - IEEE Standard for Ethernet Amendment 10: Media Access Control Parameters, Physical Layers, and Management Parameters for 200 Gb/s and 400 Gb/s Operation," Jan. 2017.
- 2) 薄葉光弘, 杉山修, 石塚康二, 古木敦:“高精度な網同期検証に対応したネットワーク試験器の開発”, アンリツテクニカル 92 号, pp.1-9(2017.3)
- 3) QSFPDD MSA - "QSFP-DD Hardware Specification for QSFP DOUBLE DENSITY 8X PLUGGABLE TRANSCEIVER Rev. 5.0"
- 4) OIF: "Implementation Agreement OIF-CEI-04.0 CEI-56G-VSR-PAM4" Dec, 2017

執筆者



宮内 徹
計測事業グループ計測事業本部
サービスインフラストラクチャーソリューション事業部
商品開発部



阿部高也
計測事業グループ計測事業本部
サービスインフラストラクチャーソリューション事業部
商品開発部



石塚康二
計測事業グループ計測事業本部
サービスインフラストラクチャーソリューション事業部
商品開発部



露木明宜
計測事業グループ計測事業本部
サービスインフラストラクチャーソリューション事業部
商品開発部

公知